



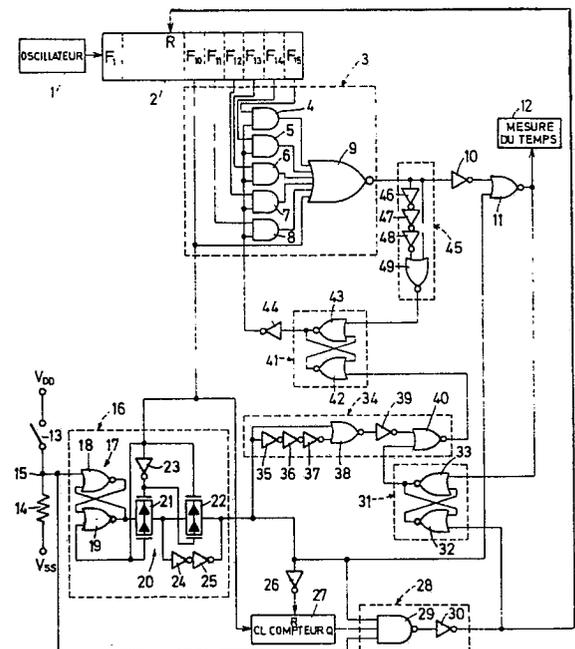
12 **FASCICULE DE LA DEMANDE** A3 11 **613 596 G**

- 21 Numéro de la demande: 4170/76
- 61 Additionnel à:
- 62 Demande scindée de:
- 22 Date de dépôt: 02. 04. 1976
- 30 Priorité: Japon, 03. 04. 1975 (50-40615)
- 42 Demande publiée le: } 15. 10. 1979
- 44 Fascicule de la demande }
publié le:
- 71 Requéérant: Kabushiki Kaisha Daini Seikosha, Tokyo (Japon)
- 74 Mandataire: Bovard & Cie, Bern
- 72 Inventeur: Masato Higashi, Tokyo (Japon)

56 Rapport de recherche au verso

54 **Dispositif de correction de l'heure pour pièce d'horlogerie électronique**

57 Normalement, le signal issu de l'oscillateur (1) est divisé dans le diviseur (2), puis mis en forme dans le circuit (3) et conduit sous forme d'impulsions espacées de 1 s, traversant la porte (11), au transducteur et au dispositif d'affichage symbolisé par (12). En pressant durant un temps inférieur au temps de discrimination sur l'interrupteur (13), une impulsion supplémentaire se forme dans les circuits (34, 41, 45) et passe par la porte (11) comme impulsion additionnelle. Si la pression sur le bouton (13) dure plus longtemps que la période de discrimination déterminée par le compteur (27), le diviseur est remis à zéro par le circuit (28) et la transmission des impulsions à la porte (11) est bloquée aussi longtemps que l'interrupteur (13) est enclenché.





RAPPORT DE RECHERCHE
RECHERCHENBERICHT

Demande de brevet No.:
Patentgesuch Nr.:

4 170/76

I.I.B. Nr.: **HO 12'036**

Documents considérés comme pertinents Einschlägige Dokumente		
Catégorie Kategorie	Citation du document avec indication, en cas de besoin, des parties pertinentes. Kennzeichnung des Dokuments, mit Angabe, soweit erforderlich, der massgeblichen Teile	Revendications con- cernées Betrifft Anspruch Nr.
	<p>DE - A - 2 336 328 (SOCIÉTÉ SUISSE POUR L'INDUSTRIE HORLOGÈRE)</p> <p>* Page 6, deuxième paragraphe, à page 7, avant-dernier paragraphe; figure 1 *</p>	I
<p>Domaines techniques recherchés Recherchierte Sachgebiete (INT. CL.²)</p>		
<p>Catégorie des documents cités Kategorie der genannten Dokumente:</p> <p>X: particulièrement pertinent von besonderer Bedeutung A: arrière-plan technologique technologischer Hintergrund O: divulgation non-écrite nichtschriftliche Offenbarung P: document intercalaire Zwischenliteratur T: théorie ou principe à la base de l'invention der Erfindung zugrunde liegende Theorien oder Grundsätze E: demande faisant interférence kollidierende Anmeldung L: document cité pour d'autres raisons aus andern Gründen angeführtes Dokument &: membre de la même famille, document correspondant Mitglied der gleichen Patentfamilie; übereinstimmendes Dokument</p>		
Etendue de la recherche/Umfang der Recherche		
<p>Revendications ayant fait l'objet de recherches Recherchierte Patentansprüche:</p> <p>Revendications n'ayant pas fait l'objet de recherches Nicht recherchierte Patentansprüche: Raison: Grund:</p>		
Date d'achèvement de la recherche/Abschlussdatum der Recherche	Examineur I.I.B./I.I.B. Prüfer	
29 novembre 1976		

REVENDEICATIONS

1. Dispositif de correction de l'heure pour pièce d'horlogerie électronique pourvue d'un circuit oscillant qui crée un signal de référence, d'un circuit diviseur à plusieurs étages, connectés en cascade, qui reçoit le signal de référence et crée un signal de base de temps, et d'un dispositif de comptage et d'affichage recevant le signal de base de temps et actionnant des moyens d'affichage, caractérisé en ce qu'il comprend un interrupteur de correction unique (13) susceptible d'être actionné à la main entre une position ouverte et une position fermée, un circuit d'interrupteur (16) capable de créer un signal d'interrupteur mis en forme et indiquant l'état d'ouverture et de fermeture de l'interrupteur, un circuit de porte (11) qui reçoit le signal de base de temps et le signal d'interrupteur et commande l'application du signal de base de temps au dispositif de comptage et d'affichage, un compteur (27) qui est connecté à un étage du diviseur et qui compte le signal issu de cet étage, de manière à discriminer le mode de correction du système correcteur, un circuit de rappel (28) qui ramène à zéro tous les étages du diviseur, quand l'état du compteur atteint une valeur prédéterminée, et qui libère tous les étages du diviseur à l'ouverture de l'interrupteur, un premier circuit générateur d'impulsions (34) qui développe une impulsion en réponse à la fin du signal d'interrupteur, si cet événement se produit avant que le compteur ait atteint ladite valeur prédéterminée, un circuit flip-flop (41) actionné par le signal de sortie du premier circuit générateur d'impulsions, de manière à produire un signal de sortie qui réenclenche le diviseur et un second circuit générateur d'impulsions (45) capable de recevoir la sortie du diviseur, de manière à produire un signal de sortie de rappel du flip-flop.

2. Dispositif selon la revendication 1, caractérisé en ce que le diviseur est connecté à un circuit de mise en forme (3) qui comprend une série de portes ET (4-8) à deux entrées qui comprennent chacune une première entrée connectée à un certain étage du diviseur et une seconde entrée connectée au flip-flop (41), de manière à recevoir sa sortie et une porte NOR (9) qui reçoit les signaux de sortie desdites portes ET.

3. Dispositif selon la revendication 2, caractérisé en ce que les circuits générateurs d'impulsions (34 et 45) comprennent chacun une série d'inverseurs en série et une porte NOR à deux entrées dont la première entrée est connectée à une sortie des inverseurs, tandis que la seconde entrée est connectée à une entrée des inverseurs.

La présente invention se rapporte à un dispositif de correction de l'heure pour pièce d'horlogerie électronique pourvue d'un circuit oscillant qui crée un signal de référence, d'un circuit diviseur à plusieurs étages connectés en cascade qui reçoit le signal de référence et crée un signal de base de temps, et d'un dispositif de comptage et d'affichage recevant le signal de base de temps et actionnant des moyens d'affichage.

Dans les pièces d'horlogerie électroniques, le signal de référence, par exemple un signal ayant une fréquence de 1 Hz qui forme la base du comptage du temps, est un signal de sortie d'un diviseur de fréquence qui reçoit le signal de sortie d'un oscillateur piloté par exemple par un quartz. Le transducteur, par exemple un moteur à rotation discontinue, est entraîné par le signal de référence et actionne des aiguilles. Dans les pièces d'horlogerie de ce genre, le temps affiché présente une erreur qui dépend des variations de la fréquence d'oscillation du quartz et des erreurs de fonctionnement du transducteur. Il est donc nécessaire d'effectuer des corrections ponctuelles.

Si le temps affiché est en retard, on introduit une impulsion de correction en plus du signal de référence dans le dispositif de

comptage. Si le temps affiché avance, le signal de référence doit être inhibé afin de ne pas alimenter le dispositif de comptage.

Encore maintenant, les dispositifs de mise à l'heure ou de correction de ce genre comprennent des interrupteurs qui commandent les corrections d'avance ou de retard, et des circuits indépendants associés à ces interrupteurs. Un autre interrupteur assure la remise à zéro du diviseur de fréquence. Les dispositifs de mise à l'heure connus comprennent donc plusieurs interrupteurs qui leur donnent un encombrement relativement grand. On peut aussi prévoir un interrupteur à plusieurs contacts, mais la complication des circuits augmente. Le but de la présente invention est de réaliser un dispositif de mise à l'heure pour pièce d'horlogerie électronique qui ne comporte qu'un seul interrupteur agissant de manière à faire retarder le temps affiché ou à le faire avancer, à corriger un temps prédéterminé et à remettre le circuit diviseur à zéro par un choix de la durée de l'opération.

Le DOS allemand 2336328 décrit une montre électronique à moteur pas à pas dans laquelle les corrections, aussi bien d'avance que de retard, sont effectuées au moyen d'un bouton-poussoir. La période discriminatoire (T_D) est déterminée par un groupe d'étages du diviseur de fréquence. Pour retarder l'indication horaire affichée, il faut presser sur le bouton-poussoir durant un temps supérieur à la période de discrimination, et la réouverture de l'interrupteur provoque la remise à zéro d'un étage du diviseur.

Le but de l'invention est de réaliser un dispositif de correction, du genre mentionné au début, dans lequel, d'une part, les circuits nécessaires pour accomplir les fonctions de correction sont entièrement distincts du diviseur de fréquence et dans lequel, d'autre part, une correction provoquant un retard de la montre agit par remise à zéro de tous les étages du diviseur, de sorte qu'une seconde après avoir lâché le bouton-poussoir de correction, l'aiguille des secondes se remet à se déplacer à une allure régulière.

Dans ce but, le dispositif selon l'invention, du genre mentionné au début, est caractérisé en ce qu'il comprend un interrupteur de correction unique susceptible d'être actionné à la main entre une position ouverte et une position fermée, un circuit d'interrupteur capable de créer un signal d'interrupteur mis en forme et indiquant l'état d'ouverture et de fermeture de l'interrupteur, un circuit de porte qui reçoit le signal de base de temps et le signal d'interrupteur et commande l'application du signal de base de temps au dispositif de comptage et d'affichage, un compteur qui est connecté à un étage du diviseur et qui compte le signal issu de cet étage, de manière à discriminer le mode de correction du système correcteur, un circuit de rappel qui ramène à zéro tous les étages du diviseur quand l'état du compteur atteint une valeur prédéterminée et qui libère tous les étages du diviseur à l'ouverture de l'interrupteur, un premier circuit générateur d'impulsions qui développe une impulsion en réponse à la fin du signal d'interrupteur, si cet événement se produit avant que le compteur ait atteint ladite valeur prédéterminée, un circuit flip-flop actionné par le signal de sortie du premier circuit générateur d'impulsions, de manière à produire un signal de sortie qui réenclenche le diviseur et un second circuit générateur d'impulsions capable de recevoir la sortie du diviseur de manière à produire un signal de sortie de rappel du flip-flop.

On va décrire ci-après une forme d'exécution de la présente invention en se référant au dessin.

La fig. 1 est un circuit d'une forme d'exécution de l'invention, la fig. 2 un graphique des signaux qui apparaissent dans l'état normal du dispositif de mise à l'heure de la fig. 1,

la fig. 3 un graphique des signaux montrant une mise à l'heure par retard, et

la fig. 4 un graphique des signaux montrant une mise à l'heure par avance.

On voit au dessin un oscillateur 1, un circuit diviseur 2, un circuit de mise en forme 3, un circuit de porte du type NOR 11, un interrupteur 13, un circuit d'interrupteur 16, un compteur 27,

un circuit de remise à zéro 28, un circuit 34 de production d'une première impulsion, un flip-flop 41 et un circuit de production 45 pour une seconde impulsion.

L'oscillateur 1 aura de préférence comme étalon un cristal de quartz vibrant à 32768 Hz. Cette fréquence étalon est divisée dans le circuit 2, à 15 étages F₁-F₁₅, en un signal de référence. Les étages F₁₀ à F₁₅ produisent respectivement des fréquences de sortie de 32 Hz, 16 Hz, 8 Hz, 4 Hz et 1 Hz. Ces sorties sont reliées au circuit 3 de mise en forme.

Le circuit de mise en forme 3 comprend des portes ET 4, 5, 6, 7, 8 qui reçoivent les sorties des étages F₁₁ à F₁₅ et un circuit NOR 9 qui reçoit la sortie de l'étage F₁₀ et, en outre, celle des portes ET 4-8.

Les circuits 4-8 sont à deux entrées, dont l'une reçoit les signaux de sortie des étages F₁₁ à F₁₅ et l'autre un signal logique 1 inversé par l'inverseur 44 qui reçoit lui-même le signal de sortie normal, c'est-à-dire le signal logique 1 produit par le flip-flop 41.

La forme des ondes de sortie du circuit 3, dans son état normal, est donc la forme représentée en 3a à la fig. 2. Le circuit 3 produit le signal de référence P ayant une impulsion de 15,6 ms. Cette largeur d'impulsion correspond à un signal dérivé de l'étage F₁₀ et du signal à 1 Hz.

Dans son état normal, cette impulsion de référence s'applique aux moyens de mesure du temps 12 par un inverseur 10 et par le circuit de porte NOR 11. Les moyens de mesure 12 ne sont pas critiques pour la compréhension de l'invention et ne seront pas décrits ici. On les désignera simplement par 12.

Sommairement, ils comprennent, dans la forme d'exécution décrite, un circuit de commande qui crée des impulsions positives et négatives, un transducteur, par exemple un moteur à rotation discontinue qui est actionné par les impulsions d'entraînement, et un dispositif d'affichage comprenant des aiguilles, notamment une aiguille des secondes, entraînée par le transducteur.

Dans son état normal, l'aiguille des secondes avance par sauts à chaque seconde, en réponse à l'impulsion de référence P susmentionnée.

Les moyens de comptage du temps sont supposés ici présenter des erreurs dues, d'une part, à une variation de la fréquence d'oscillation de l'oscillateur 1 et, d'autre part, à des erreurs de fonctionnement du transducteur.

Le chiffre 13 désigne un interrupteur qui commande les opérations de correction.

Un de ses contacts est connecté à la borne V_{DD} de la source de puissance qui correspond au niveau logique 1 et un autre contact est connecté par une résistance à la borne V_{SS} qui correspond au niveau logique 0. Le niveau logique au point 15 est 0 dans l'état normal, mais monte à 1 quand le contact est fermé.

Le signal qui apparaît au point nodal 15 de l'interrupteur 13 est transmis au circuit 16 et au circuit de remise à zéro 28.

Le circuit d'interrupteur 16 est conçu pour éviter les perturbations provenant de l'interrupteur 13, quand ce dernier se ferme et s'ouvre, et pour créer un signal de correction capable de corriger de manière ponctuelle le temps affiché en réponse à une mise en action de l'interrupteur. Le circuit 16 comporte un flip-flop 17 comprenant des portes NOR 18 et 19, des portes de transmission 21, 22 et un circuit de connexion avec les inverseurs 23, 24, 25.

Le circuit NOR 18 du flip-flop 17 reçoit le signal produit par la mise en action de l'interrupteur 13 et le circuit NOR 19 reçoit le signal de 32 Hz dérivé du deuxième étage F₁₀ du diviseur.

Le signal de sortie du circuit 19, c'est-à-dire le signal de sortie du circuit flip-flop 17 est fourni à la borne d'entrée de la porte 21 du circuit de transmission et le signal de sortie de la porte 21 est fourni à la borne d'entrée de la porte 22 par les inverseurs 24 et 25.

La borne de sortie de la porte 21 est connectée à la borne de sortie de la porte 22. La borne de commande de la porte 21 reçoit le signal de l'étage F₁₀ à travers l'inverseur 23.

Dans l'état normal, le circuit 16 fournit un signal répétitif qui comprend le niveau logique 1 et le niveau 0, soit le signal dérivé de l'étage F₁₀ au circuit NOR 19.

La sortie du circuit flip-flop 17 est normalement à 0 car ce niveau logique est appliqué à la borne d'entrée du circuit 18.

L'état de sortie de l'inverseur 25, qui correspond à celui du circuit 20, est le niveau 0 puisque la sortie du circuit 17 s'applique à la borne d'entrée du circuit 20.

La sortie du circuit 17 passe au niveau 1 quand la sortie de l'étage diviseur F₁₀ est au niveau 0 et change à 1 lorsque l'interrupteur 13 est actionné.

L'état de sortie du circuit 20 passe de 0 à 1, car la porte 21 est alors à l'état conducteur.

La sortie du flip-flop 17 n'est pas affectée par les perturbations, si l'étage F₁₀ reste au niveau 0, même en cas de perturbations créées au niveau de l'interrupteur 13.

Quand l'interrupteur 13 est actionné alors que la sortie de l'étage F₁₀ est au niveau 0, l'état de sortie du circuit flip-flop 17 reste à 0 jusqu'à ce que la sortie de l'étage F₁₀ passe à 0.

La sortie du circuit 20, donc le circuit 16, passe au niveau 1, car la sortie du circuit 17 est inversée, comme mentionné plus haut, dès que l'étage de l'étage F₁₀ passe à 0.

Le signal de sortie du circuit 17 est affecté par l'ordre d'enclenchement si l'état de sortie de l'étage F₁₀ passe de 0 à 1 pendant la durée de la mise en action de l'interrupteur 13.

Cependant, la porte de transmission 21 passe à l'état non conducteur et la porte 22 passe à l'état conducteur au moment où l'état de sortie de division F₁₀ passe à l'état logique 1.

Le signal de sortie du circuit 17 est transmis par le circuit 20, de manière à former un signal de correction sans perturbation au circuit 16.

Un signal électrique au niveau 0, sans perturbation, est issu du circuit 16, du fait que le circuit 17 et le circuit 20 sont actionnés par l'ouverture de l'interrupteur 13.

Comme indiqué plus haut, le signal de correction du niveau 1 sans perturbation est produit par le circuit 16 en réponse à une mise en action de l'interrupteur 13.

La borne de remise à zéro R du compteur binaire à 6 bits reçoit, par l'inverseur 26, le signal de sortie du circuit 16.

La borne CL du compteur 27 reçoit le signal de 32 Hz dérivé de l'étage F₁₀.

Dans l'état normal, la borne de sortie Q du compteur 27 produit le niveau 0 et le compteur 27 ne compte pas puisque la borne R est à 0. En conséquence, un signal de correction du niveau 0, produit par le circuit 14 lors de la fermeture de l'interrupteur, empêche le compteur 27 de revenir à zéro et ce dernier compte le signal de 32 Hz fourni à la borne de clock pulse CL. Le compteur 27 compte trente-deux impulsions après quoi la borne Q produit le niveau logique 1.

Cependant, si la durée d'actionnement de l'interrupteur 13 est courte et la durée du signal de correction tiré du circuit 16 est inférieure à 1 s, le compteur 27 qui n'a pas encore compté trente-deux impulsions est remis à zéro, de sorte que l'état de sortie de la borne de sortie Q est à l'état 0.

Le signal de sortie du compteur 27 est appliqué à la borne d'entrée du circuit NAND 29 dans le circuit de remise à zéro 28 avec le signal électrique au point nodal et le signal de sortie du circuit 16.

Le circuit de remise à zéro 28 se compose du circuit NAND 29 et de l'inverseur 30 qui inverse la sortie du circuit 29. Le signal de sortie du circuit 28 s'applique à la borne de rappel à zéro R du circuit diviseur 2 et au circuit 31.

Le circuit 31 se compose du circuit NOR 32 recevant le signal de sortie du circuit 28 et du circuit NOR 33 recevant le signal de sortie du circuit 11.

La sortie du circuit 31 produit un signal en réponse à la sortie du circuit 33 et l'état de sortie est 0 dans l'état normal.

Le signal de sortie du circuit 16 est appliqué au circuit 11 fonctionnant en perte, et au premier circuit générateur d'impulsions 34. Ce premier circuit se compose d'un circuit de retard comprenant les inverseurs 35, 36 et 37 du circuit NOR 38 recevant les signaux de sortie du circuit de retard et du circuit d'interrupteur 16, et du circuit NOR 40 recevant le signal de sortie du circuit 38 par l'inverseur 39 ainsi que le signal de sortie du circuit 31.

L'état de sortie du premier circuit 34 correspond à l'état de sortie du circuit 40. Normalement, il est à l'état 0.

Le circuit NOR 40 produit des impulsions à un niveau logique 1, à condition que l'état de sortie du circuit flip-flop 31 soit le niveau 0, car la sortie du circuit NOR 38 passe au niveau 1 durant le temps correspondant à la somme des retards des inverseurs 35, 36, 37 au moment où l'état de sortie du circuit 16 passe de 1 à 0.

L'impulsion de sortie du premier circuit générateur 34 s'applique au circuit flip-flop 41 composé des circuits NOR 42 et 43, de sorte que le circuit flip-flop 41 est dans l'état de rappel à zéro.

L'état de sortie du circuit 41 étant l'état de sortie du circuit NOR 43, il correspond au retour à l'état normal. Cependant, ce circuit est alimenté par l'impulsion dérivée du premier circuit générateur.

Le signal de sortie du circuit 41 s'applique aux circuits AND 4-8 du circuit 3 par l'inverseur 44.

La borne de remise à zéro du flip-flop 41 étant la borne d'entrée du circuit NOR 43, elle reçoit le signal dérivé du second circuit générateur 45.

Le second circuit générateur se compose du circuit NOR 49 dont la borne d'entrée reçoit le signal de sortie du circuit de mise en forme 3 et dont une autre borne d'entrée reçoit le signal de sortie du circuit de mise en forme 3 par les inverseurs 46, 47, 48.

Le signal de sortie du second circuit générateur 45 est produit par la borne de sortie du circuit 49. Au moment où l'état de sortie du circuit 3 passe du niveau 1 au niveau 0, l'impulsion du niveau logique 1, ayant une largeur d'impulsion correspondant au retard des inverseurs 46, 47, 48, se produit.

Le circuit flip-flop 41 est ramené à son état initial par l'impulsion, l'état de sortie du circuit 41 étant maintenu au niveau 0.

Maintenant, la mise à l'heure d'une pièce d'horlogerie ayant la structure décrite sera décrite ci-après.

Lorsque le temps affiché par les moyens de mesure 12 est en retard, une impulsion de correction additionnelle à l'impulsion de référence est produite et transmise aux moyens de comptage 12 par actionnement de l'interrupteur 13 en moins de 1 s, ce qui effectue la correction désirée.

On se référera au graphique des temps de la fig. 3. L'interrupteur 13 étant actionné au temps t_1 , l'état de sortie du circuit 17 passe au niveau 1 au temps t_2 auquel le signal divisé représenté en f_{10} et dérivé de l'étage F_{10} passe à l'état logique 0.

Le circuit flip-flop 17 produit le signal électrique ayant la forme f_{10} et la forme inverse 17a pendant la durée d'actionnement de l'interrupteur 13.

Le signal de sortie du circuit 20, donc du circuit 16, passe au niveau 1 en réponse au signal de sortie du circuit 17, comme on le voit par la forme d'onde 16a, au temps t_2 , et se maintient au niveau 1 jusqu'au temps t_4 , après que l'interrupteur a été ouvert au temps t_3 .

Le signal de correction sans perturbation, ayant le niveau 1, est produit par le circuit 16 à la fermeture de l'interrupteur 13.

Les moyens de mesure ou de comptage 12 sont bloqués pour recevoir l'impulsion de référence, même si cette dernière est fournie par le circuit 3, car l'état de la borne d'entrée du circuit 11 se maintient au niveau 1.

Le compteur 27 est empêché de revenir à zéro au moment où le signal de correction commence à compter le signal d'entrée, mais le compteur 27 est ramené à zéro au moment même où la création du signal de correction se produit et avant de bloquer

l'impulsion de comptage de la borne Q, car la durée d'opération de l'interrupteur est inférieure à 1 s.

En conséquence, les sorties du compteur 27 et du circuit de remise à zéro 28 se maintiennent au niveau logique 0, comme on le voit avec les formes d'ondes Q_a et 28a.

D'autre part, au temps t_4 , la réaction du signal de correction est bloquée et le signal d'entrée du premier circuit générateur 34 tombe au niveau logique 0 à partir du niveau 1.

Au moment de la chute, le premier circuit générateur 34 produit un signal au niveau logique 1 avec une largeur d'impulsion qui correspond au retard des inverseurs 35, 36, 37, comme le montre l'onde 34a.

Le circuit flip-flop 41 passe à l'état de mise à l'heure sous l'effet de cette impulsion, de sorte que la sortie du circuit flip-flop 41 est inversée au niveau logique 1, comme le montre l'onde 41a. L'état de sortie du circuit 41 passe au niveau logique 1.

Le signal électrique de ce niveau logique 1 s'applique aux bornes d'entrée des circuits AND 4-8 par l'inverseur 44, de sorte que l'impulsion de correction P_1 du niveau 1, telle qu'elle est montrée par la forme 3a, se produit à la sortie du circuit NOR 9 au moment où l'état de sortie de l'étage diviseur F_{10} passe au niveau logique 0. Au moment où l'impulsion de correction P_1 se produit, elle est conduite aux moyens de comptage 12 par l'inverseur 10 et le circuit NOR 11, car le signal de correction s'élimine déjà.

D'un autre côté, au moment où l'impulsion de correction P_1 tombe, le second circuit générateur 45 produit une impulsion de remise à zéro ayant une largeur d'impulsion qui correspond au retard des inverseurs 46, 47, 48, ce qui refait basculer le flip-flop 41.

En conséquence, tous les circuits passent à l'état normal au moment où une impulsion de correction se produit.

Comme mentionné précédemment, au cas où la durée d'opération de l'interrupteur 13 est inférieure à 1 s, le circuit NOR 11 produit l'impulsion de correction P_1 en plus de l'impulsion de référence P.

C'est pourquoi le retard est corrigé par mise en action répétée de l'interrupteur 13, dans une mesure qui correspond au retard.

On va décrire maintenant la mise à l'heure dans le cas où la pièce d'horlogerie avance (voir fig. 4).

Le circuit 16 produit un signal de correction au niveau logique 1 au temps t_6 , comme le montre la forme d'onde 16b, par mise en action de l'interrupteur, comme le montre la forme d'onde 13b au temps t_5 .

Le compteur 27 produit une sortie qui dérive de la borne de sortie Q, puisqu'il compte trente-deux signaux diviseurs de sortie à l'étage F_{10} si on ferme l'interrupteur 13 pendant plus de 1 s.

Le circuit de retour 28 produit un signal de retour au niveau logique 1, comme le montre la forme d'onde 28b, du fait que tous les signaux produits au circuit NAND 29 du circuit 28 sont au niveau logique 1 à la sortie de comptage.

Le circuit diviseur 2 est ramené à l'état initial et l'état de sortie du circuit flip-flop 31 passe au niveau logique 1.

L'impulsion de référence P_b produite par le circuit 3, comme le montre la forme d'onde 3b, durant le temps que le circuit 16 produit le signal de correction par la fermeture de l'interrupteur 13, ne s'applique pas aux moyens de comptage 12, car l'impulsion de référence P_b ne se produit pas à la borne de sortie du circuit NOR, comme le montre la ligne pointillée de la forme d'onde 11a, puisqu'une borne de sortie du circuit NOR 11 est maintenue à l'état logique 1 par le signal de correction.

Le circuit diviseur 2 rebascule, de sorte que le signal divisé fourni au circuit de mise en forme 3 passe au niveau logique 0. Ainsi, la borne de sortie du circuit de mise en forme 3 produit un signal électrique au niveau logique 1.

Ainsi, ce signal électrique ne produit aucun effet dans la borne de sortie du circuit NOR. Pendant la durée de la pression sur

l'interrupteur 13, l'aiguille des secondes est maintenue stoppée puisque les moyens de comptage du temps 12 ne reçoivent pas le signal de comptage. Au temps t_8 , c'est-à-dire au moment où l'interrupteur 13 est ouvert, un des signaux d'entrée de la porte NAND 29 passe à l'état logique 0 et l'état de sortie du circuit 28 passe au niveau 0. Le circuit diviseur 2 ne peut pas repasser à l'état initial.

Au temps t_9 où la sortie de l'étage diviseur F_{10} passe du niveau 0 au niveau 1, soit 15,6 ms après que le circuit 2 n'a pas pu revenir à zéro, l'état de sortie du circuit 3 passe à 0 et l'état de sortie du circuit flip-flop 17 passe à 0.

Au temps t_{10} où la sortie de l'étage F_{10} passe au niveau 0, soit après un autre laps de temps de 15,6 ms, le circuit interrupteur 16 ne produit pas de signal de correction, de sorte que le compteur 27 est remis à l'état initial et l'état de sortie de la borne de sortie Q passe à l'état 0.

Au moment où le circuit interrupteur 16 tombe à l'état 0, le circuit NOR 38 du premier générateur d'impulsions 34 produit des impulsions à l'état logique 1 dont la largeur d'impulsion correspond au retard des inverseurs 35, 36, 37.

Cependant, l'état de sortie du premier générateur 34 se maintient au niveau logique 0, car le circuit NOR 40 reçoit le signal électrique du niveau 1 inversé par le flip-flop 31 au temps t_7 , comme le montre la forme d'onde 31b.

La sortie du circuit flip-flop 41 ne change donc pas d'état.

Au temps t_{11} , 1 s après le temps t_8 , l'impulsion de référence P paraît à la borne de sortie du circuit 3 et se transmet aux moyens de comptage 12 par l'inverseur 10 et le circuit 11.

Le circuit flip-flop 31 rebascule sous l'effet du signal de sortie du circuit NOR 11 et passe à l'état logique 0, ce qui ramène les circuits à leur état normal.

Comme mentionné précédemment, l'aiguille des secondes arrête d'avancer pendant la durée d'actionnement de l'interrupteur 13 si ce dernier est actionné pendant plus de 1 s. En effet,

l'impulsion de référence ne s'applique alors plus aux moyens de comptage du temps.

Cependant, l'aiguille des secondes commence à agir 1 s après l'ouverture de l'interrupteur 13.

La correction du temps, ou mise à l'heure par avance, est effectuée en contrôlant la durée de l'opération de l'interrupteur 13. Celle-ci doit correspondre au temps d'avance.

La fermeture de l'interrupteur 13 pendant plus de 1 s est utilisée pour remettre à zéro le circuit diviseur 2.

L'envergure de la présente invention n'est pas limitée aux formes d'exécution décrites et englobe tous les perfectionnements que l'on peut apporter à l'invention.

Par exemple, quand le compteur comprend un compteur binaire à six positions, la mise à l'heure en cas de retard est réalisée si la durée de fermeture de l'interrupteur 13 est inférieure à 1 s et la mise à l'heure en cas d'avance si la durée de fermeture est supérieure à 1 s.

Toutefois, le temps discriminateur entre le retard et l'avance dépend du nombre de positions du compteur.

Le système de mise à l'heure décrit ci-dessus permet donc d'effectuer des corrections par avance ou par retard, au moyen d'un même bouton, en choisissant la durée de fermeture du contact.

Si on désire faire une mise à l'heure par retard, il se produit une impulsion de correction différente de l'impulsion de référence qui s'additionne à celle-ci dans les moyens de comptage. En revanche, la mise à l'heure est réalisée en contrôlant le nombre de fois que l'on presse sur le bouton.

Pour une mise à l'heure par avance, le signal de référence est bloqué et coupé des moyens de comptage aussi longtemps que le bouton de commande est pressé.

En outre, le circuit diviseur est remis à zéro, comme on l'a vu plus haut.

Le système décrit présente donc un avantage par rapport aux systèmes à plusieurs interrupteurs.

FIG. 1

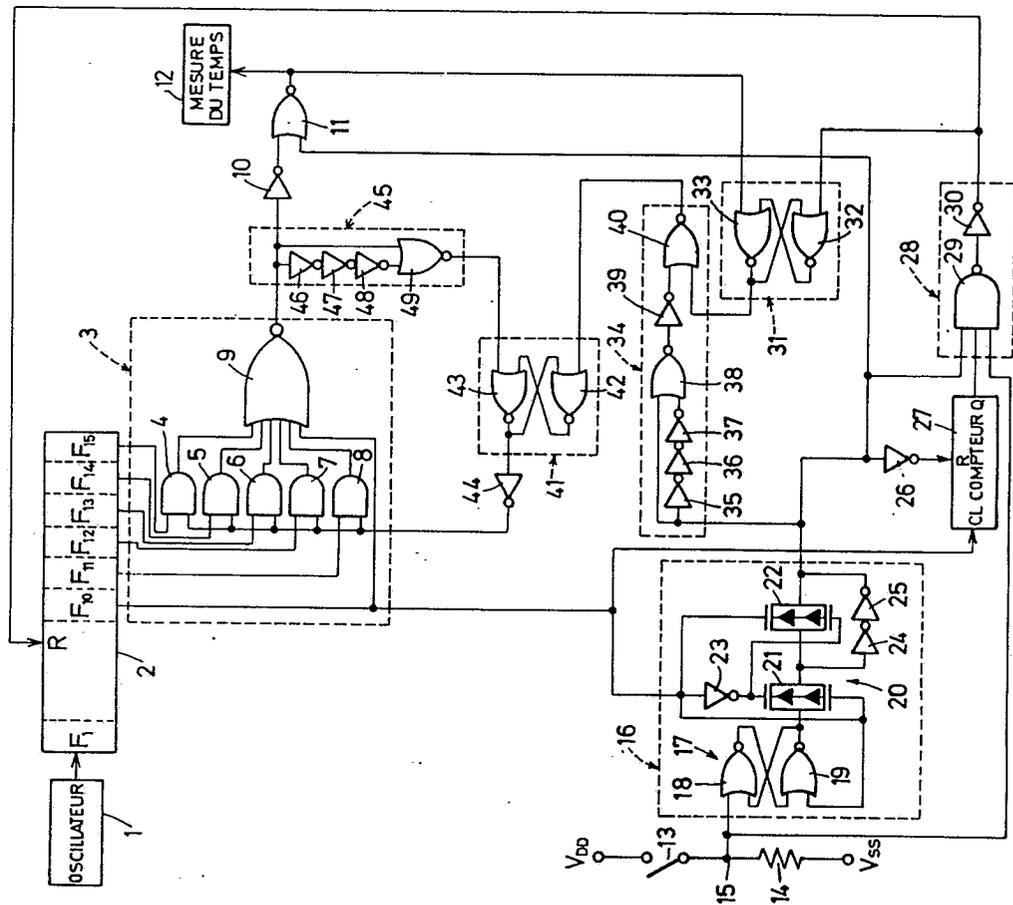


FIG. 2

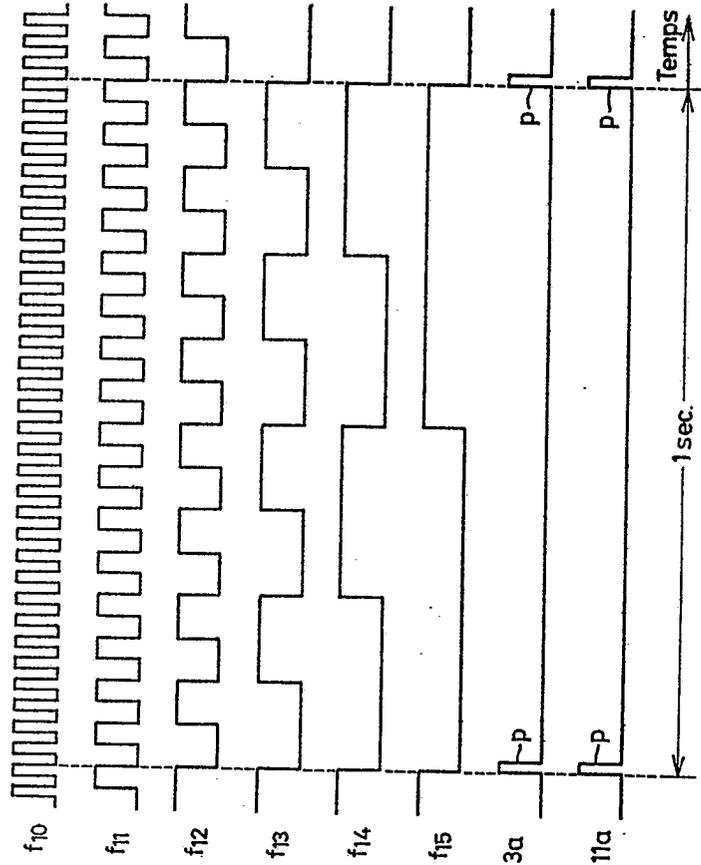


FIG. 3

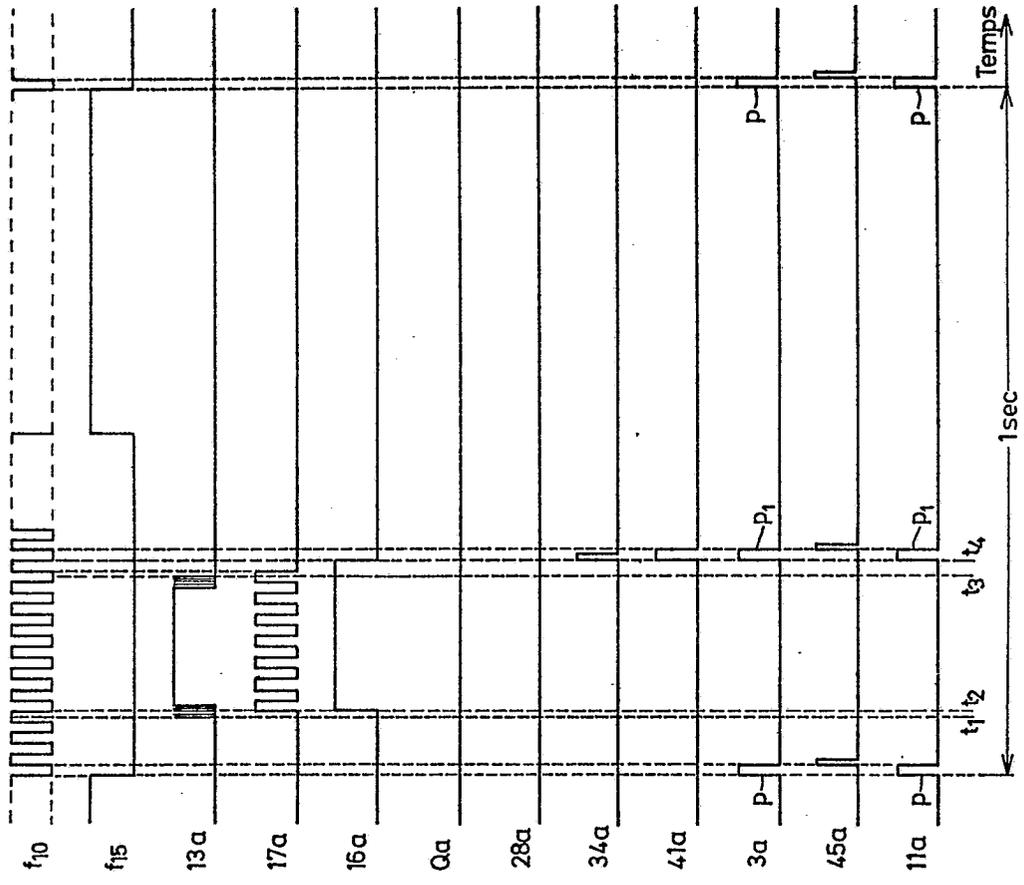


FIG. 4

