

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第2区分

【発行日】平成25年6月27日(2013.6.27)

【公表番号】特表2013-517617(P2013-517617A)

【公表日】平成25年5月16日(2013.5.16)

【年通号数】公開・登録公報2013-024

【出願番号】特願2012-548064(P2012-548064)

【国際特許分類】

H 01 L	21/822	(2006.01)
H 01 L	27/04	(2006.01)
H 01 L	23/522	(2006.01)
H 01 L	21/768	(2006.01)
H 01 L	21/3205	(2006.01)
H 01 L	27/06	(2006.01)
H 01 L	21/336	(2006.01)
H 01 L	29/78	(2006.01)

【F I】

H 01 L	27/04	H
H 01 L	21/88	T
H 01 L	27/06	3 1 1 C
H 01 L	29/78	3 0 1 D

【手続補正書】

【提出日】平成25年3月21日(2013.3.21)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

ポンドパッド構造を備えている装置であって、該ポンドパッド構造は、

基板であって、高側面領域と低側面領域とを含む複数のプレーナー過電圧クランプデバイスを備え、各デバイスは、第1の方向に、該デバイスの幅に沿って伸長される、基板と、

該基板の上に配置された第1のパターン化金属層であって、該第1のパターン化金属層は、(i)該第1の方向に伸長され、該高側面領域と整列させられ、該高側面領域に電気的に接続された少なくとも1つの伝導性の島と、(ii)該少なくとも1つの伝導性の島を囲み、該低側面領域に電気的に接続された伝導性のエリアとを備えている、第1のパターン化金属層と、

第1のバスであって、該第1のバスは、該第1の方向に対して実質的に垂直に配向され、該少なくとも1つの伝導性の島を囲む該伝導性のエリアの少なくとも一部分を含む、第1のバスと

を備え、

該プレーナー過電圧クランプデバイスは、過電圧条件の下で該少なくとも1つの伝導性の島から該第1のバスに電流を分流するように構成される、装置。

【請求項2】

少なくとも1つの第2の金属層をさらに備え、該少なくとも1つの第2の金属層は、前記第1の金属層の上に配置され、前記少なくとも1つの伝導性の島に電気的に接続される

、請求項 1 に記載の装置。

【請求項 3】

第 2 のバスをさらに備え、該第 2 のバスは、前記少なくとも 1 つの第 2 の金属層の少なくとも一部分を含み、該第 2 のバスが前記第 1 の方向に実質的に平行に配向される、請求項 2 に記載の装置。

【請求項 4】

前記第 1 のバスが電力リターンバスである、請求項 1 に記載の装置。

【請求項 5】

上部金属層をさらに備え、該上部金属層は、前記少なくとも 1 つの第 2 の金属層の上に配置され、ワイヤに接着する接着エリアを含む、請求項 2 に記載の装置。

【請求項 6】

前記少なくとも 1 つの第 2 の金属層が、下部パターン化金属層と、上部連続金属層とを含み、前記装置は、該下部パターン化金属層の少なくとも一部分を含む第 2 のバスと、該上部連続金属層の少なくとも一部分を含む第 3 のバスとをさらに含む、請求項 2 に記載の装置。

【請求項 7】

前記プレーナー過電圧クランプデバイスは、前記第 1 の方向において軸の周りに鏡面对称である、請求項 1 に記載の装置。

【請求項 8】

前記プレーナー過電圧クランプデバイスが MOS 構造を含む、請求項 1 に記載の装置。

【請求項 9】

前記 MOS 構造は、それぞれ、

前記高側面領域における、第 1 の伝導率タイプの低くドープされた第 1 の深い領域と、前記低側面領域における、該第 1 の深い領域とは反対側の該第 1 の深い領域に隣接した、第 2 の伝導率タイプの低くドープされた第 2 の深い領域と、

該第 1 の深い領域内に形成される、該第 1 の伝導率タイプの高くドープされた第 1 の浅いドレン領域、および第 1 の浅い領域の反対側における該第 2 の伝導率タイプの高くドープされた第 2 の浅い領域と、

該第 2 の深い領域の各々において形成される、該第 1 の伝導率タイプの高くドープされた第 3 の浅いソース領域と

を備え、該第 1 、第 2 、第 3 の浅い領域は、該第 1 の方向に伸長される、請求項 8 に記載の装置。

【請求項 10】

前記第 2 の浅い領域が前記少なくとも 1 つの伝導性の島に電気的に接続される、請求項 9 に記載の装置。

【請求項 11】

前記第 1 の浅い領域が前記少なくとも 1 つの伝導性の島に電気的に接続される、請求項 10 に記載の装置。

【請求項 12】

前記第 3 の浅い領域が前記少なくとも 1 つの伝導性の島を囲む前記伝導性のエリアに電気的に接続される、請求項 9 に記載の装置。

【請求項 13】

プレーナー MOS クランプデバイスは、前記第 2 の深い領域内に形成される高くドープされた第 4 の浅い領域をさらに備え、前記第 3 の浅いソース領域は、前記第 2 の浅い領域と該第 4 の浅い領域との間に位置を定められる、請求項 12 に記載の装置。

【請求項 14】

前記第 4 の浅い領域は、前記少なくとも 1 つの伝導性の島を囲む前記伝導性のエリアに電気的に接続される、請求項 13 に記載の装置。

【請求項 15】

前記 MOS 構造がゲート構造をさらに備え、各ゲート構造は、絶縁層と、該絶縁層上に

配置されたゲート電極とを備え、該ゲート構造の少なくとも複数の部分が前記第2の深い領域と重なり合う、請求項9に記載の装置。

【請求項16】

前記第2の深い領域、前記第1および第2の深い領域、ならびに前記第3の浅い領域は、集合的にサイリスタタイプの応答を有する、請求項9に記載の装置。

【請求項17】

ボンドパッド構造を作製する方法であって、該方法は、

基板を提供することであって、該基板は、高側面領域と低側面領域とを含む複数のプレーナー過電圧クランプデバイスを含み、各デバイスは、第1の方向に該デバイスの幅に沿って伸長される、ことと、

該基板の上に第1のパターン化金属層を形成することであって、該第1のパターン化金属層は、(i)該第1の方向に伸長され、該高側面領域に整列させられ、該高側面領域に電気的に接続された少なくとも1つの伝導性の島と、(ii)該少なくとも1つの伝導性の島を囲み、該低側面領域に電気的に接続された伝導性のエリアとを含む、ことと、

第1のバスを形成することであって、該第1のバスは、該第1の方向に対して実質的に垂直に配向され、該少なくとも1つの伝導性の島を囲む該伝導性のエリアの少なくとも一部分を含み、該プレーナー過電圧クランプデバイスは、過電圧条件の下で該少なくとも1つの伝導性の島から該第1のバスに電流を分流するように構成される、ことと

を包含する、方法。

【請求項18】

前記第1の金属層の上に少なくとも1つの第2の金属層を形成することをさらに包含し、該少なくとも1つの第2の金属層は、前記少なくとも1つの伝導性の島に電気的に接続されている、請求項17に記載の方法。

【請求項19】

前記少なくとも1つの第2の金属層の少なくとも一部分を含む第2のバスを形成することをさらに包含し、該第2のバスを形成することは、前記第1の方向に実質的に平行に配向された該第2のバスを形成することを包含する、請求項18に記載の方法。

【請求項20】

前記少なくとも1つの第2の金属層の上に上部金属層を形成することをさらに包含し、該上部金属層は、ワイヤに接着する接着エリアを含む、請求項18に記載の方法。

【請求項21】

前記少なくとも1つの第2の金属層を形成することは、下部パターン化金属層と、上部連続金属層とを形成することを包含し、前記方法は、該下部パターン化金属層の少なくとも一部分を含む第2のバスと、該上部連続金属層の少なくとも一部分を含む第3のバスとを形成することをさらに包含する、請求項18に記載の方法。

【請求項22】

前記プレーナー過電圧クランプデバイスは、MOS構造を含む、請求項17に記載の方法。

【請求項23】

前記MOS構造は、それぞれ、

前記高側面領域における、第1の伝導率タイプの低くドープされた第1の深い領域と、前記低側面領域における、該第1の深い領域の反対側にあり、該第1の深い領域に隣接した、第2の伝導率タイプの低くドープされた第2の深い領域と、

該第1の深い領域内に形成された、該第1の伝導率タイプの高くドープされた第1の浅いドレイン領域と、第1の浅い領域の反対側における該第2の伝導率タイプの高くドープされた第2の浅い領域と、

該第2の深い領域の各々内に形成された、該第1の伝導率タイプの高くドープされた第3の浅いソース領域と

を含み、該第1、第2、第3の浅い領域は、該第1の方向に伸長される、請求項22に記載の方法。

【手続補正2】**【補正対象書類名】明細書****【補正対象項目名】0019****【補正方法】変更****【補正の内容】****【0019】**

本発明は、例えば、以下の項目も提供する。

(項目1)

ボンドパッド構造を備えている装置であって、該ボンドパッド構造は、

基板であって、高側面領域と低側面領域とを含む複数のプレーナー過電圧クランプデバイスを備え、各デバイスは、第1の方向に、該デバイスの幅に沿って伸長される、基板と

、該基板の上に配置された第1のパターン化金属層であって、該第1のパターン化金属層は、(i)該第1の方向に伸長され、該高側面領域と整列させられ、該高側面領域に電気的に接続された少なくとも1つの伝導性の島と、(ii)該少なくとも1つの伝導性の島を囲み、該低側面領域に電気的に接続された伝導性のエリア面積とを備えている、第1のパターン化金属層と、

第1のバスであって、該第1のバスは、該第1の方向に対して実質的に垂直に配向され、該少なくとも1つの伝導性の島を囲む該伝導性のエリア面積の少なくとも一部分を含む、第1のバスと

を備え、

該プレーナー過電圧クランプデバイスは、過電圧条件の下で該少なくとも1つの伝導性の島から該第1のバスに電流を分流するように構成される、装置。

(項目2)

前記第1のバスが電力リターンバスである、項目1に記載の装置。

(項目3)

少なくとも1つの第2の金属層をさらに備え、該少なくとも1つの第2の金属層は、前記第1の金属層の上に配置され、前記少なくとも1つの伝導性の島に電気的に接続される、項目1に記載の装置。

(項目4)

第2のバスをさらに備え、該第2のバスは、前記少なくとも1つの第2の金属層の少なくとも一部分を含む、項目3に記載の装置。

(項目5)

前記第2のバスが、電力供給バスまたは信号バスのうちの1つである、項目4に記載の装置。

(項目6)

前記第2のバスが前記第1の方向に実質的に平行に配向される、項目4に記載の装置。

(項目7)

上部金属層をさらに備え、該上部金属層は、前記少なくとも1つの第2の金属層の上に配置され、ワイヤに接着する接着エリア面積を含む、項目3に記載の装置。

(項目8)

前記少なくとも1つの第2の金属層が、下部パターン化金属層と、上部連続金属層とを含む、項目3に記載の装置。

(項目9)

前記下部パターン化金属層の少なくとも一部分を含む第2のバスと、前記上部連続金属層の少なくとも一部分を含む第3のバスとをさらに含む、項目8に記載の装置。

(項目10)

前記プレーナー過電圧クランプデバイスは、前記第1の方向において軸の周りに鏡面対称である、項目1に記載の装置。

(項目11)

前記基板が偶数のプレーナー過電圧クランプデバイスを含む、項目1に記載の装置。

(項目12)

前記プレーナー過電圧クランプデバイスがバイポーラ接合トランジスタを含む、項目1に記載の装置。

(項目13)

前記プレーナー過電圧クランプデバイスがMOS構造を含む、項目1に記載の装置。

(項目14)

前記MOS構造は、それぞれ、

前記高側面領域における、第1の伝導率タイプの低くドープされた第1の深い領域と、

前記低側面領域における、該第1の深い領域とは反対側の該第1の深い領域に隣接した、第2の伝導率タイプの低くドープされた第2の深い領域と、

該第1の深い領域内に形成される、該第1の伝導率タイプの高くドープされた第1の浅いドレン領域、および第1の浅い領域の反対側における該第2の伝導率タイプの高くドープされた第2の浅い領域と、

該第2の深い領域の各々において形成される、該第1の伝導率タイプの高くドープされた第3の浅いソース領域と

を備え、該第1、第2、第3の浅い領域は、該第1の方向に伸長される、項目13に記載の装置。

(項目15)

前記第2の浅い領域が前記少なくとも1つの伝導性の島に電気的に接続される、項目14に記載の装置。

(項目16)

前記第1の浅い領域が前記少なくとも1つの伝導性の島に電気的に接続される、項目15に記載の装置。

(項目17)

前記第3の浅い領域が前記少なくとも1つの伝導性の島を囲む前記伝導性のエリアに電気的に接続される、項目14に記載の装置。

(項目18)

プレーナーMOSクランプデバイスは、前記第2の深い領域内に形成される高くドープされた第4の浅い領域をさらに備え、前記第3の浅いソース領域は、前記第2の浅い領域と該第4の浅い領域との間に位置を定められる、項目17に記載の装置。

(項目19)

前記第4の浅い領域は、前記少なくとも1つの伝導性の島を囲む前記伝導性のエリアに電気的に接続される、項目18に記載の装置。

(項目20)

前記MOS構造がゲート構造をさらに備え、各ゲート構造は、絶縁層と、該絶縁層上に配置されたゲート電極とを備え、該ゲート構造の少なくとも複数の部分が前記第2の深い領域と重なり合う、項目14に記載の装置。

(項目21)

前記MOS構造が絶縁バリヤーをさらに備える、項目14に記載の装置。

(項目22)

前記第2の浅い領域、前記第1および第2の深い領域、ならびに前記第3の浅い領域は、集合的にサイリスタタイプの応答を有する、項目14に記載の装置。

(項目23)

ボンドパッド構造を備えている装置であって、該ボンドパッド構造は、

(a) 基板であって、該基板に一体化された電圧クランプとして動作する複数のプレーナーMOS構造を有し、各電圧クランプは、

(i) ゲート構造と、

(ii) 該ゲート構造の第1の側面上にある、第1の伝導率タイプの第1の高くド-

プされた領域と、

(i i i) 該ゲート構造の第2の側面上にある、該第1の伝導率タイプの第2の高くドープされた領域であって、該第2の高くドープされた領域は、(A) 第2の伝導率タイプの第3の高くドープされた領域と、および(B) スペーシングまたはバラスティングのうちの少なくとも1つとによって該ゲート構造から分離される、第2の高くドープされた領域と

を備えている、基板と、

(b) 該基板の上に配置された第1の金属層であって、該第1の金属層は、該第2の高くドープされた領域に電気的に接続された少なくとも1つの伝導性の島と、該少なくとも1つの伝導性の島を囲み、該第1の高くドープされた領域に電気的に接続される伝導性のエリアとを備えている、第1の金属層と

を備えている、装置。

(項目 2 4)

少なくとも1つの第2の金属層をさらに備え、該少なくとも1つの第2の金属層は、前記第1の金属層の上に配置され、前記少なくとも1つの伝導性の島に電気的に接続される、項目23に記載の装置。

(項目 2 5)

上部金属層をさらに備え、該上部金属層は、前記少なくとも1つの第2の金属層の上に配置され、該少なくとも1つの第2の金属層に電気的に接続される、項目24に記載の装置。

(項目 2 6)

前記少なくとも1つの伝導性の島および前記プレーナーMOS構造の前記ドープされた領域は、第1の方向に伸長される、項目23に記載の装置。

(項目 2 7)

電力リターンバスをさらに備え、該電力リターンバスは、前記第1の方向に対して実質的に垂直に配向され、前記少なくとも1つの伝導性の島を囲む前記伝導性のエリアの少なくとも一部分を含む、項目26に記載の装置。

(項目 2 8)

前記プレーナーMOS構造は、過電圧条件の下で、前記少なくとも1つの伝導性の島から電力リターンバスに電流を分流するように構成される、項目23に記載の装置。

(項目 2 9)

ボンドパッド構造を作製する方法であって、該方法は、

基板を提供することであって、該基板は、高側面領域と低側面領域とを含む複数のプレーナー過電圧クランプデバイスを含み、各デバイスは、第1の方向に該デバイスの幅に沿って伸長される、こと、

該基板の上に第1のパターン化金属層を形成することであって、該第1のパターン化金属層は、(i) 該第1の方向に伸長され、該高側面領域に整列させられ、該高側面領域に電気的に接続された少なくとも1つの伝導性の島と、(i i) 該少なくとも1つの伝導性の島を囲み、該低側面領域に電気的に接続された伝導性のエリアとを含む、ことと、

第1のバスを形成することであって、該第1のバスは、該第1の方向に対して実質的に垂直に配向され、該少なくとも1つの伝導性の島を囲む該伝導性のエリアの少なくとも一部分を含み、該プレーナー過電圧クランプデバイスは、過電圧条件の下で該少なくとも1つの伝導性の島から該第1のバスに電流を分流するように構成される、ことと

を包含する、方法。

(項目 3 0)

前記第1の金属層の上に少なくとも1つの第2の金属層を形成することをさらに包含し、該少なくとも1つの第2の金属層は、前記少なくとも1つの伝導性の島に電気的に接続されている、項目29に記載の方法。

(項目 3 1)

前記少なくとも1つの第2の金属層の少なくとも一部分を含む第2のバスを形成するこ

とをさらに包含する、項目 3 0 に記載の方法。

(項目 3 2)

前記第 2 のバスを形成することは、前記第 1 の方向に実質的に平行に配向された該第 2 のバスを形成することを包含する、項目 3 1 に記載の方法。

(項目 3 3)

前記少なくとも 1 つの第 2 の金属層の上に上部金属層を形成することをさらに包含し、該上部金属層は、ワイヤに接着する接着エリア面積を含む、項目 3 0 に記載の方法。

(項目 3 4)

前記少なくとも 1 つの第 2 の金属層を形成することは、下部パターン化金属層と、上部連続金属層とを形成することを包含する、項目 3 0 に記載の方法。

(項目 3 5)

前記下部パターン化金属層の少なくとも一部分を含む第 2 のバスと、前記上部連続金属層の少なくとも一部分を含む第 3 のバスとを形成することをさらに包含する、項目 3 4 に記載の方法。

(項目 3 6)

前記プレーナー過電圧クランプデバイスは、MOS 構造を含む、項目 2 9 に記載の方法。

。

(項目 3 7)

前記 MOS 構造は、それぞれ、

前記高側面領域における、第 1 の伝導率タイプの低くドープされた第 1 の深い領域と、前記低側面領域における、該第 1 の深い領域の反対側にあり、該第 1 の深い領域に隣接した、第 2 の伝導率タイプの低くドープされた第 2 の深い領域と、

該第 1 の深い領域内に形成された、該第 1 の伝導率タイプの高くドープされた第 1 の浅いドレン領域と、第 1 の浅い領域の反対側における該第 2 の伝導率タイプの高くドープされた第 2 の浅い領域と、

該第 2 の深い領域の各々内に形成された、該第 1 の伝導率タイプの高くドープされた第 3 の浅いソース領域と

を含み、該第 1 、第 2 、第 3 の浅い領域は、該第 1 の方向に伸長される、項目 3 6 に記載の方法。

上述の考察は、添付の図面に関連して解される場合、本発明の下記の詳細な説明からより容易に理解される。