

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 1 部門第 2 区分

【発行日】平成21年3月12日(2009.3.12)

【公開番号】特開2009-18209(P2009-18209A)

【公開日】平成21年1月29日(2009.1.29)

【年通号数】公開・登録公報2009-004

【出願番号】特願2008-279217(P2008-279217)

【国際特許分類】

A 6 3 F 7/02 (2006.01)

【F I】

A 6 3 F 7/02 3 2 6 Z

【手続補正書】

【提出日】平成21年1月13日(2009.1.13)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

遊技制御を行う遊技制御手段と、

前記遊技制御手段の制御を受けつつ、外部の I / O リソースを選択するための選択信号を発生する信号発生手段と、

前記外部の I / O リソースとの間でデータ信号の授受を行なう外部バスインターフェースと、を備え、

前記遊技制御手段、前記信号発生手段及び前記外部バスインターフェースを共通の半導体基板上に実装し、ワンチップ化してパッケージングするとともに、前記選択信号を外部出力するチップセレクト信号端子が備えられ、

前記信号発生手段は、

前記遊技制御手段からの信号に基づいて M 個の内部選択信号のいずれかを発生する第 1 信号発生手段と、

前記 M 個の内部選択信号のうち N 個の内部選択信号の各々に対応する 1 ビットの信号を、前記選択信号として発生する第 2 信号発生手段と、

前記 M 個の内部選択信号のうち  $2^X$  個の内部選択信号の各々に対応する X ビットの信号の各ビットを、前記選択信号として発生する第 3 信号発生手段と、

所定のモード指定信号に基づいて、前記第 2 信号発生手段からの N 個の選択信号を前記チップセレクト信号端子から外部出力するか、または前記第 2 信号発生手段と前記第 3 信号発生手段の両出力を前記チップセレクト信号端子から外部出力するかを選択する選択手段と、を含み、

前記チップセレクト信号端子が、前記データ信号の端子とは別個の端子で構成されていることを特徴とする遊技用演算処理装置。

【請求項 2】

前記第 3 信号発生手段によって発生した X ビットの信号をデコードして、 $2^X$  個の前記選択信号を再生する再生手段を外付けすることを特徴とする請求項 1 記載の遊技用演算処理装置。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0 0 0 6

## 【補正方法】変更

## 【補正の内容】

## 【0006】

請求項1記載の遊技用演算処理装置は、遊技制御を行う遊技制御手段と、

前記遊技制御手段の制御を受けつつ、外部のI/Oリソースを選択するための選択信号を発生する信号発生手段と、

前記外部のI/Oリソースとの間でデータ信号の授受を行なう外部バスインターフェースと、を備え、

前記遊技制御手段、前記信号発生手段及び前記外部バスインターフェースを共通の半導体基板上に実装し、ワンチップ化してパッケージングするとともに、前記選択信号を外部出力するチップセレクト信号端子が備えられ、

前記信号発生手段は、

前記遊技制御手段からの信号に基づいてM個の内部選択信号のいずれかを発生する第1信号発生手段と、

前記M個の内部選択信号のうちN個の内部選択信号の各々に対応する1ビットの信号を、前記選択信号として発生する第2信号発生手段と、

前記M個の内部選択信号のうち $2^X$ 個の内部選択信号の各々に対応するXビットの信号の各ビットを、前記選択信号として発生する第3信号発生手段と、

所定のモード指定信号に基づいて、前記第2信号発生手段からのN個の選択信号を前記チップセレクト信号端子から外部出力するか、または前記第2信号発生手段と前記第3信号発生手段の両出力を前記チップセレクト信号端子から外部出力するかを選択する選択手段と、を含み、

前記チップセレクト信号端子が、前記データ信号の端子とは別個の端子で構成されていることを特徴とする。

請求項2記載の遊技用演算処理装置は、前記第3信号発生手段によって発生したXビットの信号をデコードして、 $2^X$ 個の前記選択信号を再生する再生手段を外付けすることを特徴とする。

## 【手続補正3】

## 【補正対象書類名】明細書

## 【補正対象項目名】0007

## 【補正方法】変更

## 【補正の内容】

## 【0007】

請求項1記載の遊技用演算処理装置によれば、遊技制御を行う遊技制御手段と、前記遊技制御手段の制御を受けつつ、外部のI/Oリソースを選択するための選択信号を発生する信号発生手段と、前記外部のI/Oリソースとの間でデータ信号の授受を行なう外部バスインターフェースと、を備え、前記遊技制御手段、前記信号発生手段及び前記外部バスインターフェースを共通の半導体基板上に実装し、ワンチップ化してパッケージングするとともに、前記選択信号を外部出力するチップセレクト信号端子が備えられ、前記信号発生手段は、前記遊技制御手段からの信号に基づいてM個の内部選択信号のいずれかを発生する第1信号発生手段と、前記M個の内部選択信号のうちN個の内部選択信号の各々に対応する1ビットの信号を、前記選択信号として発生する第2信号発生手段と、前記M個の内部選択信号のうち $2^X$ 個の内部選択信号の各々に対応するXビットの信号の各ビットを、前記選択信号として発生する第3信号発生手段と、所定のモード指定信号に基づいて、前記第2信号発生手段からのN個の選択信号を前記チップセレクト信号端子から外部出力するか、または前記第2信号発生手段と前記第3信号発生手段の両出力を前記チップセレクト信号端子から外部出力するかを選択する選択手段と、を含み、前記チップセレクト信号端子が、前記データ信号の端子とは別個の端子で構成されているので、所定のモード指定信号(CS/ECSS信号)に基づいて、N個の選択信号を出力可能な第1の外部I/O制御モード(CSモード)と、 $2^X$ 個の内部選択信号の各々に対応するXビットの選択信

号を出力可能な第2の外部I/O制御モード(ECSモード)とに切り換えて使用できる遊技用演算処理装置を提供でき、Xビットの選択信号は外部デコードすることにより、全部でM個の選択信号を得ることができる。したがって、外部I/Oの数が異なるシステムにも柔軟に適用できる汎用性の高い遊技用演算処理装置を実現できるとともに、遊技用演算処理装置のチップセレクト信号端子の数をN個に留め置くことが可能となり、パッケージピン数の増加問題を解消することができる。

請求項2記載の遊技用演算処理装置によれば、請求項1記載の遊技用演算処理装置において、前記第3信号発生手段によって発生したXビットの信号をデコードして、 $2^X$ 個の前記選択信号を再生する再生手段を外付けするので、遊技用演算処理装置の外部に再生手段を設けるだけで、外部I/Oの数が多しシステムにも適用でき、遊技用演算処理装置の汎用性を向上できる。