Союз Советских Социалистических Республик

Государственный комитет СССР по делам изобретений и открытий

ОПИСАНИЕ ИЗОБРЕТЕНИЯ

К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

(11) 801242

(61) Дополнительное к авт. свид-ву № 479245

(22) Заявлено 11.03.79 (21) 2735170/18-21

с присоединением заявки № –

(23) Приоритет –

Опубликовано 30.01.81. Бюллетень № 4

Дата опубликования описания 03.02.81

(51) М. Кл.[3] H 03 K 13/17

(53) УДК 681.325 (088.8)

(72) Автор изобретения В. Н. Махов

(71) Заявитель Уральский ордена Трудового Красного Знамени политехнический институт им. С. М. Кирова

(54) АНАЛОГО-ЦИФРОВОЙ ПРЕОБРАЗОВАТЕЛЬ

1

Изобретение относится к радиотехнике и предназначено для использования в спектрометрии ионизирующих излучений.

По основному авт. св. № 479245, известно устройство содержащее входной формирователь, выход которого соединен с первым входом коммутатора аналогового сигнала, второй вход которого через первый формирователь задержки, усилитель и регулятор соединен с выходом блока формирования управляющих сигналов, первый вход которого соединен с первым выходом блока выделения кода, а второй – с первым входом блока функциональной зависимости, первым входом генератора веса, первым входом входного формирователя, выходом блока выделения интервала, а второй вход соединен со вторым генератором веса и выходом дискриминатора, вход которого соединен с выходом коммутатора аналогового сигнала и через второй формирователь задержки с первым входом блока сложения, выход которого соединен со вторым входом регулятора, а второй вход – через блок функциональной зависимости с выходом генератора веса.

2

Этот преобразователь реализует последовательное умножение остатков и имеет два режима работы: основной – измерительный и дополнительный – режим линеаризации характеристики преобразователя [1].

Однако погрешность эталонов вносит ошибку в процесс коррекции коэффициента передачи кодирующего тракта и не позволяет с необходимой точностью устанавливать его значение.

Цель изобретения – повышение точности и быстродействия преобразования.

Поставленная цель достигается тем, что в аналого-цифровой преобразователь, содержащий входной формирователь, выход которого соединен с первым входом коммутатора аналогового сигнала, второй вход которого через первый формирователь задержки, усилитель и регулятор соединен с выходом блока формирования уп-

равляющих сигналов, первый вход которого соединен с первым выходом блока выделения кода, а второй – с первым входом блока функциональной зависимости, первым входом генератора веса, первым входом входного формирователя, выходом блока выделения интервала и с первым входом блока выделения кода, выход которого соединен со входом блока выделения интервала, а второй вход соединен со вторым генератора веса и выходом дискриминатора, вход которого соединен с выходом коммутатора аналогового сигнала и через второй формирователь задержки с первым входом блока сложения, выход которого соединен со вторым входом регулятора, а второй вход – через блок функциональной зависимости с выходом генератора веса, введены блок управления, блок выделения погрешности эталонов, блок выделения погрешности коэффициента передачи кодирующего тракта и формирователь эталонной длительности, причем первый вход блока управления подключен ко второму выходу блока выделения кода, второй вход – к выходу блока выделения интервала, а выходы соединены со входами формирователя эталонной длительности, выходы которого соединены соответственно с управляющими входами первого и второго формирователей задержки, при этом выход коммутатора аналогового сигнала соединен с первыми входами блока выделения погрешности эталонов и блока вычисления коэффициента передачи кодирующего тракта, вторые входы которых соединены с выходом блока выделения интервала, а выходы соединены соответственно с третьим входом блока функциональной зависимости и блока формирования управляющих сигналов.

На фиг. 1 представлен аналого-цифровой преобразователь, структурная схема,

Устройство содержит блок 1 выделения интервала, блок 2 формирования управляющего сигнала, блок 3 функциональной зависимости , входной формирователь 4, генератор 5 веса, первый формирователь 6 задержки, коммутатор 7 аналогового сигнала, блок 8 выделения кода, дискриминатор 9, второй формирователь 10 задержки, усилитель 11, блок 12 сложения, регулятор 13, блок 14 управления, блок 15 выделения погрешности эталонов, блок 16 выделения погрешности коэффициента передачи кодирующего тракта, формирователь 17 эталонной длительности, шину 18 входного сигнала.

Алгоритм, по которому работает преобразователь, можно представить выражением

$$\alpha_{n-i} = \begin{cases} 1, \text{если } U_x \text{ или } U_i > 0 \\ 0, \text{если } U_x \text{ или } U_i < 0 \end{cases} \quad (1)$$

где α_{n-i} – двоичная цифра в i -ом разряде кода измеряемой величины;

U_i – остаток в i -ом такте кодирования U_x измеряемой величины, равный $U_i = (U_{i-1} - \alpha_i U_{эт})K$,

где K – коэффициент передачи кодирующего тракта.

Причем $U_0 = U_x$ при $i=1$; $\alpha_i = \alpha_{n-1}$ для АЦП, которые в процессе преобразования U_x используют эталон одного знака, в этом случае $U_{эт} = U_п$, где $U_п$ – величина порога дискриминатора. В случае использования в процессе преобразования двух эталонов, одинаковых по амплитуде и разных по знаку $\alpha_i = 1$ при $\alpha_{n-1} = 1$, $\alpha_i = -1$ при $\alpha_{n-1} = 0$, а $U_п = 0$. В первом такте кодирования U_x величина остатка будет равна

$$U_i = (U_x - \alpha_1 U_{эт})K. \quad (2)$$

Через n тактов величину остатка U_n можно представить выражением

$$U_n = [(U_x - \alpha_1 U_{эт})K - \alpha_2 U_{эт}]K \ldots \alpha_n U_{эт}. \quad (3)$$

На фиг. 2а представлена таблица изменения кода на выходе блока 8 выделения кода при кодировании величины $2\,U_{эт}$ при разных K; на фиг. 2б – диаграммы изменения остатка U_i для случаев: $K=2$, $K>2$ и $K<2$; на фиг. 2в – диаграммы последовательностей управляющих импульсов U'_{yi} и U''_{yi} , которые подаются на входы управления блоков 6 и 10 и в соответствии с которыми происходит во времени процесс преобразования U_x в цифровой эквивалент N (код).

Из табл. 2а видно, что при кодировании величины $2\,U_{эт}$ получаемый код можно использовать для корректировки коэффициента передачи кодирующего тракта K. Но данный принцип будет справедлив только в том случае, если величины модулей эталонов равны между собой $|-U'_{эт}| = |+U''_{эт}|$, а порог дискриминации остается постоянным, равным заданному значению. На практике, как показали исследования структур аналого-цифровых преобразователей, основанных на методе умножения остатков, равенство $U'_{эт} = U''_{эт}$ нарушается, так как величина эталонов $U_{эт}$ изменяется в связи с тем-

пературными и динамическими дрейфами используемых элементов и узлов для формирования $U_{эт}$. Нестабильность порога дискриминации, в случае использования в процессе преобразования двух эталонов разного знака удается исключить путем использования дискриминатора с коррекцией нулевого уровня и усилителя, который ставится перед дискриминатором, с целью уменьшения в K' раз приведенной неопределенности порога срабатывания дискриминатора, где K' – коэффициент усиления усилителя.

Устройство работает следующим образом.

Когда закончилось преобразование очередного измеряемого сигнала, проверяется линейность характеристики преобразования. Блок 1 выделения временного интервала переводит блок 8 выделения кода, блок формирования управляющего сигнала 2 и блок 3 функциональной зависимости в режим линеаризации, блокирует входной формирователь 4 и запускает генератор 5 веса. Эталонный импульс с генератора 5 веса поступает на вход блока функциональной зависимости 3 и преобразуется им в случае кодирования в системе счисления с основанием 2 в сигнал противоположной полярности с сохранением амплитуды (инвертируется). Функция преобразования задается один раз и остается неизменной в течение всего времени работы преобразователя. Полученная с выхода блока 3 функциональной зависимости величина поступает через формирователь 6 задержки на вход коммутатора 7 аналогового сигнала и далее начинается кодирование этого сигнала, которое происходит таким же образом, как и кодирование измеряемого сигнала. Полученный код преобразованной величины сравнивается с идеальным кодом этой величины и полученная ошибка (разность кодов) подается блоком 8 на вход блока управления и блока формирования управляющего сигнала. Этот блок вырабатывает управляющий сигнал, соответствующий полученной ошибке. Этим сигналом корректируется коэффициент передачи кодирующего тракта и, тем самым улучшается линейность характеристики преобразования. Процесс линеаризации характеристики преобразования разбивается на два этапа. На первом этапе происходит проверка равенства двух эталонов по модулю и проводится соответствующая коррекция величины эталонов до выполнения равенства эталонов по модулю с необходимой точностью. Для этого на каждом i -ом такте кодирования одновременно включаются оба эталона, которые подаются на вход блока 12 сложения. Полученный на выходе блока сложения сигнал разности эталонов $\Delta U_{эт} = U'_{эт} - U''_{эт}$ проходит по кодирующему тракту и усиленный в K раз ($K \cdot \Delta U_{эт}$)поступает на второй вход блока сложения и на вход блока 15 выделения погрешности эталонов. На втором такте кодирования (точнее, процесса выделения ошибки) величина сигнала на выходе блока сложения будет равна $A_2 = K\Delta U_{эт} + \Delta U_{эт}$. Через n тактов величина сигнала на выходе блока сложения будет равна $A_n = K^n \cdot U_{эт} + K^{n-1}\Delta U_{эт} + \ldots K^1 \Delta U_{эт}$, такая же величина сигнала будет подаваться на вход блока 15 выделения погрешности эталонов. Полученная величина A_n, характеризующая точность выполнения равенства эталонов по модулю $|-U'_{эт}| = |+U''_{эт}|$ используется в блоке 3 функциональной зависимости для выполнения необходимой коррекции величины эталонов.

Как видно из таблицы (фиг. 2а), код при кодировании величины $2U_{эт}$ меняется только в случае изменения K в пределах $0 < K < 2$ и не меняется при изменении K в области $K > 2$. Таким образом, при такой коррекции принципиально невозможно получить K = 2, что необходимо для полного исключения влияния K на линейность характеристики преобразования. Изменение K происходит в блоке 16 выделения погрешности коэффициента передачи тракта. Примером реализации блока 16 может служить стробируемый интегратор (фиг. 2г), на суммирующий вход которого подается в каждом такте процесса коррекции два импульса: один – с выхода коммутатора 7, а другой – с внутреннего генератора, причем величина их равна соответственно $J_1 = KU_{эт}/R$, а $J_2 = 2U_{эт}/R$. Ключ на входе интегратора открывается только на время коррекции K. Получаемое на выходе интегратора напряжение $U_{ин} = U_{эт}(K-2)K_{ин}\,;R$, где $K_{ин}$ – коэффициент преобразования интегратора. В конце процесса коррекции K будет характеризовать отклонение K от 2 как в сторону больших, так и меньших величин, и может использоваться в блоке 2 для формирования управляющего сигнала, изменяющего посредством регулятора 13 величину коэффициента передачи кодирующего тракта K. В качестве формирователя 6 задержки может быть использована простейшая ячейка

памяти, показанная на фиг. 2д, где R – сопротивление замкнутого ключа, а ключ будем считать идеальным, идеальными (для простоты) будем считать и временные параметры второго формирователя 10 задержки. При этих условиях все временные процессы в преобразователе будут определяться временными процессами, происходящими в первой ячейке памяти (формирователь 6). В качестве исходных условий примем состояние, при котором напряжение на емкостях C_n равно нулю, а ключ первой ячейки памяти разомкнут.

Измеряемый сигнал U_x подается через входной формирователь 4, коммутатор 7, формирователь 10 задержки на второй вход блока 12 сложения, на первый вход которого подается соответствующий эталон. С выхода блока сложения остаток, равный $U_1' = U_x - \alpha_1 U_{эт}$, подается через регулятор 13 и усилитель 11 на вход формирователя 6 задержки, причем величина его становится равной

$$U_1 = (U_x - \alpha_1 U_{эт})K = U_1' K.$$

С приходом управляющего сигнала с длительностью Δt, определяемой формирователем эталонной длительности 17, ключ формирователя 6 задержки замыкается на время Δt и напряжение на конденсаторе C_n изменится в соответствии с выражением

$$U_c = U_{ci} + (U_{ci-1} - U_{ci})e^{\frac{\Delta t}{\tau}} = U_{ci-1}e^{-\frac{\Delta t}{\tau}} + U_{ci}(1 - e^{-\frac{\Delta t}{\tau}}),$$

где U_{ci-1} – напряжение на конденсаторе до момента замыкания ключа;

U_{ci} – напряжение на выходе ключа после момента его замыкания;

τ – постоянная времени ($\tau = RC_n$) цепи заряда конденсатора C_n. Считая, что в первый момент (исходное состояние) напряжение на конденсаторе равно нулю ($U_{co} = 0$), найдем напряжение на конденсаторе после первого такта кодирования.

$$U_{ci} = U_1(1 - e^{-\Delta t/\tau}) = U_1' SK, \quad (6)$$

где $S = 1 - e^{-\Delta t}$; $U_1' = U_x - \alpha_1 U_{эт}$ – напряжение на выходе блока 12 сложения. После размыкания ключа коммутатор 7 замыкает выход формирователя 6 задержки на вход формирователя 10 задержки, после чего выходное напряжение U_{c1} переписывается в формирователь 10. На этом первый цикл кодирования заканчивается, в результате чего на второй вход блока 12 сложения подается напряжение, равное $U_{c1} = U_1' SK$.

Второй цикл кодирования произойдет аналогичным образом. Учитывая то, что на емкости C_n сохраняется от предыдущего такта кодирования напряжение $U_{ci} = U_1' SK$, напряжение на выходе формирователя 6 задержки к концу второго цикла кодирования станет равным

$$U_{c2} = U_{c1} \cdot e^{-\Delta t/\tau} + U_2(1 - e^{-\Delta t/\tau}) = U_{c1} \cdot e^{-\Delta t/\tau} + U_2 S,$$

где $U_2 = (U_{c1} - \alpha_2 U_{эт}) \cdot K$.

Раскрывая U_{c1} и U_2, получим

$$U_{c2} = (U_x - \alpha_1 U_{эт}) \cdot S \cdot K \cdot e^{-\Delta t/\tau} + (U_x - \alpha_1 U_{эт}) \cdot S^2 K^2 -$$

$$- \alpha_2 U_{эт} SK = [(U_x - \alpha_1 U_{эт})(e^{-\Delta t/\tau} + SK) - \alpha_2 U_{эт}]SK.$$

Продолжая аналогичным образом, получим для n-го цикла кодирования

$$U_{cn} = (\ldots[(U_x - \alpha_1 U_{эт}) \cdot K_n - \alpha_2 U_{эт}]K_n = \ldots - \alpha_0 U_{эт}, \quad (7)$$

где $K_n = e^{\frac{\Delta t}{\tau}} + SK$.

Сравнивая (7) с (3), можно сделать вывод, что процесс преобразования не изменится, если K=2. Раскрывая значение K_n, получим

$$K_n = K + e^{-\Delta t/\tau}(1 - K) = 2. \quad (8)$$

Преобразуя выражение (8), найдем, что $e^{\frac{\Delta t}{\tau}} = (2-K)(1-K)$, логарифмируя данное соотношение, найдем выражение для Δt

$$\Delta t = \tau \ln[(1-K)(2-K)].$$

Из полученного выражения можно сделать вывод, что при $K \gg 2$ время выборки Δt можно сделать сколь угодно малым. Так при $K = 3$ $\Delta t \approx 0{,}7\tau$. В сравнении с известной схемой преобразователя, где время выборки $T_{уст}$ берется равным 10τ, выигрыш в быстродействии будет более чем на порядок.

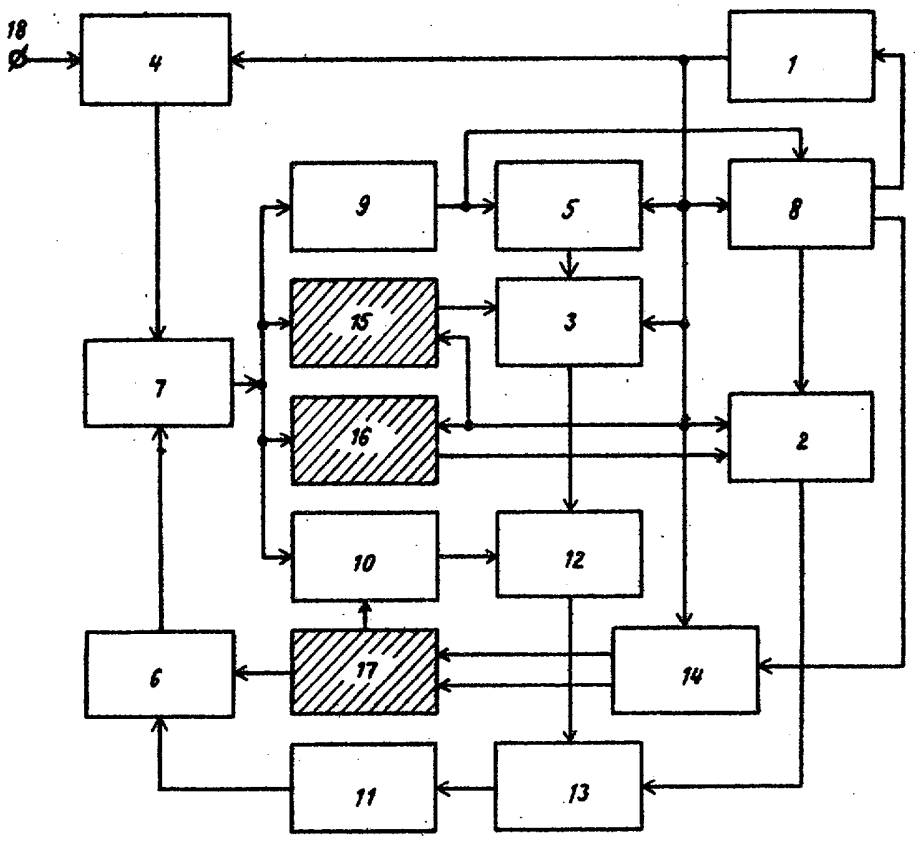
Формула изобретения

Аналого-цифровой преобразователь по авт. св. № 479245, отличающийся тем, что, с целью увеличения точности и быстродействия преобразования, в него введены блок управления, блок выделения погрешности эталонов, блок выделения погрешности коэффициента передачи кодирующего тракта и формирователь эталонной длительности, причем первый вход блока управления подключен

ко второму выходу блока выделения кода, второй вход – к выходу блока выделения интервала, а выходы соединены со входами формирователя эталонной длительности, выходы которого соединены соответственно с управляющими входами первого и второго формирователей первого и второго формирователей задержки, при этом выход коммутатора аналогового сигнала соединен с первым входом блока выделения погрешности эталонов и блока вычисления коэффициента передачи кодирующего тракта, вторые входы которых соединены с выходом блока выделения интервала, а выходы соединены соответственно с третьим входом блока функциональной зависимости и блока формирования управляющих сигналов.

Источники информации,
принятые во внимание при экспертизе

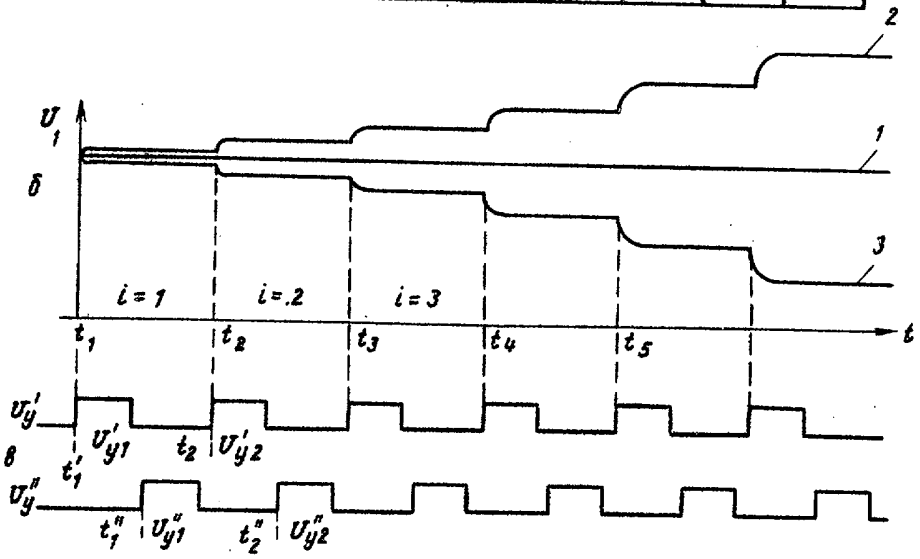
1. Авторское свидетельство СССР № 479246, кл. Н 03 К 13/17, 03.10.72.

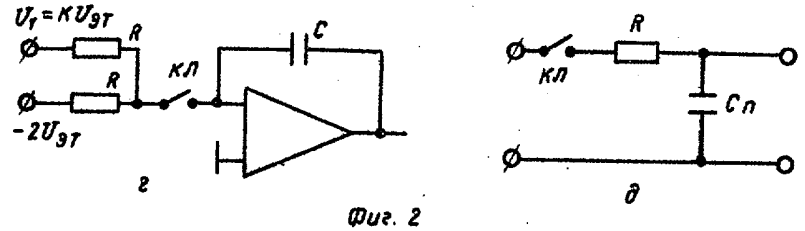


Фиг. 1

а

Величина к	Получаемый код - $2U_{эт}$						
	1	2	3	4	5	6	7
2.00	1	1	1	1	1	1	1
1.99	1	1	1	1	1	1	1
1.98	1	1	1	1	1	1	0
1.97	1	1	1	1	1	0	0
1.95	1	1	1	1	0	0	0
1.90	1	1	1	0	0	0	0





Фиг. 2

Составитель Л. Беляева
Редактор Л. Пчелинская Техред М. Лоя Корректор Л. Иван
Заказ 10455/ 77 Тираж 999 Подписное
ВНИИПИ Государственного комитета СССР
по делам изобретений и открытий
113035, Москва, Ж-35, Раушская наб., д. 4/5
Филиал ППП "Патент", г. Ужгород, ул. Проектная, 4