

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4431996号
(P4431996)

(45) 発行日 平成22年3月17日(2010.3.17)

(24) 登録日 平成22年1月8日(2010.1.8)

(51) Int.Cl.	F 1
F 1 6 K 31/06 (2006.01)	F 1 6 K 31/06 3 1 0
H 0 1 F 7/18 (2006.01)	H 0 1 F 7/18 Q

請求項の数 23 (全 49 頁)

(21) 出願番号	特願2007-179935 (P2007-179935)	(73) 特許権者	000102511
(22) 出願日	平成19年7月9日(2007.7.9)		SMC株式会社
(65) 公開番号	特開2009-14184 (P2009-14184A)		東京都千代田区外神田四丁目14番1号
(43) 公開日	平成21年1月22日(2009.1.22)	(74) 代理人	100077665
審査請求日	平成19年7月9日(2007.7.9)		弁理士 千葉 剛宏
		(74) 代理人	100116676
			弁理士 宮寺 利幸
		(74) 代理人	100142066
			弁理士 鹿島 直樹
		(74) 代理人	100126468
			弁理士 田久保 泰夫
		(72) 発明者	深野 喜弘
			茨城県つくばみらい市絹の台4-2-2
			SMC株式会社 筑波技術センター内

最終頁に続く

(54) 【発明の名称】 電磁弁駆動回路及び電磁弁

(57) 【特許請求の範囲】

【請求項1】

電磁弁のソレノイドコイルに第1の電圧を印加して前記電磁弁を駆動させた後に、前記ソレノイドコイルに第2の電圧を印加して前記電磁弁の駆動状態を維持させる電磁弁駆動回路において、

交流電源と前記ソレノイドコイルとに電氣的に各々接続され、且つ整流回路、スイッチ制御部、スイッチ部及び電流検出部を備え、

前記スイッチ制御部は、単一パルスを生成する単一パルス発生回路と、短パルス発生回路と、パルス供給部とを有し、

前記整流回路は、前記交流電源の電源電圧を整流し、

前記電流検出部は、前記ソレノイドコイルに流れる電流を検出し、検出結果を電流検出値として前記スイッチ制御部に出力し、

前記短パルス発生回路は、前記電磁弁を駆動させる時間帯では、所定の起動電流値及び前記電流検出値の比較に基づいて前記単一パルスよりもパルス幅の短い第1短パルスを生成し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、所定の保持電流値及び前記電流検出値の比較に基づいて前記第1短パルスよりもパルス幅の短い第2短パルスを生成し、

前記パルス供給部は、前記電磁弁を駆動させる時間帯では、前記単一パルスを第1パルス信号として前記スイッチ部に供給した後に前記第1短パルスを前記第1パルス信号として前記スイッチ部に供給し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前

10

20

記第 2 短パルス信号として前記スイッチ部に供給し、

前記スイッチ部は、前記第 1 パルス信号が供給される時間において、前記整流された電源電圧を前記第 1 の電圧として前記ソレノイドコイルに印加させ、一方で、前記第 2 パルス信号が供給される時間において、前記整流された電源電圧を前記第 2 の電圧として前記ソレノイドコイルに印加させる

ことを特徴とする電磁弁駆動回路。

【請求項 2】

電磁弁のソレノイドコイルに第 1 の電圧を印加して前記電磁弁を駆動させた後に、前記ソレノイドコイルに第 2 の電圧を印加して前記電磁弁の駆動状態を維持させる電磁弁駆動回路において、

交流電源と前記ソレノイドコイルとに電氣的に各々接続され、且つ整流回路、スイッチ制御部、スイッチ部及び電流検出部を備え、

前記スイッチ制御部は、単一パルスを生成する単一パルス発生回路と、繰り返しパルス発生回路と、パルス供給部とを有し、

前記整流回路は、前記交流電源の電源電圧を整流し、

前記電流検出部は、前記ソレノイドコイルに流れる電流を検出し、検出結果を電流検出値として前記スイッチ制御部に出力し、

前記繰り返しパルス発生回路は、前記電磁弁を駆動させる時間帯では、所定の起動電流値及び前記電流検出値の比較に基づいて前記単一パルスよりもパルス幅の短い第 1 繰り返しパルスを生成し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、所定の保持電流値及び前記電流検出値の比較に基づいて前記第 1 繰り返しパルスよりもパルス幅の短い第 2 繰り返しパルスを生成し、

前記パルス供給部は、前記電磁弁を駆動させる時間帯では、前記単一パルスを第 1 パルス信号として前記スイッチ部に供給した後に前記第 1 繰り返しパルスを前記第 1 パルス信号として前記スイッチ部に供給し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記第 2 繰り返しパルスを第 2 パルス信号として前記スイッチ部に供給し、

前記スイッチ部は、前記第 1 パルス信号が供給される時間において、前記整流された電源電圧を前記第 1 の電圧として前記ソレノイドコイルに印加させ、一方で、前記第 2 パルス信号が供給される時間において、前記整流された電源電圧を前記第 2 の電圧として前記ソレノイドコイルに印加させる

ことを特徴とする電磁弁駆動回路。

【請求項 3】

電磁弁のソレノイドコイルに第 1 の電圧を印加して前記電磁弁を駆動させた後に、前記ソレノイドコイルに第 2 の電圧を印加して前記電磁弁の駆動状態を維持させる電磁弁駆動回路において、

交流電源と前記ソレノイドコイルとに電氣的に各々接続され、且つ整流回路、スイッチ制御部、スイッチ部及び電流検出部を備え、

前記スイッチ制御部は、単一パルスを生成する単一パルス発生回路と、短パルス発生回路と、パルス供給部とを有し、

前記整流回路は、前記交流電源の電源電圧を整流し、

前記電流検出部は、前記ソレノイドコイルに流れる電流を検出し、検出結果を電流検出値として前記スイッチ制御部に出力し、

前記短パルス発生回路は、前記電磁弁を駆動させる時間帯では、所定の起動電流値及び前記電流検出値の比較に基づいて前記単一パルスよりもパルス幅の短い第 1 短パルスを生成し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記第 1 短パルスよりもパルス幅の短い第 2 短パルスを生成し、

前記パルス供給部は、前記電磁弁を駆動させる時間帯では、前記単一パルスを第 1 パルス信号として前記スイッチ部に供給した後に前記第 1 短パルスを前記第 1 パルス信号として前記スイッチ部に供給し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記第 2 短パルスを第 2 パルス信号として前記スイッチ部に供給し、

前記スイッチ部は、前記第 1 パルス信号が供給される時間において、前記整流された電源電圧を前記第 1 の電圧として前記ソレノイドコイルに印加させ、一方で、前記第 2 パルス信号が供給される時間において、前記整流された電源電圧を前記第 2 の電圧として前記ソレノイドコイルに印加させる

ことを特徴とする電磁弁駆動回路。

【請求項 4】

電磁弁のソレノイドコイルに第 1 の電圧を印加して前記電磁弁を駆動させた後に、前記ソレノイドコイルに第 2 の電圧を印加して前記電磁弁の駆動状態を維持させる電磁弁駆動回路において、

交流電源と前記ソレノイドコイルとに電氣的に各々接続され、且つ整流回路、スイッチ制御部、スイッチ部及び電流検出部を備え、

前記スイッチ制御部は、単一パルス生成する単一パルス発生回路と、繰り返しパルス発生回路と、パルス供給部とを有し、

前記整流回路は、前記交流電源の電源電圧を整流し、

前記電流検出部は、前記ソレノイドコイルに流れる電流を検出し、検出結果を電流検出値として前記スイッチ制御部に出力し、

前記繰り返しパルス発生回路は、前記電磁弁を駆動させる時間帯では、所定の起動電流値及び前記電流検出値の比較に基づいて前記単一パルスよりもパルス幅の短い第 1 繰り返しパルスを生成し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記第 1 繰り返しパルスよりもパルス幅の短い第 2 繰り返しパルスを生成し、

前記パルス供給部は、前記電磁弁を駆動させる時間帯では、前記単一パルスを第 1 パルス信号として前記スイッチ部に供給した後に前記第 1 繰り返しパルスを前記第 1 パルス信号として前記スイッチ部に供給し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記第 2 繰り返しパルスを第 2 パルス信号として前記スイッチ部に供給し、

前記スイッチ部は、前記第 1 パルス信号が供給される時間において、前記整流された電源電圧を前記第 1 の電圧として前記ソレノイドコイルに印加させ、一方で、前記第 2 パルス信号が供給される時間において、前記整流された電源電圧を前記第 2 の電圧として前記ソレノイドコイルに印加させる

ことを特徴とする電磁弁駆動回路。

【請求項 5】

請求項 1 ～ 4 のいずれか 1 項に記載の電磁弁駆動回路において、

平滑回路及び発光ダイオードをさらに有し、

前記整流回路に対して、前記平滑回路と、前記発光ダイオード及び前記スイッチ制御部の直列回路と、前記ソレノイドコイルとが電氣的に並列接続され、

前記平滑回路は、前記整流された電源電圧を平滑し、

前記平滑された電源電圧は、前記平滑回路から前記発光ダイオードを介して前記スイッチ制御部に供給され、

前記発光ダイオードは、前記ソレノイドコイルに前記電流が流れた際に発光可能であることを特徴とする電磁弁駆動回路。

【請求項 6】

電磁弁のソレノイドコイルに第 1 の電圧を印加して前記電磁弁を駆動させた後に、前記ソレノイドコイルに第 2 の電圧を印加して前記電磁弁の駆動状態を維持させる電磁弁駆動回路において、

交流電源と前記ソレノイドコイルとに電氣的に各々接続され、且つ整流回路、平滑回路、発光ダイオード、スイッチ制御部、スイッチ部及び電流検出部を備え、

前記スイッチ制御部は、単一パルス生成する単一パルス発生回路と、短パルス発生回路と、パルス供給部とを有し、

前記整流回路に対して、前記平滑回路と、前記発光ダイオード及び前記スイッチ制御部の直列回路と、前記ソレノイドコイルとが電氣的に並列接続され、

前記整流回路は、前記交流電源の電源電圧を整流し、

前記平滑回路は、前記整流された電源電圧を平滑し、

前記平滑された電源電圧は、前記平滑回路から前記発光ダイオードを介して前記スイッチ制御部に供給され、

前記発光ダイオードは、前記ソレノイドコイルに電流が流れた際に発光可能であり、

前記電流検出部は、前記ソレノイドコイルに流れる電流を検出し、検出結果を電流検出値として前記スイッチ制御部に出力し、

前記短パルス発生回路は、所定の保持電流値及び前記電流検出値の比較に基づいて前記単一パルスよりもパルス幅の短い短パルスを生成し、

前記パルス供給部は、前記電磁弁を駆動させる時間帯では、前記単一パルスを第1パルス信号として前記スイッチ部に供給し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記短パルスを第2パルス信号として前記スイッチ部に供給し、

前記スイッチ部は、前記第1パルス信号が供給される時間において、前記整流された電源電圧を前記第1の電圧として前記ソレノイドコイルに印加させ、一方で、前記第2パルス信号が供給される時間において、前記整流された電源電圧を前記第2の電圧として前記ソレノイドコイルに印加させ、

前記電磁弁駆動回路は、

前記ソレノイドコイルの総通電時間が所定の第1通電時間を上回ったことを判定した際に、前記第1パルス信号のパルス幅の変更を前記スイッチ制御部に指示する通電時間判定部と、

前記電磁弁の累積動作回数が所定の第1動作回数を上回ったことを判定した際に、前記第1パルス信号のパルス幅の変更を前記スイッチ制御部に指示する累積動作回数判定部と、

前記電磁弁を駆動させる時間帯での前記電流検出値の減少を監視し、前記電磁弁の駆動開始時から前記電流検出値が減少するまでの時間が所定の設定時間よりも長くなったことを判定した際に、前記電流検出値が減少するまでの時間に時間遅れが発生したことを外部に出力する電流検出値監視部と、

のうち、少なくとも1つをさらに有する

ことを特徴とする電磁弁駆動回路。

【請求項7】

請求項6記載の電磁弁駆動回路において、

前記単一パルス発生回路は、前記平滑された電源電圧に基づいて前記単一パルスを生成し、

前記短パルス発生回路は、前記平滑された電源電圧と前記保持電流値及び前記電流検出値の比較とに基づいて前記短パルスを生成する

ことを特徴とする電磁弁駆動回路。

【請求項8】

電磁弁のソレノイドコイルに第1の電圧を印加して前記電磁弁を駆動させた後に、前記ソレノイドコイルに第2の電圧を印加して前記電磁弁の駆動状態を維持させる電磁弁駆動回路において、

交流電源と前記ソレノイドコイルとに電氣的に各々接続され、且つ整流回路、平滑回路、発光ダイオード、スイッチ制御部、スイッチ部及び電流検出部を備え、

前記スイッチ制御部は、単一パルスを生成する単一パルス発生回路と、繰り返しパルス発生回路と、パルス供給部とを有し、

前記整流回路に対して、前記平滑回路と、前記発光ダイオード及び前記スイッチ制御部の直列回路と、前記ソレノイドコイルとが電氣的に並列接続され、

前記整流回路は、前記交流電源の電源電圧を整流し、

前記平滑回路は、前記整流された電源電圧を平滑し、

前記平滑された電源電圧は、前記平滑回路から前記発光ダイオードを介して前記スイッチ制御部に供給され、

前記発光ダイオードは、前記ソレノイドコイルに電流が流れた際に発光可能であり、

10

20

30

40

50

前記電流検出部は、前記ソレノイドコイルに流れる電流を検出し、検出結果を電流検出値として前記スイッチ制御部に出力し、

前記繰り返しパルス発生回路は、所定の保持電流値及び前記電流検出値の比較に基づいて前記単一パルスよりもパルス幅の短い繰り返しパルスを生成し、

前記パルス供給部は、前記電磁弁を駆動させる時間帯では、前記単一パルスを第1パルス信号として前記スイッチ部に供給し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記繰り返しパルスを第2パルス信号として前記スイッチ部に供給し、

前記スイッチ部は、前記第1パルス信号が供給される時間において、前記整流された電源電圧を前記第1の電圧として前記ソレノイドコイルに印加させ、一方で、前記第2パルス信号が供給される時間において、前記整流された電源電圧を前記第2の電圧として前記ソレノイドコイルに印加させ、

10

前記電磁弁駆動回路は、

前記ソレノイドコイルの総通電時間が所定の第1通電時間を上回ったことを判定した際に、前記第1パルス信号のパルス幅の変更を前記スイッチ制御部に指示する通電時間判定部と、

前記電磁弁の累積動作回数が所定の第1動作回数を上回ったことを判定した際に、前記第1パルス信号のパルス幅の変更を前記スイッチ制御部に指示する累積動作回数判定部と、

前記電磁弁を駆動させる時間帯での前記電流検出値の減少を監視し、前記電磁弁の駆動開始時から前記電流検出値が減少するまでの時間が所定の設定時間よりも長くなったことを判定した際に、前記電流検出値が減少するまでの時間に時間遅れが発生したことを外部に出力する電流検出値監視部と、

20

のうち、少なくとも1つをさらに有する

ことを特徴とする電磁弁駆動回路。

【請求項9】

請求項8記載の電磁弁駆動回路において、

前記単一パルス発生回路は、前記平滑された電源電圧に基づいて前記単一パルスを生成し、

前記繰り返しパルス発生回路は、前記平滑された電源電圧と前記保持電流値及び前記電流検出値の比較とに基づいて前記繰り返しパルスを生成する

30

ことを特徴とする電磁弁駆動回路。

【請求項10】

請求項1～9のいずれか1項に記載の電磁弁駆動回路において、

前記スイッチ制御部は、前記電磁弁の振動を検出する振動検出部からの振動検出値に基づいて前記第2パルス信号のパルス幅を調整する

ことを特徴とする電磁弁駆動回路。

【請求項11】

請求項1～9のいずれか1項に記載の電磁弁駆動回路において、

前記電流検出値に基づいて前記電磁弁の1回の動作期間内における前記ソレノイドコイルへの通電時間を算出する通電時間算出部と、前記通電時間を記憶する通電時間記憶部と、前記通電時間記憶部に記憶された各通電時間より前記ソレノイドコイルの総通電時間を算出し、前記総通電時間が所定の第1通電時間を上回るか否かを判定する通電時間判定部とをさらに有し、

40

前記通電時間判定部は、前記総通電時間が前記第1通電時間を上回ったことを判定した際に、前記第1パルス信号のパルス幅の変更を指示するパルス幅変更信号を前記スイッチ制御部に出力し、

前記スイッチ制御部は、前記パルス幅変更信号に基づいて前記第1パルス信号のパルス幅を長くする

ことを特徴とする電磁弁駆動回路。

【請求項12】

50

請求項 1 1 記載の電磁弁駆動回路において、

前記通電時間判定部は、前記総通電時間が前記第 1 通電時間よりも長く設定された第 2 通電時間を上回ったことを判定した際に、前記電磁弁が使用期限に至ったことを通知する使用期限通知信号を外部に出力する

ことを特徴とする電磁弁駆動回路。

【請求項 1 3】

請求項 1 ～ 5 のいずれか 1 項に記載の電磁弁駆動回路において、

前記電流検出値に基づいて前記電磁弁が動作中であることを検出する電磁弁動作検出部と、前記電磁弁動作検出部での検出結果を記憶する検出結果記憶部と、前記検出結果記憶部に記憶された各検出結果より前記電磁弁の累積動作回数を算出し、前記累積動作回数が所定の第 1 動作回数を上回るか否かを判定する累積動作回数判定部とをさらに有し、

10

前記累積動作回数判定部は、前記累積動作回数が前記第 1 動作回数を上回ったことを判定した際に、前記第 1 パルス信号のパルス幅の変更を指示するパルス幅変更信号を前記スイッチ制御部に出力し、

前記スイッチ制御部は、前記パルス幅変更信号に基づいて前記第 1 パルス信号のパルス幅を長くする

ことを特徴とする電磁弁駆動回路。

【請求項 1 4】

請求項 1 3 記載の電磁弁駆動回路において、

前記累積動作回数判定部は、前記累積動作回数が前記第 1 動作回数よりも多く設定された第 2 動作回数を上回ったことを判定した際に、前記電磁弁が使用期限に至ったことを通知する使用期限通知信号を外部に出力する

20

ことを特徴とする電磁弁駆動回路。

【請求項 1 5】

請求項 1 ～ 5 のいずれか 1 項に記載の電磁弁駆動回路において、

前記電磁弁を駆動させる時間帯での前記電流検出値の減少を監視する電流検出値監視部をさらに有し、

前記電流検出値監視部は、前記電磁弁の駆動開始時から前記電流検出値が減少するまでの時間が所定の設定時間よりも長くなったことを判定した際に、前記電流検出値が減少するまでの時間に時間遅れが発生したことを通知する時間遅れ通知信号を外部に出力する

30

ことを特徴とする電磁弁駆動回路。

【請求項 1 6】

請求項 1 ～ 1 5 のいずれか 1 項に記載の電磁弁駆動回路において、

前記電磁弁の駆動開始時に前記スイッチ制御部に流れる突入電流が前記ソレノイドコイルに流れる電流の最大値を下回るように調整可能な抵抗器をさらに有し、

前記整流回路に対して、前記抵抗器及び前記スイッチ制御部の直列回路と、前記ソレノイドコイルとが電氣的に並列接続されている

ことを特徴とする電磁弁駆動回路。

【請求項 1 7】

電磁弁のソレノイドコイルに第 1 の電圧を印加して前記電磁弁を駆動させた後に、前記ソレノイドコイルに第 2 の電圧を印加して前記電磁弁の駆動状態を維持させる電磁弁駆動回路において、

40

交流電源と前記ソレノイドコイルとに電氣的に各々接続され、且つ整流回路、スイッチ制御部及びスイッチ部を備え、

前記整流回路は、前記交流電源の電源電圧を整流し、

前記スイッチ制御部は、

単一パルスを生成する単一パルス発生回路と、

前記電磁弁を駆動させる時間帯では、前記単一パルスよりもパルス幅の短い第 1 短パルスを生成し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記第 1 短パルスよりもパルス幅の短い第 2 短パルスを生成する短パルス発生回路と、

50

前記電磁弁を駆動させる時間帯では、前記単一パルス信号を第1パルス信号として前記スイッチ部に供給した後に前記第1短パルスを前記第1パルス信号として前記スイッチ部に供給し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記第2短パルスを第2パルス信号として前記スイッチ部に供給するパルス供給部と、

を有し、

前記スイッチ部は、前記第1パルス信号が供給される時間において、前記整流された電源電圧を前記第1の電圧として前記ソレノイドコイルに印加させ、一方で、前記第2パルス信号が供給される時間において、前記整流された電源電圧を前記第2の電圧として前記ソレノイドコイルに印加させる

ことを特徴とする電磁弁駆動回路。

10

【請求項18】

請求項17記載の電磁弁駆動回路において、

平滑回路及び発光ダイオードをさらに有し、

前記整流回路に対して、前記平滑回路と、前記発光ダイオード及び前記スイッチ制御部の直列回路と、前記ソレノイドコイルとが電氣的に並列接続され、

前記平滑回路は、前記整流された電源電圧を平滑し、

前記平滑された電源電圧は、前記平滑回路から前記発光ダイオードを介して前記スイッチ制御部に供給され、

前記発光ダイオードは、前記ソレノイドコイルに電流が流れた際に発光可能であり、

前記単一パルス発生回路は、前記平滑された電源電圧に基づいて前記単一パルスを生成し、

20

前記短パルス発生回路は、前記平滑された電源電圧に基づいて前記第1短パルス及び前記第2短パルスを生成する

ことを特徴とする電磁弁駆動回路。

【請求項19】

電磁弁のソレノイドコイルに第1の電圧を印加して前記電磁弁を駆動させた後に、前記ソレノイドコイルに第2の電圧を印加して前記電磁弁の駆動状態を維持させる電磁弁駆動回路において、

交流電源と前記ソレノイドコイルとに電氣的に各々接続され、且つ整流回路、スイッチ制御部及びスイッチ部を備え、

30

前記整流回路は、前記交流電源の電源電圧を整流し、

前記スイッチ制御部は、

単一パルスを生成する単一パルス発生回路と、

前記電磁弁を駆動させる時間帯では、前記単一パルスよりもパルス幅の短い第1繰り返しパルスを生成し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記第1繰り返しパルスよりもパルス幅の短い第2繰り返しパルスを生成する繰り返しパルス発生回路と、

前記電磁弁を駆動させる時間帯では、前記単一パルスを第1パルス信号として前記スイッチ部に供給した後に前記第1繰り返しパルスを前記第1パルス信号として前記スイッチ部に供給し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記第2繰り返しパルスを第2パルス信号として前記スイッチ部に供給するパルス供給部と、

40

を有し、

前記スイッチ部は、前記第1パルス信号が供給される時間において、前記整流された電源電圧を前記第1の電圧として前記ソレノイドコイルに印加させ、一方で、前記第2パルス信号が供給される時間において、前記整流された電源電圧を前記第2の電圧として前記ソレノイドコイルに印加させる

ことを特徴とする電磁弁駆動回路。

【請求項20】

請求項19記載の電磁弁駆動回路において、

平滑回路及び発光ダイオードをさらに有し、

50

前記整流回路に対して、前記平滑回路と、前記発光ダイオード及び前記スイッチ制御部の直列回路と、前記ソレノイドコイルとが電氣的に並列接続され、

前記平滑回路は、前記整流された電源電圧を平滑し、

前記平滑された電源電圧は、前記平滑回路から前記発光ダイオードを介して前記スイッチ制御部に供給され、

前記発光ダイオードは、前記ソレノイドコイルに電流が流れた際に発光可能であり、

前記単一パルス発生回路は、前記平滑された電源電圧に基づいて前記単一パルスを生成し、

前記繰り返しパルス発生回路は、前記平滑された電源電圧に基づいて前記第 1 繰り返しパルス及び前記第 2 繰り返しパルスを生成する

10

ことを特徴とする電磁弁駆動回路。

【請求項 2 1】

請求項 1 ～ 2 0 のいずれか 1 項に記載の電磁弁駆動回路において、

前記交流電源は、スイッチ、トライアック又はフォトリアックを介して前記整流回路と電氣的に接続されている

ことを特徴とする電磁弁駆動回路。

【請求項 2 2】

請求項 2 1 記載の電磁弁駆動回路において、

前記交流電源が前記トライアック又は前記フォトリアックを介して前記整流回路と電氣的に接続されている場合に、前記整流回路は、ダイオードを用いたブリッジ回路であり、

20

前記電源電圧が所定の電圧値を下回ると、前記ダイオードは、オン状態からオフ状態に移行する

ことを特徴とする電磁弁駆動回路。

【請求項 2 3】

請求項 1 ～ 2 2 のいずれか 1 項に記載の電磁弁駆動回路を有する電磁弁。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、電磁弁のソレノイドコイルに第 1 の電圧を印加して前記電磁弁を駆動させた後に、前記ソレノイドコイルに第 2 の電圧を印加して前記電磁弁の駆動状態を維持させる電磁弁駆動回路及び該電磁弁駆動回路を有する電磁弁に関する。

30

【背景技術】

【0 0 0 2】

従来より、流路の途中に電磁弁を配設して、電磁弁駆動回路から前記電磁弁のソレノイドコイルに電圧を印加することにより、前記電磁弁が付勢されて前記流路を開閉させることが広く行われている。この場合、前記電磁弁駆動回路から前記ソレノイドコイルに第 1 の電圧を印加することにより前記電磁弁が駆動された後に、前記電磁弁駆動回路から前記ソレノイドコイルに第 2 の電圧を印加することにより前記電磁弁の駆動状態が維持される。

40

【0 0 0 3】

近年、上述した電磁弁について、少ない消費電力で前記駆動状態を維持させることが望まれており、特許文献 1 には、前記駆動状態が維持される時間帯において、交流電源の電源電圧を整流する整流回路と前記ソレノイドコイルとの間の導通を制御する前記電磁弁駆動回路のスイッチ部によって前記ソレノイドコイルへの通電及び遮断を繰り返し行うことで、より少ない消費電力で前記電磁弁の駆動状態を維持させることが提案されている。

【0 0 0 4】

【特許文献 1】特許第 3 7 7 7 2 6 5 号公報

【発明の開示】

【発明が解決しようとする課題】

50

【0005】

ところで、前述した特許文献1では、整流回路にて整流された電源電圧をソレノイドコイルに供給することにより該ソレノイドコイルに電流が流れる。この場合、前記電流は、前記ソレノイドコイルの温度変化に起因した前記ソレノイドコイル内の電気抵抗の変化や、前記ソレノイドコイルに印加される前記整流された電源電圧（第1の電圧及び第2の電圧）中のリップルや、外部から電磁弁に付与される振動及び衝撃等の種々の要因によって時間的に変動する。そのため、前記電磁弁の駆動状態を維持させる時間帯においては、上記の各要因に起因して前記電磁弁が停止することを防止するために、前記駆動状態を維持させるために最小限必要な電流に前記各要因を考慮した電流を重ねて前記ソレノイドコイルに流している。従って、前記各要因が発生していなくても、該各要因を考慮した電流が前記ソレノイドコイルに流れるので、前記電磁弁駆動回路及び前記電磁弁の省電力化を図ることができない。

10

【0006】

また、前記ソレノイドコイルに流れる電流が大きくなることで、前記駆動状態を維持させた後に前記電磁弁の駆動を停止させる際に、当該電磁弁を短時間で停止させることができないという問題がある。

【0007】

さらに、前記電磁弁の使用者側において電源電圧の異なる交流電源がそれぞれ用意されている場合に、製造者側では、例えば、同じ流路の開閉に対し略同一の性能を有する電磁弁駆動回路及び電磁弁であっても、各電源電圧の違いに応じて前記電磁弁駆動回路及び前記電磁弁を作り分ける必要があるため、コストが高騰する。また、相対的に高い電源電圧（例えば、交流（AC）200V用の交流電源であれば、最大値が約282V）に対応した電磁弁駆動回路及び電磁弁の消費電力は、相対的に低い電源電圧（例えば、AC100V用の交流電源であれば、最大値が約141V）に対応した電磁弁駆動回路及び電磁弁の消費電力よりも大きくなるので、前記相対的に高い電源電圧の交流電源を用意している使用者側では、電磁弁駆動回路及び電磁弁の省電力化を図ることができない。

20

【0008】

さらにまた、前記電磁弁を駆動させる時間帯に前記ソレノイドコイルに流れる電流は、前記電磁弁の駆動状態を維持させる時間帯において前記ソレノイドコイルに流れる電流よりも大きい。そのため、前記電磁弁を駆動させる時間帯での消費電力は、前記駆動状態を維持させる時間帯での消費電力よりも大きい。特許文献1では、前記駆動状態を維持させる時間帯に対してのみ省電力化を行っているため、前記電磁弁及び前記電磁弁駆動回路に対して効率よく省電力化を行っているとは言い難い。

30

【0009】

本発明は、上記の課題を解決するためになされたものであって、消費電力の低減、電磁弁の速やかな駆動制御及びコストの低減を一挙に実現することが可能となる電磁弁駆動回路及び電磁弁を提供することを目的とする。

【0010】

また、本発明は、効率よく省電力化を行うことが可能な電磁弁駆動回路及び電磁弁を提供することを目的とする。

40

【課題を解決するための手段】

【0011】

本発明に係る電磁弁駆動回路は、

電磁弁のソレノイドコイルに第1の電圧を印加して前記電磁弁を駆動させた後に、前記ソレノイドコイルに第2の電圧を印加して前記電磁弁の駆動状態を維持させる電磁弁駆動回路において、

交流電源と前記ソレノイドコイルとに電氣的に各々接続され、且つ整流回路、スイッチ制御部、スイッチ部及び電流検出部を備え、

前記整流回路は、前記交流電源の電源電圧を整流し、

前記電流検出部は、前記ソレノイドコイルに流れる電流を検出し、検出結果を電流検出

50

値として前記スイッチ制御部に出力し、

前記スイッチ制御部は、所定の起動電流値及び前記電流検出値の比較に基づく第1パルス信号と、所定の保持電流値及び前記電流検出値の比較に基づく第2パルス信号とを生成して前記スイッチ部に供給し、

前記スイッチ部は、前記第1パルス信号が供給される時間において、前記整流された電源電圧を前記第1の電圧として前記ソレノイドコイルに印加させ、一方で、前記第2パルス信号が供給される時間において、前記整流された電源電圧を前記第2の電圧として前記ソレノイドコイルに印加させる

ことを特徴とする。

【0012】

10

ここで、前記電磁弁を駆動させる時間帯において、該電磁弁を構成する可動コア（プランジャ）及び該プランジャの先端に装着された弁体を駆動させるために必要な起磁力（起動力）や、前記電磁弁の駆動状態を維持させる時間帯において、前記プランジャ及び前記弁体を所定位置に保持させるために必要な起磁力（保持力）は、前記ソレノイドコイルの巻数と当該ソレノイドコイルに流れる電流とを乗算した値（前記各起磁力＝前記巻数×前記電流）となるので、前記電磁弁を駆動させるために必要な起動力と、前記駆動状態を維持させるために最小限必要な保持力と、前記巻数とがそれぞれ既知であれば、前記起動力に応じた最適な電流値（起動電流値）と、前記保持力に応じた最適な電流値（保持電流値）とを容易に算出することができる。

【0013】

20

また、前記スイッチ制御部から前記スイッチ部に前記第1パルス信号又は前記第2パルス信号が供給される時間には、前記整流された電源電圧が前記第1の電圧又は前記第2の電圧として前記ソレノイドコイルに印加されて、前記交流電源から前記ソレノイドコイルに電力供給が行われるので、前記ソレノイドコイルに流れる電流は増加する。一方、前記スイッチ制御部から前記スイッチ部への前記第1パルス信号又は前記第2パルス信号の供給が停止される時間には、前記電力供給が停止するので、前記ソレノイドコイルに流れる電流は減少する。従って、前記スイッチ部に対する前記第1パルス信号及び前記第2パルス信号の供給を時間的に制御することで、前記ソレノイドコイルに流れる電流を所望の電流値（前記起動力に応じた最適な起動電流値及び前記保持力に応じた最適な保持電流値）に維持することが可能となる。

30

【0014】

そこで、本発明では、前記ソレノイドコイルに流れる電流を前記電流検出部にて検出し、その電流検出値を前記スイッチ制御部にフィードバックさせる。前記スイッチ制御部では、前記起動力に応じた最適な電流値としての前記起動電流値と、前記フィードバックされた電流検出値との比較に基づいて、前記第1パルス信号を生成し、一方で、前記保持力に応じた最適な電流値としての前記保持電流値と、前記フィードバックされた電流検出値との比較に基づいて、前記第2パルス信号を生成する。前記スイッチ部は、前記第1パルス信号のパルス幅に応じた時間だけ前記ソレノイドコイルに前記第1の電圧を印加させ、あるいは、前記第2パルス信号のパルス幅に応じた時間だけ前記ソレノイドコイルに前記第2の電圧を印加させる。

40

【0015】

すなわち、前記電磁弁を駆動させる時間帯において、前記スイッチ制御部は、前記電流検出値が前記起動力に応じた前記起動電流値となるように前記第1パルス信号を生成して、この第1パルス信号を前記スイッチ部に供給し、前記スイッチ部は、前記第1パルス信号のパルス幅に基づいて、前記ソレノイドコイルへの前記第1の電圧の印加時間を制御する。これにより、前記ソレノイドコイルに流れる電流が前記起動力に応じた前記起動電流値に維持され、前記プランジャ及び前記弁体には、前記電流に起因した前記起動力が付勢される。

【0016】

具体的に、前記電磁弁の使用者側において、相対的に高い電源電圧（例えば、AC20

50

0 V用の交流電源であれば、最大値が約282 V)の交流電源が予め用意され、該交流電源に対し相対的に低い電源電圧(例えば、AC100 V用の交流電源であれば、最大値が約141 V)用の電磁弁を適用する場合には、前記スイッチ制御部において、前記起動電流値を前記ソレノイドコイルに流れる電流の定格値(定格電流)以下に設定し、前記電流検出値が前記設定された起動電流値となるように前記第1パルス信号のパルス幅を調整すれば、前記電磁弁を駆動させる時間帯において前記ソレノイドコイルに流れる電流は、前記起動電流値に維持されるので、前記相対的に高い電源電圧の交流電源を用意している使用者側でも、前記電磁弁駆動回路及び前記電磁弁の省電力化を図ることができる。この場合、前記ソレノイドコイルには、前記相対的に高い電源電圧に応じ且つ前記整流回路にて整流された電源電圧が前記第1の電圧として印加されるので、前記電磁弁をより短時間で駆動させることが可能である。

10

【0017】

前述したように、前記スイッチ制御部において前記第1パルス信号のパルス幅を調整することにより、前記ソレノイドコイルに流れる電流を前記定格電流以下の前記起動電流値に維持することができるので、製造者側では、使用者側で用意された交流電源から前記整流回路を介して前記ソレノイドコイルに供給される前記整流された電源電圧の違いに関わりなく、前記相対的に低い電源電圧に合わせて電磁弁駆動回路及び電磁弁を共用化し、前記共用化した電磁弁駆動回路及び電磁弁を使用者側に提供することで、コストの低減を図ることができる。

20

【0018】

従って、本発明では、前記電磁弁を駆動させる時間帯において、前記電流検出部から前記スイッチ制御部にフィードバックされた前記電流検出値及び前記起動電流値の比較に基づいて、前記第1パルス信号を生成することにより、前記電磁弁駆動回路及び前記電磁弁の省電力化、共用化及びコストの低減と、前記電磁弁の速やかな駆動制御とを共に実現することが可能となる。

【0019】

一方、前記電磁弁の駆動状態を維持させる時間帯において、前記スイッチ制御部は、前記電流検出値が前記保持力に応じた前記保持電流値となるように前記第2パルス信号を生成して、この第2パルス信号を前記スイッチ部に供給し、前記スイッチ部は、前記第2パルス信号のパルス幅に基づいて、前記ソレノイドコイルへの前記第2の電圧の印加時間を制御する。これにより、前記ソレノイドコイルに流れる電流が前記保持力に応じた前記保持電流値に維持され、前記プランジャ及び前記弁体には、前記電流に起因した前記保持力が付勢される。

30

【0020】

従って、本発明では、前記電磁弁の駆動状態を維持させる時間帯において、前記電流検出部から前記スイッチ制御部にフィードバックされた前記電流検出値と、前記保持電流値との比較に基づいて、前記第2パルス信号を生成することにより、前記電磁弁の駆動状態をより少ない消費電力で維持させることができると共に、前記電磁弁を短時間で停止させることが可能となる。

【0021】

また、前記電流検出値を前記スイッチ制御部にフィードバックさせることで、前記ソレノイドコイルの温度変化による該ソレノイドコイル内の電気抵抗の変化や前記整流された電源電圧中のリップルに起因して前記電流が時間的に変動しても、この変動に応じて前記第2パルス信号を生成することで、前記電気抵抗及び前記リップル等の使用環境の変化に対応可能な電磁弁駆動回路及び電磁弁を実現することができる。

40

【0022】

このように、本発明では、前記電磁弁駆動回路及び前記電磁弁の消費電力の低減と、前記電磁弁の速やかな駆動制御と、前記電磁弁駆動回路及び前記電磁弁のコストの低減とを一挙に実現することが可能となる。

【0023】

50

また、本発明では、前記電磁弁の駆動状態を維持させる時間帯のみならず、前記電磁弁を駆動させる時間帯においても消費電力の低減を図っているので、電磁弁駆動回路及び電磁弁の省電力化を効率よく行うことが可能となる。

【0024】

ここで、前記スイッチ制御部は、

単一パルスを生成する単一パルス発生回路と、

前記電磁弁を駆動させる時間帯では、前記起動電流値及び前記電流検出値の比較に基づいて前記単一パルスよりもパルス幅の短い第1短パルスを生成し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記保持電流値及び前記電流検出値の比較に基づいて前記第1短パルスよりもパルス幅の短い第2短パルスを生成する短パルス発生回路と、

10

前記電磁弁を駆動させる時間帯では、前記単一パルスを前記第1パルス信号として前記スイッチ部に供給した後に前記第1短パルスを前記第1パルス信号として前記スイッチ部に供給し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記第2短パルスを前記第2パルス信号として前記スイッチ部に供給するパルス供給部と、

を有することが好ましい。

【0025】

この場合、前記電磁弁を駆動させる時間帯では、前記スイッチ部は、前記単一パルスのパルス幅に応じた時間だけ前記整流された電源電圧を前記第1の電圧として前記ソレノイドコイルに印加させた後に、前記第1短パルスのパルス幅に応じた時間だけ前記第1の電圧を前記ソレノイドコイルに印加させる。この結果、前記電磁弁を駆動させる時間帯において、前記ソレノイドコイルに流れる電流は、前記単一パルスのパルス幅に応じた時間内で前記起動電流値にまで上昇した後に、前記第1短パルスに基づく前記スイッチ部のスイッチング動作によって前記起動電流値に維持される。これにより、前記電磁弁駆動回路及び前記電磁弁の共用化及びコストの低減を容易に図ることができる。特に、前記電源電圧が相対的に高い交流電源を前記電磁弁駆動回路を介し前記ソレノイドコイルに電氣的に接続して前記電磁弁を駆動させる場合には、当該電磁弁をより短時間で駆動させることが可能となる。また、前記ソレノイドコイルに流れる電流を前記起動電流値に維持することにより、過電圧（サージエネルギー）の入力に起因した前記電磁弁駆動回路及び前記電磁弁の誤動作を確実に防止することも可能となる。

20

【0026】

一方、前記電磁弁の駆動状態を維持させる時間帯では、前記第2短パルスを前記第2パルス信号として前記スイッチ部に供給することにより、より少ない消費電力で前記電磁弁の駆動状態を維持させることができると共に、前記電磁弁を短時間で停止させることも可能となる。

30

【0027】

また、前記スイッチ制御部は、上記の構成に代えて、

単一パルスを生成する単一パルス発生回路と、

前記電磁弁を駆動させる時間帯では、前記起動電流値及び前記電流検出値の比較に基づいて前記単一パルスよりもパルス幅の短い第1繰り返しパルスを生成し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記保持電流値及び前記電流検出値の比較に基づいて前記第1繰り返しパルスよりもパルス幅の短い第2繰り返しパルスを生成する繰り返しパルス発生回路と、

40

前記電磁弁を駆動させる時間帯では、前記単一パルスを前記第1パルス信号として前記スイッチ部に供給した後に前記第1繰り返しパルスを前記第1パルス信号として前記スイッチ部に供給し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記第2繰り返しパルスを前記第2パルス信号として前記スイッチ部に供給するパルス供給部と、

を有することが好ましい。

【0028】

この場合、前記電磁弁を駆動させる時間帯において、前記スイッチ部は、前記単一パルスのパルス幅に応じた時間だけ前記整流された電源電圧を前記第1の電圧として前記ソレ

50

ノイドコイルに印加させた後に、前記第1繰り返しパルスのパルス幅に応じた時間だけ前記第1の電圧を前記ソレノイドコイルに印加させる。この結果、前記電磁弁を駆動させる時間帯において、前記ソレノイドコイルに流れる電流は、前記単一パルスのパルス幅に応じた時間内で前記起動電流値にまで上昇した後に、前記第1繰り返しパルスに基づく前記スイッチ部のスイッチング動作によって前記起動電流値に維持される。この場合でも、前記電磁弁駆動回路及び前記電磁弁の共用化及びコストの低減を容易に図ることができると共に、前記電源電圧が相対的に高い交流電源を前記電磁弁駆動回路を介し前記ソレノイドコイルに電氣的に接続して前記電磁弁を駆動させる場合には、前記電磁弁をより短時間で駆動させることができる。また、前記ソレノイドコイルに流れる電流を前記起動電流値に維持することにより、過電圧（サージエネルギー）の入力に起因した前記電磁弁駆動回路及び前記電磁弁の誤動作を確実に防止することも可能となる。

10

【0029】

一方、前記電磁弁の駆動状態を維持させる時間帯では、前記第2繰り返しパルスを前記第2パルス信号として前記スイッチ部に供給することにより、より少ない消費電力で前記電磁弁の駆動状態を維持させることができると共に、前記電磁弁を短時間で停止させることも可能となる。

【0030】

従って、前記スイッチ制御部を上記した各構成とすることで、前記電磁弁駆動回路及び前記電磁弁の共用化及びコストの低減と、前記電磁弁の短時間での駆動と、前記電磁弁駆動回路及び前記電磁弁の省電力化と、前記電磁弁の短時間での停止とを容易に実現することができる。

20

【0031】

また、上述の電磁弁駆動回路は、平滑回路及び発光ダイオードをさらに有し、

前記整流回路に対して、前記平滑回路と、前記発光ダイオード及び前記スイッチ制御部の直列回路と、前記ソレノイドコイルとが電氣的に並列接続され、

前記平滑回路は、前記整流された電源電圧を平滑し、

前記平滑された電源電圧は、前記平滑回路から前記発光ダイオードを介して前記スイッチ制御部に供給され、

前記発光ダイオードは、前記ソレノイドコイルに前記電流が流れた際に発光可能であることが好ましい。

30

【0032】

前記電磁弁駆動回路に前記発光ダイオードを組み込む際に、前記発光ダイオードと該発光ダイオードを発光させるための電流制限抵抗との直列回路を前記整流回路、前記平滑回路及び前記ソレノイドコイルに対して電氣的に並列接続させることも考えられるが、前記電流制限抵抗に代えて、前記スイッチ制御部と前記発光ダイオードとの直列回路を前記整流回路、前記平滑回路及び前記ソレノイドコイルに対して電氣的に並列接続させることにより、本来、前記電流制限抵抗が消費する電気エネルギーを利用して前記スイッチ制御部を動作させるので、エネルギー利用効率の高い電磁弁駆動回路を実現することができる。また、前記平滑回路にて平滑された電源電圧を前記スイッチ制御部に供給することで、前記スイッチ制御部を安定に動作させることができる。

40

【0033】

前述した発明では、電磁弁を駆動させる時間帯において、起動電流値及び電流検出値の比較に基づいて第1パルス信号の供給を時間的に制御し、一方で、前記電磁弁の駆動状態を維持させる時間帯において、保持電流値及び前記電流検出値の比較に基づいて第2パルス信号の供給を時間的に制御している。

【0034】

このような電流検出値に基づく時間的制御を、前記電磁弁を駆動させる時間帯にのみ、あるいは、前記電磁弁の駆動状態を維持させる時間帯にのみ行わせることも可能である。

【0035】

すなわち、前記電磁弁を駆動させる時間帯にのみ、電流検出値に基づいて、スイッチ部

50

に対する第1パルス信号の供給の時間的制御を行わせるための電磁弁駆動回路の構成は、下記の通りである。

【0036】

本発明に係る電磁弁駆動回路は、

電磁弁のソレノイドコイルに第1の電圧を印加して前記電磁弁を駆動させた後に、前記ソレノイドコイルに第2の電圧を印加して前記電磁弁の駆動状態を維持させる電磁弁駆動回路において、

交流電源と前記ソレノイドコイルとに電氣的に各々接続され、且つ整流回路、スイッチ制御部、スイッチ部及び電流検出部を備え、

前記整流回路は、前記交流電源の電源電圧を整流し、

前記電流検出部は、前記ソレノイドコイルに流れる電流を検出し、検出結果を電流検出値として前記スイッチ制御部に出力し、

前記スイッチ制御部は、所定の起動電流値及び前記電流検出値の比較に基づく第1パルス信号と、所定の第2パルス信号とを生成して前記スイッチ部に供給し、

前記スイッチ部は、前記第1パルス信号が供給される時間において、前記整流された電源電圧を前記第1の電圧として前記ソレノイドコイルに印加させ、一方で、前記第2パルス信号が供給される時間において、前記整流された電源電圧を前記第2の電圧として前記ソレノイドコイルに印加させる

ことを特徴とする。

【0037】

この場合、前記スイッチ制御部は、

単一パルスを生成する単一パルス発生回路と、

前記電磁弁を駆動させる時間帯では、前記起動電流値及び前記電流検出値の比較に基づいて前記単一パルスよりもパルス幅の短い第1短パルスを生成し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記第1短パルスよりもパルス幅の短い第2短パルスを生成する短パルス発生回路と、

前記電磁弁を駆動させる時間帯では、前記単一パルスを前記第1パルス信号として前記スイッチ部に供給した後に前記第1短パルスを前記第1パルス信号として前記スイッチ部に供給し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記第2短パルスを前記第2パルス信号として前記スイッチ部に供給するパルス供給部と、

を有することが好ましい。

【0038】

また、前記スイッチ制御部は、上記の構成に代えて、

単一パルスを生成する単一パルス発生回路と、

前記電磁弁を駆動させる時間帯では、前記起動電流値及び前記電流検出値の比較に基づいて前記単一パルスよりもパルス幅の短い第1繰り返しパルスを生成し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記第1繰り返しパルスよりもパルス幅の短い第2繰り返しパルスを生成する繰り返しパルス発生回路と、

前記電磁弁を駆動させる時間帯では、前記単一パルスを前記第1パルス信号として前記スイッチ部に供給した後に前記第1繰り返しパルスを前記第1パルス信号として前記スイッチ部に供給し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記第2繰り返しパルスを前記第2パルス信号として前記スイッチ部に供給するパルス供給部と、

を有することが好ましい。

【0039】

このように、電磁弁を駆動させる時間帯にのみ、電流検出値に基づいて、スイッチ部に対する第1パルス信号の供給の時間的制御を行った場合でも、前記時間的制御による上述した効果が容易に得られる。

【0040】

一方、電磁弁の駆動状態を維持させる時間帯にのみ、電流検出値に基づいて、スイッチ部に対する第2パルス信号の供給の時間的制御を行わせるための電磁弁駆動回路の構成は

10

20

30

40

50

、下記の通りである。

【0041】

本発明に係る電磁弁駆動回路は、

電磁弁のソレノイドコイルに第1の電圧を印加して前記電磁弁を駆動させた後に、前記ソレノイドコイルに第2の電圧を印加して前記電磁弁の駆動状態を維持させる電磁弁駆動回路において、

交流電源と前記ソレノイドコイルとに電氣的に各々接続され、且つ整流回路、平滑回路、発光ダイオード、スイッチ制御部、スイッチ部及び電流検出部を備え、

前記整流回路に対して、前記平滑回路と、前記発光ダイオード及び前記スイッチ制御部の直列回路と、前記ソレノイドコイルとが電氣的に並列接続され、

10

前記整流回路は、前記交流電源の電源電圧を整流し、

前記平滑回路は、前記整流された電源電圧を平滑し、

前記平滑された電源電圧は、前記平滑回路から前記発光ダイオードを介して前記スイッチ制御部に供給され、

前記発光ダイオードは、前記ソレノイドコイルに電流が流れた際に発光可能であり、

前記電流検出部は、前記ソレノイドコイルに流れる電流を検出し、検出結果を電流検出値として前記スイッチ制御部に出力し、

前記スイッチ制御部は、所定の第1パルス信号と、所定の保持電流値及び前記電流検出値の比較とに基づき第2パルス信号とを生成して前記スイッチ部に供給し、

前記スイッチ部は、前記第1パルス信号が供給される時間において、前記整流された電源電圧を前記第1の電圧として前記ソレノイドコイルに印加させ、一方で、前記第2パルス信号が供給される時間において、前記整流された電源電圧を前記第2の電圧として前記ソレノイドコイルに印加させる

20

ことを特徴とする。

【0042】

この場合、前記スイッチ制御部は、

前記平滑された電源電圧に基づいて単一パルスを生成する単一パルス発生回路と、

前記平滑された電源電圧と前記保持電流値及び前記電流検出値の比較とに基づいて前記単一パルスよりもパルス幅の短い短パルスを生成する短パルス発生回路と、

前記電磁弁を駆動させる時間帯では、前記単一パルスを前記第1パルス信号として前記スイッチ部に供給し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記短パルスを前記第2パルス信号として前記スイッチ部に供給するパルス供給部と、

30

を有することが好ましい。

【0043】

また、前記スイッチ制御部は、上記の構成に代えて、

前記平滑された電源電圧に基づいて単一パルスを生成する単一パルス発生回路と、

前記平滑された電源電圧と前記保持電流値及び前記電流検出値の比較とに基づいて前記単一パルスよりもパルス幅の短い繰り返しパルスを生成する繰り返しパルス発生回路と、

前記電磁弁を駆動させる時間帯では、前記単一パルスを前記第1パルス信号として前記スイッチ部に供給し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記繰り返しパルスを前記第2パルス信号として前記スイッチ部に供給するパルス供給部と、

40

を有することが好ましい。

【0044】

このように、電磁弁の駆動状態を維持させる時間帯にのみ、電流検出値に基づいて、スイッチ部に対する第2パルス信号の供給の時間的制御を行った場合でも、前記時間的制御による上述した効果が容易に得られる。

【0045】

また、上記した各発明において、前記スイッチ制御部は、前記電磁弁の振動を検出する振動検出部からの振動検出値に基づいて前記第2パルス信号のパルス幅を調整することが好ましい。

50

【0046】

省電力化を図るために前記保持力を低減すると、前記電磁弁の振動に起因して当該電磁弁が停止することが想定されるものの、前記スイッチ制御部を上記した構成とすることで、前記振動によって前記ソレノイドコイルに流れる前記電流が時間的に変動しても、この変動に応じて前記パルス幅を調整することにより、前記振動の変化に対応可能な電磁弁駆動回路及び電磁弁を実現することが可能となる。

【0047】

すなわち、前記駆動状態が維持される時間帯において、外部から前記電磁弁に付与される振動や衝撃等に起因した当該電磁弁内の振動によって前記電磁弁が停止状態に至るおそれがある場合には、前記パルス幅を長くして、前記ソレノイドコイルに流れる電流（前記保持電流値）を大きくすることにより、前記電磁弁内の前記プランジャ及び前記弁体の保持力を増大させて、前記電磁弁が停止状態に至ることを確実に防止することができる。

10

【0048】

このように、本発明では、高い保持力が必要な場合にのみ前記電流（前記保持電流値）が大きくなるように前記パルス幅を長く設定できるので、前記電磁弁駆動回路及び前記電磁弁の省電力化を効率よく行うことが可能となる。

【0049】

また、前記電磁弁駆動回路は、

前記電流検出値に基づいて前記電磁弁の1回の動作期間内における前記ソレノイドコイルへの通電時間を算出する通電時間算出部と、前記通電時間を記憶する通電時間記憶部と、前記通電時間記憶部に記憶された各通電時間より前記ソレノイドコイルの総通電時間を算出し、前記総通電時間が所定の第1通電時間を上回るか否かを判定する通電時間判定部とをさらに有し、

20

前記通電時間判定部は、前記総通電時間が前記第1通電時間を上回ったことを判定した際に、前記第1パルス信号のパルス幅の変更を指示するパルス幅変更信号を前記スイッチ制御部に出力し、

前記スイッチ制御部は、前記パルス幅変更信号に基づいて前記第1パルス信号のパルス幅を長くする

ことが好ましい。

【0050】

30

これにより、前記電磁弁を長期間使用することで当該電磁弁の駆動性能が低下するような場合でも、前記電磁弁の前記総通電時間が前記第1通電時間を越えたときに、前記第1パルス信号のパルス幅を長く設定することにより、前記ソレノイドコイルに流れる電流（前記起動電流値）が大きくなって前記起動力を増大させることが可能となるので、前記電磁弁の駆動制御を効率よく行うことができる。

【0051】

この場合、前記通電時間判定部は、前記総通電時間が前記第1通電時間よりも長く設定された第2通電時間を上回ったことを判定した際に、前記電磁弁が使用期限に至ったことを通知する使用期限通知信号を外部に出力することが好ましい。

【0052】

40

これにより、前記使用期限に至った前記電磁弁を速やかに交換することが可能になると共に、前記電磁弁の使用期限（寿命）に対する信頼性が向上する。

【0053】

また、前記電磁弁駆動回路は、上記の構成に代えて、

前記電流検出値に基づいて前記電磁弁が動作中であることを検出する電磁弁動作検出部と、前記電磁弁動作検出部での検出結果を記憶する検出結果記憶部と、前記検出結果記憶部に記憶された各検出結果より前記電磁弁の累積動作回数を算出し、前記累積動作回数が所定の第1動作回数を上回るか否かを判定する累積動作回数判定部とをさらに有し、

前記累積動作回数判定部は、前記累積動作回数が前記第1動作回数を上回ったことを判定した際に、前記第1パルス信号のパルス幅の変更を指示するパルス幅変更信号を前記ス

50

イッチ制御部に出力し、

前記スイッチ制御部は、前記パルス幅変更信号に基づいて前記第1パルス信号のパルス幅を長くする

ことが好ましい。

【0054】

前記電磁弁の累積動作回数が前記第1動作回数を越えたときに前記第1パルス信号のパルス幅を長くすれば、前記ソレノイドコイルに流れる電流（前記起動電流値）が大きくなって前記起動力を増大させることが可能となるので、前記電磁弁の駆動制御を効率よく行うことができる。

【0055】

この場合、前記累積動作回数判定部は、前記累積動作回数が前記第1動作回数よりも多く設定された第2動作回数を上回ったことを判定した際に、前記電磁弁が使用期限に至ったことを通知する使用期限通知信号を外部に出力することが好ましい。

【0056】

これにより、前記使用期限に至った前記電磁弁を速やかに交換することが可能になると共に、前記電磁弁の使用期限（寿命）に対する信頼性が向上する。

【0057】

また、前記電磁弁駆動回路は、

前記電磁弁を駆動させる時間帯での前記電流検出値の減少を監視する電流検出値監視部をさらに有し、

前記電流検出値監視部は、前記電磁弁の駆動開始時から前記電流検出値が減少するまでの時間が所定の設定時間よりも長くなったことを判定した際に、前記電流検出値が減少するまでの時間に時間遅れが発生したことを通知する時間遅れ通知信号を外部に出力する

ことが好ましい。

【0058】

これにより、前記電流検出値が減少するまでの時間が長くなって駆動性能が低下した電磁弁を速やかに交換することが可能となる。すなわち、前記電磁弁駆動回路を上記した構成とすることで、前記電磁弁を駆動させる時間帯における前記電磁弁の応答に基づいて、当該電磁弁の使用期限（寿命）の検出を効率よく行うことができる。

【0059】

また、前記電磁弁駆動回路は、前記電磁弁の駆動開始時に前記スイッチ制御部に流れる突入電流が前記ソレノイドコイルに流れる電流の最大値を下回るように調整可能な抵抗器をさらに有し、前記整流回路に対して、前記抵抗器及び前記スイッチ制御部の直列回路と、前記ソレノイドコイルとが電氣的に並列接続されていることが好ましい。

【0060】

これにより、前記スイッチ制御部を前記突入電流から確実に保護することが可能になると共に、前記相対的に高い電源電圧の交流電源に対しても前記電磁弁を容易に適用することが可能となる。また、前記突入電流への対策を行うことで、前記電磁弁の起動時又は停止時に前記電磁弁駆動回路内で瞬間的に発生するサージ電圧に起因した前記電磁弁駆動回路及び前記電磁弁の誤動作を確実に防止することが可能となる。

【0061】

ところで、上記した各発明は、いずれも、起動電流値及び／又は保持電流値と電流検出値との比較に基づいて、スイッチ部への第1パルス信号及び／又は第2パルス信号の供給を時間的に制御するための電磁弁駆動回路の構成であった。

【0062】

一方、本発明では、前記電流検出値を用いることなく第1パルス信号及び第2パルス信号の供給を時間的に制御することも可能である。そのような時間的制御を行うための電磁弁駆動回路の構成は、下記の通りである。

【0063】

本発明に係る電磁弁駆動回路は、

10

20

30

40

50

電磁弁のソレノイドコイルに第1の電圧を印加して前記電磁弁を駆動させた後に、前記ソレノイドコイルに第2の電圧を印加して前記電磁弁の駆動状態を維持させる電磁弁駆動回路において、

交流電源と前記ソレノイドコイルとに電氣的に各々接続され、且つ整流回路、スイッチ制御部及びスイッチ部を備え、

前記整流回路は、前記交流電源の電源電圧を整流し、

前記スイッチ制御部は、

単一パルスを生成する単一パルス発生回路と、

前記電磁弁を駆動させる時間帯では、前記単一パルスよりもパルス幅の短い第1短パルスを生成し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記第1短パルスよりもパルス幅の短い第2短パルスを生成する短パルス発生回路と、

10

前記電磁弁を駆動させる時間帯では、前記単一パルスを第1パルス信号として前記スイッチ部に供給した後に前記第1短パルスを前記第1パルス信号として前記スイッチ部に供給し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記第2短パルスを第2パルス信号として前記スイッチ部に供給するパルス供給部と、

を有し、

前記スイッチ部は、前記第1パルス信号が供給される時間において、前記整流された電源電圧を前記第1の電圧として前記ソレノイドコイルに印加させ、一方で、前記第2パルス信号が供給される時間において、前記整流された電源電圧を前記第2の電圧として前記ソレノイドコイルに印加させる

20

ことを特徴とする。

【0064】

この場合、前記電磁弁駆動回路は、

平滑回路及び発光ダイオードをさらに有し、

前記整流回路に対して、前記平滑回路と、前記発光ダイオード及び前記スイッチ制御部の直列回路と、前記ソレノイドコイルとが電氣的に並列接続され、

前記平滑回路は、前記整流された電源電圧を平滑し、

前記平滑された電源電圧は、前記平滑回路から前記発光ダイオードを介して前記スイッチ制御部に供給され、

前記発光ダイオードは、前記ソレノイドコイルに電流が流れた際に発光可能であり、

30

前記単一パルス発生回路は、前記平滑された電源電圧に基づいて前記単一パルスを生成し、

前記短パルス発生回路は、前記平滑された電源電圧に基づいて前記第1短パルス及び前記第2短パルスを生成する

ことが好ましい。

【0065】

また、本発明に係る電磁弁駆動回路は、

電磁弁のソレノイドコイルに第1の電圧を印加して前記電磁弁を駆動させた後に、前記ソレノイドコイルに第2の電圧を印加して前記電磁弁の駆動状態を維持させる電磁弁駆動回路において、

40

交流電源と前記ソレノイドコイルとに電氣的に各々接続され、且つ整流回路、スイッチ制御部及びスイッチ部を備え、

前記整流回路は、前記交流電源の電源電圧を整流し、

前記スイッチ制御部は、

単一パルスを生成する単一パルス発生回路と、

前記電磁弁を駆動させる時間帯では、前記単一パルスよりもパルス幅の短い第1繰り返しパルスを生成し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記第1繰り返しパルスよりもパルス幅の短い第2繰り返しパルスを生成する繰り返しパルス発生回路と、

前記電磁弁を駆動させる時間帯では、前記単一パルスを第1パルス信号として前記スイ

50

ッチ部に供給した後に前記第1繰り返しパルスを前記第1パルス信号として前記スイッチ部に供給し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記第2繰り返しパルスを第2パルス信号として前記スイッチ部に供給するパルス供給部と、

を有し、

前記スイッチ部は、前記第1パルス信号が供給される時間において、前記整流された電源電圧を前記第1の電圧として前記ソレノイドコイルに印加させ、一方で、前記第2パルス信号が供給される時間において、前記整流された電源電圧を前記第2の電圧として前記ソレノイドコイルに印加させる

ことを特徴とする。

【0066】

この場合、前記電磁弁駆動回路は、

平滑回路及び発光ダイオードをさらに有し、

前記整流回路に対して、前記平滑回路と、前記発光ダイオード及び前記スイッチ制御部の直列回路と、前記ソレノイドコイルとが電氣的に並列接続され、

前記平滑回路は、前記整流された電源電圧を平滑し、

前記平滑された電源電圧は、前記平滑回路から前記発光ダイオードを介して前記スイッチ制御部に供給され、

前記発光ダイオードは、前記ソレノイドコイルに電流が流れた際に発光可能であり、

前記単一パルス発生回路は、前記平滑された電源電圧に基づいて前記単一パルスを生成し、

前記繰り返しパルス発生回路は、前記平滑された電源電圧に基づいて前記第1繰り返しパルス及び前記第2繰り返しパルスを生成する

ことが好ましい。

【0067】

さらに、本発明に係る電磁弁駆動回路は、

電磁弁のソレノイドコイルに第1の電圧を印加して前記電磁弁を駆動させた後に、前記ソレノイドコイルに第2の電圧を印加して前記電磁弁の駆動状態を維持させる電磁弁駆動回路において、

交流電源と前記ソレノイドコイルとに電氣的に各々接続され、且つ整流回路、平滑回路、発光ダイオード、スイッチ制御部及びスイッチ部を備え、

前記整流回路に対して、前記平滑回路と、前記発光ダイオード及び前記スイッチ制御部の直列回路と、前記ソレノイドコイルとが電氣的に並列接続され、

前記整流回路は、前記交流電源の電源電圧を整流し、

前記平滑回路は、前記整流された電源電圧を平滑し、

前記平滑された電源電圧は、前記平滑回路から前記発光ダイオードを介して前記スイッチ制御部に供給され、

前記発光ダイオードは、前記ソレノイドコイルに電流が流れた際に発光することで、前記電磁弁が動作中であることを外部に通知することが可能であり、

前記スイッチ制御部は、

前記平滑された電源電圧に基づいて単一パルスを生成する単一パルス発生回路と、

前記平滑された電源電圧に基づいて前記単一パルスよりもパルス幅の短い短パルスを生成する短パルス発生回路と、

前記電磁弁を駆動させる時間帯では、前記単一パルスを第1パルス信号として前記スイッチ部に供給し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記短パルスを第2パルス信号として前記スイッチ部に供給するパルス供給部と、

を有し、

前記スイッチ部は、前記第1パルス信号が供給される時間において、前記整流された電源電圧を前記第1の電圧として前記ソレノイドコイルに印加させ、一方で、前記第2パルス信号が供給される時間において、前記整流された電源電圧を前記第2の電圧として前記ソレノイドコイルに印加させる

10

20

30

40

50

ことを特徴とする。

【0068】

さらにまた、本発明に係る電磁弁駆動回路は、

電磁弁のソレノイドコイルに第1の電圧を印加して前記電磁弁を駆動させた後に、前記ソレノイドコイルに第2の電圧を印加して前記電磁弁の駆動状態を維持させる電磁弁駆動回路において、

交流電源と前記ソレノイドコイルとに電氣的に各々接続され、且つ整流回路、平滑回路、発光ダイオード、スイッチ制御部及びスイッチ部を備え、

前記整流回路に対して、前記平滑回路と、前記発光ダイオード及び前記スイッチ制御部の直列回路と、前記ソレノイドコイルとが電氣的に並列接続され、

前記整流回路は、前記交流電源の電源電圧を整流し、

前記平滑回路は、前記整流された電源電圧を平滑し、

前記平滑された電源電圧は、前記平滑回路から前記発光ダイオードを介して前記スイッチ制御部に供給され、

前記発光ダイオードは、前記ソレノイドコイルに電流が流れた際に発光することで、前記電磁弁が動作中であることを外部に通知することが可能であり、

前記スイッチ制御部は、

前記平滑された電源電圧に基づいて単一パルスを生成する単一パルス発生回路と、

前記平滑された電源電圧に基づいて前記単一パルスよりもパルス幅の短い繰り返しパルスを生成する繰り返しパルス発生回路と、

前記電磁弁を駆動させる時間帯では、前記単一パルスを第1パルス信号として前記スイッチ部に供給し、一方で、前記電磁弁の駆動状態を維持させる時間帯では、前記繰り返しパルスを第2パルス信号として前記スイッチ部に供給するパルス供給部と、

を有し、

前記スイッチ部は、前記第1パルス信号が供給される時間において、前記整流された電源電圧を前記第1の電圧として前記ソレノイドコイルに印加させ、一方で、前記第2パルス信号が供給される時間において、前記整流された電源電圧を前記第2の電圧として前記ソレノイドコイルに印加させる

ことを特徴とする。

【0069】

これらの発明では、電流検出部を有しない構成となっているが、起動電流値や保持電流値が予め分かっている場合には、前記起動電流値や前記保持電流値に応じた第1パルス信号や第2パルス信号を生成し、これらのパルス信号をスイッチ部に供給することで、前記スイッチ部に対する前記第1パルス信号及び／又は前記第2パルス信号の供給の時間的制御が可能となり、前記時間的制御による上述した効果が容易に得られる。

【0070】

そして、上記した各電磁弁駆動回路において、前記交流電源は、スイッチ、トライアック又はフォトリアックを介して前記整流回路と電氣的に接続されていることが好ましい。

【0071】

また、前記交流電源が前記トライアック又は前記フォトリアックを介して前記整流回路と電氣的に接続されている場合に、前記整流回路は、ダイオードを用いたブリッジ回路であり、前記電源電圧が所定の電圧値を下回ると、前記ダイオードは、オン状態からオフ状態に移行することが好ましい。

【0072】

前記交流電源が前記スイッチのような有接点リレーを介して前記整流回路と電氣的に接続されている場合には、前記スイッチをオン状態にすることで、前記交流電源から前記整流回路に電源電圧を供給して前記電磁弁を速やかに駆動させることができ、一方で、前記スイッチをオフ状態にすることで、前記交流電源から前記整流回路への電源電圧の供給を停止して前記電磁弁を速やかに停止させることができる。

【0073】

これに対して、前記交流電源が前記トライアック又は前記フォトトライアックのような無接点リレーを介して前記整流回路と電氣的に接続されている場合に、前記トライアック又は前記フォトトライアックは、外部からのゲート電流又は光の入力をトリガとして短時間でオン状態となるが、一方で、前記トライアック又は前記フォトトライアックを流れる電流が0近傍にまで低下し、その状態が長く続かないと、オン状態からオフ状態に移行しない。

【0074】

これは、誘導性負荷である前記ソレノイドコイルによって、前記電源電圧が低下しても、前記トライアック又は前記フォトトライアックに流れる電流が0レベルにまで速やかに低下しないことに起因するためであり、従って、単純に、前記電磁弁に前記トライアック又は前記フォトトライアックを組み込むだけでは、前記トライアック又は前記フォトトライアックを短時間でオン状態からオフ状態に移行させることができない。

10

【0075】

そこで、前記整流回路をダイオードによるブリッジ回路で構成し、前記交流電源の電源電圧が所定の電圧値を下回ったときに、前記ダイオードをオン状態からオフ状態に移行させるようにすることで、前記交流電源から前記トライアック又は前記フォトトライアックを介して前記整流回路の方向に流れる電流、あるいは、その逆方向に流れる電流を速やかに0近傍にまで低下させる。これにより、前記電流が0レベルである時間が長くなって、前記トライアック又は前記フォトトライアックをオン状態からオフ状態に移行させやすくすることができる。

20

【0076】

なお、前記所定の電圧値が前記ブリッジ回路を構成する前記ダイオードの順方向電圧に基づく電圧値であれば、前記ダイオードをオン状態からオフ状態に確実に移行させることが可能となるので、前記トライアック又は前記フォトトライアックのオン状態からオフ状態への移行が一層容易になる。

【0077】

従って、本発明では、前記整流回路を構成する前記ダイオードのオン状態からオフ状態への移行を利用して前記トライアックを短時間でオン状態からオフ状態へ移行させることが可能となるので、前記交流電源と前記整流回路との電氣的接続を制御するための切替手段として、前記トライアック又は前記フォトトライアックを採用することが可能となる。

30

【0078】

さらに、上記した各電磁弁駆動回路を適用した電磁弁においても、前述した電磁弁駆動回路についての各効果と同様の効果が容易に得られる。

【発明の効果】

【0079】

本発明によれば、ソレノイドコイルに流れる電流を電流検出部にて検出し、その電流検出値をスイッチ制御部にフィードバックさせる。前記スイッチ制御部では、電磁弁を構成するプランジャ及び該プランジャの先端に装着された弁体を駆動させるために必要な起動力に応じた最適な電流値としての起動電流値と、前記フィードバックされた電流検出値との比較に基づいて、第1パルス信号を生成し、一方で、前記プランジャ及び前記弁体を所定位置に保持させるために最小限必要な保持力に応じた最適な電流値としての保持電流値と、前記フィードバックされた電流検出値との比較に基づいて、第2パルス信号を生成する。前記スイッチ部は、前記第1パルス信号のパルス幅に応じた時間だけ前記ソレノイドコイルに第1の電圧を印加させ、あるいは、前記第2パルス信号のパルス幅に応じた時間だけ前記ソレノイドコイルに第2の電圧を印加させる。

40

【0080】

すなわち、前記電磁弁を駆動させる時間帯において、前記スイッチ制御部は、前記電流検出値が前記起動力に応じた前記起動電流値となるように前記第1パルス信号を生成して、この第1パルス信号を前記スイッチ部に供給し、前記スイッチ部は、前記第1パルス信

50

号のパルス幅に基づいて、前記ソレノイドコイルへの前記第1の電圧の印加時間を制御する。これにより、前記ソレノイドコイルに流れる電流が前記起動力に応じた前記起動電流値に維持され、前記プランジャ及び前記弁体には、前記電流に起因した前記起動力が付勢される。

【0081】

具体的に、前記電磁弁の使用者側において、相対的に高い電源電圧（例えば、AC200V用の交流電源であれば、最大値が約282V）の交流電源が予め用意され、該交流電源に対し相対的に低い電源電圧（例えば、AC100V用の交流電源であれば、最大値が約141V）用の電磁弁を適用する場合には、前記スイッチ制御部において、前記起動電流値を前記ソレノイドコイルに流れる電流の定格値（定格電流）以下に設定し、前記電流検出値が前記設定された起動電流値となるように前記第1パルス信号のパルス幅を調整すれば、前記電磁弁を駆動させる時間帯において前記ソレノイドコイルに流れる電流は、前記起動電流値に維持されるので、前記相対的に高い電源電圧の交流電源を用意している使用者側でも、前記電磁弁駆動回路及び前記電磁弁の省電力化を図ることができる。この場合、前記ソレノイドコイルには、前記相対的に高い電源電圧に応じ且つ整流回路にて整流された電源電圧が前記第1の電圧として印加されるので、前記電磁弁をより短時間で駆動させることが可能である。

10

【0082】

前述したように、前記スイッチ制御部において前記第1パルス信号のパルス幅を調整することにより、前記ソレノイドコイルに流れる電流を前記定格電流以下の前記起動電流値に維持することができるので、製造者側では、使用者側で用意された交流電源から前記整流回路を介して前記ソレノイドコイルに供給される前記整流された電源電圧の違いに関わりなく、前記相対的に低い電源電圧に合わせて電磁弁駆動回路及び電磁弁を共用化し、前記共用化した電磁弁駆動回路及び電磁弁を使用者側に提供することで、コストの低減を図ることができる。

20

【0083】

従って、本発明では、前記電磁弁を駆動させる時間帯において、前記電流検出部から前記スイッチ制御部にフィードバックされた前記電流検出値及び前記起動電流値の比較に基づいて、前記第1パルス信号を生成することにより、前記電磁弁駆動回路及び前記電磁弁の省電力化、共用化及びコストの低減と、前記電磁弁の速やかな駆動制御とを共に実現することが可能となる。

30

【0084】

一方、前記電磁弁の駆動状態を維持させる時間帯において、前記スイッチ制御部は、前記電流検出値が前記保持力に応じた前記保持電流値となるように前記第2パルス信号を生成して、この第2パルス信号を前記スイッチ部に供給し、前記スイッチ部は、前記第2パルス信号のパルス幅に基づいて、前記ソレノイドコイルへの前記第2の電圧の印加時間を制御する。これにより、前記ソレノイドコイルに流れる電流が前記保持力に応じた前記保持電流値に維持され、前記プランジャ及び前記弁体には、前記電流に起因した前記保持力が付勢される。

【0085】

40

従って、本発明では、前記電磁弁の駆動状態を維持させる時間帯において、前記電流検出部から前記スイッチ制御部にフィードバックされた前記電流検出値と、前記保持電流値との比較に基づいて、前記第2パルス信号を生成することにより、前記電磁弁の駆動状態をより少ない消費電力で維持させることができると共に、前記電磁弁を短時間で停止させることが可能となる。

【0086】

また、前記電流検出値を前記スイッチ制御部にフィードバックさせることで、前記ソレノイドコイルの温度変化による該ソレノイドコイル内の電気抵抗の変化や前記整流された電源電圧中のリップルに起因して前記電流が時間的に変動しても、この変動に応じて前記第2パルス信号を生成することで、前記電気抵抗及び前記リップル等の使用環境の変化に対応

50

可能な電磁弁駆動回路及び電磁弁を実現することができる。

【0087】

このように、本発明では、前記電磁弁駆動回路及び前記電磁弁の消費電力の低減と、前記電磁弁の速やかな駆動制御と、前記電磁弁駆動回路及び前記電磁弁のコストの低減とを一挙に実現することが可能となる。

【0088】

また、本発明では、前記電磁弁の駆動状態を維持させる時間帯のみならず、前記電磁弁を駆動させる時間帯においても消費電力の低減を図っているので、電磁弁駆動回路及び電磁弁の省電力化を効率よく行うことが可能となる。

【0089】

さらに、本発明では、前記電流検出値を用いることなく前記スイッチ部に対する前記第1パルス信号及び前記第2パルス信号の供給を時間的に制御することも可能であり、この場合でも、前記スイッチ部への前記第1パルス信号及び／又は前記第2パルス信号の供給の時間的制御による上述した効果が容易に得られる。

【発明を実施するための最良の形態】

【0090】

本発明に係る電磁弁駆動回路及び電磁弁について好適な実施の形態を挙げ、添付の図面を参照しながら以下詳細に説明する。

【0091】

まず、第1実施形態に係る電磁弁10Aについて、図1～図3Fを参照しながら説明する。

【0092】

電磁弁10Aは、図1の回路図に示すように、交流電源16に対して電氣的に接続された電磁弁駆動回路14と、該電磁弁駆動回路14に対して電氣的に接続されたソレノイドコイル12とを備える。この場合、交流電源16の一方（図1中の上側）は、スイッチ18及び電磁弁駆動回路14内のダイオード22、32を介してソレノイドコイル12に電氣的に接続され、該交流電源16の他方（図1中の下側）は、前記電磁弁駆動回路14内のダイオード28を介して接地（アース）されている。

【0093】

電磁弁駆動回路14は、サージアブソーバ30と、整流回路20、ダイオード32、34、36、39と、スイッチ部としてのMOSFET（Metal Oxide Semiconductor Field Effect Transistor）38と、スイッチ制御部40と、抵抗器42、50、52、66、70、76と、コンデンサ48、56と、平滑回路47と、発光ダイオード（LED）54と、電流検出回路（電流検出部）72とを有する。

【0094】

この場合、電磁弁駆動回路14は、ソレノイドコイル12と共に電磁弁10Aに内蔵されているか、あるいは、該ソレノイドコイル12を収容する図示しない電磁弁本体の外部に配置されている。従って、電磁弁10Aは、市販の電磁弁内のソレノイドコイル12に図示しないケーブルを介して電磁弁駆動回路14を電氣的に接続した構成、電磁弁駆動回路14をユニット化して前記市販の電磁弁に外付けした構成、あるいは、市販の電磁弁マニホールドに前記ユニット化した電磁弁駆動回路14を外付けした構成も採用可能である。

【0095】

また、スイッチ制御部40は、定電圧回路58と、低電圧検出回路59と、PWM回路（短パルス発生回路及び繰り返しパルス発生回路）60と、発振器61と、単一パルス発生回路62と、パルス供給部64とを有する。なお、上記したスイッチ制御部40、MOSFET38、ダイオード39及び電流検出回路72は、例えば、カスタム型のIC（Integrated Circuit）として構成することが可能である。

【0096】

ここで、サージアブソーバ30は、交流電源16及びスイッチ18の直列回路に対して

10

20

30

40

50

電氣的に並列に接続されている。また、整流回路 20 は、サージアブソーバ 30 に対して電氣的に並列に接続されている。さらに、ダイオード 34、抵抗器 42、LED 54、スイッチ制御部 40 及び抵抗器 50、52、76 の直列回路は、整流回路 20 に対して電氣的に並列に接続されている。さらに、ダイオード 32、ソレノイドコイル 12、MOSFET 38 及び抵抗器 70 の直列回路は、ダイオード 34、抵抗器 42、LED 54、スイッチ制御部 40 及び抵抗器 50、52、76 の直列回路に対して電氣的に並列に接続されている。さらにまた、コンデンサ 56 は、LED 54 に対して電氣的に並列に接続され、コンデンサ 48 は、抵抗器 50、52、76 の直列回路に対して電氣的に並列に接続され、ダイオード 36 は、ソレノイドコイル 12 に対して電氣的に並列に接続され、ダイオード 39 は、MOSFET 38 のドレイン端子 D とソース端子 S との間に電氣的に接続されている。さらにまた、平滑回路 47 は、コンデンサ 44 及びツェナーダイオード 46 を電氣的に並列接続することにより構成されると共に、LED 54、スイッチ制御部 40 及び抵抗器 50、52、76 の直列回路に対して電氣的に並列に接続されている。

10

【0097】

前述したサージアブソーバ 30 は、スイッチ 18 の開閉時である電磁弁 10 A の起動時又は停止時（図 2 F 及び図 3 F に示す時刻 T0、T1）に、電磁弁駆動回路 14 内で瞬間的に発生するサージ電圧に対応して該サージアブソーバ 30 の抵抗値を瞬時に低下させることで、前記サージ電圧に起因して電磁弁駆動回路 14 内を流れるサージ電流をアースに速やかに流すための回路保護用の電圧依存性抵抗器である。なお、前記サージ電圧は、交流電源 16 の電源電圧 V0 の最大値 Va や、電源電圧 V0' の最大値 Va' ($V0 < V0'$ 及び $Va < Va'$) よりも大きな電圧をいう。なお、電源電圧 V0 は、時間 T2 の周期（半周期：時間 T3）と最大値 Va の振幅を有する交流電圧であり（図 2 A 参照）、電源電圧 V0' は、時間 T2 の周期（半周期：時間 T3）と最大値 Va' の振幅を有する交流電圧である（図 3 A 参照）。

20

【0098】

整流回路 20 は、ダイオード 22～28 を用いたブリッジ回路であり、電源電圧 V0、V0' に対する全波整流を行う。

【0099】

ダイオード 32 は、ソレノイドコイル 12 から該ダイオード 32 を介して整流回路 20 の方向に流れる電流を阻止するための回路保護用のダイオードであり、ダイオード 34 は、抵抗器 42 から該ダイオード 34 を介して整流回路 20 の方向に流れる電流を阻止するための回路保護用のダイオードである。また、ダイオード 36 は、電磁弁 10 A の停止時（時刻 T1）にソレノイドコイル 12 に発生する逆起電力に起因した電流をソレノイドコイル 12 及びダイオード 36 の閉回路内で還流させて、前記電流を速やかに減衰させるためのダイオードである。なお、ダイオード 32 については、図示しない無極性のダイオードブリッジに代替することも可能である。

30

【0100】

MOSFET 38 は、スイッチ制御部 40 からゲート端子 G に制御信号 Sc（第 1 パルス信号 S1 又は第 2 パルス信号 S2）が供給される時間には、ドレイン端子 D とソース端子 S との間をオン状態にして、ドレイン端子 D 側のソレノイドコイル 12 とソース端子 S 側の抵抗器 70 とを電氣的に接続させ、一方で、ゲート端子 G に対する制御信号 Sc の供給が停止している時間には、ドレイン端子 D とソース端子 S との間をオフ状態にして、ソレノイドコイル 12 と抵抗器 70 との間の電氣的接続を遮断させるための半導体スイッチング素子である。

40

【0101】

なお、図 1 の回路図では、前記半導体スイッチング素子の一例として、Nチャネル・デプレッション・モードの MOSFET 38 を採用した場合を図示しているが、第 1 実施形態に係る電磁弁 10 A では、これに限定されることはなく、制御信号 Sc の供給の有無に応じて、ソレノイドコイル 12 と抵抗器 70 との間の電氣的接続を短時間で切り替えることが可能な半導体スイッチング素子であればよい。すなわち、前述した MOSFET 38

50

に代えて、例えば、Nチャネル・エンハンス・モード、Pチャネル・デプレッション・モード又はPチャネル・エンハンス・モードのMOSFET、バイポーラ・トランジスタ、あるいは、電界効果トランジスタも採用可能であることは勿論である。

【0102】

また、ダイオード39は、抵抗器70からソレノイドコイル12の方向に流れる電流を通過させるためのMOSFET38の保護用ダイオードである。

【0103】

さらに、前述した第1パルス信号S1とは、電磁弁10Aを駆動させる時間帯（図2F及び図3Fにおける時刻T0から時刻T4、T4'までの時間T5、T5'）においてMOSFET38のゲート端子Gに供給される制御信号Scであり、一方で、第2パルス信号S2とは、電磁弁10Aの駆動状態を保持させる時間帯（図2F及び図3Fにおける時刻T4、T4'から時刻T1までの時間T6、T6'）においてMOSFET38のゲート端子Gに供給される制御信号Scである。

10

【0104】

LED54は、スイッチ18がオン状態となっている時間（図2F及び図3Fに示す時刻T0から時刻T1までの時間）において、抵抗器42からスイッチ制御部40の方向に流れる電流に応じて発光することで、当該電磁弁10Aが動作中であることを外部に通知する。

【0105】

コンデンサ56は、抵抗器42からスイッチ制御部40の方向に流れる前記電流に含まれる高周波成分を通過させるためのバイパスコンデンサであり、コンデンサ48は、定電圧回路58から抵抗器50、52、76の方向に流れる電流に含まれる高周波成分をアースに流すためのバイパスコンデンサである。

20

【0106】

平滑回路47は、整流回路20にて全波整流された電源電圧V0、V0'を平滑化する。すなわち、前記全波整流された電源電圧V0、V0'は、ツェナーダイオード46によって所定値の定電圧（直流電圧）に変換されると共に、コンデンサ44の充電作用によって平滑化される。このようにして平滑化された電源電圧V0、V0'は、LED54を介し直流電圧Vとしてスイッチ制御部40内の定電圧回路58及び低電圧検出回路59に供給される。

30

【0107】

また、コンデンサ44は、その静電容量を変化させることでスイッチ制御部40を含む電磁弁駆動回路14の瞬断時間を調整可能なコンデンサであると共に、抵抗器42からLED54、定電圧回路58及び低電圧検出回路59の方向に流れる電流に含まれる高周波成分をアースに流すためのバイパスコンデンサでもある。

【0108】

抵抗器42は、スイッチ18がオン状態となったときに、スイッチ制御部40に流れる突入電流を、ソレノイドコイル12に流れる電流Iの定格値（定格電流）を下回る程度に抑制するための突入電流制限用の抵抗器である。従って、抵抗器42は、前記突入電流への対策を行うことで、電磁弁10Aの起動時又は停止時に電磁弁駆動回路14内で発生する前記サージ電圧に起因した電磁弁駆動回路14及び電磁弁10Aの誤動作を防止するための抵抗器としても機能する。

40

【0109】

抵抗器70には、ソレノイドコイル12からMOSFET38を介して該抵抗器70に電流Iが流れた際に、この電流Iに応じた電圧Vdが発生する。

【0110】

ここで、スイッチ18がオン状態となる時刻T0からオフ状態となる時刻T1までの時間（図2F及び図3F参照）において、スイッチ制御部40の定電圧回路58には、平滑回路47からLED54を介して直流電圧Vが印加され、定電圧回路58は、直流電圧Vを所定レベルの直流電圧V'に変換して抵抗器50、52、76に供給する。なお、直流

50

電圧Vは、電源電圧V₀、V₀'からLED54での電圧降下分だけ減少した直流電圧である。

【0111】

発振器61は、スイッチ制御部40に直流電圧Vが供給されている時間、すなわち、前述したスイッチ18がオン状態となっている時間に、所定の繰り返し周波数（図2C及び図3Cの時間T7の周期に応じた繰り返し周波数）を有するパルス信号S_pをPWM回路60、単一パルス発生回路62及び電流検出回路72に出力する。

【0112】

低電圧検出回路59は、定電圧回路58に印加される直流電圧Vが所定の電圧レベル以下であるか否かを監視し、直流電圧Vが前記電圧レベル以下であることを検出した場合に、スイッチ制御部40を動作させるための駆動電圧である該直流電圧Vが相対的に低電圧であることを示す低電圧検出信号S_vを単一パルス発生回路62及びパルス供給部64に出力する。

10

【0113】

単一パルス発生回路62は、発振器61からのパルス信号S_pに基づいて、所定のパルス幅を有する単一パルス信号S_sを生成してパルス供給部64に供給する。この場合、単一パルス発生回路62は、基本的には、発振器61から入力されるパルス信号S_pのパルスの個数をカウントして、所定のカウント数に応じたパルス幅（図2Fに示す時間T5のパルス幅）を有する単一パルス信号S_s（図2B参照）を生成するように予め設定されているが、抵抗器66の抵抗値に応じた所定のパルス幅（図3Fに示す時間T11のパルス幅）を有する単一パルス信号S_s（図3B参照）を生成することも可能である。

20

【0114】

すなわち、単一パルス発生回路62は、抵抗器66の抵抗値に応じて単一パルス信号S_sのパルス幅を調整可能なパルス発生回路である。また、単一パルス発生回路62は、時間T5、T5'の経過を通知するための通知信号S_tをPWM回路60に出力する。

【0115】

なお、通知信号S_tとは、電磁弁10Aを駆動させる時間帯（図2F及び図3Fに示す時間T5、T5'）から駆動状態を維持させる時間帯（図2F及び図3Fに示す時間T6、T6'）に移行することをPWM回路60に通知するための信号であり、時刻T4、T4'のタイミングで、単一パルス発生回路62からPWM回路60に出力される。この場合、時刻T4、T4'は、後述する電磁弁10Aの動作（第1の動作又は第2の動作）に応じて単一パルス発生回路62に設定される。また、低電圧検出回路59から低電圧検出信号S_vが入力されている場合に、単一パルス発生回路62は、単一パルス信号S_sの生成及び通知信号S_tの出力を停止する。

30

【0116】

電流検出回路72は、発振器61から入力されるパルス信号S_pのタイミングで、抵抗器70の電圧V_dをサンプリングし、前記サンプリングした電圧V_dをパルス信号S_dとしてPWM回路60に出力する。前述したように、電圧V_dは、ソレノイドコイル12に流れる電流Iに応じた電圧であるので、パルス信号S_dの振幅（電圧V_d）は、ソレノイドコイル12に流れる電流Iを示す電圧値（電流検出値）となる。

40

【0117】

PWM回路60は、ソレノイドコイル12に流れる電流Iに対する所望の電流値（図2F及び図3Fに示す第1電流値（起動電流値）I₁及び第2電流値（保持電流値）I₂）に応じた電圧値と、電流検出回路72からのパルス信号S_dの振幅（電圧V_d）との比較に基づいて、発振器61からのパルス信号S_pの繰り返し周波数に応じた繰り返し周期（図2C及び図3Cに示す時間T7の周期）と、前記電圧値に応じた所定のデューティ比（時間T7と時間T8、T9との比T8/T7、T9/T7）とを有するパルス信号S_r（第1短パルス、第1繰り返しパルス、第2短パルス又は第2繰り返しパルス）を生成してパルス供給部64に供給する。

【0118】

50

ここで、電磁弁10Aでは、時間T5、T5'（図2F及び図3F参照）内にソレノイドコイル12に流れる電流Iに起因して、該電磁弁10Aを構成する図示しない可動コア（プランジャ）及び該プランジャの先端に装着された弁体に起磁力（起動力）が付勢されて電磁弁10Aが駆動され、一方で、時間T6、T6'内にソレノイドコイル12に流れる電流Iに起因して、前記プランジャ及び前記弁体に起磁力（保持力）が付勢され、前記プランジャ及び前記弁体が所定位置に保持されて、当該電磁弁10Aの駆動状態が維持される。

【0119】

この場合、電磁弁10Aを駆動させる時間帯としての時間T5、T5'において、前記プランジャ及び前記弁体を駆動させるために必要な起磁力（起動力）や、電磁弁10Aの駆動状態を維持させる時間帯としての時間T6、T6'において、前記プランジャ及び前記弁体を所定位置に保持させるために最小限必要な起磁力（保持力）は、ソレノイドコイル12の巻数と当該ソレノイドコイル12に流れる電流Iとを乗算した値（前記各起磁力＝前記巻数×電流I）となるので、電磁弁10Aを駆動させるために必要な起動力と、前記駆動状態を維持させるために最小限必要な保持力と、前記巻数とがそれぞれ既知であれば、前記起動力に応じた最適な電流値（起動電流値としての第1電流値I1）と、前記保持力に応じた最適な電流値（保持電流値としての第2電流値I2）とを容易に算出することができる。

【0120】

また、スイッチ制御部40からMOSFET38のゲート端子Gに第1パルス信号S1又は第2パルス信号S2が供給される時間においては、整流回路20にて全波整流された電源電圧V0、V0'が第1の電圧又は第2の電圧としてソレノイドコイル12に印加され、交流電源16からスイッチ18、整流回路20及びダイオード32を介してソレノイドコイル12に電力供給が行われるので、ソレノイドコイル12に流れる電流Iは増加する。一方、スイッチ制御部40からMOSFET38のゲート端子Gへの第1パルス信号S1又は第2パルス信号S2の供給が停止される時間においては、前記電力供給が停止するので、ソレノイドコイル12に流れる電流Iは減少する。

【0121】

従って、ゲート端子Gに対する第1パルス信号S1及び第2パルス信号S2の供給を時間的に制御すれば、ソレノイドコイル12に流れる電流Iを前記所望の電流値（第1電流値I1及び第2電流値I2）に維持することが可能となる。

【0122】

そこで、電磁弁駆動回路14では、ソレノイドコイル12に流れる電流Iに応じた電圧Vdを抵抗器70から電流検出回路72に出力し、電流検出値を示す電圧Vdを振幅とするパルス信号Sdを、電流検出回路72からスイッチ制御部40のPWM回路60にフィードバックさせる。

【0123】

PWM回路60では、前記起動力に応じた最適な電流値（第1電流値I1）に応じた電圧値と、前記フィードバックされたパルス信号Sdの振幅（電圧Vd）との比較に基づいて、時間T7の繰り返し周期とデューティ比T8/T7とを有するパルス信号Sr（第1繰り返しパルス又は第1短パルス）を生成し、一方で、前記保持力に応じた最適な電流値（第2電流値I2）に応じた電圧値と、前記フィードバックされたパルス信号Sdの振幅との比較に基づいて、時間T7の繰り返し周期とデューティ比T9/T7とを有するパルス信号Sr（第2繰り返しパルス又は第2短パルス）を生成する。

【0124】

前述したように、デューティ比T8/T7、T9/T7は、前記最適な電流値（第1電流値I1及び第2電流値I2）に応じたデューティ比であり、これらのデューティ比は、抵抗器50、52、76の抵抗値に基づいて設定される。すなわち、デューティ比T8/T7は、定電圧回路58から供給される直流電圧V'を抵抗器52、76の各抵抗値で分圧することにより生成された所定の電圧に応じたデューティ比であり、一方で、デューテ

10

20

30

40

50

ィ比 T_9/T_7 は、直流電圧 V' を抵抗器50、52、76の各抵抗値で分圧することにより生成された所定の電圧に応じたデューティ比である。従って、PWM回路60では、第1電流値 I_1 及び第2電流値 I_2 の大きさに応じて抵抗器50、52、76の抵抗値を適宜変更することで、パルス信号 S_r のデューティ比 T_8/T_7 、 T_9/T_7 を調整可能である。

【0125】

この場合、PWM回路60では、デューティ比 T_9/T_7 を有する第2繰り返しパルス又は第2短パルスをパルス信号 S_r として生成するか（図2C参照）、あるいは、単一パルス発生回路62から通知信号 S_t を受け取るまでは、デューティ比 T_8/T_7 を有する第1繰り返しパルス又は第1短パルスをパルス信号 S_r として生成し、一方で、通知信号 S_t を受け取った後は、前記第2繰り返しパルス又は前記第2短パルスをパルス信号 S_r として生成する（図3C参照）。

10

【0126】

なお、前記第1繰り返しパルス及び前記第1短パルスは、単一パルス信号 S_s よりも短いパルス幅（時間 T_8 ）を有するパルスである（図3C参照）。すなわち、前記第1繰り返しパルスは、時間 T_8 のパルス幅を有し且つ時間 T_7 の周期で繰り返し生成されるパルスであり、一方で、前記第1短パルスは、時間 T_8 のパルス幅を有するパルスである。

【0127】

また、前記第2繰り返しパルス及び前記第2短パルスは、前記第1繰り返しパルス及び前記第1短パルスよりも短いパルス幅（時間 T_9 ）を有するパルスである（図2C及び図3C参照）。すなわち、前記第2繰り返しパルスは、時間 T_9 のパルス幅を有し且つ時間 T_7 の周期で繰り返し生成されるパルスであり、一方で、前記第2短パルスは、時間 T_9 のパルス幅を有するパルスである。

20

【0128】

パルス供給部64は、例えば、OR回路を含み構成され、単一パルス発生回路62からの単一パルス信号 S_s 又はPWM回路60からのパルス信号 S_r を制御信号 S_c としてMOSFET38のゲート端子Gに供給する。すなわち、パルス供給部64は、前述した時間 T_5 、 T_5' において、単一パルス信号 S_s 又はパルス信号 S_r （第1繰り返しパルス又は第1短パルス）を第1パルス信号 S_1 としてゲート端子Gに供給し、一方で、時間 T_6 、 T_6' において、第2繰り返しパルス又は第2短パルスのパルス信号 S_r を第2パルス信号 S_2 としてゲート端子Gに供給する。なお、低電圧検出回路59から低電圧検出信号 S_v が入力されている場合に、パルス供給部64は、ゲート端子Gへの第1パルス信号 S_1 又は第2パルス信号 S_2 の供給を停止する。

30

【0129】

第1実施形態に係る電磁弁10Aは、基本的には以上のように構成されるものであり、次に、該電磁弁10Aの動作について、図1～図3Fを参照しながら説明する。

【0130】

ここでは、（1）時間 T_5 のパルス幅を有する第1パルス信号 S_1 と、デューティ比 T_9/T_7 を有する第2パルス信号 S_2 （第2繰り返しパルス）とを、スイッチ制御部40からMOSFET38のゲート端子Gに供給する場合の電磁弁10Aの動作（以下、第1の動作という。）、（2）時間 T_{11} のパルス幅を有する単一パルス信号 S_s 及びデューティ比 T_8/T_7 を有するパルス信号 S_r （第1繰り返しパルス）を第1パルス信号 S_1 としてスイッチ制御部40からゲート端子Gに供給し、その後、デューティ比 T_9/T_7 を有するパルス信号 S_r （第2繰り返しパルス）を第2パルス信号 S_2 としてスイッチ制御部40からゲート端子Gに供給する場合の電磁弁10Aの動作（以下、第2の動作という。）について、図1の回路図と、図2A～図3Fのタイムチャートとを参照しながら説明する。

40

【0131】

なお、前記第1の動作では、交流電源16の電源電圧 V_0 の最大値を V_a とし、一方で、前記第2の動作では、交流電源16の電源電圧 V_0' の最大値を V_a' として説明する

50

。すなわち、前記第1の動作は、電磁弁10Aの使用者側において、相対的に低い電源電圧V0（例えば、AC100V用の交流電源16であれば、 $V_a = 141\text{V}$ ）の交流電源16を用意している場合の電磁弁10Aの動作であり、一方で、前記第2の動作は、前記使用者側において、相対的に高い電源電圧V0'（例えば、AC200V用の交流電源16であれば、 $V_a' = 282\text{V}$ ）の交流電源16を用意している場合の電磁弁10Aの動作である。また、前記第1の動作及び前記第2の動作において、単一パルス発生回路62からパルス供給部64に供給される単一パルス信号Ssの振幅と、PWM回路60からパルス供給部64に供給されるパルス信号Srの振幅とは、略同一レベルとして説明する。

【0132】

先ず、前記第1の動作について、図1の回路図と、図2A～図2Fのタイムチャートとを参照しながら説明する。

10

【0133】

時刻T0でスイッチ18を閉じてオン状態にすると（図2A参照）、交流電源16からスイッチ18を介して整流回路20に供給された電源電圧V0は、該整流回路20のダイオード22～28により構成されるブリッジ回路により全波整流される。前記全波整流された電源電圧V0は、平滑回路47において平滑化され、前記平滑化された電源電圧V0は、LED54を介して直流電圧Vとして定電圧回路58及び低電圧検出回路59に印加される。その際に、LED54は、抵抗器42からスイッチ制御部40の方向に流れる電流に応じて発光し、電磁弁10Aの外部に当該電磁弁10Aが動作中であることを通知する。

20

【0134】

定電圧回路58は、直流電圧Vを所定の直流電圧V'に変換して抵抗器50、52、76の直列回路に供給する。また、低電圧検出回路59は、直流電圧Vが所定の電圧レベル以下であるか否かを監視する。発振器61は、時間T7の周期に応じた繰り返し周波数を有するパルス信号Spを生成してPWM回路60、単一パルス発生回路62及び電流検出回路72に供給する。

【0135】

単一パルス発生回路62は、パルス信号Spの供給に基づいて、時間T5のパルス幅を有する単一パルス信号Ssを生成してパルス供給部64に出力する（図2B参照）。

【0136】

30

電流検出回路72は、抵抗器70における電流Iに応じた電圧Vdに対して、パルス信号Spのタイミングでサンプリングを行い、該サンプリングした電圧Vdをパルス信号SdとしてPWM回路60に出力する。

【0137】

PWM回路60は、第2電流値I2に応じた電圧値と、パルス信号Sdの振幅（電圧Vd）との比較に基づいて、抵抗器50、52、76の各抵抗値に応じたデューティ比T9/T7を有し且つ時間T7の繰り返し周期を有する第2繰り返しパルスのパルス信号Srを生成してパルス供給部64に供給する（図2C参照）。

【0138】

パルス供給部64には、時刻T0から時刻T4までの時間T5において、単一パルス発生回路62から単一パルス信号Ssが入力されると共に、PWM回路60からパルス信号Srが入力されるが、前述したように、パルス供給部64がOR回路を含み構成され、単一パルス信号Ssの振幅及びパルス信号Srの振幅が略同一振幅であるので、パルス供給部64は、単一パルス信号Ssを第1パルス信号S1としてMOSFET38のゲート端子Gに供給する（図2D参照）。

40

【0139】

これにより、MOSFET38は、ゲート端子Gに供給された第1パルス信号S1に基づいて、ドレイン端子Dとソース端子Sとの間をオン状態にしてソレノイドコイル12と抵抗器70とを電氣的に接続するので、ソレノイドコイル12には、整流回路20からダイオード32を介して前記全波整流された電源電圧V0が第1の電圧として印加され（図

50

2 E 参照)、一方で、ソレノイドコイル 12 から MOS FET 38 を介して抵抗器 70 の方向に流れる電流 I は、時間経過と共に急激に増加する(図 2 F 参照)。この結果、電流 I に起因する起磁力(起動力)によって前記プランジャ及び前記弁体は速やかに付勢され、電磁弁 10 A は、弁閉状態から弁開状態に移行する。

【0140】

なお、時間 T_5 の時間帯において、時間 T_3 の間隔毎に電流 I が僅かに減少しているが(図 2 F 参照)、これは、ソレノイドコイル 12 に印加される前記全波整流された電源電圧 V_0 が時間 T_3 の間隔毎に 0 レベルまで低下することに起因するものである。また、時刻 T_{12} において、時間経過と共に急激に増加する電流 I が僅かに減少しているが、これは、前記プランジャが、前記起動力によって図示しない固定コアに吸着されることに起因するものである。

10

【0141】

次いで、ソレノイドコイル 12 に流れる電流 I が所定の第 1 電流値 I_1 に到達した直後の時刻 T_4 において、単一パルス発生回路 62 は、単一パルス信号 S_s の生成を停止してパルス供給部 64 への供給を停止する(図 2 B 参照)と共に、PWM 回路 60 に時間 T_5 の経過(単一パルス信号 S_s の停止)を通知するための通知信号 S_t を出力する。

【0142】

一方、PWM 回路 60 は、時刻 T_4 から時刻 T_1 までの時間 T_6 においても、前述した時間 T_5 における回路動作と同じ動作により、前記第 2 繰り返しパルスをパルス信号 S_r として生成しパルス供給部 64 に供給する(図 2 C 参照)。この場合、パルス供給部 64 には、PWM 回路 60 からのパルス信号 S_r のみが入力されるので、該パルス供給部 64 は、パルス信号 S_r を第 2 パルス信号 S_2 として MOS FET 38 のゲート端子 G に供給する(図 2 D 参照)。

20

【0143】

これにより、MOS FET 38 は、ゲート端子 G に供給された第 2 パルス信号 S_2 に基づいて、ドレイン端子 D とソース端子 S との間をオン状態にしてソレノイドコイル 12 と抵抗器 70 とを電氣的に接続するので、ソレノイドコイル 12 には、整流回路 20 からダイオード 32 を介して前記全波整流された電源電圧 V_0 が第 2 の電圧として印加され(図 2 E 参照)、一方で、ソレノイドコイル 12 から MOS FET 38 を介して抵抗器 70 の方向に流れる電流 I は、時刻 T_4 から短時間で第 1 電流値 I_1 から所定の第 2 電流値 I_2 にまで急激に減少した後に、時刻 T_1 までの時間帯において第 2 電流値 I_2 に維持される(図 2 F 参照)。この結果、第 2 電流値 I_2 に起因する起磁力(保持力)によって前記プランジャ及び前記弁体は所定位置に保持され、電磁弁 10 A は、その駆動状態(弁開状態)が維持される。

30

【0144】

そして、時刻 T_1 においてスイッチ 18 を開いてオフ状態にすると(図 2 A 参照)、スイッチ制御部 40 に対する直流電圧 V の供給が停止するので、低電圧検出回路 59 は、低電圧検出信号 S_v を単一パルス発生回路 62 及びパルス供給部 64 に出力し、該パルス供給部 64 は、低電圧検出信号 S_v の入力に基づいて、MOS FET 38 のゲート端子 G への第 2 パルス信号 S_2 の供給を停止する。これにより、MOS FET 38 は、ドレイン端子 D とソース端子 S との間をオン状態からオフ状態に速やかに切り替えるので、整流回路 20 からソレノイドコイル 12 への前記全波整流された電源電圧 V_0 の印加が停止するに至る。この場合、ソレノイドコイル 12 には逆起電力が発生するが、前記逆起電力に起因する電流は、ソレノイドコイル 12 及びダイオード 36 の閉回路内を還流することで、速やかに減衰する。

40

【0145】

次に、前記第 2 の動作について、図 1 の回路図と、図 3 A ~ 図 3 F のタイムチャートとを参照しながら説明する。

【0146】

時刻 T_0 でスイッチ 18 を閉じてオン状態にすると(図 3 A 参照)、交流電源 16 から

50

スイッチ18を介して整流回路20に供給された電源電圧 V_0' は、該整流回路20により全波整流される。前記全波整流された電源電圧 V_0' は、平滑回路47において平滑化され、前記平滑化された電源電圧 V_0' は、LED54を介して直流電圧 V として定電圧回路58及び低電圧検出回路59に印加される。その際に、LED54は、抵抗器42からスイッチ制御部40の方向に流れる電流に応じて発光し、電磁弁10Aの外部に当該電磁弁10Aが動作中であることを通知する。

【0147】

定電圧回路58は、直流電圧 V を所定の直流電圧 V' に変換して抵抗器50、52、76の直列回路に供給する。また、低電圧検出回路59は、直流電圧 V が所定の電圧レベル以下であるか否かを監視する。発振器61は、時間 T_7 の周期に応じた繰り返し周波数を有するパルス信号 S_p を生成してPWM回路60、単一パルス発生回路62及び電流検出回路72に供給する。

10

【0148】

単一パルス発生回路62は、パルス信号 S_p の供給及び抵抗器66の抵抗値に基づいて、時間 T_{11} のパルス幅を有する単一パルス信号 S_s を生成してパルス供給部64に出力する(図3B参照)。

【0149】

電流検出回路72は、抵抗器70における電流 I に応じた電圧 V_d に対して、パルス信号 S_p のタイミングでサンプリングを行い、該サンプリングした電圧 V_d をパルス信号 S_d としてPWM回路60に出力する。

20

【0150】

PWM回路60は、単一パルス発生回路62から通知信号 S_t が入力される時刻 T_4' までの時間 T_5' において、第1電流値 I_1 に応じた電圧値とパルス信号 S_d の振幅(電圧 V_d)との比較に基づいて、抵抗器50、52、76の各抵抗値に基づくデューティ比 T_8/T_7 を有し且つ時間 T_7 の繰り返し周期を有する第1繰り返しパルスのパルス信号 S_r を生成してパルス供給部64に供給する(図3C参照)。

【0151】

パルス供給部64には、時刻 T_0 から時刻 T_{10} までの時間 T_{11} において、単一パルス発生回路62から単一パルス信号 S_s が入力されると共に、PWM回路60からパルス信号 S_r が入力されるが、前述したように、パルス供給部64がOR回路を含み構成され、単一パルス信号 S_s の振幅及びパルス信号 S_r の振幅が略同一振幅であるので、パルス供給部64は、単一パルス信号 S_s を第1パルス信号 S_1 としてMOSFET38のゲート端子Gに供給する(図3D参照)。

30

【0152】

これにより、MOSFET38は、ゲート端子Gに供給された第1パルス信号 S_1 に基づいて、ドレイン端子Dとソース端子Sとの間をオン状態にしてソレノイドコイル12と抵抗器70とを電氣的に接続するので、ソレノイドコイル12には、整流回路20からダイオード32を介して前記全波整流された電源電圧 V_0' が第1の電圧として印加され(図3E参照)、一方で、ソレノイドコイル12からMOSFET38を介して抵抗器70の方向に流れる電流 I は、時間 T_{11} 内で短時間に急激に第1電流値 I_1 にまで増加し(図3F参照)、電流 I に起因する起磁力(起動力)によって前記プランジャ及び前記弁体は速やかに付勢され、電磁弁10Aは、弁閉状態から弁開状態に移行する。

40

【0153】

次いで、時間 T_{11} だけ経過した時刻 T_{10} において、単一パルス発生回路62は、単一パルス信号 S_s の生成を停止してパルス供給部64への供給を停止する(図3B参照)。

【0154】

一方、PWM回路60は、時刻 T_{10} から時刻 T_4' までの時間においても、前述した時間 T_{11} における回路動作と同じ動作により前記第1繰り返しパルスをパルス信号 S_r として生成しパルス供給部64に供給する(図3C参照)。この場合、パルス供給部64

50

には、PWM回路60からのパルス信号S_rのみが入力されるので、該パルス供給部64は、パルス信号S_rを第1パルス信号S₁としてMOSFET38のゲート端子Gに供給する(図3D参照)。

【0155】

これにより、MOSFET38は、ゲート端子Gに供給された第1パルス信号S₁に基づいて、ドレイン端子Dとソース端子Sとの間をオン状態にしてソレノイドコイル12と抵抗器70とを電氣的に接続するので、ソレノイドコイル12には、整流回路20からダイオード32を介して前記全波整流された電源電圧V₀'が第1の電圧として印加され(図3E参照)、一方で、ソレノイドコイル12からMOSFET38を介して抵抗器70の方向に流れる電流Iは、時刻T₁₀から時刻T₄'までの時間では、第1電流値I₁に維持される(図3F参照)。

10

【0156】

なお、図3Fにおいて、破線の波形は、電磁弁駆動回路14による電流Iのフィードバック制御を行わず、時間T₄まで前記全波整流された電源電圧V₀'をソレノイドコイル12に印加し続けた場合における電流Iの時間変化を示し、一方で、二点鎖線の波形は、図2Fの時間T₅(時刻T₀から時刻T₄までの時間)内における電流Iの時間変化(相対的に低い電源電圧V₀における電流Iの時間変化)を示したものである。

【0157】

ここで、ソレノイドコイル12に流れる電流Iの時間積分、すなわち、図2F及び図3Fにおいて、電流Iの時間波形と2つの時刻の電流値と0レベル(図2F及び図3Fで横方向に延在する破線)とによって囲まれる部分の面積(電流I×時間)は、交流電源16からソレノイドコイル12に供給されるエネルギー量を示す。従って、時刻T₀から時刻T₄、T₄'までの時間T₅、T₅'に交流電源16からソレノイドコイル12に供給されるエネルギー量(電流I×時間T₅、T₅')は、電磁弁10Aを駆動させるために必要なエネルギー量を示す。

20

【0158】

上記した第1の動作及び第2の動作では、同じ電磁弁10Aを使用しているので、当該電磁弁10Aを駆動させるために必要なエネルギー量は、動作の違いに関わりなく同一となり、この結果、前記第1の動作での電流Iの時間積分(電流I×時間T₅の面積)と、前記第2の動作での電流Iの時間積分(電流I×時間T₅'の面積)とは同一となる。

30

【0159】

従って、前記第1の動作及び前記第2の動作における電流Iの時間積分(電流I×時間T₅、T₅'の面積)を同一に調整すれば、前記第2の動作(図3Fの実線)において、ソレノイドコイル12に流れる電流Iを前記第1の動作(図3Fの二点鎖線)よりも短時間で電流値I₁にまで上昇させると共に、時間T₅(図2F参照)よりも短時間の時間T₅'内で交流電源16からソレノイドコイル12に前記エネルギー量を供給することで、電磁弁10Aをより短時間で駆動させることができる。

【0160】

次に、時刻T₄'において、単一パルス発生回路62(図1参照)は、時間T₅'の経過を通知するための通知信号S_tをPWM回路60に出力する。これにより、PWM回路60は、通知信号S_tに基づいて、時刻T₄'から時刻T₁までの時間T₆'内において、前述したデューティ比T₈/T₇を有するパルス信号S_rに代えて、抵抗器50、52、76の各抵抗値に基づくデューティ比T₉/T₇を有し且つ時間T₇の繰り返し周期を有する第2繰り返しパルスのパルス信号S_rを生成してパルス供給部64に供給する(図3C参照)。この場合、パルス供給部64には、PWM回路60からのパルス信号S_rのみが入力されるので、該パルス供給部64は、パルス信号S_rを第2パルス信号S₂としてMOSFET38のゲート端子Gに供給する(図3D参照)。

40

【0161】

これにより、MOSFET38は、ゲート端子Gに供給された第2パルス信号S₂に基づいて、ドレイン端子Dとソース端子Sとの間をオン状態にしてソレノイドコイル12と

50

抵抗器 70 とを電氣的に接続するので、ソレノイドコイル 12 には、整流回路 20 からダイオード 32 を介して前記全波整流された電源電圧 V_0' が第 2 の電圧として印加され（図 3 E 参照）、一方で、ソレノイドコイル 12 から MOSFET 38 を介して抵抗器 70 の方向に流れる電流 I は、時刻 T_4' から短時間で第 1 電流値 I_1 から第 2 電流値 I_2 にまで急激に減少した後に、時刻 T_1 までの時間帯において第 2 電流値 I_2 に維持される（図 3 F 参照）。この結果、第 2 電流値 I_2 に起因する起磁力（保持力）によって前記プランジャ及び前記弁体は所定位置に保持され、電磁弁 10 A は、その駆動状態（弁開状態）が維持される。

【0162】

そして、時刻 T_1 においてスイッチ 18 を開いてオフ状態にすると（図 3 A 参照）、スイッチ制御部 40 に対する直流電圧 V の供給が停止するので、低電圧検出回路 59 は、低電圧検出信号 S_v を単一パルス発生回路 62 及びパルス供給部 64 に出力し、該パルス供給部 64 は、低電圧検出信号 S_v の入力に基づいて、MOSFET 38 のゲート端子 G への第 2 パルス信号 S_2 の供給を停止する。これにより、MOSFET 38 は、ドレイン端子 D とソース端子 S との間をオン状態からオフ状態に速やかに切り替えるので、整流回路 20 からソレノイドコイル 12 への前記全波整流された電源電圧 V_0' の印加が停止するに至る。この場合、ソレノイドコイル 12 には逆起電力が発生するが、前記逆起電力に起因する電流は、ソレノイドコイル 12 及びダイオード 36 の閉回路内を還流することで、速やかに減衰する。

【0163】

このように、第 1 実施形態に係る電磁弁 10 A によれば、ソレノイドコイル 12 に流れる電流 I に応じた電圧 V_d を抵抗器 70 から電流検出回路 72 に出力し、該電流検出回路 72 において、電流検出値としての電圧 V_d の振幅を有するパルス信号 S_d をスイッチ制御部 40 の PWM 回路 60 にフィードバックさせる。

【0164】

PWM 回路 60 では、第 1 電流値（起動電流値） I_1 又は第 2 電流値（保持電流値） I_2 に応じた電圧値と、前記フィードバックされたパルス信号 S_d の振幅（電圧 V_d ）との比較に基づいて、時間 T_7 のパルス幅及び所定のデューティ比 T_8/T_7 、 T_9/T_7 を有するパルス信号 S_r （第 1 繰り返しパルス、第 1 短パルス、第 2 繰り返しパルス又は第 2 短パルス）を生成し、このパルス信号 S_r をパルス供給部 64 に供給する。

【0165】

パルス供給部 64 は、単一パルス発生回路 62 からの単一パルス信号 S_s を第 1 パルス信号 S_1 として MOSFET 38 のゲート端子 G に供給し、その後、PWM 回路 60 からのパルス信号 S_r を第 2 パルス信号 S_2 として MOSFET 38 のゲート端子 G に供給するか、あるいは、単一パルス信号 S_s 及びパルス信号 S_r を第 1 パルス信号 S_1 として MOSFET 38 のゲート端子 G に供給し、その後、パルス信号 S_r を第 2 パルス信号 S_2 として MOSFET 38 のゲート端子 G に供給する。

【0166】

すなわち、電磁弁 10 A を駆動させる時間帯（時間 T_5 、 T_5' ）において、スイッチ制御部 40 の PWM 回路 60 は、パルス信号 S_d の振幅（電圧 V_d ）に応じた電流検出値が電磁弁 10 A の起動力に応じた第 1 電流値 I_1 となるように、第 1 繰り返しパルス又は第 1 短パルスのパルス信号 S_r を生成してパルス供給部 64 に供給し、パルス供給部 64 は、パルス信号 S_r を第 1 パルス信号 S_1 として MOSFET 38 のゲート端子 G に供給する。これにより、MOSFET 38 は、第 1 パルス信号 S_1 のパルス幅に基づいて、ソレノイドコイル 12 への第 1 の電圧（全波整流された電源電圧 V_0 、 V_0' ）の印加時間を制御する。この結果、ソレノイドコイル 12 に流れる電流 I が前記起動力に応じた第 1 電流値 I_1 に維持され、前記プランジャ及び前記弁体には、電流 I （第 1 電流値 I_1 ）に起因した前記起動力が付勢される。

【0167】

具体的に、電磁弁 10 A の使用者側において、相対的に高い電源電圧 V_0' （例えば、

10

20

30

40

50

AC 200 V用の交流電源 16 であれば、 $V_{a'}$ (282 V) の交流電源 16 が予め用意され、該交流電源 16 に対し相対的に低い電源電圧 V_0 (例えば、AC 100 V用の交流電源 16 であれば、 V_a 141 V) 用の電磁弁 10 A を適用する場合には、スイッチ制御部 40 の PWM 回路 60 において、第 1 電流値 I_1 をソレノイドコイル 12 に流れる電流 I の定格値 (定格電流) 以下に設定し、前記電流検出値が前記設定された第 1 電流値 I_1 となるようにパルス信号 S_r のパルス幅 (時間 T_8) を調整すれば、電磁弁 10 A を駆動させる時間帯 (時間 T_5 、 T_5') においてソレノイドコイル 12 に流れる電流 I は、第 1 電流値 I_1 に維持されるので、相対的に高い電源電圧 V_0' の交流電源 16 を用意している使用者側でも、電磁弁 10 A 及び電磁弁駆動回路 14 の省電力化を図ることができる。この場合、ソレノイドコイル 12 には、相対的に高い電源電圧 V_0' に応じ且つ整流回路 20 にて整流された電源電圧 V_0' が第 1 の電圧として印加されるので、電磁弁 10 A をより短時間で駆動させることが可能である。

10

【0168】

前述したように、スイッチ制御部 40 の PWM 回路 60 においてパルス信号 S_r のパルス幅 (時間 T_8) を調整することにより、ソレノイドコイル 12 に流れる電流 I を前記定格電流以下の第 1 電流値 I_1 に維持することができるので、製造者側では、使用者側で用意された交流電源 16 から整流回路 20 を介してソレノイドコイル 12 に供給される前記全波整流された電源電圧 V_0 、 V_0' の違いに関わりなく、相対的に低い電源電圧 V_0 に合わせて電磁弁 10 A 及び電磁弁駆動回路 14 を共用化し、前記共用化した電磁弁 10 A 及び電磁弁駆動回路 14 を使用者側に提供することで、コストの低減を図ることができる。

20

【0169】

従って、第 1 実施形態に係る電磁弁 10 A では、該電磁弁 10 A を駆動させる時間帯 (時間 T_5 、 T_5') において、電流検出回路 72 からスイッチ制御部 40 にフィードバックされた電流検出値に応じた電圧 V_d を有するパルス信号 S_d と、第 1 電流値 I_1 に応じた電圧値との比較に基づいて、第 1 繰り返しパルス又は第 1 短パルスのパルス信号 S_r を生成することにより、電磁弁 10 A 及び電磁弁駆動回路 14 の省電力化、共用化及びコストの低減と、電磁弁 10 A の速やかな駆動制御とを共に実現することが可能となる。

【0170】

一方、電磁弁 10 A の駆動状態を維持させる時間帯 (時間 T_6 、 T_6') において、スイッチ制御部 40 の PWM 回路 60 は、パルス信号 S_d の振幅 (電圧 V_d) に応じた電流検出値が電磁弁 10 A の保持力に応じた第 2 電流値 I_2 となるように、第 2 繰り返しパルス又は第 2 短パルスのパルス信号 S_r を生成してパルス供給部 64 に供給し、パルス供給部 64 は、パルス信号 S_r を第 2 パルス信号 S_2 として MOSFET 38 のゲート端子 G に供給する。これにより、MOSFET 38 は、第 2 パルス信号 S_2 のパルス幅に基づいて、ソレノイドコイル 12 への第 2 の電圧 (全波整流された電源電圧 V_0 、 V_0') の印加時間を制御する。この結果、ソレノイドコイル 12 に流れる電流 I が前記保持力に応じた第 2 電流値 I_2 に維持され、前記プランジャ及び前記弁体には、電流 I (第 2 電流値 I_2) に起因した前記保持力が付勢される。

30

【0171】

従って、第 1 実施形態に係る電磁弁 10 A では、該電磁弁 10 A の駆動状態を維持させる時間帯 (時間 T_6 、 T_6') において、電流検出回路 72 からスイッチ制御部 40 にフィードバックされた電流検出値に応じた電圧 V_d を有するパルス信号 S_d と、第 2 電流値 I_2 に応じた電圧値との比較に基づいて、第 2 繰り返しパルス又は第 2 短パルスのパルス信号 S_r を生成することにより、電磁弁 10 A の駆動状態をより少ない消費電力で維持させることができると共に、電磁弁 10 A を短時間で停止させることが可能となる。

40

【0172】

また、電流検出値に応じた電圧 V_d を有するパルス信号 S_d をスイッチ制御部 40 の PWM 回路 60 にフィードバックさせることで、ソレノイドコイル 12 の温度変化による該ソレノイドコイル 12 内の電気抵抗の変化や前記全波整流された電源電圧 V_0 、 V_0' 中

50

のリプルに起因して電流 I が時間的に変動しても、この変動に応じてパルス信号 S_r を生成することで、前記電気抵抗及び前記リプルの変化等の使用環境の変化に対応可能な電磁弁 10 A 及び電磁弁駆動回路 14 を実現することができる。

【0173】

このように、第 1 実施形態に係る電磁弁 10 A によれば、電磁弁 10 A 及び電磁弁駆動回路 14 の消費電力の低減と、電磁弁 10 A の速やかな駆動制御と、電磁弁 10 A 及び電磁弁駆動回路 14 のコストの低減とを一挙に実現することが可能となる。

【0174】

また、第 1 実施形態に係る電磁弁 10 A では、該電磁弁 10 A の駆動状態を維持させる時間帯（時間 T_6 、 T_6' ）のみならず、電磁弁 10 A を駆動させる時間帯（時間 T_5 、 T_5' ）においても消費電力の低減を図っているので、電磁弁 10 A 及び電磁弁駆動回路 14 の省電力化を効率よく行うことが可能となる。

【0175】

さらに、電磁弁 10 A を駆動させる時間帯（時間 T_5 、 T_5' ）では、MOSFET 38 は、単一パルス信号 S_s のパルス幅に応じた時間 T_{11} だけ全波整流された電源電圧 V_0' を前記第 1 の電圧としてソレノイドコイル 12 に印加させた後に、第 1 繰り返しパルス又は第 1 短パルスのパルス信号 S_r のパルス幅（時間 T_8 ）に応じた時間だけ前記第 1 の電圧をソレノイドコイル 12 に印加させる。この結果、電磁弁 10 A を駆動させる時間帯において、ソレノイドコイル 12 に流れる電流 I は、単一パルス信号 S_s のパルス幅に応じた時間 T_{11} 内で第 1 電流値 I_1 にまで上昇した後に、前記第 1 繰り返しパルス又は前記第 1 短パルスに基づく MOSFET 38 のスイッチング動作によって第 1 電流値 I_1 に維持される。これにより、電磁弁 10 A 及び電磁弁駆動回路 14 の共用化及びコストの低減を容易に図ることができる。特に、電源電圧 V_0' が相対的に高い交流電源 16 を電磁弁駆動回路 14 を介しソレノイドコイル 12 に電氣的に接続して電磁弁 10 A を駆動させる場合には、当該電磁弁 10 A をより短時間で駆動させることが可能となる。また、ソレノイドコイル 12 に流れる電流 I を第 1 電流値 I_1 に維持することにより、過電圧（サージエネルギー）の入力に起因した電磁弁 10 A 及び電磁弁駆動回路 14 の誤動作を確実に防止することも可能となる。

【0176】

一方、電磁弁 10 A の駆動状態を維持させる時間帯（時間 T_6 、 T_6' ）では、第 2 繰り返しパルス又は第 2 短パルスのパルス信号 S_r を第 2 パルス信号 S_2 として MOSFET 38 に供給することにより、より少ない消費電力で電磁弁 10 A の駆動状態を維持させることができると共に、電磁弁 10 A を短時間で停止させることも可能となる。

【0177】

従って、スイッチ制御部 40 を PWM 回路 60、単一パルス発生回路 62 及びパルス供給部 64 を含んだ構成とすることで、電磁弁 10 A 及び電磁弁駆動回路 14 の共用化及びコストの低減と、電磁弁 10 A の短時間での駆動と、電磁弁 10 A 及び電磁弁駆動回路 14 の省電力化と、電磁弁 10 A の短時間での停止とを容易に実現することができる。

【0178】

また、電磁弁駆動回路 14 では、交流電源 16 及びスイッチ 18 の直列回路に対して、サージアブソーバ 30 と、整流回路 20 と、ダイオード 34、抵抗器 42、LED 54、スイッチ制御部 40 及び抵抗器 50、52、76 の直列回路と、ダイオード 32、ソレノイドコイル 12、MOSFET 38 及び抵抗器 70 の直列回路とが電氣的に並列接続され、さらに、平滑回路 47 に対して、LED 54、スイッチ制御部 40 及び抵抗器 50、52、76 の直列回路が電氣的に並列接続されている。

【0179】

電磁弁駆動回路 14 に LED 54 を組み込む際に、LED 54 と該 LED 54 を発光させるための電流制限抵抗との直列回路を、整流回路 20 とソレノイドコイルとに対して電氣的に並列接続させることも考えられるが、前記電流制限抵抗に代えて、スイッチ制御部 40 及び LED 54 を含む直列回路を整流回路 20、平滑回路 47 及びソレノイドコイル

10

20

30

40

50

12に対して電氣的に並列接続させることにより、本来、前記電流制限抵抗が消費する電気エネルギーを利用してスイッチ制御部40を動作させるので、エネルギー利用効率の高い電磁弁駆動回路14を実現することができる。

【0180】

また、抵抗器42を配置することによりスイッチ制御部40を突入電流から確実に保護することが可能になると共に、相対的に高い電源電圧 V_0' の交流電源16に対しても電磁弁10Aを容易に適用することができる。また、前記突入電流への対策を行うことで、電磁弁10Aの起動時又は停止時に電磁弁駆動回路14内で瞬間的に発生するサージ電圧に起因した電磁弁10A及び電磁弁駆動回路14の誤動作を確実に防止することが可能となる。

10

【0181】

さらに、PWM回路60では、抵抗器50、52、76の抵抗値を変更することで、パルス信号 S_r のデューティ比 T_8/T_7 、 T_9/T_7 を調整可能とし、一方で、単一パルス発生回路62では、抵抗器66の抵抗値を変更することで、単一パルス信号 S_s のパルス幅を調整可能としている。これにより、電源電圧 V_0 、 V_0' の変化に関わりなく、スイッチ制御部40及びMOSFET38を安定に動作させることができ、電磁弁駆動回路14の使用電圧の範囲（電源電圧 V_0 、 V_0' の範囲）を広範囲とすることが可能となる。

【0182】

デューティ比 T_8/T_7 、 T_9/T_7 及び単一パルス信号 S_s のパルス幅の調整に関しては、上記の抵抗器50、52、66、76に代えて、図示しないメモリにデューティ比 T_8/T_7 、 T_9/T_7 や単一パルス信号 S_s のパルス幅を記憶させ、必要に応じて前記メモリからPWM回路60及び単一パルス発生回路62にデューティ比 T_8/T_7 、 T_9/T_7 及び前記パルス幅を読み出すことも可能である。これにより、電磁弁10Aの仕様に応じて、前記メモリ内に記憶されたデータを変更することで、デューティ比 T_8/T_7 、 T_9/T_7 及び前記パルス幅を所望の値に適宜設定することが可能となる。

20

【0183】

なお、第1実施形態に係る電磁弁10Aにおける上述の説明では、電磁弁10Aを駆動させる時間帯においては、第1電流値 I_1 に応じた電圧値及びパルス信号 S_d の振幅（電流検出値に応じた電圧 V_d ）の比較に基づいて、第1パルス信号 S_1 の供給を時間的に制御し、一方で、電磁弁10Aの駆動状態を維持させる時間帯においては、第2電流値 I_2 に応じた電流値及びパルス信号 S_d の振幅の比較に基づいて、第2パルス信号 S_2 の供給を時間的に制御するというものであった。

30

【0184】

第1実施形態に係る電磁弁10Aでは、このような電流検出値に基づく時間的制御を、電磁弁10Aを駆動させる時間帯にのみ、あるいは、電磁弁10Aの駆動状態を維持させる時間帯にのみ行わせることも可能であることは勿論である。

【0185】

すなわち、電磁弁10Aを駆動させる時間帯にのみ、電流検出値に基づく時間的制御を行わせるためには、電磁弁10Aを駆動させる時間帯（時間 T_5' ）において、前記第2の動作に基づいて電磁弁10Aを駆動させ、一方で、電磁弁10Aの駆動状態を維持させる時間帯（時間 T_6' ）において、PWM回路60は、 T_9/T_7 のデューティ比及び時間 T_7 の繰り返し周期を有する所定の第2繰り返しパルス、あるいは、時間 T_9 のパルス幅を有する所定の第2短パルスを生成してパルス供給部64に出力する。

40

【0186】

このように、電磁弁10Aを駆動させる時間帯にのみ、電流検出値に基づいて、MOSFET38のゲート端子Gに対する第1パルス信号 S_1 の供給の時間的制御を行った場合でも、前記時間的制御による上述した効果が容易に得られる。

【0187】

一方、電磁弁10Aの駆動状態を維持させる時間帯にのみ、電流検出値に基づく時間的

50

制御を行わせるためには、前述した第1の動作を実行する。電磁弁10Aの駆動状態を維持させる時間帯にのみ、電流検出値に基づいて、MOSFET38のゲート端子Gに対する第2パルス信号S2の供給の時間的制御を行った場合でも、前記時間的制御による上述した効果が容易に得られる。

【0188】

また、第1実施形態に係る電磁弁10Aでは、電磁弁駆動回路14がLED54を含み構成されているが、このLED54を省略しても上記した各効果が得られることは勿論である。

【0189】

次に、第2実施形態に係る電磁弁10Bについて、図4を参照しながら説明する。なお、第1実施形態に係る電磁弁10A（図1～図3F参照）と同じ構成要素については、同一の参照符号を付して、その詳細な説明を省略し、以下同様とする。

【0190】

第2実施形態に係る電磁弁10Bは、振動センサ98を有する点で、第1実施形態に係る電磁弁10Aとは異なる。

【0191】

振動センサ98は、外部から電磁弁10Bに付与される振動や衝撃等によって電磁弁10B内に発生する振動を検出し、検出結果を振動検出信号So（振動検出値）としてスイッチ制御部40のPWM回路60に出力する。PWM回路60は、振動センサ98からの振動検出信号Soに基づいて、時間T6、T6'（図2F及び図3F参照）においてパルス供給部64に供給されるパルス信号Srのデューティ比T9/T7（時間T9のパルス幅）を増加させる。これにより、電磁弁10B内の振動に起因してソレノイドコイル12に流れる電流I（第2電流値I2）が時間的に変動し、該電磁弁10Bの駆動状態を維持する時間帯（時間T6、T6'）において、当該電磁弁10Bが停止するおそれがある場合でも、デューティ比T9/T7が増加することで、電流Iを上昇させることができる。

【0192】

このように、第2実施形態に係る電磁弁10Bによれば、省電力化を図るために保持力を低減すると、電磁弁10B内の振動に起因して当該電磁弁10Bが停止することが想定されるものの、スイッチ制御部40内を上記した構成とすることで、電磁弁10Bの振動によってソレノイドコイル12に流れる電流I（第2電流値I2）が時間的に変動しても、この変動に応じてパルス信号Sr（第2パルス信号S2）のパルス幅を調整することにより、前記振動の変化に対応可能な電磁弁10B及び電磁弁駆動回路14を実現することが可能となる。

【0193】

すなわち、前記駆動状態が維持される時間帯（時間T6、T6'）において、前記振動により電磁弁10Bが停止状態に至るおそれがある場合には、パルス信号Sr（第2パルス信号S2）のパルス幅（時間T9）を長くして、ソレノイドコイル12に流れる電流I（第2電流値I2）を大きくすることにより、電磁弁10B内の前記プランジャ及び前記弁体の保持力を増大させて、電磁弁10Bが停止状態に至ることを確実に防止することができる。

【0194】

従って、第2実施形態に係る電磁弁10Bでは、高い保持力が必要な場合にのみ電流Iのレベルが大きくなるように第2パルス信号S2のパルス幅を長く設定できるので、電磁弁10B及び電磁弁駆動回路14の省電力化を効率よく行うことが可能となる。

【0195】

なお、既存の電磁弁では、内蔵する圧力センサを用いて該電磁弁内の圧力を検出することで、前記電磁弁の弁開状態及び弁閉状態を検出し、この検出結果に基づいて当該電磁弁の再起動を行っているが、前記既存の電磁弁に上記の電磁弁10Bを適用することで、前記既存の電磁弁の駆動状態が維持される時間帯（時間T6、T6'）における当該電磁弁の停止状態を確実に防止することが可能である。

【0196】

次に、第3実施形態に係る電磁弁10Cについて、図5を参照しながら説明する。

【0197】

第3実施形態に係る電磁弁10Cは、電磁弁駆動回路14が動作検出部（通電時間算出部及び電磁弁動作検出部）100とフラッシュメモリ（通電時間記憶部及び検出結果記憶部）102と判定部（通電時間判定部及び累積動作回数判定部）106とをさらに有する点で、第2実施形態に係る電磁弁10B（図4参照）とは異なる。

【0198】

動作検出部100は、カウンタを含み構成され、パルス信号Sdに基づいて電磁弁10Aの1回の動作期間（図2F及び図3Fにおける時刻T0から時刻T1までの時間）内におけるソレノイドコイル12の通電時間（ソレノイドコイル12に全波整流された電源電圧V0、V0'が印加された総時間）を算出し、算出結果をフラッシュメモリ102に記憶するか、あるいは、パルス信号Sdに基づいて電磁弁10Cが動作していることを検出し、その検出結果をフラッシュメモリ102に記憶する。

10

【0199】

判定部106は、電磁弁10Cの動作終了毎にフラッシュメモリ102に記憶された全ての通電時間よりソレノイドコイル12の総通電時間を算出し、前記総通電時間が所定の第1通電時間を上回るか否かを判定するか、あるいは、フラッシュメモリ102に記憶されている各検出結果より電磁弁10Cの累積動作回数を算出し、この累積動作回数が所定の第1動作回数を上回るか否かを判定する。

20

【0200】

この場合、判定部106は、前記総通電時間が前記第1通電時間を上回ったことを判定するか、あるいは、前記累積動作回数が前記第1動作回数を上回ったことを判定した際に、単一パルス信号Ssのパルス幅（時間T5、T11）と、パルス信号Srのパルス幅（時間T8）との変更を指示するパルス幅変更信号Smをスイッチ制御部40の単一パルス発生回路62及びPWM回路60に出力する。単一パルス発生回路62は、パルス幅変更信号Smに基づいて、単一パルス信号Ssのパルス幅を設定されている前記パルス幅よりも長く設定し、一方で、PWM回路60は、パルス幅変更信号Smに基づいて、パルス信号Srのパルス幅を設定されている前記パルス幅よりも長く設定する。

【0201】

30

また、判定部106は、前記総通電時間が前記第1通電時間よりも長く設定された所定の第2通電時間を上回ったことを判定するか、あるいは、前記累積動作回数が前記第1動作回数よりも多く設定された所定の第2動作回数を上回ったことを判定した際に、電磁弁10Cが使用期限に至ったことを通知する使用期限通知信号Sfを外部に出力する。

【0202】

このように、第3実施形態に係る電磁弁10Cによれば、電磁弁10Cを長期間使用することで当該電磁弁10Cの駆動性能が低下するような場合でも、該電磁弁10Cの総通電時間が第1通電時間を越えたとき、あるいは、累積動作回数が第1動作回数を越えたときに、単一パルス信号Ss及びパルス信号Srの各パルス幅を長く設定することにより、ソレノイドコイル12に流れる電流I（第1電流値I1）を大きくして前記起動力を増大させることが可能となるので、電磁弁10Cの駆動制御を効率よく行うことができる。

40

【0203】

また、判定部106は、電磁弁10Cの総通電時間が第2通電時間を越えたとき、あるいは、累積動作回数が第2動作回数を越えたときに、使用期限通知信号Sfを外部に出力するので、使用期限に至った電磁弁10Cを速やかに交換することが可能になると共に、電磁弁10Cの使用期限（寿命）に対する信頼性が向上する。

【0204】

次に、第4実施形態に係る電磁弁10Dについて、図6を参照しながら説明する。

【0205】

第4実施形態に係る電磁弁10Dは、電磁弁駆動回路14が起動電流監視部（電流検出

50

値監視部) 104をさらに有する点で、第3実施形態に係る電磁弁10C(図5参照)とは異なる。

【0206】

起動電流監視部104は、電磁弁10Dを駆動させる時間帯(時間T5、T5')において、時刻T0から電流I(に応じた電圧Vd)が僅かに減少する時刻T12までの時間T13を監視し、この時間T13が所定の設定時間よりも長くなったことを判定した際に、時間T13に時間遅れが発生したことを通知する時間遅れ通知信号Seを外部に出力する。

【0207】

このように、第4実施形態に係る電磁弁10Dによれば、時間T13が長くなって駆動性能が低下した電磁弁10Dを速やかに交換することが可能となる。すなわち、電磁弁駆動回路14を上記した構成とすることで、電磁弁10Dを駆動させる時間帯における電磁弁10Dの応答に基づいて、当該電磁弁10Dの使用期限(寿命)の検出を効率よく行うことができる。

10

【0208】

次に、第5実施形態に係る電磁弁10Eについて、図7を参照しながら説明する。

【0209】

第5実施形態に係る電磁弁10Eは、交流電源16がトライアック80を介して整流回路20に電氣的に接続され、整流回路20内では、ダイオード22、84の直列回路と、ダイオード24、86の直列回路と、ダイオード26、88の直列回路と、ダイオード28、90の直列回路とによってブリッジ回路が構成されている点で、第4実施形態に係る電磁弁10D(図6参照)とは異なる。

20

【0210】

この場合、トライアック80は、電源82から所定の時間間隔で供給されるゲート電流によってオフ状態からオン状態に移行する。なお、前記時間間隔とは、電源電圧V0、V0'が0レベルになる時刻以外の所定時刻(例えば、時刻T0と、該時刻T0から時間T3だけ経過した時刻との間の所定時刻)を起点とした時間T3の時間間隔をいう。

【0211】

ところで、前述した第1～第4実施形態に係る電磁弁10A～10D(図1～図6参照)では、有接点リレーであるスイッチ18をオン状態にすることで、交流電源16から整流回路20に電源電圧V0、V0'を供給して電磁弁10A～10Dを速やかに駆動させることができ、一方で、スイッチ18をオフ状態にすることで、交流電源16から整流回路20への電源電圧V0、V0'の供給を停止して電磁弁10A～10Dを速やかに停止させることができる。

30

【0212】

これに対して、電磁弁10Eのように、交流電源16がトライアック80のような無接点リレーを介して整流回路20と電氣的に接続されている場合には、トライアック80は、電源82からの前記ゲート電流の入力をトリガとして短時間でオン状態となるが、一方で、トライアック80を流れる電流が0近傍にまで低下し、その状態が長く続かないと、オン状態からオフ状態に移行しない。

40

【0213】

これは、誘導性負荷であるソレノイドコイル12によって、電源電圧V0、V0'が低下しても、トライアック80に流れる電流が0レベルにまで速やかに低下しないことに起因するためであり、従って、単純に、電磁弁10Eにトライアック80を組み込むだけでは、該トライアック80を短時間でオン状態からオフ状態に移行させることができない。

【0214】

そこで、電磁弁10Eでは、整流回路20をダイオード22～28、84～90によるブリッジ回路で構成し、交流電源16の電源電圧V0、V0'が所定の電圧値を下回ったときに、ダイオード22～28、84～90がオン状態からオフ状態に移行させるようにすることで、交流電源16からトライアック80を介して整流回路20の方向に流れる電

50

流、あるいは、その逆方向に流れる電流を0近傍にまで低下させる。これにより、前記電流が0レベルである時間が長くなって、トライアック80をオン状態からオフ状態に移行させやすくすることができる。

【0215】

なお、前記所定の電圧値を、4つのダイオード22、28、84、90の順方向電圧の合計、あるいは、4つのダイオード24、26、86、88の順方向電圧の合計（前記各順方向電圧に基づく電圧値）とすれば、ダイオード22～28、84～90がオン状態からオフ状態に確実に移行させることが可能となるので、トライアック80のオン状態からオフ状態への移行が一層容易になる。

【0216】

このように、第5実施形態に係る電磁弁10Eによれば、整流回路20のダイオード22～28、84～90のオン状態からオフ状態への移行を利用して該トライアック80を短時間でオン状態からオフ状態へ移行させることが可能となるので、交流電源16と整流回路20との電氣的接続を制御するための切替手段として、トライアック80を採用することが可能となる。

【0217】

なお、第5実施形態に係る電磁弁10Eでは、ダイオード22、84の直列回路と、ダイオード24、86の直列回路と、ダイオード26、88の直列回路と、ダイオード28、90の直列回路とによるブリッジ回路で整流回路20が構成されているが、前記ブリッジ回路の各ブリッジ辺（前記各直列回路）のダイオードの個数は、図7に示すような2個に限定されることはない。

【0218】

すなわち、前述した順方向電圧の合計が前記所定の電圧値になるのであれば、第1～第4実施形態に係る電磁弁10A～10D（図1～図6）における整流回路20のように、各ブリッジ辺のダイオードの個数は、1個（ダイオード22、24、26、28の各1個）でもよいし、あるいは、図7中の整流回路20において、4つのブリッジ辺のうちいずれか1辺、2辺又は3辺についてはダイオードの個数を2個とし、一方で、他のブリッジ辺についてはダイオードの個数を1個としてもよい。さらには、整流回路20において、4つのブリッジ辺のうちいずれか1辺のダイオードの個数を3個とし、一方で、他のブリッジ辺のダイオードの個数を1個ずつとしてもよい。

【0219】

いずれにしても、第5実施形態に係る電磁弁10Eでは、当該電磁弁10Eの起動及び停止の制御を確実にを行うために、トライアック80の特性に応じて整流回路20内における各ブリッジ辺のダイオードの個数を適宜設定することが可能である。

【0220】

次に、第6実施形態に係る電磁弁10Fについて、図8を参照しながら説明する。

【0221】

第6実施形態に係る電磁弁10Fは、交流電源16がフォトトライアック92を介して整流回路20に電氣的に接続されている点で、第5実施形態に係る電磁弁10E（図7参照）とは異なる。

【0222】

この場合、フォトトライアック92及びLED94によってフォトカプラ96が構成され、LED94は、電源82から所定の時間間隔で供給される電流によって間欠的に発光し、フォトトライアック92は、前記間欠的に発光された光をトリガとしてオフ状態からオン状態に移行する。なお、前記時間間隔とは、第5実施形態に係る電磁弁10E（図7参照）でのトライアック80のオフ状態からオン状態の移行における時間間隔と同様である。

【0223】

ところで、電磁弁10Fにおいても、前述したトライアック80と同様に、フォトトライアック92は、前記光の入力をトリガとして短時間でオン状態となるが、一方で、フォ

10

20

30

40

50

トトライアック 92 を流れる電流が 0 近傍にまで低下し、その状態が長く続かないと、オン状態からオフ状態に移行しない。すなわち、単純に、電磁弁 10 F にフォトトライアック 92 を組み込むだけでは、該フォトトライアック 92 を短時間でオン状態からオフ状態に移行させることができない。

【0224】

そこで、電磁弁 10 F においても、電源電圧 V_0 、 V_0' が所定の電圧値を下回ったときに、ダイオード 22～28、84～90 がオン状態からオフ状態に移行させるようにすることで、交流電源 16 からフォトトライアック 92 を介して整流回路 20 の方向に流れる電流、あるいは、その逆方向に流れる電流を 0 近傍にまで低下させる。これにより、前記電流が 0 レベルである時間が長くなって、フォトトライアック 92 をオン状態からオフ状態に移行させやすくなることができる。

10

【0225】

なお、前記所定の電圧値を、前述したように、4 つのダイオード 22、28、84、90 の順方向電圧の合計、あるいは、4 つのダイオード 24、26、86、88 の順方向電圧の合計（前記各順方向電圧に基づく電圧値）とすれば、ダイオード 22～28、84～90 がオン状態からオフ状態に確実に移行させることが可能となるので、フォトトライアック 92 のオン状態からオフ状態への移行が一層容易になる。

【0226】

このように、第 6 実施形態に係る電磁弁 10 F では、整流回路 20 のダイオード 22～28、84～90 のオン状態からオフ状態への移行を利用して該フォトトライアック 92 を短時間でオン状態からオフ状態へ移行させることが可能となるので、交流電源 16 と整流回路 20 との電氣的接続を制御するための切替手段として、フォトトライアック 92 を採用することが可能となる。

20

【0227】

なお、第 6 実施形態に係る電磁弁 10 F においても、第 5 実施形態に係る電磁弁 10 E（図 7 参照）と同様に、整流回路 20 内における各ブリッジ辺でのダイオードの個数は、フォトトライアック 92 の特性に応じて適宜設定することが可能である。

【0228】

次に、第 7 実施形態に係る電磁弁 10 G について、図 9 を参照しながら説明する。

【0229】

第 7 実施形態に係る電磁弁 10 G は、スイッチ制御部 40 内が定電圧回路 58、PWM 回路 60、単一パルス発生回路 62 及びパルス供給部 64 で構成され、スイッチ制御部 40 に対して抵抗器 120～126 及びコンデンサ 128 が電氣的に接続され、従って、電磁弁駆動回路 14 が前述の電流検出値（に応じた電圧 V_d 及びパルス信号 S_d ）を用いることなく制御信号 S_c （第 1 パルス信号 S_1 及び第 2 パルス信号 S_2 ）の供給を時間的に制御するように構成されている点で、第 1 実施形態に係る電磁弁 10 A（図 1 参照）とは異なる。

30

【0230】

すなわち、第 7 実施形態に係る電磁弁 10 G は、第 1 実施形態に係る電磁弁 10 A における前記第 1 の動作と略同様の動作にて駆動すると共に、駆動状態を維持させるが、第 1 電流値 I_1 及び第 2 電流値 I_2 が予め分かっている場合に、前記電流検出値を用いることなく MOSFET 38 のゲート端子 G に対する第 1 パルス信号 S_1 及び第 2 パルス信号 S_2 の供給の時間的制御を行う点で、第 1 実施形態に係る電磁弁 10 A（図 1 参照）とは異なる。

40

【0231】

この場合、PWM 回路 60 からパルス供給部 64 に供給されるパルス信号 S_r のデューティ比 T_9/T_7 及び繰り返し周期（時間 T_7 ）は、抵抗器 120、122、124 の抵抗値に基づいて設定される。すなわち、前記繰り返し周期は、抵抗器 124 の抵抗値を変化させることで調整可能である。また、デューティ比 T_9/T_7 は、抵抗器 120、122 の抵抗値を変化させることで調整可能であり、定電圧回路 58 から供給される直流電圧

50

V'を抵抗器120、122の各抵抗値で分圧することにより生成される所定の電圧に応じたデューティ比である。

【0232】

従って、第7実施形態に係る電磁弁10GのPWM回路60では、第2電流値I2の大きさが予め分かっているならば、この第2電流値I2の大きさに応じて抵抗器120、122、124の抵抗値を適宜変更することで、パルス信号Srのデューティ比T9/T7及び繰り返し周期（時間T7）を調整可能である。

【0233】

一方、単一パルス発生回路62は、直流電圧Vと抵抗器126の抵抗値及びコンデンサ128の静電容量とに基づいて、時間T5のパルス幅を有する単一パルス信号Ssを生成してパルス供給部64に供給する。この場合、前記パルス幅は、抵抗器126の抵抗値及びコンデンサ128の静電容量に応じたパルス幅である。

10

【0234】

従って、第7実施形態に係る電磁弁10Gの単一パルス発生回路62では、第1電流値I1の大きさが予め分かっているならば、この第1電流値I1の大きさに応じて抵抗器126の抵抗値及びコンデンサ128の静電容量を適宜変更することで、単一パルス信号Ssのパルス幅（時間T5）を調整可能である。

【0235】

パルス供給部64は、時間T5において、単一パルス信号Ssを第1パルス信号S1としてゲート端子Gに供給し、一方で、時間T6において、パルス信号Srを第2パルス信号S2としてゲート端子Gに供給する。

20

【0236】

このように、第7実施形態に係る電磁弁10Gは、第1～第6実施形態に係る電磁弁10A～10F（図1～図8参照）とは異なり、抵抗器70及び電流検出回路72を有しない構成となっている。しかしながら、第1電流値（起動電流値）I1や第2電流値（保持電流値）I2が予め分かっている場合には、スイッチ制御部40内において、第1電流値I1に応じた第1パルス信号S1（単一パルス信号Ss）や、第2電流値I2に応じた第2パルス信号S2（パルス信号Sr）を生成し、第1パルス信号S1及び第2パルス信号S2をMOSFET38のゲート端子Gに供給することで、ゲート端子Gに対する第1パルス信号S1及び第2パルス信号S2の供給の時間的制御が可能となる。従って、第7実施形態に係る電磁弁10Gにおいても、第1実施形態に係る電磁弁10A（図1～図3F参照）で述べた前記時間的制御による効果が容易に得られる。

30

【0237】

なお、デューティ比T9/T7及び単一パルス信号Ssのパルス幅の調整に関しては、第1実施形態に係る電磁弁10A（図1参照）の場合と同様に、抵抗器120～126及びコンデンサ128に代えて、図示しないメモリにデューティ比T9/T7や単一パルス信号Ssのパルス幅を記憶させ、必要に応じて前記メモリからPWM回路60及び単一パルス発生回路62にデューティ比T9/T7及び前記パルス幅を読み出すことも可能である。これにより、電磁弁10Gの仕様に応じて、前記メモリ内に記憶されたデータを変更することで、デューティ比T9/T7及び前記パルス幅を所望の値に適宜設定することが可能となる。

40

【0238】

次に、第8実施形態に係る電磁弁10Hについて、図10を参照しながら説明する。

【0239】

第8実施形態に係る電磁弁10Hは、定電圧回路58から抵抗器130、132、134の直列回路に直流電圧V'が供給される点で、第7実施形態に係る電磁弁10G（図9参照）とは異なる。

【0240】

すなわち、第8実施形態に係る電磁弁10Hは、第1実施形態に係る電磁弁10Aにおける前記第1の動作又は前記第2の動作と略同様の動作にて駆動すると共に、駆動状態を

50

維持させるが、第1電流値 I_1 及び第2電流値 I_2 が予め分かっている場合に、前記電流検出値を用いることなくMOSFET 38のゲート端子Gに対する第1パルス信号 S_1 及び第2パルス信号 S_2 の供給の時間的制御を行う点で、第1実施形態に係る電磁弁10A（図1参照）とは異なる。

【0241】

この場合、PWM回路60にて生成されるパルス信号 S_r のデューティ比 T_8/T_7 、 T_9/T_7 は、第1実施形態に係る電磁弁10A（図1参照）での抵抗器50、52、76の場合と同様に、抵抗器130、132、134の抵抗値に基づいて設定される。

【0242】

すなわち、第8実施形態に係る電磁弁10Hにおいて、デューティ比 T_8/T_7 は、定電圧回路58から供給される直流電圧 V' を抵抗器132、134の各抵抗値で分圧することにより生成された所定の電圧に応じたデューティ比であり、一方で、デューティ比 T_9/T_7 は、直流電圧 V' を抵抗器130、132、134の各抵抗値で分圧することにより生成された所定の電圧に応じたデューティ比である。従って、PWM回路60では、第1電流値 I_1 及び第2電流値 I_2 の大きさに応じて抵抗器130、132、134の抵抗値を適宜変更することで、パルス信号 S_r のデューティ比 T_8/T_7 、 T_9/T_7 を調整可能である。

【0243】

そして、PWM回路60では、デューティ比 T_9/T_7 を有する第2繰り返しパルス又は第2短パルスをパルス信号 S_r として生成し（図2C参照）、あるいは、時刻 T_4' までは、デューティ比 T_8/T_7 を有する第1繰り返しパルス又は第1短パルスをパルス信号 S_r として生成し、一方で、時刻 T_4' 以降は、デューティ比 T_9/T_7 を有する前記第2繰り返しパルス又は前記第2短パルスをパルス信号 S_r として生成する（図3C参照）。

【0244】

パルス供給部64は、時間 T_5 、 T_5' において、単一パルス信号 S_s 又はパルス信号 S_r （第1繰り返しパルス又は第1短パルス）を第1パルス信号 S_1 としてゲート端子Gに供給し、一方で、時間 T_6 、 T_6' において、第2繰り返しパルス又は第2短パルスのパルス信号 S_r を第2パルス信号 S_2 としてゲート端子Gに供給する。

【0245】

このように、第8実施形態に係る電磁弁10Hにおいても、第1～第6実施形態に係る電磁弁10A～10F（図1～図8参照）とは異なり、抵抗器70及び電流検出回路72を有しない構成となっているが、第7実施形態に係る電磁弁10G（図9参照）と同様に、第1電流値（起動電流値） I_1 や第2電流値（保持電流値） I_2 が予め分かっている場合に、スイッチ制御部40内において、第1電流値 I_1 に応じた第1パルス信号 S_1 （単一パルス信号 S_s 又はパルス信号 S_r ）や、第2電流値 I_2 に応じた第2パルス信号 S_2 （パルス信号 S_r ）を生成し、第1パルス信号 S_1 及び第2パルス信号 S_2 をMOSFET 38のゲート端子Gに供給することで、MOSFET 38のゲート端子Gに対する第1パルス信号 S_1 及び第2パルス信号 S_2 の供給の時間的制御が可能となる。従って、第8実施形態に係る電磁弁10Hにおいても、第1実施形態に係る電磁弁10A（図1～図3F参照）で述べた前記時間的制御による効果が容易に得られる。

【0246】

なお、第8実施形態に係る電磁弁10Hにおいても、デューティ比 T_8/T_7 、 T_9/T_7 及び単一パルス信号 S_s のパルス幅の調整に関しては、前述した第7実施形態に係る電磁弁10G（図9参照）の場合と同様に、抵抗器124、126、130～134及びコンデンサ128に代えて、図示しないメモリにデューティ比 T_8/T_7 、 T_9/T_7 や単一パルス信号 S_s のパルス幅を記憶させ、必要に応じて前記メモリからPWM回路60及び単一パルス発生回路62にデューティ比 T_8/T_7 、 T_9/T_7 及び前記パルス幅を読み出すことも可能である。この場合でも、電磁弁10Hの仕様に応じて、前記メモリ内に記憶されたデータを変更することで、デューティ比 T_8/T_7 、 T_9/T_7 及び前記パ

ルス幅を所望の値に適宜設定することが可能となる。

【0247】

次に、第9実施形態に係る電磁弁10Iについて、図11を参照しながら説明する。

【0248】

第9実施形態に係る電磁弁10Iは、交流電源16がトライアック80を介して整流回路20に電氣的に接続され、整流回路20内では、ダイオード22、84の直列回路と、ダイオード24、86の直列回路と、ダイオード26、88の直列回路と、ダイオード28、90の直列回路とによってブリッジ回路が構成されている点で、第8実施形態に係る電磁弁10H（図10参照）とは異なる。

【0249】

第9実施形態に係る電磁弁10Iでは、ダイオード22～28、84～90によるブリッジ回路にて整流回路20を構成したので、第5実施形態に係る電磁弁10E（図7参照）と同様の効果が得られる。

【0250】

次に、第10実施形態に係る電磁弁10Jについて、図12を参照しながら説明する。

【0251】

第10実施形態に係る電磁弁10Jは、交流電源16がフォトトライアック92を介して整流回路20に電氣的に接続されている点で、第9実施形態に係る電磁弁10I（図11参照）とは異なる。

【0252】

第10実施形態に係る電磁弁10Jでは、フォトトライアック92及びLED94によってフォトカプラ96を構成し、整流回路20についても、ダイオード22～28、84～90によるブリッジ回路にて構成したので、第6実施形態に係る電磁弁10F（図8参照）と同様の効果が得られる。

【0253】

なお、本発明に係る電磁弁駆動回路及び電磁弁は、上述の実施の形態に限らず、本発明の要旨を逸脱することなく、種々の構成を採り得ることは勿論である。

【図面の簡単な説明】

【0254】

【図1】第1実施形態に係る電磁弁の回路図である。

【図2】図2Aは、図1の電磁弁において相対的に低い電源電圧のタイムチャートであり、図2Bは、単一パルス発生回路からパルス供給部に供給される単一パルス信号のタイムチャートであり、図2Cは、PWM回路からパルス供給部に供給されるパルス信号のタイムチャートであり、図2Dは、パルス供給部からMOSFETのゲート端子に供給される制御信号のタイムチャートであり、図2Eは、ソレノイドコイルに印加される電圧のタイムチャートであり、図2Fは、ソレノイドコイルを流れる電流のタイムチャートである。

【図3】図3Aは、図1の電磁弁において相対的に高い電源電圧のタイムチャートであり、図3Bは、単一パルス発生回路からパルス供給部に供給される単一パルス信号のタイムチャートであり、図3Cは、PWM回路からパルス供給部に供給されるパルス信号のタイムチャートであり、図3Dは、パルス供給部からMOSFETのゲート端子に供給される制御信号のタイムチャートであり、図3Eは、ソレノイドコイルに印加される電圧のタイムチャートであり、図3Fは、ソレノイドコイルを流れる電流のタイムチャートである。

【図4】第2実施形態に係る電磁弁の回路図である。

【図5】第3実施形態に係る電磁弁の回路図である。

【図6】第4実施形態に係る電磁弁の回路図である。

【図7】第5実施形態に係る電磁弁の回路図である。

【図8】第6実施形態に係る電磁弁の回路図である。

【図9】第7実施形態に係る電磁弁の回路図である。

【図10】第8実施形態に係る電磁弁の回路図である。

【図11】第9実施形態に係る電磁弁の回路図である。

10

20

30

40

50

【図 1 2】 第 1 0 実施形態に係る電磁弁の回路図である。

【符号の説明】

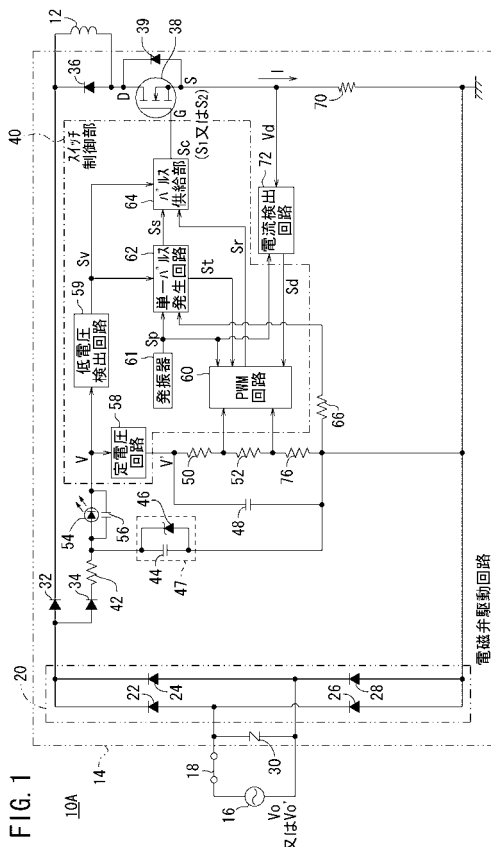
【 0 2 5 5 】

- | | |
|---|-----------------|
| 1 0 A ~ 1 0 J … 電磁弁 | 1 2 … ソレノイドコイル |
| 1 4 … 電磁弁駆動回路 | 1 6 … 交流電源 |
| 1 8 … スイッチ | 2 0 … 整流回路 |
| 2 2 ~ 2 8、3 2、3 4、3 6、3 9、8 4 ~ 9 0 … ダイオード | 3 8 … MOS F E T |
| 3 0 … サージアブソーバ | |
| 4 0 … スイッチ制御部 | |
| 4 2、5 0、5 2、6 6、7 0、7 6、1 2 0 ~ 1 2 6、1 3 0 ~ 1 3 4 … 抵抗器 | |
| 4 4、4 8、5 6、1 2 8 … コンデンサ | |
| 4 6 … ツェナーダイオード | 4 7 … 平滑回路 |
| 5 4、9 4 … L E D | 5 8 … 定電圧回路 |
| 5 9 … 低電圧検出回路 | 6 0 … P W M 回路 |
| 6 1 … 発振器 | 6 2 … 単一パルス発生回路 |
| 6 4 … パルス供給部 | 7 2 … 電流検出回路 |
| 8 0 … トライアック | 8 2 … 電源 |
| 9 2 … フォトリライアック | 9 6 … フォトカプラ |
| 9 8 … 振動センサ | 1 0 0 … 動作検出部 |
| 1 0 2 … フラッシュメモリ | 1 0 4 … 起動電流監視部 |
| 1 0 6 … 判定部 | |

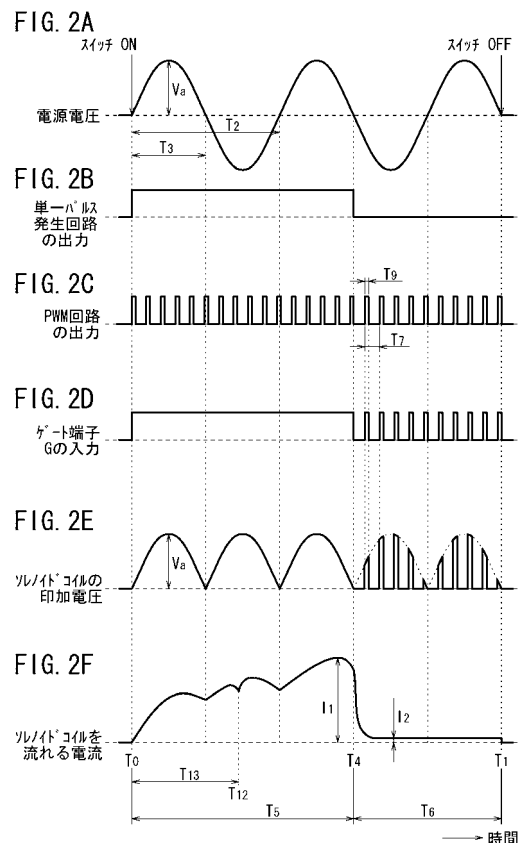
10

20

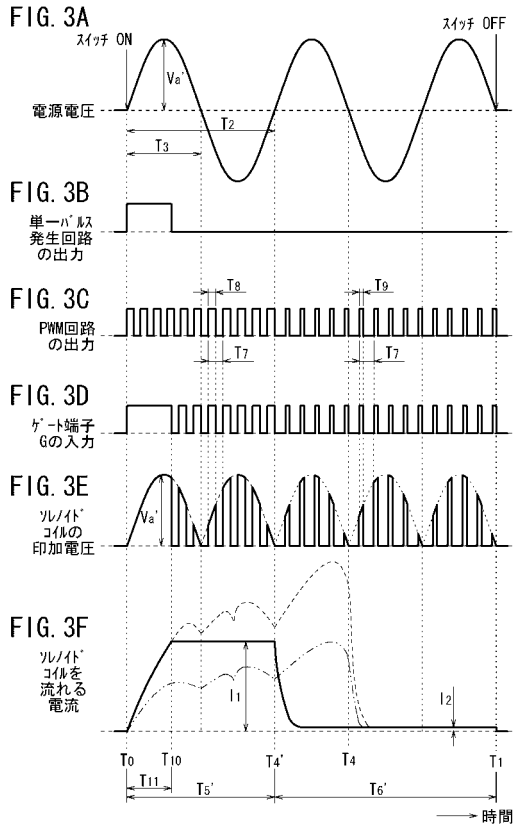
【図 1】



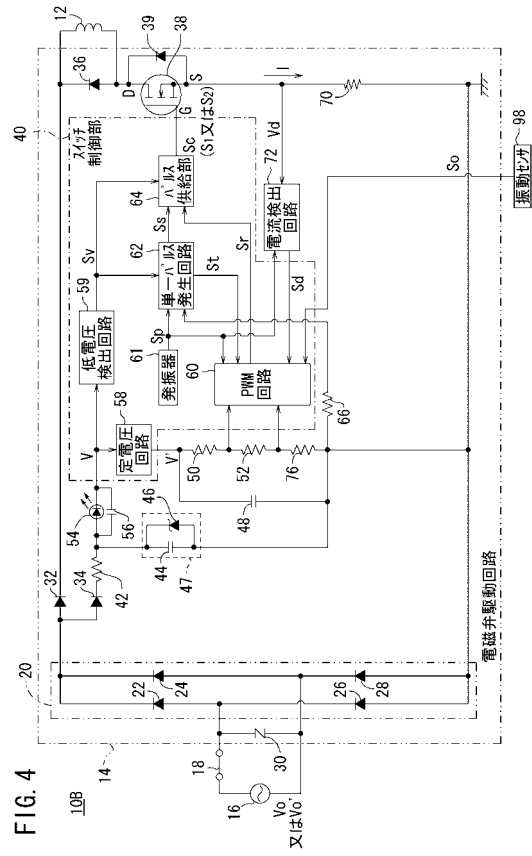
【図 2】



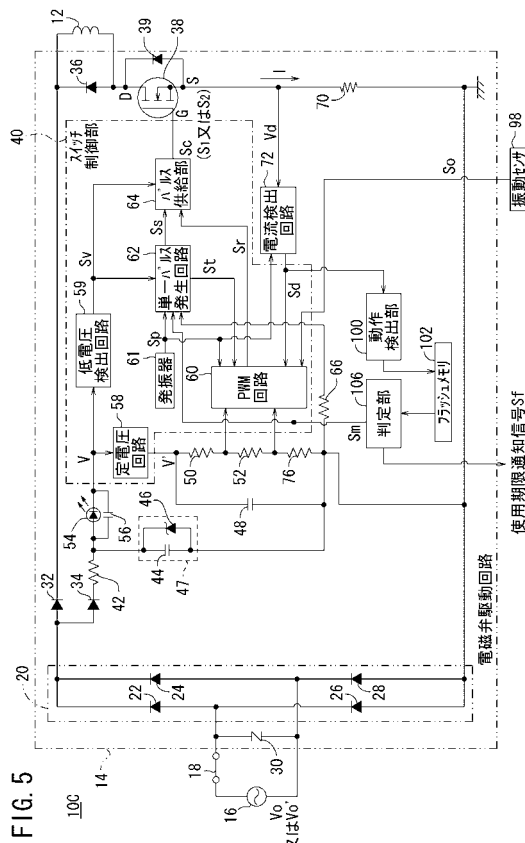
【図 3】



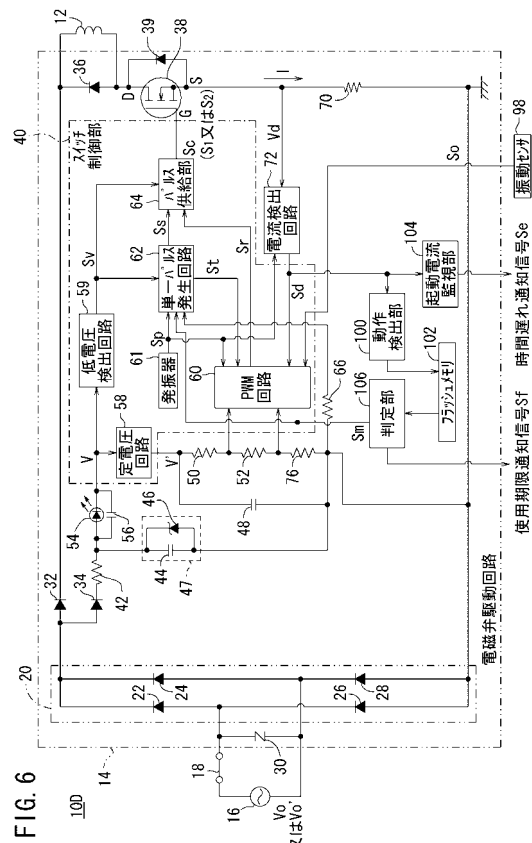
【図 4】



【図 5】



【図 6】



【図 7】

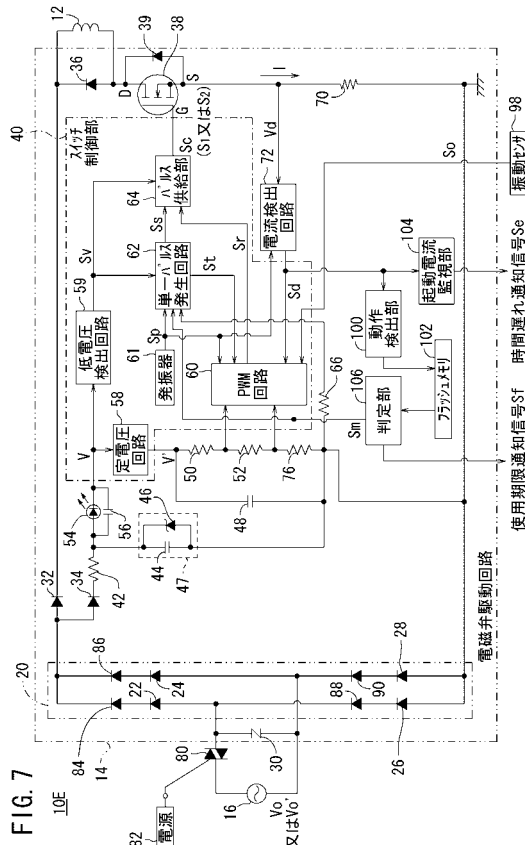


FIG. 7

【図 8】

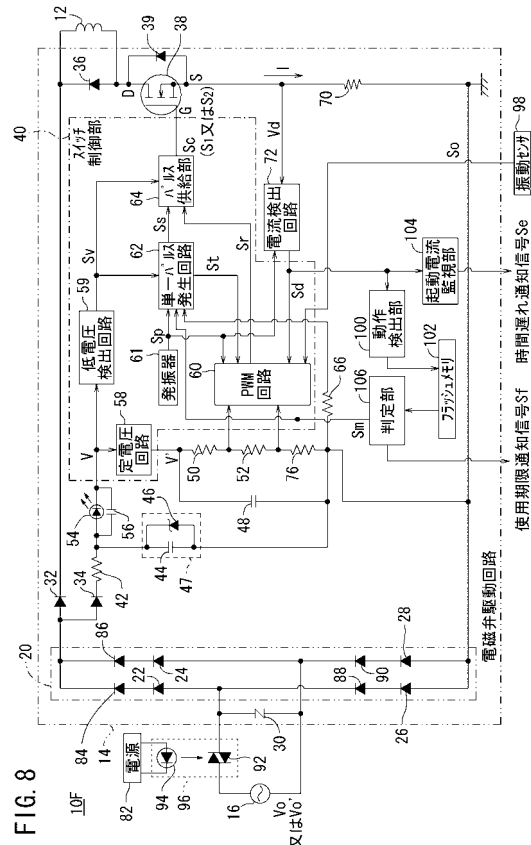


FIG. 8

【図 9】

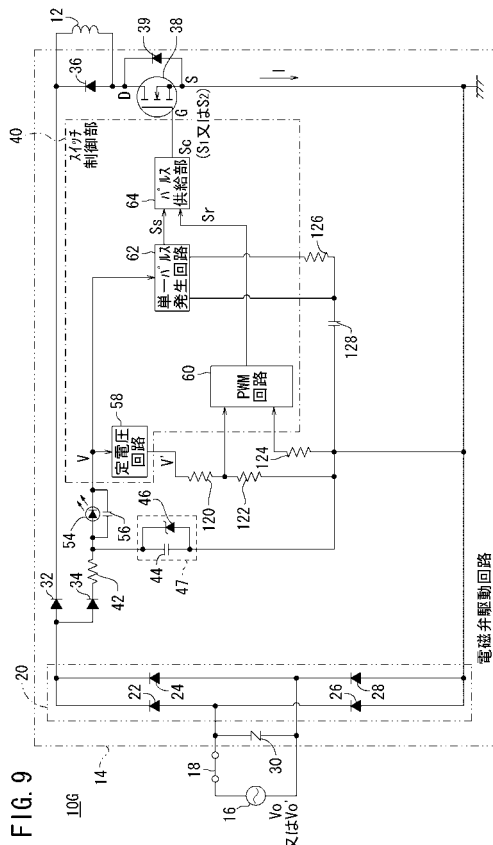


FIG. 9

【図 10】

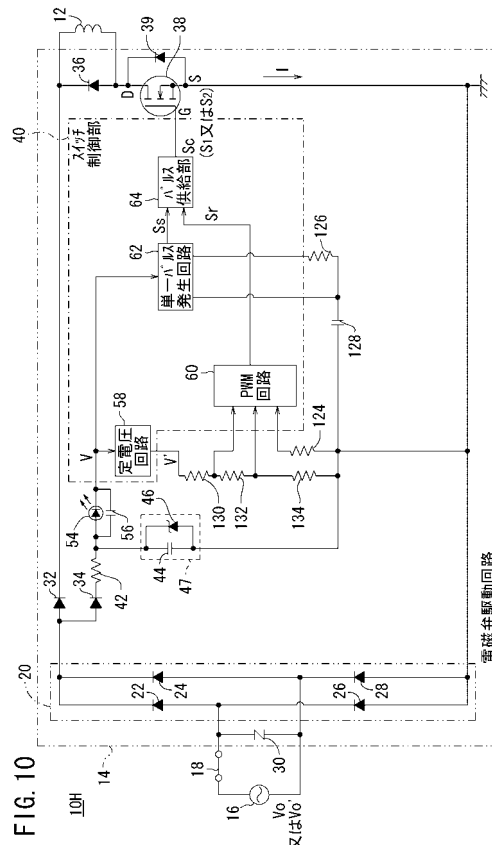


FIG. 10

フロントページの続き

- (72)発明者 吉田 正美
茨城県つくばみらい市絹の台4-2-2 SMC株式会社 筑波技術センター内
- (72)発明者 土居 義忠
茨城県つくばみらい市絹の台4-2-2 SMC株式会社 筑波技術センター内
- (72)発明者 生出 滋春
茨城県つくばみらい市絹の台4-2-2 SMC株式会社 筑波技術センター内

審査官 田合 弘幸

- (56)参考文献 特開平03-177668 (JP, A)
特開2002-221280 (JP, A)
特表2004-514581 (JP, A)
特開昭62-049085 (JP, A)
特開2001-221121 (JP, A)
特開昭63-140188 (JP, A)

- (58)調査した分野(Int.Cl., DB名)
F16K 31/06