



(12) 发明专利申请

(10) 申请公布号 CN 116746012 A

(43) 申请公布日 2023. 09. 12

(21) 申请号 202180091975.8

(74) 专利代理机构 永新专利商标代理有限公司
72002

(22) 申请日 2021.12.22

专利代理师 吕文卓

(30) 优先权数据

63/143,463 2021.01.29 US

(51) Int.Cl.

H01S 5/22 (2006.01)

(85) PCT国际申请进入国家阶段日

2023.07.26

(86) PCT国际申请的申请数据

PCT/JP2021/047705 2021.12.22

(87) PCT国际申请的公布数据

W02022/163237 JA 2022.08.04

(71) 申请人 新唐科技日本株式会社

地址 日本京都府

(72) 发明人 久纳康光 山田笃志 永井洋希

中谷东吾 柳田直人 畑雅幸

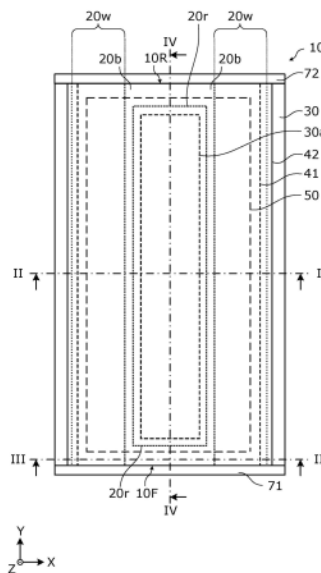
权利要求书2页 说明书19页 附图23页

(54) 发明名称

半导体激光器元件

(57) 摘要

半导体激光器元件(10)具备基板(21)和半导体层叠体(10S),半导体层叠体(10S)具有N侧半导体层(22)、活性层(23)、P侧半导体层(24)和P型接触层(25),半导体层叠体(10S)具有两个端面,激光在两个端面之间谐振,半导体层叠体(10S)具有在谐振方向上延伸的脊部(20r)、和在半导体层叠体(10S)的俯视图中将脊部(20r)的周围包围的底部(20b),脊部(20r)从底部(20b)朝向上方突出并从两个端面离开,并且包含P型接触层(25)的至少一部分,在半导体层叠体(10S)的上表面中,仅在脊部(20r)上形成作为被注入电流的区域的电流注入窗(25a),从活性层(23)的上表面到底部(20b)的距离是均匀的。



1. 一种半导体激光器元件, 射出多横模的激光, 其特征在于, 具备:

基板; 以及

半导体层叠体, 配置在上述基板的上方;

上述半导体层叠体具有:

N侧半导体层, 配置在上述基板的上方;

活性层, 配置在上述N侧半导体层的上方;

P侧半导体层, 配置在上述活性层的上方; 以及

P型接触层, 配置在上述P侧半导体层的上方;

上述半导体层叠体具有相互对置的两个端面;

上述激光在上述两个端面之间谐振;

上述半导体层叠体具有脊部和底部, 上述脊部在上述激光的谐振方向上延伸, 上述底部是上述半导体层叠体的上表面的一部分, 在上述半导体层叠体的俯视图中上述底部将上述脊部的周围包围;

上述脊部从上述底部朝向上方突出;

上述脊部从上述两个端面离开;

上述脊部包含上述P型接触层的至少一部分;

上述半导体层叠体的上表面之中, 仅在上述脊部上形成作为被注入电流的区域的电流注入窗;

从上述活性层的上表面到上述底部的距离是均匀的。

2. 如权利要求1所述的半导体激光器元件, 其特征在于,

在上述底部, 露出上述P侧半导体层。

3. 一种半导体激光器元件, 射出多横模的激光, 其特征在于,

具备:

基板; 以及

半导体层叠体, 配置在上述基板的上方;

上述半导体层叠体具有:

N侧半导体层, 配置在上述基板的上方;

活性层, 配置在上述N侧半导体层的上方;

P侧半导体层, 配置在上述活性层的上方; 以及

P型接触层, 配置在上述P侧半导体层的上方;

上述半导体层叠体具有相互对置的两个端面;

上述激光在上述两个端面之间谐振;

上述半导体层叠体具有脊部和底部, 上述脊部在上述激光的谐振方向上延伸, 上述底部是上述半导体层叠体的上表面的一部分, 在上述半导体层叠体的俯视图中上述底部将上述脊部的周围包围;

上述脊部从上述底部朝向上方突出;

上述脊部从上述两个端面离开;

上述脊部包含上述P型接触层的至少一部分;

上述半导体层叠体的上表面之中,仅在上述脊部上形成作为被注入电流的区域的电流注入窗;

在上述底部,露出上述P型接触层。

4.如权利要求1~3中任一项所述的半导体激光器元件,其特征在于,

上述半导体层叠体具有包含上述P型接触层的一部分并且在上述谐振方向上延伸的两个翼部;

上述脊部的至少一部分在上述半导体层叠体的俯视图中配置在上述两个翼部之间;

上述两个翼部分别隔着上述底部而与上述脊部相邻;

上述两个翼部从上述底部朝向上方突出;

上述两个翼部距上述底部的高度与上述脊部距上述底部的高度相等。

5.如权利要求4所述的半导体激光器元件,其特征在于,

上述两个翼部分别延伸到上述两个端面。

6.如权利要求1~5中任一项所述的半导体激光器元件,其特征在于,

上述半导体层叠体具有与上述两个端面中的射出上述激光的端面即前端面邻接的窗区域;

上述窗区域中的上述活性层的带隙能量比上述窗区域以外的区域中的上述活性层的带隙能量大。

7.如权利要求6所述的半导体激光器元件,其特征在于,

上述窗区域以外的区域中的上述活性层具有量子阱构造。

8.如权利要求6或7所述的半导体激光器元件,其特征在于,

上述窗区域与上述前端面相接;

上述窗区域的上述谐振方向的长度比位于上述前端面与上述脊部之间的上述底部的上述谐振方向的长度小。

9.如权利要求1~8中任一项所述的半导体激光器元件,其特征在于,

还具备配置在上述半导体层叠体的上方的绝缘膜;

上述绝缘膜在与上述电流注入窗对应的区域具有开口部。

10.如权利要求1~9中任一项所述的半导体激光器元件,其特征在于,

上述底部的氧浓度比上述半导体层叠体的内部的氧浓度高。

11.如权利要求1~10中任一项所述的半导体激光器元件,其特征在于,

还具备与上述P型接触层相接的P侧电极以及配置在上述P侧电极的上方的焊盘电极;

上述焊盘电极的上述谐振方向的两端分别位于上述两个端面与上述脊部之间。

12.如权利要求1~11中任一项所述的半导体激光器元件,其特征在于,

上述半导体激光器元件的导波特性是增益导波型。

半导体激光器元件

技术领域

[0001] 本公开涉及半导体激光器元件。

背景技术

[0002] 以往,已知在谐振器内生成激光的半导体激光器元件(例如参照专利文献1等)。专利文献1所记载的半导体激光器元件具备:半导体层叠体,包括N型包层、活性层、P型包层及P型接触层;绝缘膜,配置在半导体层叠体上,具有开口部;以及P侧电极,配置在绝缘膜上。在绝缘膜中形成有开口部,经由开口部而从P侧电极向半导体层叠体供给电流。在半导体激光器元件的形成谐振器的端面附近没有形成开口部。由此,在专利文献1所记载的半导体激光器元件中,想要通过抑制对端面附近供给电流来抑制端面附近的COD(Catastrophic Optical Damage,光学灾变损伤)。

[0003] 现有技术文献

[0004] 专利文献

[0005] 专利文献1:国际公开第2021/206012号

发明内容

[0006] 发明要解决的课题

[0007] 但是,在专利文献1所记载的半导体激光器元件中,由于P型接触层从一方的端面延伸到另一方的端面,所以能够从配置在绝缘膜的开口部处的P侧电极经由P型接触层而将电流供给到端面附近。因此,在专利文献1所记载的半导体激光器元件中,可能发生端面附近的COD。

[0008] 本公开解决这样的课题,目的在于提供能够抑制端面附近的COD的半导体激光器元件。

[0009] 用来解决课题的手段

[0010] 为了解决上述课题,本公开的半导体激光器元件的一技术方案是射出多横模的激光的半导体激光器元件,具备:基板;以及半导体层叠体,配置在上述基板的上方;上述半导体层叠体具有:N侧半导体层,配置在上述基板的上方;活性层,配置在上述N侧半导体层的上方;P侧半导体层,配置在上述活性层的上方;以及P型接触层,配置在上述P侧半导体层的上方;上述半导体层叠体具有相互对置的两个端面;上述激光在上述两个端面之间谐振;上述半导体层叠体具有脊部和底部,上述脊部在上述激光的谐振方向上延伸,上述底部是上述半导体层叠体的上表面的一部分,在上述半导体层叠体的俯视图中上述底部将上述脊部的周围包围;上述脊部从上述底部朝向上方突出;上述脊部从上述两个端面离开;上述脊部包含上述P型接触层的至少一部分;上述半导体层叠体的上表面之中,仅在上述脊部上形成作为被注入电流的区域的电流注入窗;从上述活性层的上表面到上述底部的距离是均匀的。

[0011] 此外,为了解决上述课题,本公开的半导体激光器元件的一技术方案是射出多横

模的激光的半导体激光器元件,具备:基板;以及半导体层叠体,配置在上述基板的上方;上述半导体层叠体具有:N侧半导体层,配置在上述基板的上方;活性层,配置在上述N侧半导体层的上方;P侧半导体层,配置在上述活性层的上方;以及P型接触层,配置在上述P侧半导体层的上方;上述半导体层叠体具有相互对置的两个端面;上述激光在上述两个端面之间谐振;上述半导体层叠体具有脊部和底部,上述脊部在上述激光的谐振方向上延伸,上述底部是上述半导体层叠体的上表面的一部分,在上述半导体层叠体的俯视图中上述底部将上述脊部的周围包围;上述脊部从上述底部朝向上方突出;上述脊部从上述两个端面离开;上述脊部包含上述P型接触层的至少一部分;上述半导体层叠体的上表面之中,仅在上述脊部上形成作为被注入电流的区域的电流注入窗;在上述底部,露出上述P型接触层。

[0012] 发明效果

[0013] 根据本公开,能够提供能够抑制端面附近的COD的半导体激光器元件。

附图说明

[0014] 图1是表示实施方式的半导体激光器元件的整体结构的示意性平面图。

[0015] 图2是表示实施方式的半导体激光器元件的整体结构的示意性第一剖视图。

[0016] 图3是表示实施方式的半导体激光器元件的整体结构的示意性第二剖视图。

[0017] 图4是表示实施方式的半导体激光器元件的整体结构的示意性第三剖视图。

[0018] 图5是表示实施方式的N侧半导体层的结构例的示意性剖视图。

[0019] 图6是表示实施方式的活性层的结构例的示意性剖视图。

[0020] 图7是表示实施方式的P侧半导体层的结构例的示意性剖视图。

[0021] 图8是表示在实施方式的半导体激光器元件的模拟中使用的模型的构造的剖视图。

[0022] 图9是表示实施方式的半导体激光器元件的横向上的电流扩散的模拟结果的曲线图。

[0023] 图10是将图9的一部分放大的曲线图。

[0024] 图11是表示实施方式的半导体激光器元件的近场图形(NFP)的横向的宽度的模拟结果的曲线图。

[0025] 图12是表示实施方式的半导体激光器元件的谐振方向上的电流扩散的模拟结果的曲线图。

[0026] 图13是表示从活性层的上表面到底部的距离与有效折射率差的关系的曲线图。

[0027] 图14是表示实施方式的半导体激光器元件的制造方法的第一工序的示意性剖视图。

[0028] 图15是表示实施方式的半导体激光器元件的制造方法的第二工序的示意性剖视图。

[0029] 图16是表示实施方式的半导体激光器元件的制造方法的第三工序的示意性第一剖视图。

[0030] 图17是表示实施方式的半导体激光器元件的制造方法的第三工序的示意性第二剖视图。

[0031] 图18是表示实施方式的半导体激光器元件的制造方法的第四工序的示意性第一

剖视图。

[0032] 图19是表示实施方式的半导体激光器元件的制造方法的第四工序的示意性第二剖视图。

[0033] 图20是表示实施方式的半导体激光器元件的制造方法的第五工序的示意性第一剖视图。

[0034] 图21是表示实施方式的半导体激光器元件的制造方法的第五工序的示意性第二剖视图。

[0035] 图22是表示实施方式的半导体激光器元件的制造方法的第六工序的示意性第一剖视图。

[0036] 图23是表示实施方式的半导体激光器元件的制造方法的第六工序的示意性第二剖视图。

[0037] 图24是表示变形例4的半导体激光器元件的整体结构的示意性平面图。

[0038] 图25是表示变形例5的半导体激光器元件的整体结构的示意性平面图。

[0039] 图26是表示变形例6的半导体激光器元件的整体结构的示意性平面图。

[0040] 图27是表示变形例7的半导体激光器元件的整体结构的示意性平面图。

[0041] 图28是表示变形例8的半导体激光器元件的整体结构的示意性平面图。

[0042] 图29是表示变形例8的半导体激光器元件的整体结构的示意性剖视图。

具体实施方式

[0043] 以下,参照附图对本公开的实施方案进行说明。另外,以下说明的实施方案都表示本公开的一具体例。因而,在以下的实施方案中表示的数值、形状、材料、构成要素及构成要素的配置位置、连接形态等是一例,不是要限定本公开。

[0044] 此外,各图是示意图,并不一定严格地图示。因而,在各图中比例尺等并不一定一致。另外,在各图中,对于实质上相同的结构赋予相同的标号,将重复的说明省略或简略化。

[0045] 此外,在本说明书中,“上方”及“下方”这样的用语不是指绝对的空间识别中的上方(铅直上方)及下方(铅直下方),而是作为基于层叠结构中的层叠顺序由相对的位置关系规定的用语使用。此外,“上方”及“下方”这样的用语不仅对于将两个构成要素相互隔开间隔配置并在两个构成要素之间存在其他构成要素的情况适用,对于将两个构成要素以相互相接的状态配置的情况也适用。

[0046] (实施方式)

[0047] 对实施方式的半导体激光器元件进行说明。

[0048] [1. 整体结构]

[0049] 使用图1~图4对本实施方式的半导体激光器元件的整体结构进行说明。图1是表示本实施方式的半导体激光器元件10的整体结构的示意性平面图。图2~图4是表示本实施方式的半导体激光器元件10的整体结构的示意性剖视图。在图2、图3及图4中分别表示图1的II-II线、III-III线及IV-IV线的剖面。另外,在各图中表示了相互正交的X轴、Y轴及Z轴。X轴、Y轴及Z轴是右手正交坐标系。半导体激光器元件10的层叠方向与Z轴方向平行,光(在本实施方式中是激光)的主要的射出方向与Y轴方向平行。

[0050] 半导体激光器元件10是射出多横模的激光的元件。半导体激光器元件10如图2所

示,具备基板21和半导体层叠体10S。半导体层叠体10S具有与层叠方向(即Z轴方向)垂直并且相互对置的两个端面10F及10R(参照图1)。两个端面10F及10R形成谐振器,半导体层叠体10S从端面10F射出激光。在本实施方式中,半导体层叠体10S具备位于两个端面10F及10R之间并对激光进行导波的光波导。在本实施方式中,半导体激光器元件10的导波特性和增益导波型。在本实施方式中,半导体激光器元件10的谐振器长(即,端面10F与端面10R之间的距离)是2mm以上。半导体激光器元件10的谐振器长也可以是4mm以上,也可以小于2mm。端面10F是射出激光的前端面,端面10R是反射率比端面10F高的后端面。

[0051] 在端面10F,配置有第一端面覆膜71,在端面10R,配置有第二端面覆膜72。第一端面覆膜71及第二端面覆膜72是用来调整各端面的激光的反射率的膜。在本实施方式中,第一端面覆膜71及第二端面覆膜72是由电介质多层膜构成的多层膜。例如,第一端面覆膜71是包括1层以上的 Al_2O_3 膜和1层以上的 Ta_2O_5 膜的多层膜,第二端面覆膜72是包括1层以上的 Al_2O_3 膜、1层以上的 SiO_2 膜和1层以上的 Ta_2O_5 膜的多层膜。作为一例,第一端面覆膜71的反射率是2%,第二端面覆膜72的反射率是95%。另外,在本实施方式中,基板21的谐振方向上的两个端面分别与半导体层叠体10S的端面10F及10R处于同一平面上(参照图4)。在基板21的谐振方向上的两个端面,也分别配置第一端面覆膜71及第二端面覆膜72。第一端面覆膜71及第二端面覆膜72的反射率并不限定于上述的反射率。例如,在将半导体激光器元件10配置在外部谐振器内的情况下,第一端面覆膜71的反射率也可以是0.2%以下。由此,能够抑制因为半导体激光器元件10的两个端面10F及10R间的激光振荡模式与外部谐振器的激光振荡模式竞合而发生扭折(kink)等问题。这里,所谓扭折,是相对于对半导体激光器元件10供给的电流的变化、输出的激光的功率不连续地变化的现象。即,所谓扭折,是在表示对半导体激光器元件10供给的电流与输出的激光的功率的关系的曲线图中产生不连续地变化的点的现象。

[0052] 本实施方式的半导体激光器元件10射出波长为900nm以上980nm以下的激光。半导体激光器元件10的半导体层叠体10S例如通过由AlGaInAs类材料构成的III-V族化合物半导体构成。半导体激光器元件10例如射出波长976nm波段的激光。此外,详细情况后述,半导体激光器元件10具有端面窗构造。即,半导体激光器元件10的半导体层叠体10S如图4所示,具有与两个端面中的射出激光的端面10F(即前端面)邻接的窗区域10w。在本实施方式中,窗区域10w与端面10F相接。另外,半导体层叠体10S也可以还具有与端面10R邻接的窗区域10w。在本实施方式中,半导体层叠体10S具有与端面10R邻接的窗区域10w。

[0053] 如图2所示,半导体激光器元件10具备基板21、半导体层叠体10S、绝缘膜30、第一P侧电极41、焊盘电极50、第二P侧电极42和N侧电极60。

[0054] 基板21是成为半导体激光器元件10的基台的板状部件。基板21是均匀地具有作为平面的主面的平板状的部件。基板21是GaAs基板等半导体基板或蓝宝石基板等绝缘基板。在本实施方式中,基板21是N型GaAs基板。

[0055] 半导体层叠体10S是配置在基板21的上方的层叠体。半导体层叠体10S具有在层叠方向(即各图的Z轴方向)上层叠的多个半导体层。在本实施方式中,半导体层叠体10S具有N侧半导体层22、活性层23、P侧半导体层24和P型接触层25。半导体层叠体10S如图1所示,具有在激光的谐振方向上延伸的脊(ridge)部20r、和在半导体层叠体10S的俯视图中将脊部20r的周围包围的底部20b。这里,底部20b是半导体层叠体10S的上表面的一部分。脊部20r

如图2所示,从底部20b朝向上方突出,包括P型接触层25的至少一部分。此外,如图1及图4所示,脊部20r从两个端面10F及10R离开。半导体层叠体10S的脊部20r构成半导体激光器元件10的光波导。在本实施方式中,脊部20r的宽度(即,X轴方向上的尺寸)是230 μm 。

[0056] 如图2~图4所示,在本实施方式中,从活性层23的上表面到底部20b的层叠方向上的距离Db是均匀的。换言之,底部20b处于与层叠方向垂直的平面上。由此,能够通过蚀刻等将底部20b整体同时形成。另外,距离Db均匀的结构不仅包括距离Db在底部20b的哪个位置都相同的结构,还包括距离Db实质上相同的结构。例如,距离Db的误差为5%以下的结构也包含在距离Db均匀的结构中。在本实施方式中,如图2~图4所示,P侧半导体层24在底部20b露出。即,距离Db是P侧半导体层24的膜厚以下。另外,本实施方式的底部20b的结构并不限于此。即,从活性层23的上表面到底部20b的层叠方向上的距离Db也可以不均匀。例如,底部20b也可以具有相对于XY平面倾斜的区域,也可以具有阶差部。

[0057] 如图1、图2及图4所示,在半导体层叠体10S的上表面中,仅在脊部20r上形成有作为被注入电流的区域的电流注入窗25a。电流注入窗25a是半导体层叠体10S具有的P型接触层25与第一P侧电极41相接的区域。

[0058] 此外,半导体层叠体10S如图1所示,具有包括P型接触层25的一部分并且在谐振方向上延伸的两个翼(wing)部20w。脊部20r的至少一部分在半导体层叠体10S的俯视图中配置在两个翼部20w之间。两个翼部20w分别隔着底部20b而与脊部20r相邻。如图2及图3所示,两个翼部20w从底部20b朝向上方突出。两个翼部20w距底部20b的高度与脊部20r距底部20b的高度相等。由此,例如,在安装半导体激光器元件10时,作用于半导体激光器元件10的应力被翼部20w分散,所以能够抑制应力仅集中于脊部20r的情况。因而,能够抑制脊部20r受到损伤。

[0059] 另外,在两个翼部20w距底部20b的高度与脊部20r距底部20b的高度相等的结构中,不仅包括各高度完全相等的结构,还包括实质上相等的结构。例如,各高度的误差为5%以下的结构也包含在各高度相等的结构中。

[0060] 两个翼部20w分别延伸到两个端面10F及10R。在本实施方式中,两个翼部20w分别从端面10F延伸到端面10R。由此,在安装半导体激光器元件10时,在应力容易集中的端面10F及10R附近,能够减小作用于脊部20r的应力。因而,能够抑制脊部20r受到损伤。

[0061] 处于脊部20r与翼部20w之间的底部20b的宽度(即,X轴方向上的尺寸)可以为5 μm 以上30 μm 以下。由此,能够减小脊部20r的外部的剪切应力。如果使底部20b的宽度过大则安装时的载荷集中于成为电流注入区域的脊部20r,所以处于脊部20r与翼部20w之间的底部20b的宽度可以设为10 μm 以上20 μm 以下。由此,能够有效地抑制由剪切应力造成的偏光面的旋转,降低剪切应力对在光波导中传播的激光的影响。

[0062] 此外,在半导体层叠体10S的X轴方向的两端部,形成有分离槽20t。分离槽20t是在将半导体层叠体10S单片化时使用的槽。

[0063] N侧半导体层22是配置在基板21的上方且活性层23的下方的第一导电型的第一半导体层的一例。以下,使用图5对本实施方式的N侧半导体层22的结构例进行说明。图5是表示本实施方式的N侧半导体层22的结构例的示意性剖视图。如图5所示,在本实施方式中,N侧半导体层22具有N型缓冲层22a、第一N型成分渐变层22b、N型包层22c和第二N型成分渐变层22d。N型缓冲层22a、第一N型成分渐变层22b、N型包层22c及第二N型成分渐变层22d是有

意地掺杂了杂质的N型的半导体层,例如是N型GaAs层、N型AlGaAs层等。作为在N侧半导体层22的各层中掺杂的杂质,例如能够使用硅(Si)。

[0064] N型缓冲层22a例如是膜厚1.0 μm 以下的N型半导体层。通过这样使膜厚较小,在通过热扩散形成窗区域10w时,能够抑制窗区域10w中的能移(energy shift)量因N型缓冲层中包含的杂质的影响而减少的情况。为了增大窗区域10w中的能移量,可以将N型缓冲层22a的膜厚设为0.5 μm 以下。在本实施方式中,N型缓冲层22a是膜厚0.50 μm 的N型GaAs层。

[0065] N型包层22c配置在第一N型成分渐变层22b的上方,是折射率比活性层23低的N型的半导体层。在本实施方式中,N型包层22c是膜厚3.00 μm 的N型 $\text{Al}_{0.32}\text{Ga}_{0.68}\text{As}$ 层。

[0066] 第一N型成分渐变层22b配置在N型缓冲层22a的上方,是根据层叠方向位置而成分不同的层。第一N型成分渐变层22b的带隙能量(bandgap energy)具有N型缓冲层22a的带隙能量与N型包层22c的带隙能量之间的大小。第一N型成分渐变层22b的带隙能量随着层叠方向位置接近于N型包层22c而向N型包层22c的带隙能量接近,随着层叠方向位置接近于N型缓冲层22a而向N型缓冲层22a的带隙能量接近。N侧半导体层22具有第一N型成分渐变层22b,从而N型缓冲层22a与N型包层22c之间的急剧的带隙能量的变化得以缓和。因而,能够减小半导体激光器元件10的元件电阻。在本实施方式中,第一N型成分渐变层22b是膜厚0.05 μm 的N型 $\text{Al}_{x_1}\text{Ga}_{1-x_1}\text{As}$ 层。第一N型成分渐变层22b的Al成分比 x_1 在与N型缓冲层22a的界面附近是0.15,在与N型包层22c的界面附近是0.32,随着层叠方向位置接近于N型包层22c而变大。

[0067] 第二N型成分渐变层22d配置在N型包层22c的上方,是根据层叠方向位置而成分变化的层。第二N型成分渐变层22d的带隙能量具有N型包层22c的带隙能量与活性层23的下方的端部(N型导引层23a)的带隙能量之间的大小。第二N型成分渐变层22d的带隙能量随着层叠方向位置接近于N型包层22c而向N型包层22c的带隙能量接近,随着层叠方向位置接近于活性层23而向活性层23的下方的端部的带隙能量接近。N侧半导体层22具有第二N型成分渐变层22d,从而N型包层22c与活性层23之间的急剧的带隙能量的变化得以缓和。因而,能够减小半导体激光器元件10的元件电阻。在本实施方式中,第二N型成分渐变层22d是膜厚0.03 μm 的N型 $\text{Al}_{x_2}\text{Ga}_{1-x_2}\text{As}$ 层。第二N型成分渐变层22d的Al成分比 x_2 在与N型包层22c的界面附近是0.32,在与活性层23的界面附近是0.285,随着层叠方向位置接近于活性层23而变小。

[0068] 另外,N侧半导体层22也可以不具备N型缓冲层22a、第一N型成分渐变层22b及第二N型成分渐变层22d。此外,N侧半导体层22也可以具有其他半导体层。例如,N侧半导体层22也可以具有无掺杂半导体层。

[0069] 活性层23是配置在N侧半导体层22的上方的发光层。在本实施方式中,窗区域10w以外的区域中的活性层23具有量子阱构造。活性层23既可以具有单一的量子阱,也可以具有多个量子阱。这里,对窗区域10w中的活性层23进行说明。设活性层23中的作为窗区域10w以外的区域的增益区域的通过光致发光(photoluminescence)测定的带隙能量为 E_{g1} 。设活性层23中形成有窗区域10w的区域的通过光致发光测定的带隙能量为 E_{g2} 。当设 E_{g1} 与 E_{g2} 的差为 ΔE_g 时,例如形成窗区域10w以成为 $\Delta E_g = E_{g2} - E_{g1} = 100\text{meV}$ 的关系。即,窗区域10w中的活性层23的带隙能量比窗区域10w以外的区域中的(即,具有量子阱构造的区域中的)活性层23的带隙能量大。由此,能够抑制半导体层叠体10S的端面10F及10R附近的活性层23中

的激光的吸收,所以能够抑制端面10F及10R附近的COD的发生。

[0070] 此外,在形成窗区域10w的情况下,当设增益区域和形成有窗区域10w的区域的边界区域的通过光致发光测定的带隙能量为 E_{g3} 时, $E_{g2} > E_{g3} > E_{g1}$ 的关系成立也可以。具体而言,也可以是,端面10F附近及端面10R附近的活性层23的带隙能量比增益区域和形成有窗区域10w的区域的边界区域的通过光致发光测定的带隙能量大,并且,没有形成窗区域10w的区域和形成有窗区域10w的区域的边界区域的通过光致发光测定的带隙能量比谐振方向的中央部的活性层23的带隙能量大。

[0071] 如图2及图3所示,活性层23的一对侧面(图2及图3的X轴方向上的两端面)相对于层叠方向倾斜。由此,能够抑制从活性层23中的位于脊部20r下方的区域朝向活性层23的侧面的杂散光再次回到位于脊部20r下方的区域的情况。因而,能够抑制在端面10F及10R之间谐振的激光与杂散光的竞合,所以能够使半导体激光器元件10的动作稳定化。

[0072] 以下,使用图6对本实施方式的活性层23的结构例进行说明。图6是表示本实施方式的活性层23的结构例的示意性剖视图。如图6所示,在本实施方式中,活性层23具有N型导引层23a、第二N侧阻挡层(barrier layer) 23b、第一N侧阻挡层23c、阱层23d、第一P侧阻挡层23e、第二P侧阻挡层23f和P型导引层23g。这样,活性层23具备具有单一的量子阱的单一量子阱构造。

[0073] N型导引层23a是配置在N侧半导体层22的上方的层,折射率比N侧半导体层22高。在本实施方式中,N型导引层23a是膜厚 $1.05\mu\text{m}$ 的N型 $\text{Al}_{0.285}\text{Ga}_{0.715}\text{As}$ 层。在N型导引层23a中,作为杂质而掺杂有硅。

[0074] 第二N侧阻挡层23b配置在N型导引层23a的上方,是作为量子阱的势垒发挥功能的层。第二N侧阻挡层23b可以具有有意地掺杂了杂质的掺杂区域和没有掺杂杂质的无掺杂区域。在本实施方式中,第二N侧阻挡层23b具有配置在N型导引层23a的上方的N型层和配置在该N型层的上方的无掺杂层。N型层是膜厚 $0.0268\mu\text{m}$ 的N型 $\text{Al}_{0.15}\text{Ga}_{0.85}\text{As}$ 层。在N型层中,作为杂质而掺杂有硅。无掺杂层是膜厚 $0.0083\mu\text{m}$ 的 $\text{Al}_{0.15}\text{Ga}_{0.85}\text{As}$ 层。

[0075] 第一N侧阻挡层23c配置在第二N侧阻挡层23b的上方,是作为量子阱的势垒发挥功能的层。第一N侧阻挡层23c可以具有有意地掺杂了杂质的掺杂区域和没有掺杂杂质的无掺杂区域。该情况下,无掺杂区域配置在比掺杂区域距阱层23d近的位置。第一N侧阻挡层23c的无掺杂区域的膜厚例如是5nm以上。如果对第一N侧阻挡层23c的阱层23d附近的区域掺杂杂质,则半导体激光器元件10的串联电阻减小,但因为发生自由载流子损耗所以波导损耗增大。另一方面,如果无掺杂区域的膜厚变大则半导体激光器元件10的串联电阻增大。为了在抑制半导体激光器元件10的串联电阻的增大的同时抑制自由载流子损耗的增大,可以将无掺杂区域的膜厚设为5nm以上、40nm以下。在N型导引层23a中的杂质的掺杂浓度随着远离阱层23d而逐渐增大的情况下,即使将第一N侧阻挡层23c中的无掺杂区域的膜厚设为20nm以下也能够抑制波导损耗的增大。在本实施方式中,第一N侧阻挡层23c是膜厚 $0.0018\mu\text{m}$ 的无掺杂 $\text{Al}_{0.50}\text{Ga}_{0.32}\text{In}_{0.18}\text{As}$ 层。

[0076] 阱层23d配置在第一N侧阻挡层23c的上方,是作为量子阱发挥功能的层。阱层23d配置在第一N侧阻挡层23c与第一P侧阻挡层23e之间,与第一N侧阻挡层23c及第一P侧阻挡层23e的各自相接。阱层23d的膜厚可以是 $0.0060\mu\text{m}$ 以上。在本实施方式中,阱层23d是膜厚 $0.0090\mu\text{m}$ 的无掺杂 $\text{In}_{0.135}\text{Ga}_{0.865}\text{As}$ 层。

[0077] 第一P侧阻挡层23e配置在阱层23d的上方,是作为量子阱的势垒发挥功能的层。第一P侧阻挡层23e可以具有有意地掺杂了杂质的掺杂区域和没有掺杂杂质的无掺杂区域。该情况下,无掺杂区域配置在比掺杂区域距阱层23d近的位置。第一P侧阻挡层23e的无掺杂区域的膜厚例如是5nm以上。如果在第一P侧阻挡层23e的阱层23d附近的区域中掺杂杂质,则半导体激光器元件10的串联电阻减小,但因为发生自由载流子损耗所以波导损耗增大。另一方面,如果无掺杂区域的膜厚变大则半导体激光器元件10的串联电阻增大。为了在抑制半导体激光器元件10的串联电阻的增大的同时抑制自由载流子损耗的增大,可以将无掺杂区域的膜厚设为5nm以上40nm以下。在P型导引层23g中的杂质的掺杂浓度随着远离阱层23d而逐渐增大的情况下,即使将第一P侧阻挡层23e中的无掺杂区域的膜厚设为20nm以下也能够抑制波导损耗的增大。在本实施方式中,第一P侧阻挡层23e是膜厚0.0018 μm 的无掺杂 $\text{Al}_{0.50}\text{Ga}_{0.32}\text{In}_{0.18}\text{As}$ 层。

[0078] 第二P侧阻挡层23f配置在第一P侧阻挡层23e的上方,是作为量子阱的势垒发挥功能的层。第二P侧阻挡层23f可以具有有意地掺杂了杂质的掺杂区域和没有掺杂杂质的无掺杂区域。在本实施方式中,第二P侧阻挡层23f具有配置在第一P侧阻挡层23e的上方的无掺杂层和配置在该无掺杂层的上方的P型层。无掺杂层是膜厚0.0083 μm 的 $\text{Al}_{0.15}\text{Ga}_{0.85}\text{As}$ 层。P型层是膜厚0.025 μm 的P型 $\text{Al}_{0.15}\text{Ga}_{0.85}\text{As}$ 层。在P型层中,作为杂质而掺杂有碳(C)。

[0079] P型导引层23g是配置在第二P侧阻挡层23f的上方的层,折射率比P侧半导体层24高。在本实施方式中,P型导引层23g是膜厚0.22 μm 的P型 $\text{Al}_{0.28}\text{Ga}_{0.72}\text{As}$ 层。在P型导引层23g中,作为杂质而掺杂有碳。

[0080] P侧半导体层24是配置在活性层23的上方的第二导电型的第二半导体层的一例。以下,使用图7对本实施方式的P侧半导体层24的结构例进行说明。图7是表示本实施方式的P侧半导体层24的结构例的示意性剖视图。如图7所示,在本实施方式中,P侧半导体层24具有第一P型成分渐变层24a、P型包层24b和第二P型成分渐变层24c。第一P型成分渐变层24a、P型包层24b及第二P型成分渐变层24c是有意地掺杂了杂质的P型的半导体层,例如是P型 AlGaAs 层等。作为在P侧半导体层24的各层中掺杂的杂质,例如能够使用碳。P侧半导体层24的杂质浓度例如小于 $1.0 \times 10^{19} \text{cm}^{-3}$ 。

[0081] 如上述那样,在半导体层叠体10S的底部20b,P侧半导体层24露出。在底部20b,既可以第二P型成分渐变层24c露出,也可以P型包层24b露出。底部20b既可以位于第二P型成分渐变层24c的最上表面,也可以位于第二P型成分渐变层24c的最下表面与最上表面之间。此外,底部20b既可以位于P型包层24b的最上表面,也可以位于P型包层24b的最下表面与最上表面之间。

[0082] P型包层24b配置在第一P型成分渐变层24a的上方,是折射率比活性层23低的P型的半导体层。在本实施方式中,P型包层24b是膜厚0.75 μm 的P型 $\text{Al}_{0.70}\text{Ga}_{0.30}\text{As}$ 层。

[0083] 第一P型成分渐变层24a配置在活性层23的上方,是根据层叠方向位置而成分不同的层。第一P型成分渐变层24a的带隙能量具有活性层的上方的端部(P型导引层23g)的带隙能量与P型包层24b的带隙能量之间的大小。第一P型成分渐变层24a的带隙能量随着层叠方向位置接近于P型包层24b而向P型包层24b的带隙能量接近,随着层叠方向位置接近于活性层23而向活性层23的上端的带隙能量接近。P侧半导体层24具有第一P型成分渐变层24a,从而活性层23与P型包层24b之间的急剧的带隙能量的变化得以缓和。因而,能够减小半导体

激光器元件10的元件电阻。在本实施方式中,第一P型成分渐变层24a是膜厚 $0.05\mu\text{m}$ 的P型 $\text{Al}_{y_1}\text{Ga}_{1-y_1}\text{As}$ 层。第一P型成分渐变层24a的Al成分比 y_1 在与活性层23的界面附近是0.28,在与P型包层24b的界面附近是0.70,随着层叠方向位置接近于P型包层24b而变大。

[0084] 第二P型成分渐变层24c配置在P型包层24b的上方,是根据层叠方向位置而成分不同的层。第二P型成分渐变层24c的带隙能量具有P型包层24b的带隙能量与P型接触层25的带隙能量之间的大小。第二P型成分渐变层24c的带隙能量随着层叠方向位置接近于P型包层24b而向P型包层24b的带隙能量接近,随着层叠方向位置接近于P型接触层25而向P型接触层25的带隙能量接近。P侧半导体层24具有第二P型成分渐变层24c,从而P型包层24b与P型接触层25之间的急剧的带隙能量的变化得以缓和。因而,能够减小半导体激光器元件10的元件电阻。在本实施方式中,第二P型成分渐变层24c是膜厚 $0.05\mu\text{m}$ 的P型 $\text{Al}_{y_2}\text{Ga}_{1-y_2}\text{As}$ 层。第二P型成分渐变层24c的Al成分比 y_2 在与P型包层24b的界面附近是0.70,在与P型接触层25的界面附近是0.15,随着层叠方向位置接近于P型接触层25而变小。

[0085] P型接触层25是配置在P侧半导体层24的上方的层。P型接触层25配置在第一P侧电极41的下方,与第一P侧电极41相接。P型接触层25是有意地掺杂了杂质的P型的半导体层,例如是P型GaAs。作为在P型接触层25中掺杂的杂质,例如能够使用碳。P型接触层25中的掺杂浓度例如是 $1.0 \times 10^{19}\text{cm}^{-3}$ 以上。在本实施方式中,P型接触层25是膜厚 $0.25\mu\text{m}$ 的P型GaAs层。

[0086] 绝缘膜30是配置在半导体层叠体10S的上方的电绝缘性的膜,作为电流阻断膜发挥功能。如图1、图2及图4所示,绝缘膜30将活性层23的一对侧面(即,图2及图3所示的活性层23的X轴方向上的两端面)覆盖。在本实施方式中,绝缘膜30将N侧半导体层22、活性层23、P侧半导体层24及P型接触层25的侧面覆盖。此外,绝缘膜30将半导体层叠体10S的上表面中的电流注入窗25a以外的整面覆盖。此外,如图1、图2及图4所示,绝缘膜30将脊部20r的上表面的电流注入窗25a的周缘部覆盖。绝缘膜30在与电流注入窗25a对应的区域具有开口部30a。开口部30a是在绝缘膜30中的配置在脊部20r上方的部分形成的开口。通过在绝缘膜30的开口部30a配置第一P侧电极41,在脊部20r的上表面形成电流注入窗25a。绝缘膜30由 SiN 、 SiO_2 等绝缘材料构成。

[0087] 如图2~图4所示,绝缘膜30配置在半导体层叠体10S的底部20b上。底部20b中的配置绝缘膜30的区域(即,底部20b的与绝缘膜30的界面)可以被氧化。换言之,底部20b的氧浓度可以比半导体层叠体10S的内部的氧浓度高。半导体层叠体10S的内部例如是指半导体层叠体10S的比作为上表面的一部分的底部20b靠下方的区域。通过将底部20b氧化,绝缘膜30与底部20b的密接性提高。因而,能够抑制半导体激光器元件10由于绝缘膜30剥落而损坏。

[0088] 作为促进底部20b的氧化的方法,除了作为绝缘膜30而形成 SiO_2 等含有氧的膜以外,还有在形成绝缘膜30之前对底部20b进行氧等离子处理的方法、通过酒石酸与双氧水的混合液等促进氧化的化学溶液进行处理的方法等。

[0089] 第一P侧电极41是与P型接触层25相接的P侧电极。第一P侧电极41配置在半导体层叠体10S的脊部20r的上方,经由绝缘膜30的开口部30a而与P型接触层25的电流注入窗25a相接。在本实施方式中,如图1~图4所示,第一P侧电极41隔着绝缘膜30还配置在半导体层叠体10S的底部20b、翼部20w的上方。第一P侧电极41包含例如Pt、Ti、Cr、Ni、Mo及Au的至少一种金属。在本实施方式中,第一P侧电极41具有与P型接触层25相接的Ti层、层叠在Ti层上

的Pt层和层叠在Pt层上的Au层。

[0090] 焊盘电极50是配置在第一P侧电极41的上方的焊盘状的电极。在本实施方式中,焊盘电极50的谐振方向的两端分别位于两个端面10F及10R与脊部20r之间。这样,焊盘电极50没有配置在两个端面10F及10R。焊盘电极50例如由Au膜构成。

[0091] 第二P侧电极42是配置在焊盘电极50的上方的P侧电极。在本实施方式中,第二P侧电极42将焊盘电极50覆盖。第二P侧电极42包含例如Pt、Ti、Cr、Ni、Mo及Au的至少一种金属。在本实施方式中,第二P侧电极42具有Ti层、层叠在Ti层上的Pt层和层叠在Pt层上的Au层。

[0092] N侧电极60是配置在基板21的下方的主面(即,基板21的对置的两个主面中的没有配置半导体层叠体10S的一方的主面)的电极。N侧电极60例如包括从基板21侧依次层叠的AuGe膜、Ni膜、Au膜、Ti膜、Pt膜及Au膜。

[0093] 在具有以上那样的结构的半导体激光器元件10中,层叠方向上的光强度分布的峰值位置位于N侧半导体层22。由此,能够使自由载流子损耗最小化,能够使向活性层23的注入载流子的利用效率最大限度地提高。结果,能够以低电压驱动、低阈值电流及高斜率效率(slope efficiency)使半导体激光器元件10动作,能够以高效率且低电流驱动实现几十W级的光输出。

[0094] [2.效果]

[0095] 对由本实施方式的半导体激光器元件10带来的效果进行说明。如上述那样,本实施方式的半导体激光器元件10具备具有脊部20r的半导体层叠体10S,如图1所示,底部20b将脊部20r的周围包围。此外,在底部20b,P侧半导体层24露出。使用图8~图12对由本实施方式的这些结构带来的效果进行说明。图8是表示在本实施方式的半导体激光器元件10的模拟中使用的模型的构造的剖视图。图9是表示本实施方式的半导体激光器元件10的横向(即,X轴方向)上的电流扩散的模拟结果的曲线图。图10是将图9的一部分放大的曲线图。图9及图10的横轴表示横向的位置,纵轴表示将流过活性层23的电流值标准化后的值。图11是表示本实施方式的半导体激光器元件10的近场图形(NFP:near field pattern)的横向的宽度的模拟结果的曲线图。图11的横轴表示底部20b处的P型接触层25的剩余厚度,纵轴表示横向上的NFP宽度。图12是表示本实施方式的半导体激光器元件10的谐振方向(即Y轴方向)上的电流扩散的模拟结果的曲线图。

[0096] 如图8所示,将半导体激光器元件10的底部20b处的P型接触层25的剩余厚度设为 T_r 。P型接触层25的剩余厚度是从P型接触层25的下表面到底部20b的距离。在图9及图10中表示了将P型接触层25的剩余厚度 T_r 设为0nm、10nm、20nm及30nm的情况下的模拟结果。另外,在模拟中,将脊部20r的宽度(即,X轴方向的尺寸)设为 $230\mu\text{m}$,将脊部20r的上表面整体设为电流注入窗区域。

[0097] 如图9及图10所示,通过在脊部20r的包括横向的周围设置底部20b,能够抑制从脊部20r在横向上泄漏的电流。此外,随着减小P型接触层25的剩余厚度,从脊部20r在横向上泄漏的电流减小。在本实施方式中,在底部20b,P侧半导体层24露出。即,P型接触层25的剩余厚度是零,所以能够将脊部20r在横向上泄漏的电流抑制为最小限度。因而,根据本实施方式的半导体激光器元件10,由于能够减小激光振荡时的无效电流,所以能够实现发光效率的提高以及激光输出下降的抑制。另外,本实施方式的半导体激光器元件10的结构并不限于此。半导体激光器元件10的底部20b处的P型接触层25的剩余厚度 T_r 也可以比零

大。即,也可以在底部20b露出P型接触层25。在这样的结构中,也能够通过如图9及图10所示那样在脊部20r的周围设置底部20b,来抑制从脊部20r向脊部20r的外部泄漏的电流。

[0098] 如图11所示,随着使P型接触层25的剩余厚度变小,半导体激光器元件10的NFP宽度变小。即,在脊部20r的包括横向的周围设置底部20b,减小P型接触层25的剩余厚度,由此能够减小NFP宽度。在本实施方式中,由于P型接触层25的剩余厚度是零,所以能够将NFP宽度减小为与脊部20r的宽度(230 μm)接近的值,并且能够抑制激光的扩散角。

[0099] 在图12中表示了在位于脊部20r与端面10F及10R之间的底部20b处存在P型接触层25的情况以及不存在的情况下的模拟结果。在底部20b处存在P型接触层25的情况下的P型接触层25的剩余厚度 T_r 是50nm。此外,设脊部20r与端面10F及10R之间的距离为80 μm ,设窗区域10w的长度(即,Y轴方向的尺寸)为70 μm 。

[0100] 如图12所示,通过在脊部20r与端面10F及10R之间设置底部20b,能够抑制从脊部20r流到端面10F及10R附近的电流。此外,通过将底部20b处的P型接触层25去除,能够进一步抑制从脊部20r流到端面10F及10R附近的电流。在本实施方式中,在位于脊部20r与端面10F及10R之间的底部20b,P侧半导体层24露出。即,在位于脊部20r与端面10F及10R之间的底部20b不存在P型接触层25,所以能够将脊部20r流到端面10F及10R附近的电流抑制为最小限度。因而,根据本实施方式的半导体激光器元件10,能够抑制向形成在端面10F及10R附近的窗区域10w的载流子扩散,所以能够抑制COD的发生。此外,在本实施方式中,由于能够减少对激光的放大没有贡献的向窗区域10w的载流子注入,所以能够提高发光效率及激光输出。

[0101] 此外,可以是,如本实施方式的底部20b那样,从活性层23的上表面到底部20b的距离 D_b 小于P侧半导体层24的膜厚。即,在底部20b,可以将P侧半导体层24的一部分除去。由此,能够进一步抑制从脊部20r流到端面10F及10R附近的电流。

[0102] 如果距离 D_b 变小,则如图13所示,脊部20r的内侧和外侧的有效折射率差(Δn)增加。如果有效折射率差变大,则半导体激光器元件10不是增益导波型,而是作为折射率导波型振荡,所以水平扩散角变大。因此,在使用光学透镜的系统中使用半导体激光器元件10的情况下,导致光的取入效率下降。因此,谐振器内部的底部20b在能够抑制有效折射率差增加的范围中设定距离 D_b 。例如,可以将距离 D_b 设定为有效折射率差的变化较小的范围(0.4 μm 以上0.6 μm 以下)的值。此外,可以将距离 D_b 设定为0.15 μm 以上,以使有效折射率差成为 2.0×10^{-4} 以下。由此,能够在抑制激光的水平扩散角增大的同时抑制电流扩散。

[0103] 在窗区域10w的谐振方向的长度大于位于端面10F与脊部20r之间的底部20b的谐振方向的长度的情况下,在脊部20r的正下方也形成窗区域10w。这样的位于脊部20r的正下方的窗区域10w由于距端面10F及10R比较远,所以对于端面10F及10R处的COD的抑制效果不大。此外,由于在位于脊部20r的正下方的窗区域10w中流过比较大的电流,所以由于激光而增大了对激光的放大没有贡献的向窗区域10w的载流子注入。因此,窗区域10w的谐振方向的长度也可以小于位于端面10F与脊部20r之间的底部20b的谐振方向的长度。由此,能够减少向窗区域10w的载流子注入,所以能够提高发光效率及激光输出。位于端面10F与脊部20r之间的底部20b的谐振方向的长度可以是80 μm 以上。

[0104] 窗区域10w的谐振方向的长度例如可以是70 μm 以上。由此,能够减小形成窗区域10w时的热负荷,所以能够抑制活性层23之中窗区域10w的外部的区域的结晶性的变差。

[0105] 此外,在本实施方式中,如图4所示,焊盘电极50的谐振方向的两端分别位于两个端面10F及10R与脊部20r之间。即,焊盘电极50不配置在端面,所以在将P侧半导体层24的上表面经由焊料向安装基台安装时,能够减小作用在端面10F及10R附近的安装应力。此外,焊盘电极50的一部分位于端面10F及10R附近的底部20b,从而焊盘电极50能够将脊部20r的上表面及侧面以及脊部20r附近的底部20b覆盖。由此,能够经由焊盘电极50将伴随电流注入的脊部处的焦耳热及通过载流子的非辐射复合等而产生的热有效地放散。

[0106] 进而,通过使焊盘电极50的谐振方向端与端面10F及10R接近,能够使端面10F及10R的散热性提高。由此,能够抑制由于半导体激光器元件10的热引起的劣化。焊盘电极50的谐振方向端与端面10F及10R的间隔可以是15 μm 以下。由此,能够进一步提高散热性。

[0107] [3. 制造方法]

[0108] 使用图2及图3以及图14~图23对本实施方式的半导体激光器元件10的制造方法进行说明。图14~图23是表示本实施方式的半导体激光器元件10的制造方法的各工序的示意性剖视图。在图14、图16、图18、图20及图22中表示了制造过程中的半导体激光器元件10的图1的II-II线的剖面。在图15、图17、图19、图21及图23中表示了制造过程中的半导体激光器元件10的图1的III-III线的剖面。

[0109] 首先,如图14所示,在基板21的上表面形成N侧半导体层22,在N侧半导体层22的上方形成活性层23,在活性层23的上方形成P侧半导体层24,在P侧半导体层24的上方形成P型接触层25。

[0110] 在本实施方式中,在作为N型GaAs的晶片的基板21之上,通过基于有机金属化学气相沉积(MOCVD;Metalorganic Chemical Vapor Deposition)的晶体生长技术,使N侧半导体层22、活性层23、P侧半导体层24、P型接触层25依次晶体生长而层叠。

[0111] 作为N侧半导体层22,在基板21之上,依次使N型缓冲层22a、第一N型成分渐变层22b、N型包层22c及第二N型成分渐变层22d晶体生长。

[0112] 作为活性层23,在N侧半导体层22之上,依次使N型导引层23a、第二N侧阻挡层23b、第一N侧阻挡层23c、阱层23d、第一P侧阻挡层23e及第二P侧阻挡层23f、P型导引层23g晶体生长。

[0113] 作为P侧半导体层24,在活性层23之上,依次使第一P型成分渐变层24a、P型包层24b及第二P型成分渐变层24c晶体生长。

[0114] 接着,如图15所示,在端面10F及10R附近形成窗区域10w。具体而言,在半导体层叠体10S的端面10F及10R处形成窗区域10w。作为形成窗区域10w的方法,通常有杂质扩散法和空穴扩散法。在本实施方式中,通过空穴扩散法进行窗形成。这是因为,在每1个发射极超过10W那样的超高输出的半导体激光器元件10中,通过低损耗化实现的光吸收量的减少是重要的。例如,如果通过杂质扩散法形成窗区域10w,则光吸收由于杂质而变大,难以减小光吸收损耗。另一方面,由于空穴扩散法不使用杂质,所以通过用空穴扩散法形成窗区域10w,能够减少由杂质导入引起的光吸收损耗。

[0115] 在空穴扩散法中,通过对半导体层叠体10S实施急速高温处理,能够形成窗区域10w。例如,将在高温处理时生成Ga空穴的保护膜形成在进行窗区域的形成的区域的半导体层叠体10S上之后,暴露在晶体生长温度附近的750 $^{\circ}\text{C}$ 以上950 $^{\circ}\text{C}$ 以下的非常高温的热环境下而使Ga空穴扩散,由此能够通过空穴和III族元素的相互扩散使活性层23的量子阱构造

无序化而窗化(透明化)。结果,能够使活性层23的带隙变大,能够使将量子阱构造无序化后的区域作为窗区域10w发挥功能。此外,在窗区域10w以外的区域中,通过形成在高温处理时抑制Ga空穴的生成的保护膜,能够抑制量子阱构造的无序化。另外,在本实施方式中,窗区域10w通过空穴扩散法形成,但也可以通过杂质扩散法等其他方法形成。

[0116] 接着,如图16所示,在P型接触层25上,形成用来划定脊部20r及翼部20w的凹部。所形成的凹部的底面是底部20b。具体而言,在P型接触层25之上,通过光刻技术以规定的图案形成由SiO₂等构成的掩模,然后,通过湿式蚀刻技术形成凹部,由此形成脊部20r及翼部20w。另一方面,如图17所示,在半导体激光器元件10的端面10F附近,代替脊部20r而形成底部20b。另外,也可以在半导体激光器元件10的X轴方向两端的形成用于单片化的分离槽20t的位置形成凹部。该凹部在谐振方向上延伸。

[0117] 接着,如图18及图19所示,在半导体层叠体10S的X轴方向两端形成具有倾斜面的分离槽20t。具体而言,在P侧半导体层24之上,使用光刻技术以规定的图案形成由SiO₂等构成的掩模,然后,通过湿式蚀刻技术,从P侧半导体层24蚀刻到N侧半导体层22的中途,由此能够在半导体层叠体10S的X轴方向两端形成倾斜的分离槽20t。分离槽20t是在将半导体激光器元件10单片化时使用的槽,在谐振方向上延伸。

[0118] 另外,作为形成分离槽20t时的蚀刻液,例如能够使用硫酸类的蚀刻液。该情况下,能够使用硫酸:双氧水:水=1:1:10的蚀刻液。此外,蚀刻液不限于硫酸类的蚀刻液,也可以是有机酸类的蚀刻液或氨类的蚀刻液。

[0119] 此外,分离槽20t通过各向同性的湿式蚀刻形成。由此,能够在多个半导体层的侧面形成倾斜面,在多个半导体层中形成中间变细构造(即悬突(overhang)构造)。分离槽20t的侧面的倾斜角度根据构成多个半导体层的各层的AlGaAs材料的Al成分比而不同。通过提高AlGaAs材料的Al成分比,能够加快蚀刻速度。因而,为了在半导体层叠体10S中形成图18及图19所示那样的具有倾斜的侧面,通过将P侧半导体层24的Al成分比设为最高,能够在半导体层叠体10S中使P侧半导体层24的横向(X轴方向)的蚀刻速度最快。由此,能够在P侧半导体层24附近形成半导体层叠体10S的最窄部(在水平方向上宽度最窄的部分)。

[0120] 接着,在将形成分离槽20t时的掩模用氢氟酸类的蚀刻液除去之后,如图20及图21所示,在基板21的上方的整个面,作为绝缘膜30而堆积SiN膜。然后,使用光刻技术及蚀刻技术,将与电流注入窗25a对应的部分的绝缘膜30除去从而形成开口部30a。另外,与电流非注入区域对应的部分的绝缘膜30没有被除去。

[0121] 作为绝缘膜30的蚀刻,能够采用使用氢氟酸类蚀刻液的湿式蚀刻或基于反应离子蚀刻(RIE)的干式蚀刻。此外,绝缘膜30被设为SiN膜,但不限于此,也可以是SiO₂膜等。这里,作为在本实施方式中能够采用的绝缘膜30的形成技术,只要是等离子体化学气相沉积(以下称作PCVD)即可。此外,作为将绝缘膜30成膜的原料气体,能够使用SiH₄、CF₄、NH₃、N₂O、N₂等的混合气体。

[0122] 在本实施方式中,成膜技术是PCVD法,作为原料气体而使用SiH₄、NH₃和N₂的混合气体。作为成膜条件,能够将混合气体中的SiH₄体积含有率设为5%以上18%以下,将设置半导体基板的下部电极的温度设为150℃以上350℃以下,将腔室内压力设为50Pa以上200Pa以下,将RF功率设为100W以上400W以下,但不限于此,只要适当选择即可。

[0123] 另外,在作为绝缘膜30而使用SiN膜的情况下,由于在原料气体中不含O₂,所以底

部20b的表面难以被氧化。在作为绝缘膜30而使用SiO₂膜的情况下,作为原料气体,使用SiH₄、N₂O、N₂的混合气体。

[0124] 接着,如图22及图23所示,在半导体层叠体10S之上,形成P侧电极。在本实施方式中,在P型接触层25之上,作为P侧电极,依次形成第一P侧电极41、焊盘电极50和第二P侧电极42。

[0125] 具体而言,通过电子束蒸镀法,作为基底电极而形成由Ti膜、Pt膜和Au膜的层叠膜构成的第一P侧电极41。然后,通过电镀法,形成由Au镀膜构成的焊盘电极50。接着,使用光刻技术、蚀刻技术及剥离(lift-off)技术,将端面附近的焊盘电极50有选择地除去。另外,作为用来将由Au镀膜构成的焊盘电极50蚀刻的蚀刻液,能够使用碘液。然后,通过电子束蒸镀法,在焊盘电极50之上形成由Ti膜、Pt膜和Au膜的层叠膜构成的第二P侧电极42。这样,关于第一P侧电极41及第二P侧电极42,遍及谐振方向的大致全长而形成,但关于焊盘电极50,在端面10F及10R附近没有形成。

[0126] 接着,如图2及图3所示,在基板21的下方的主面,形成N侧电极60。具体而言,通过从基板21侧将AuGe膜、Ni膜、Au膜、Ti膜、Pt膜及Au膜依次成膜,形成N侧电极60。

[0127] 然后,虽然没有图示,通过使用刀片的划片或解理等将形成有半导体层叠体10S的基板21分离为条状,然后,进一步通过以分离槽20t为切断部切断而进行芯片分离。由此,能够制造单片状的半导体激光器元件10。

[0128] [4. 变形例]

[0129] 对变形例1~变形例8的半导体激光器元件10进行说明。变形例1~变形例3的半导体激光器元件具有与实施方式的半导体激光器元件10同样的半导体层叠体10S,但半导体层叠体10S的一部分的层结构不同。变形例4~变形例8的半导体激光器元件在半导体层叠体10S的脊部20r、翼部20w及底部20b的结构方面与实施方式的半导体激光器元件10不同。以下,以变形例1~变形例8的半导体激光器元件的结构中的与实施方式的半导体激光器元件10不同的结构为中心进行说明。

[0130] [4-1. 变形例1]

[0131] 对变形例1的半导体激光器元件的结构进行说明。

[0132] 变形例1的半导体激光器元件的第一N型成分渐变层22b是膜厚0.05μm的N型Al_{x1}Ga_{1-x1}As层。第一N型成分渐变层22b的Al成分比x1在与N型缓冲层22a的界面附近是0.15,在与N型包层22c的界面附近是0.353,随着层叠方向位置接近于N型包层22c而变大。

[0133] 变形例1的半导体激光器元件的N型包层22c是膜厚2.40μm的N型Al_{0.353}Ga_{0.647}As层。

[0134] 变形例1的半导体激光器元件的第二N型成分渐变层22d是膜厚0.03μm的N型Al_{x2}Ga_{1-x2}As层。第二N型成分渐变层22d的Al成分比x2在与N型包层22c的界面附近是0.353,在与活性层23的界面附近是0.323,随着层叠方向位置接近于活性层23而变小。

[0135] 变形例1的半导体激光器元件的N型导引层23a是膜厚0.95μm的N型Al_{0.323}Ga_{0.677}As层。

[0136] 变形例1的半导体激光器元件的第二N侧阻挡层23b具有配置在N型导引层23a的上方的N型层和配置在该N型层的上方的无掺杂层。N型层是膜厚0.0250μm的N型Al_{0.18}Ga_{0.82}As层。在N型层中,作为杂质而掺杂有硅。无掺杂层是膜厚0.0065μm的Al_{0.18}Ga_{0.82}As层。

[0137] 变形例1的半导体激光器元件的第一N侧阻挡层23c是膜厚0.0035 μm 的无掺杂 $\text{Al}_{0.35}\text{Ga}_{0.55}\text{In}_{0.10}\text{As}$ 层。

[0138] 变形例1的半导体激光器元件的阱层23d是膜厚0.0060 μm 的无掺杂 $\text{In}_{0.11}\text{Ga}_{0.89}\text{As}$ 层。

[0139] 变形例1的半导体激光器元件的第一P侧阻挡层23e是膜厚0.0035 μm 的无掺杂 $\text{Al}_{0.35}\text{Ga}_{0.55}\text{In}_{0.10}\text{As}$ 层。

[0140] 变形例1的半导体激光器元件的第二P侧阻挡层23f具有配置在第一P侧阻挡层23e的上方的无掺杂层和配置在该无掺杂层的上方的P型层。无掺杂层是膜厚0.0065 μm 的 $\text{Al}_{0.18}\text{Ga}_{0.82}\text{As}$ 层。P型层是膜厚0.025 μm 的P型 $\text{Al}_{0.18}\text{Ga}_{0.82}\text{As}$ 层。在P型层中,作为杂质而掺杂有碳(C)。

[0141] 变形例1的半导体激光器元件的P型导引层23g是膜厚0.1825 μm 的P型 $\text{Al}_{0.32}\text{Ga}_{0.68}\text{As}$ 层。

[0142] 变形例1的半导体激光器元件的第一P型成分渐变层24a是膜厚0.05 μm 的P型 $\text{Al}_{y1}\text{Ga}_{1-y1}\text{As}$ 层。第一P型成分渐变层24a的Al成分比 $y1$ 在与活性层23的界面附近是0.32,在与P型包层24b的界面附近是0.70,随着层叠方向位置接近于P型包层24b而变大。

[0143] 在具有以上这样的结构的变形例1的半导体激光器元件中,也起到与实施方式的半导体激光器元件10同样的效果。根据变形例1的半导体激光器元件,能够得到波长915nm波段的激光。

[0144] [4-2. 变形例2]

[0145] 对变形例2的半导体激光器元件的结构进行说明。

[0146] 变形例2的半导体激光器元件的N型缓冲层22a是膜厚0.10 μm 的N型GaAs层。

[0147] 变形例2的半导体激光器元件的第一N型成分渐变层22b是膜厚0.05 μm 的N型 $\text{Al}_{x1}\text{Ga}_{1-x1}\text{As}$ 层。第一N型成分渐变层22b的Al成分比 $x1$ 在与N型缓冲层22a的界面附近是0.15,在与N型包层22c的界面附近是0.25,随着层叠方向位置接近于N型包层22c而变大。

[0148] 变形例2的半导体激光器元件的N型包层22c是膜厚1.80 μm 的N型 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ 层。

[0149] 变形例2的半导体激光器元件的N侧半导体层22不具有第二N型成分渐变层22d。另一方面,变形例2的半导体激光器元件的活性层23的N型导引层23a具有第三N型导引层、配置在第三N型导引层的上方的第二N型导引层以及配置在第二N型导引层的上方的第一N型导引层。第三N型导引层是膜厚0.20 μm 的N型 $\text{Al}_{0.25}\text{Ga}_{0.75}\text{As}$ 层。第二N型导引层是膜厚0.60 μm 的N型 $\text{Al}_{0.23}\text{Ga}_{0.77}\text{As}$ 层。第一N型导引层是膜厚0.46 μm 的N型 $\text{Al}_{0.21}\text{Ga}_{0.79}\text{As}$ 层。

[0150] 变形例2的半导体激光器元件的第二N侧阻挡层23b具有配置在N型导引层23a的上方的N型层和配置在该N型层的上方的无掺杂层。N型层是膜厚0.0268 μm 的N型 $\text{Al}_{0.16}\text{Ga}_{0.84}\text{As}$ 层。在N型层中,作为杂质而掺杂有硅。无掺杂层是膜厚0.0083 μm 的 $\text{Al}_{0.16}\text{Ga}_{0.84}\text{As}$ 层。

[0151] 变形例2的半导体激光器元件的第二P侧阻挡层23f是膜厚0.0083 μm 的 $\text{Al}_{0.16}\text{Ga}_{0.84}\text{As}$ 层。

[0152] 变形例2的半导体激光器元件的P型导引层23g是膜厚0.29 μm 的P型 $\text{Al}_{z1}\text{Ga}_{1-z1}\text{As}$ 层。P型导引层23g的Al成分比 $x1$ 在与第二P侧阻挡层23f的界面附近是0.19,在与P侧半导体层24的界面附近是0.21,随着层叠方向位置接近于P侧半导体层24而变大。

[0153] 变形例2的半导体激光器元件的第一P型成分渐变层24a是膜厚0.05 μm 的P型

$\text{Al}_{y_1}\text{Ga}_{1-y_1}\text{As}$ 层。第一P型成分渐变层24a的Al成分比 y_1 在与活性层23的界面附近是0.21,在与P型包层24b的界面附近是0.70,随着层叠方向位置接近于P型包层24b而变大。

[0154] 变形例2的半导体激光器元件的P型包层24b是膜厚 $0.70\mu\text{m}$ 的P型 $\text{Al}_{0.70}\text{Ga}_{0.30}\text{As}$ 层。

[0155] 在具有以上这样的结构的变形例2的半导体激光器元件中,也起到与实施方式的半导体激光器元件10同样的效果。

[0156] [4-3. 变形例3]

[0157] 对变形例3的半导体激光器元件的结构进行说明。

[0158] 变形例3的半导体激光器元件的N型缓冲层22a是膜厚 $0.10\mu\text{m}$ 的N型GaAs层。

[0159] 变形例3的半导体激光器元件的第一N型成分渐变层22b是膜厚 $0.05\mu\text{m}$ 的N型 $\text{Al}_{x_1}\text{Ga}_{1-x_1}\text{As}$ 层。第一N型成分渐变层22b的Al成分比 x_1 在与N型缓冲层22a的界面附近是0.15,在与N型包层22c的界面附近是0.24,随着层叠方向位置接近于N型包层22c而变大。

[0160] 变形例3的半导体激光器元件的N型包层22c是膜厚 $1.80\mu\text{m}$ 的N型 $\text{Al}_{0.24}\text{Ga}_{0.76}\text{As}$ 层。

[0161] 变形例3的半导体激光器元件的第二N型成分渐变层22d是膜厚 $1.00\mu\text{m}$ 的N型 $\text{Al}_{x_2}\text{Ga}_{1-x_2}\text{As}$ 层。第二N型成分渐变层22d的Al成分比 x_2 在与N型包层22c的界面附近是0.24,在与活性层23的界面附近是0.22,随着层叠方向位置接近于活性层23而变小。

[0162] 变形例3的半导体激光器元件的N型导引层23a具有第二N型导引层以及配置在第二N型导引层的上方的第一N型导引层。第二N型导引层是膜厚 $0.40\mu\text{m}$ 的N型 $\text{Al}_{z_2}\text{Ga}_{1-z_2}\text{As}$ 层。第二N型导引层的Al成分比 z_2 在与N侧半导体层22的界面附近是0.22,在与第一N侧导引层的界面附近是0.19,随着层叠方向位置接近于第一N侧导引层而变小。第一N型导引层是膜厚 $0.09\mu\text{m}$ 的N型 $\text{Al}_{0.19}\text{Ga}_{0.81}\text{As}$ 层。

[0163] 变形例3的半导体激光器元件的第二N侧阻挡层23b具有配置在N型导引层23a的上方的N型层和配置在该N型层的上方的无掺杂层。N型层是膜厚 $0.0268\mu\text{m}$ 的N型 $\text{Al}_{0.16}\text{Ga}_{0.84}\text{As}$ 层。在N型层中,作为杂质而掺杂有硅。无掺杂层是膜厚 $0.0083\mu\text{m}$ 的 $\text{Al}_{0.16}\text{Ga}_{0.84}\text{As}$ 层。

[0164] 变形例3的半导体激光器元件的第二P侧阻挡层23f是膜厚 $0.0083\mu\text{m}$ 的 $\text{Al}_{0.16}\text{Ga}_{0.84}\text{As}$ 层。

[0165] 变形例3的半导体激光器元件的P型导引层23g具有第一P型导引层以及配置在第一P型导引层的上方的第二P型导引层。第一P型导引层是膜厚 $0.01\mu\text{m}$ 的P型 $\text{Al}_{0.19}\text{Ga}_{0.81}\text{As}$ 层。第二P型导引层是膜厚 $0.28\mu\text{m}$ 的P型 $\text{Al}_{z_1}\text{Ga}_{1-z_1}\text{As}$ 层。第二P型导引层的Al成分比 z_1 在与第一P侧导引层的界面附近是0.19,在与P侧半导体层24的界面附近是0.21,随着层叠方向位置接近于P侧半导体层24而变大。

[0166] 变形例3的半导体激光器元件的第一P型成分渐变层24a是膜厚 $0.05\mu\text{m}$ 的P型 $\text{Al}_{y_1}\text{Ga}_{1-y_1}\text{As}$ 层。第一P型成分渐变层24a的Al成分比 y_1 在与活性层23的界面附近是0.21,在与P型包层24b的界面附近是0.70,随着层叠方向位置接近于P型包层24b而变大。

[0167] 变形例3的半导体激光器元件的P型包层24b是膜厚 $0.70\mu\text{m}$ 的P型 $\text{Al}_{0.70}\text{Ga}_{0.30}\text{As}$ 层。

[0168] 在具有以上这样的结构的变形例3的半导体激光器元件中,也起到与实施方式的半导体激光器元件10同样的效果。

[0169] [4-4. 变形例4]

[0170] 使用图24对变形例4的半导体激光器元件进行说明。图24是表示变形例4的半导体激光器元件110的整体结构的示意性平面图。如图24所示,变形例4的半导体激光器元件110

在不具有翼部20w这一点上与实施方式的半导体激光器元件10不同。实施方式的半导体激光器元件10中配置有翼部20w的区域在变形例4的半导体激光器元件中被底部20b代替。

[0171] 在具有以上这样的结构的变形例4的半导体激光器元件110中,除了由翼部20w带来的效果以外,也起到与实施方式的半导体激光器元件10同样的效果。

[0172] [4-5. 变形例5]

[0173] 使用图25对变形例5的半导体激光器元件进行说明。图25是表示变形例5的半导体激光器元件210的整体结构的示意性平面图。如图25所示,变形例5的半导体激光器元件210在翼部20w的横向上的外侧具有底部20b,在这一点上与实施方式的半导体激光器元件10不同。

[0174] 在具有以上这样的结构的变形例5的半导体激光器元件210中,也起到与实施方式的半导体激光器元件10同样的效果。进而,根据变形例5的半导体激光器元件210,通过在翼部20w的横向的两侧配置底部20b,能够提高绝缘膜30与半导体层叠体10S的密接性。

[0175] [4-6. 变形例6]

[0176] 使用图26对变形例6的半导体激光器元件进行说明。图26是表示变形例6的半导体激光器元件310的整体结构的示意性平面图。如图26所示,在变形例6的半导体激光器元件310中,底部20b将翼部20w的周围包围。即,在翼部20w的横向上的外侧、以及翼部20w与端面10F及10R之间配置底部20b。在变形例6中,翼部20w从端面10F及10R离开。此外,从翼部20w到端面10F及10R的各距离可以比从脊部20r到端面10F及10R的各距离大。

[0177] 在具有以上这样的结构的变形例6的半导体激光器元件310中,也起到与实施方式的半导体激光器元件10同样的效果。进而,根据变形例6的半导体激光器元件310,通过在翼部20w的周围配置底部20b,能够提高绝缘膜30与半导体层叠体10S的密接性。

[0178] [4-7. 变形例7]

[0179] 使用图27对变形例7的半导体激光器元件进行说明。图27是表示变形例7的半导体激光器元件410的整体结构的示意性平面图。变形例7的半导体激光器元件410在脊部20r与端面10F及10R之间分别配置有伪脊部420r,在这一点上与实施方式的半导体激光器元件10不同。伪脊部420r是与脊部20r同样地从底部20b朝向上方突出的部分。伪脊部420r隔着底部20b而与脊部20r相邻。在变形例7中,伪脊部420r距底部20b的高度与脊部20r距底部20b的高度相等。此外,伪脊部420r的宽度(即,X轴方向的尺寸)与脊部20r的宽度相等,在俯视图中具有矩形状的形状。伪脊部420r与端面10F或10R相接。

[0180] 在具有以上这样的结构的变形例7的半导体激光器元件410中,也起到与实施方式的半导体激光器元件10同样的效果。进而,根据变形例7的半导体激光器元件,通过具备伪脊部420r,例如在安装半导体激光器元件10时,作用于半导体激光器元件410的应力被伪脊部420r分散,所以能够抑制应力仅集中于脊部20r的情况。因而,能够抑制脊部20r受到损伤的情况。此外,在AlGaAs层在底部20b露出的情况下,由于绝缘膜30与底部20b的密接性不好,所以在绝缘膜30与底部20b相接的区域容易发生绝缘膜30的剥落。根据变形例7的半导体激光器元件410,能够将端面10F及10R与脊部20r之间的AlGaAs层露出的区域的一部分替换为由GaAs构成的伪脊部420r,所以能够提高绝缘膜30与半导体层叠体10S的密接性。

[0181] [4-8. 变形例8]

[0182] 使用图28及图29对变形例8的半导体激光器元件进行说明。图28及图29分别是表

示变形例8的半导体激光器元件510的整体结构的示意性平面图及剖视图。在图29中表示了图28的端面10F附近的XXIX—XXIX线的剖面。如图28及图29所示,变形例8的半导体激光器元件510,在脊部20r与端面10F及10R之间分别与变形例7同样地配置有伪脊部520r,在这一点上与实施方式的半导体激光器元件10不同。此外,变形例8的伪脊部520r与翼部20w一体化。换言之,变形例7的伪脊部420r与翼部20w之间的底部20b的与端面10F及10R邻接的区域被替换为伪脊部520r。即,底部20b不与端面10F及10R相接(参照图29)。

[0183] 在具有以上这样的结构的变形例8的半导体激光器元件中,也起到与实施方式的半导体激光器元件10同样的效果。进而,根据变形例8的半导体激光器元件,通过具备伪脊部520r,例如在安装半导体激光器元件10时,作用于半导体激光器元件510的应力被伪脊部520r分散,所以能够抑制应力仅集中于脊部20r的情况。因而,能够抑制脊部20r受到损伤的情况。此外,在AlGaAs层在底部20b露出的情况下,绝缘膜30与底部20b的密接性不好,所以在绝缘膜30与底部20b相接的区域容易发生绝缘膜30的剥落。根据变形例7的半导体激光器元件410,能够将端面10F及10R与脊部20r之间的AlGaAs层露出的区域的一部分替换为由GaAs构成的伪脊部520r,所以能够提高绝缘膜30与半导体层叠体10S的密接性。进而,在变形例8的半导体激光器元件510中,底部20b不与端面10F及10R相接,所以密接性不好的绝缘膜30与底部20b的密接面不从端面10F及10R露出。因而,能够进一步抑制绝缘膜30的剥落。

[0184] (变形例等)

[0185] 以上,基于各实施方式对本公开的半导体激光器元件进行了说明,但本公开并不限定于上述各实施方式。

[0186] 例如,在上述变形例1~变形例8中,底部20b距活性层23的上表面的距离Db可以是P侧半导体层24的膜厚以上,也可以小于P侧半导体层24的膜厚。即,在底部20b,可以露出P型接触层25,也可以露出P侧半导体层24。

[0187] 此外,对上述各实施方式施以本领域技术人员想到的各种变形而得到的形态、或在不脱离本公开的主旨的范围内将上述各实施方式的构成要素及功能任意地组合而实现的形态也包含在本公开中。

[0188] 工业实用性

[0189] 本公开的半导体激光器元件等例如能够作为高效率的光源而应用于加工机用的光源等。

[0190] 标号说明

[0191] 10、110、210、310、410、510 半导体激光器元件

[0192] 10F、10R 端面

[0193] 10S 半导体层叠体

[0194] 10w 窗区域

[0195] 20b 底部

[0196] 20r 脊部

[0197] 20t 分离槽

[0198] 20w 翼部

[0199] 21 基板

[0200] 22 N侧半导体层

- [0201] 22a N型缓冲层
- [0202] 22b 第一N型成分渐变层
- [0203] 22c N型包层
- [0204] 22d 第二N型成分渐变层
- [0205] 23 活性层
- [0206] 23a N型导引层
- [0207] 23b 第二N侧阻挡层
- [0208] 23c 第一N侧阻挡层
- [0209] 23d 阱层
- [0210] 23e 第一P侧阻挡层
- [0211] 23f 第二P侧阻挡层
- [0212] 23g P型导引层
- [0213] 24 P侧半导体层
- [0214] 24a 第一P型成分渐变层
- [0215] 24b P型包层
- [0216] 24c 第二P型成分渐变层
- [0217] 25 P型接触层
- [0218] 25a 电流注入窗
- [0219] 30 绝缘膜
- [0220] 30a 开口部
- [0221] 41 第一P侧电极
- [0222] 42 第二P侧电极
- [0223] 50 焊盘电极
- [0224] 60 N侧电极
- [0225] 71 第一端面覆膜
- [0226] 72 第二端面覆膜
- [0227] 420r、520r 伪脊部

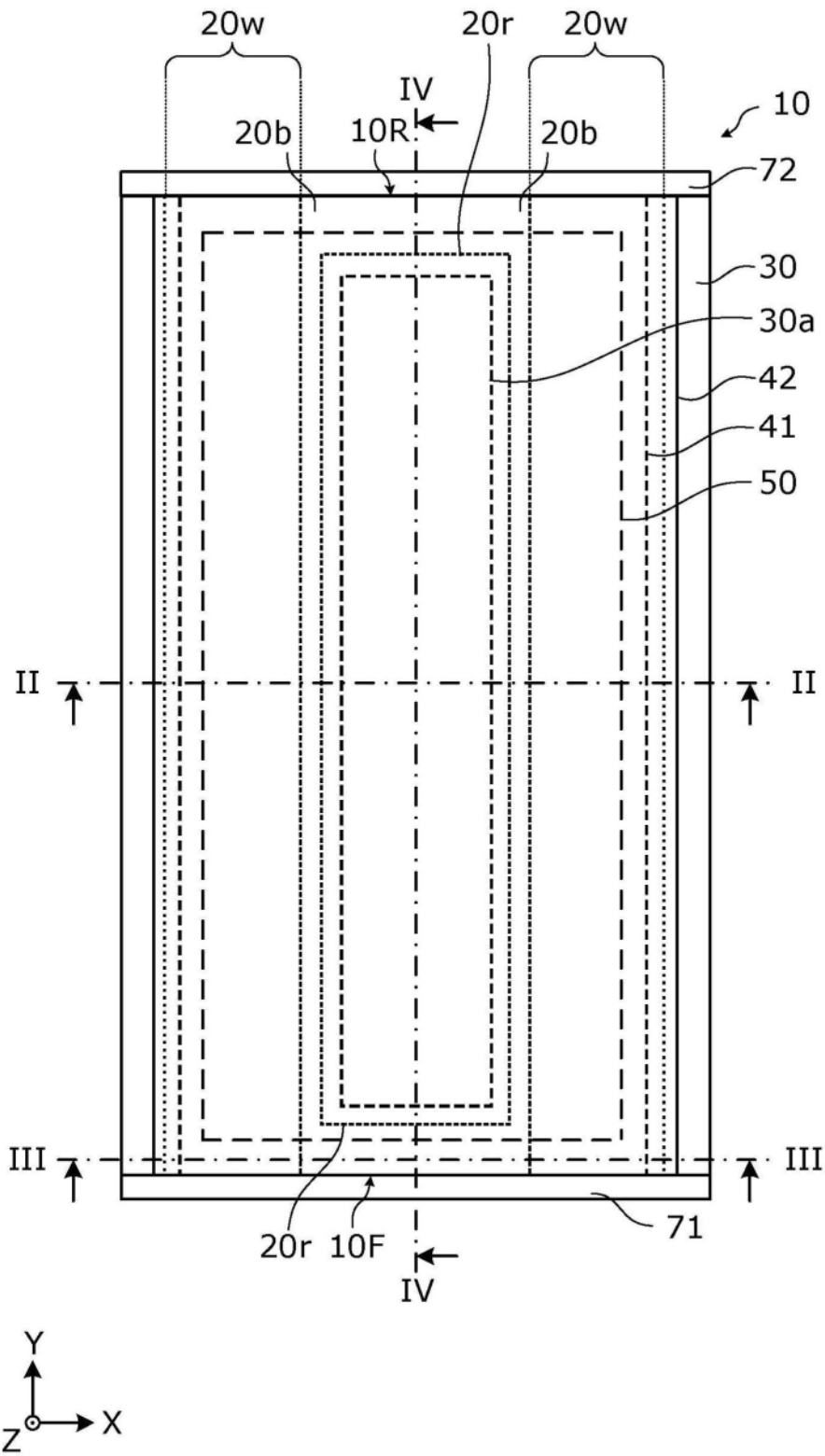


图1

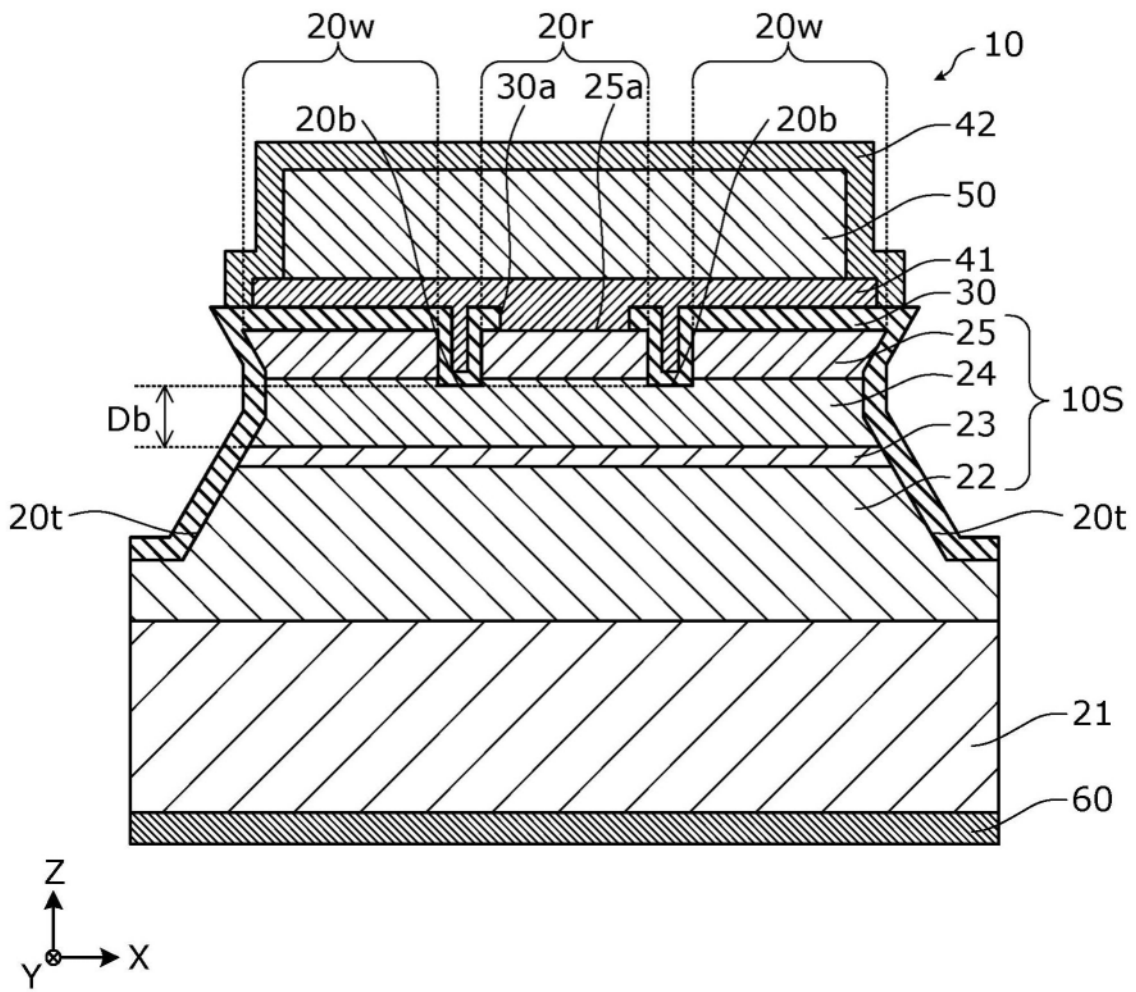


图2

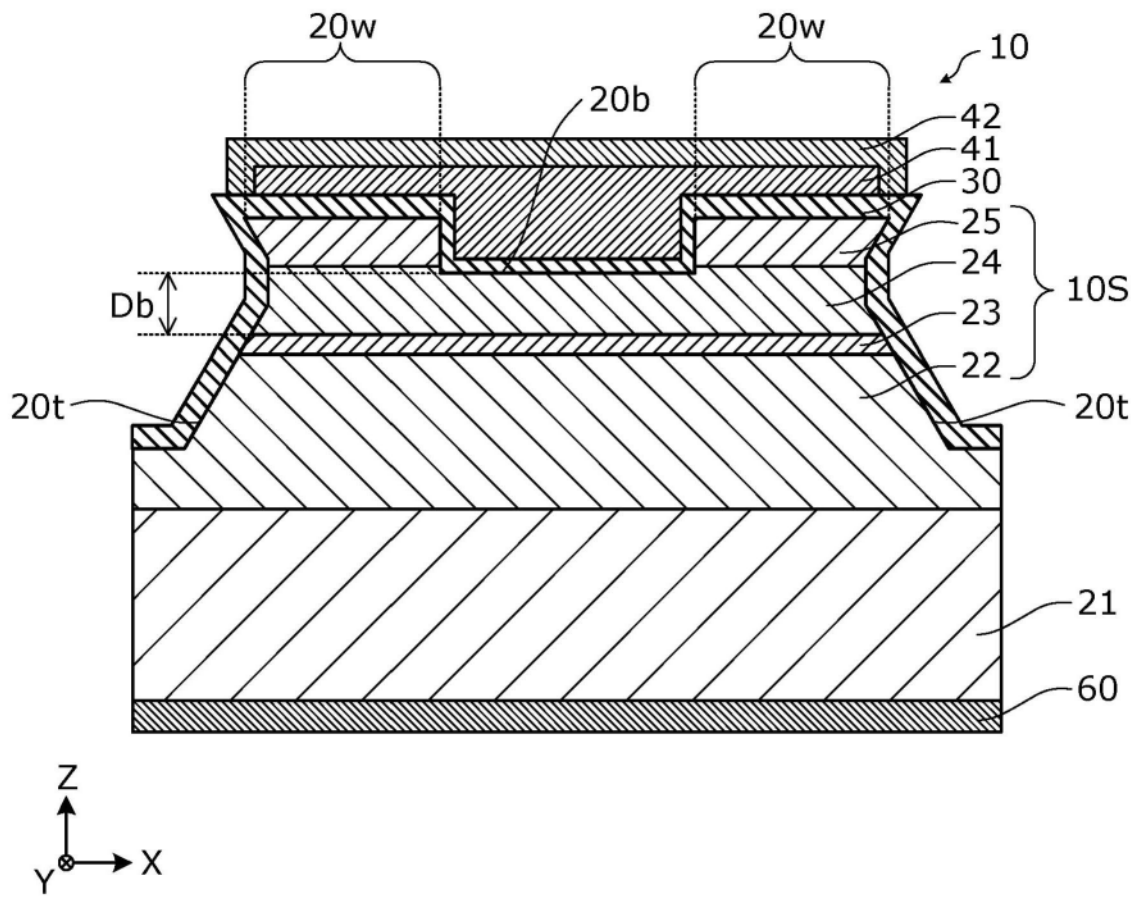


图3

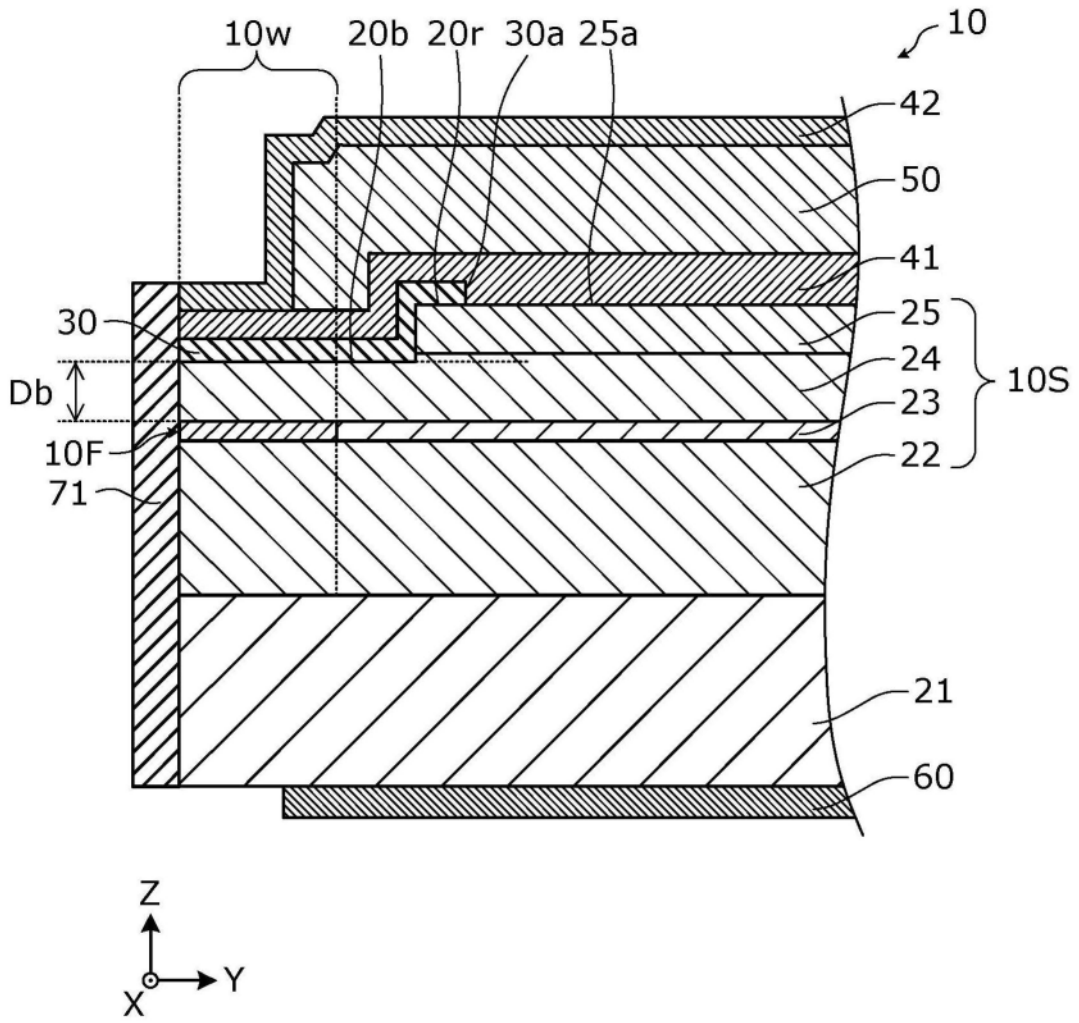


图4

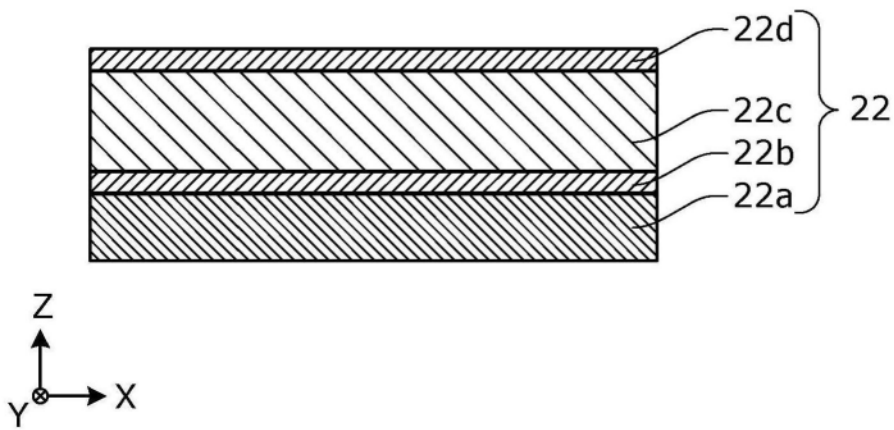


图5

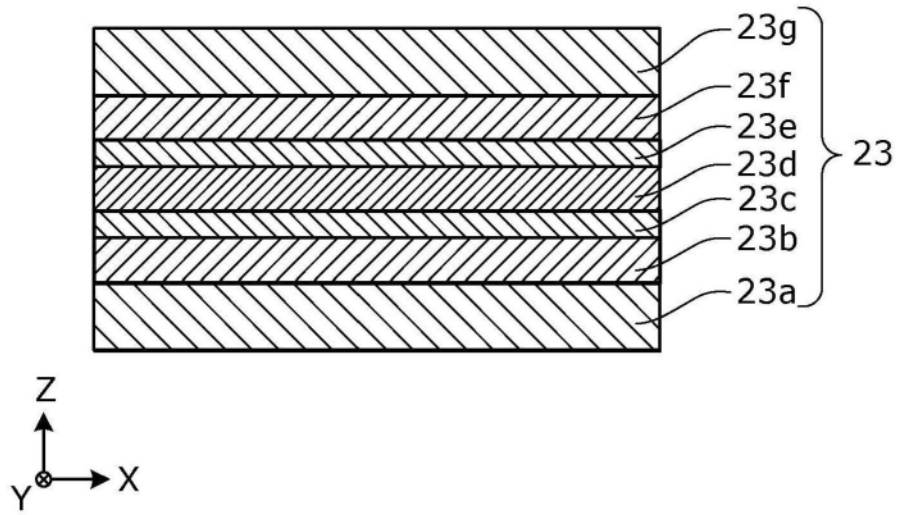


图6

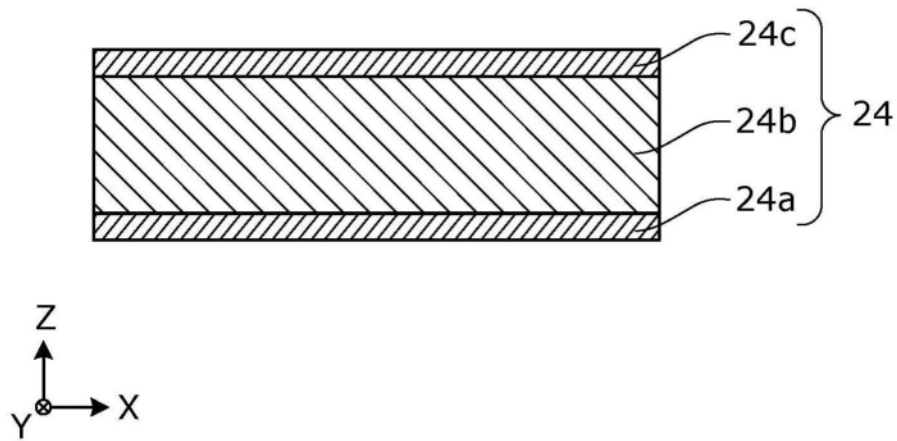


图7

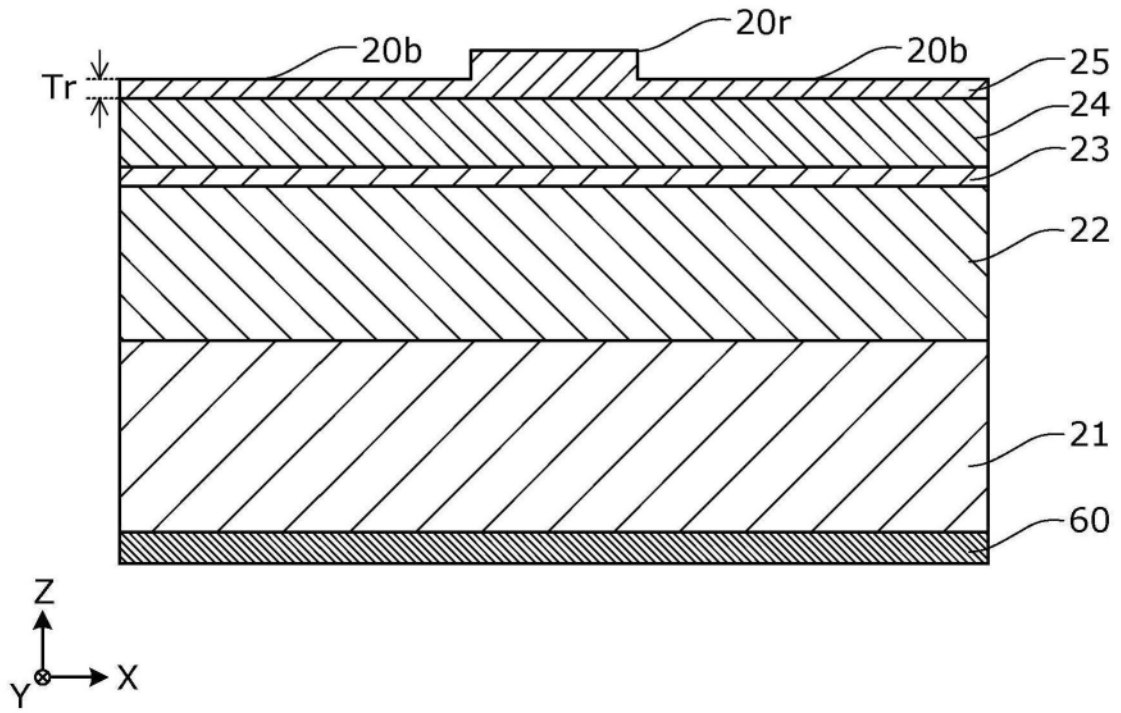


图8

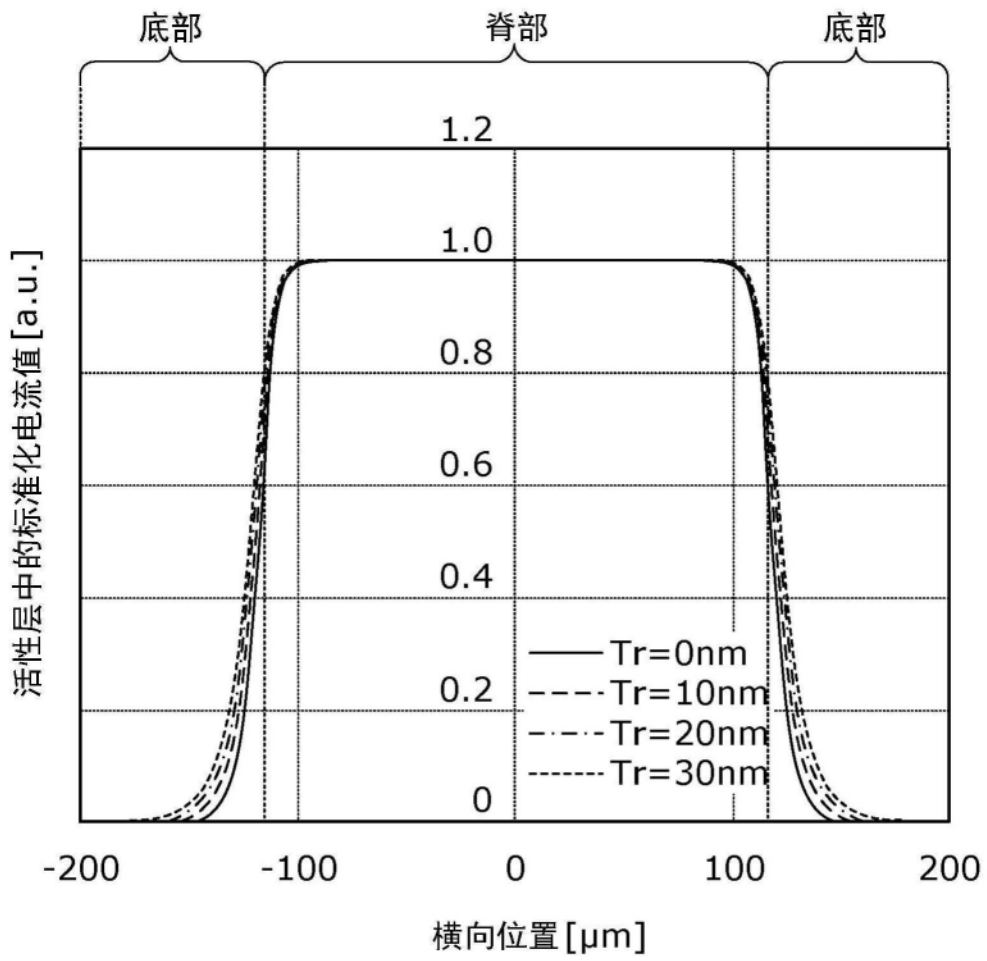


图9

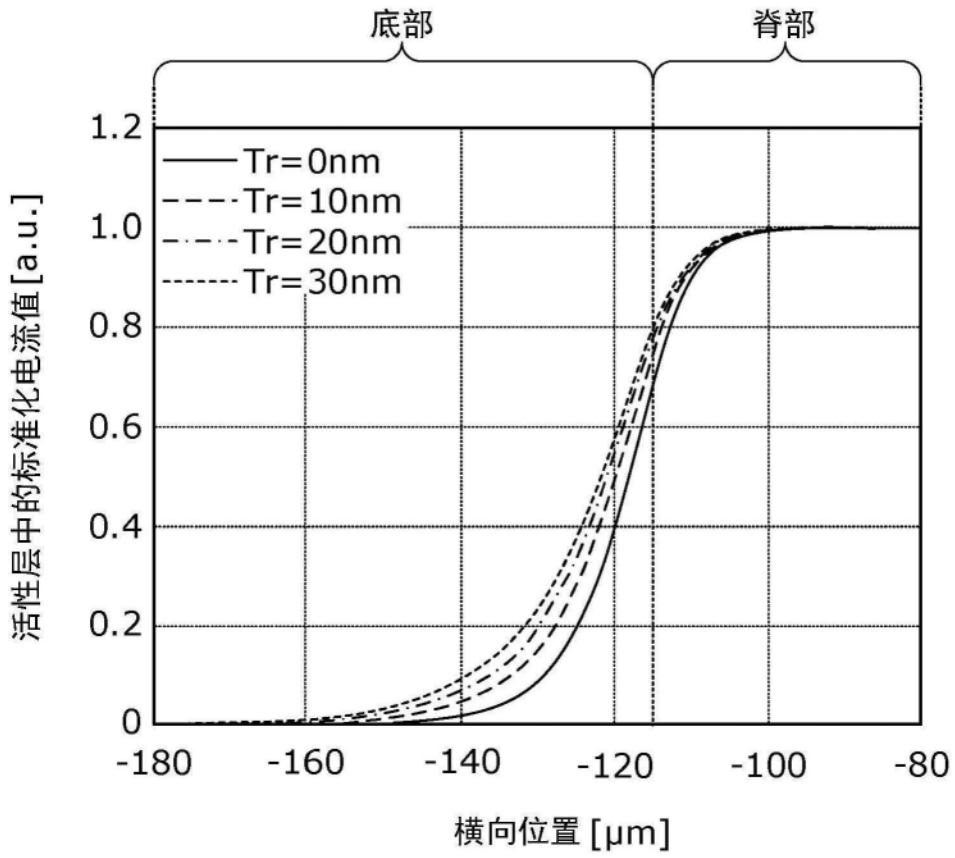


图10

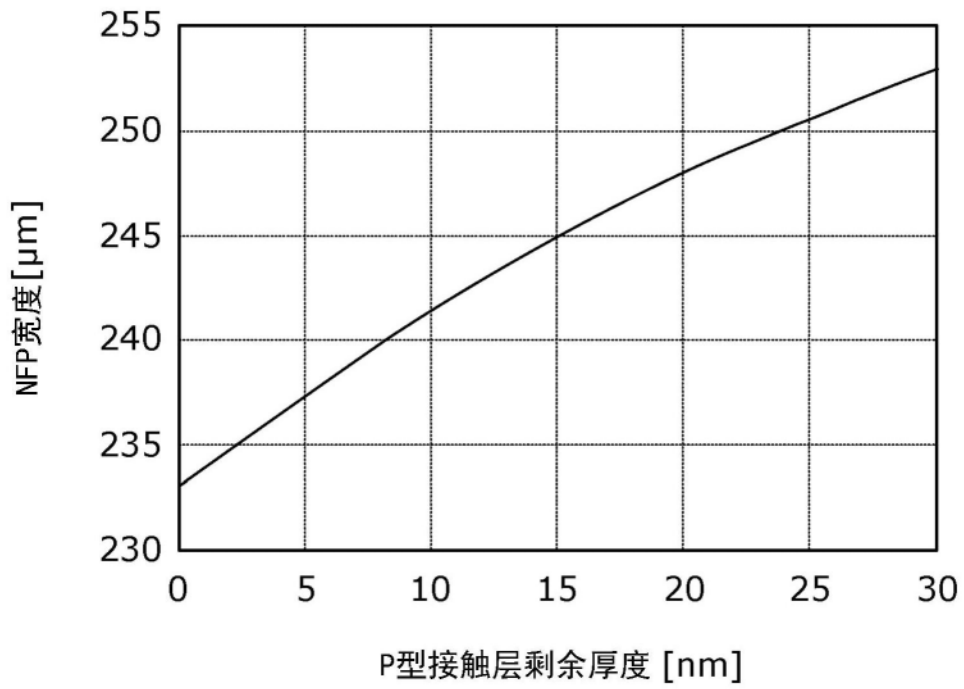


图11

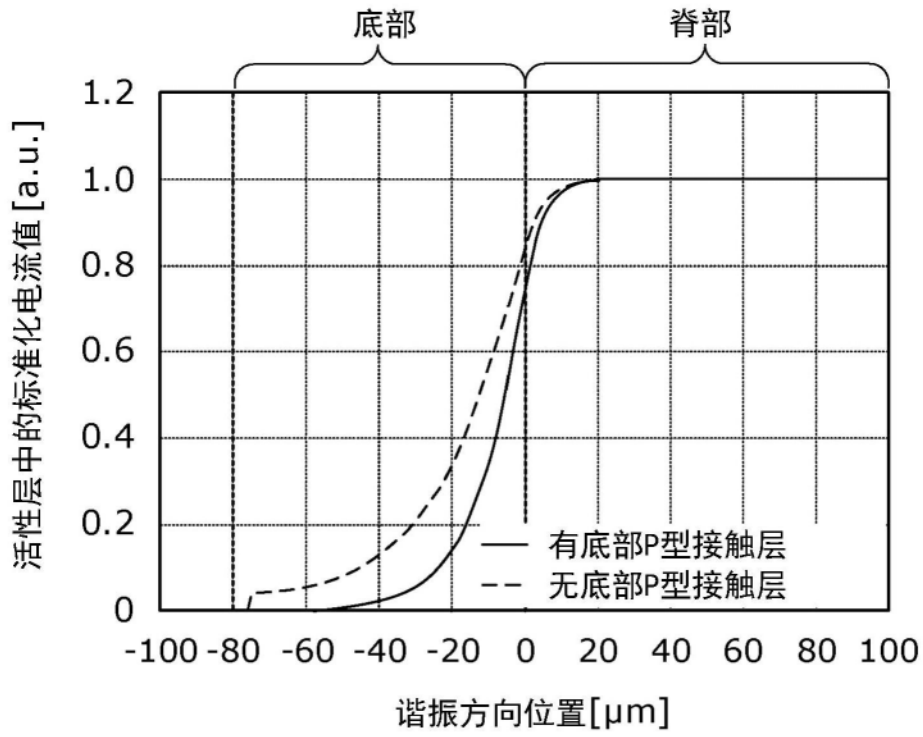


图12

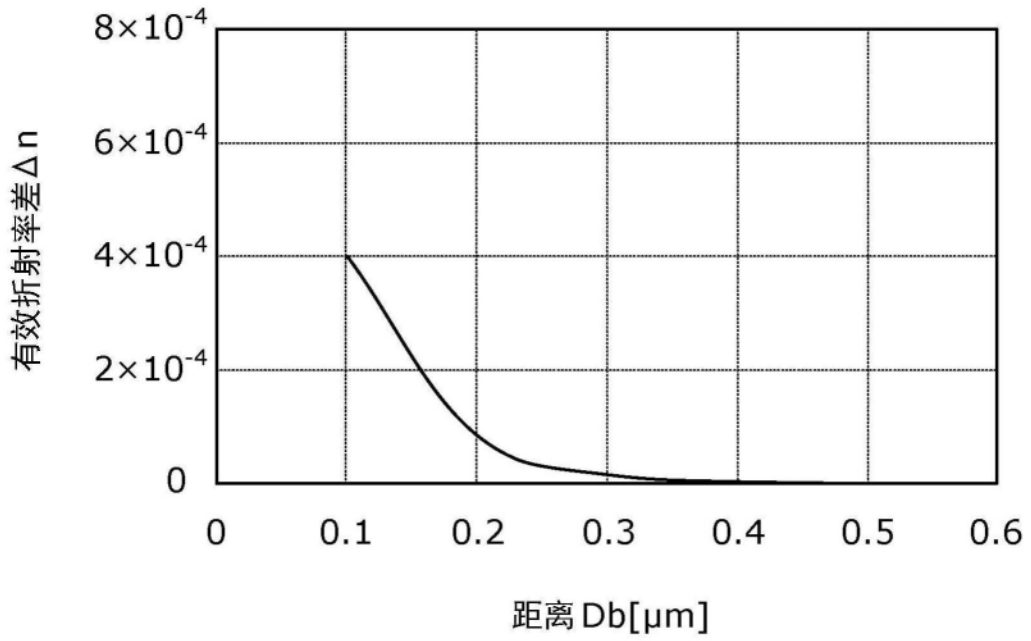


图13

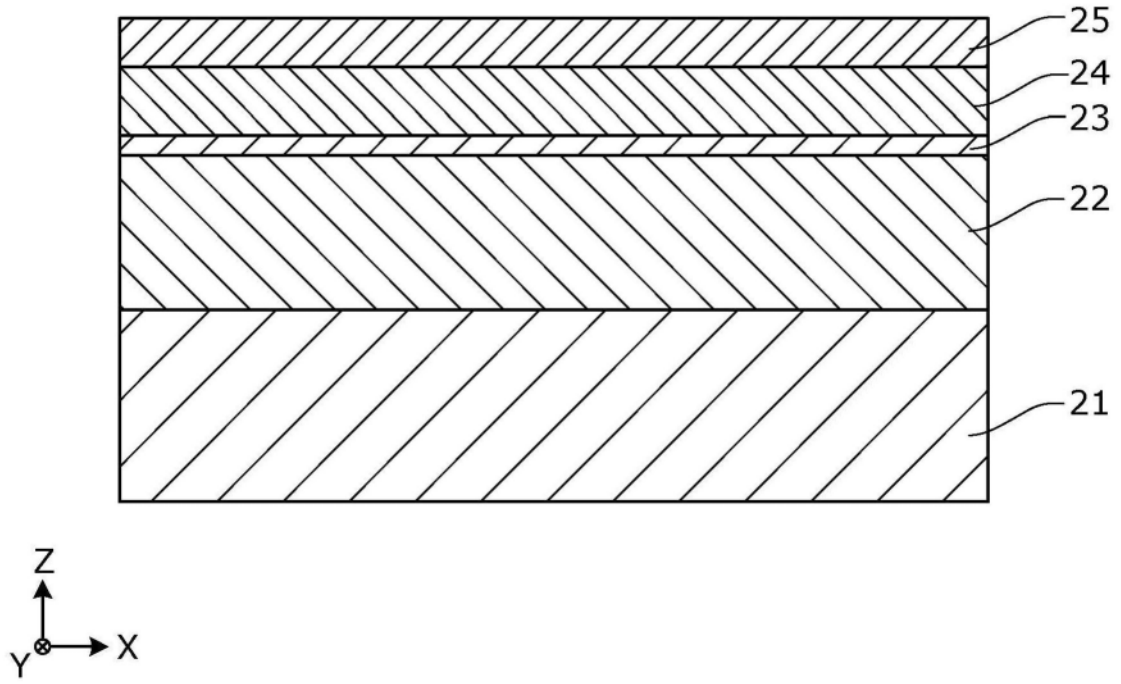


图14

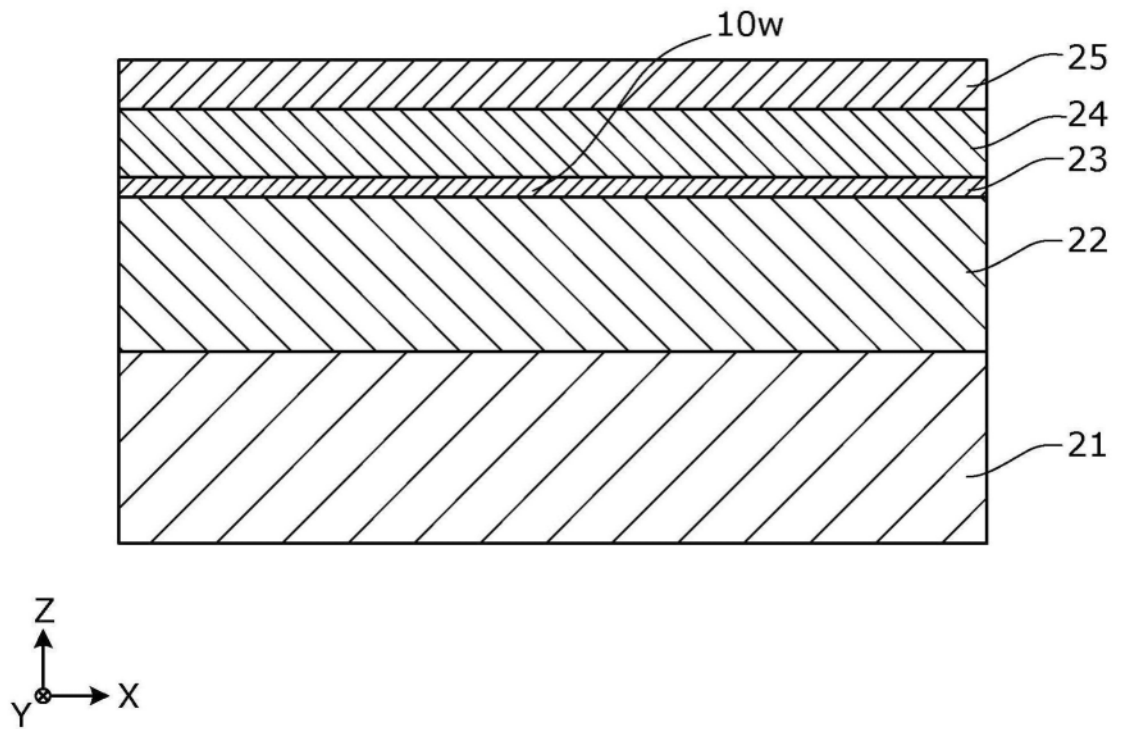


图15

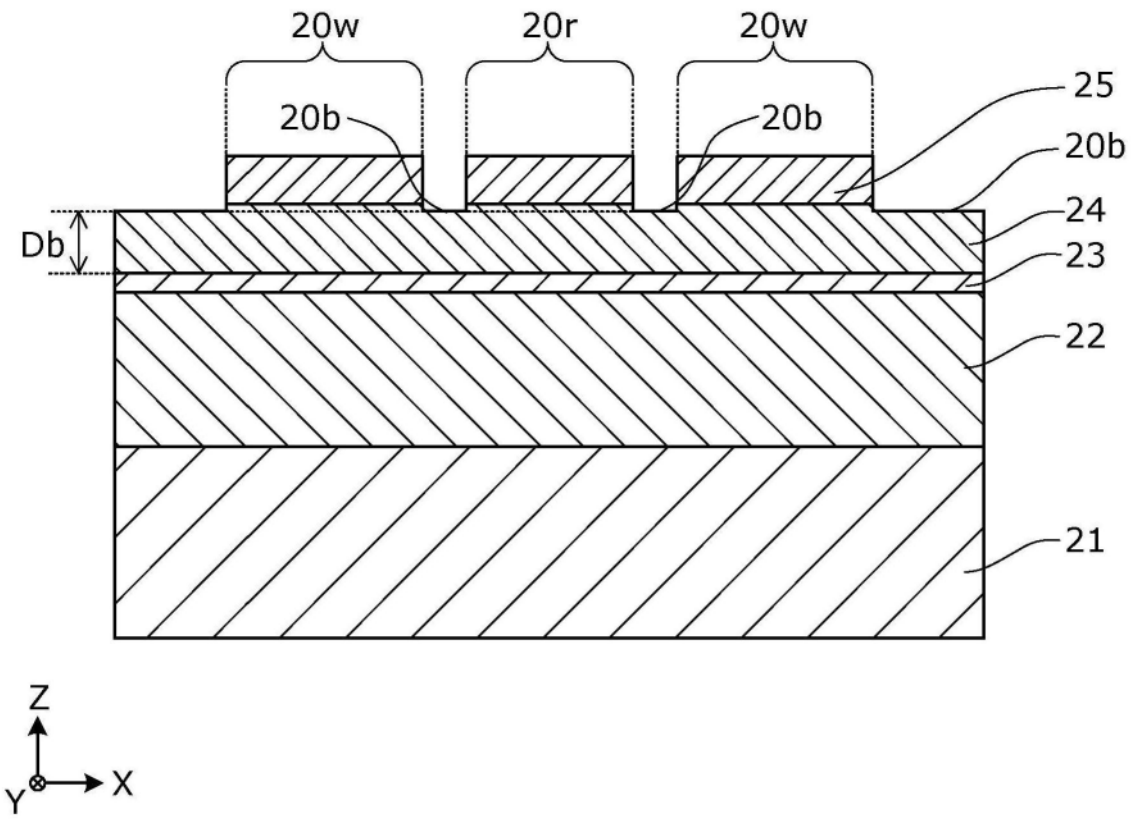


图16

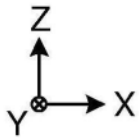
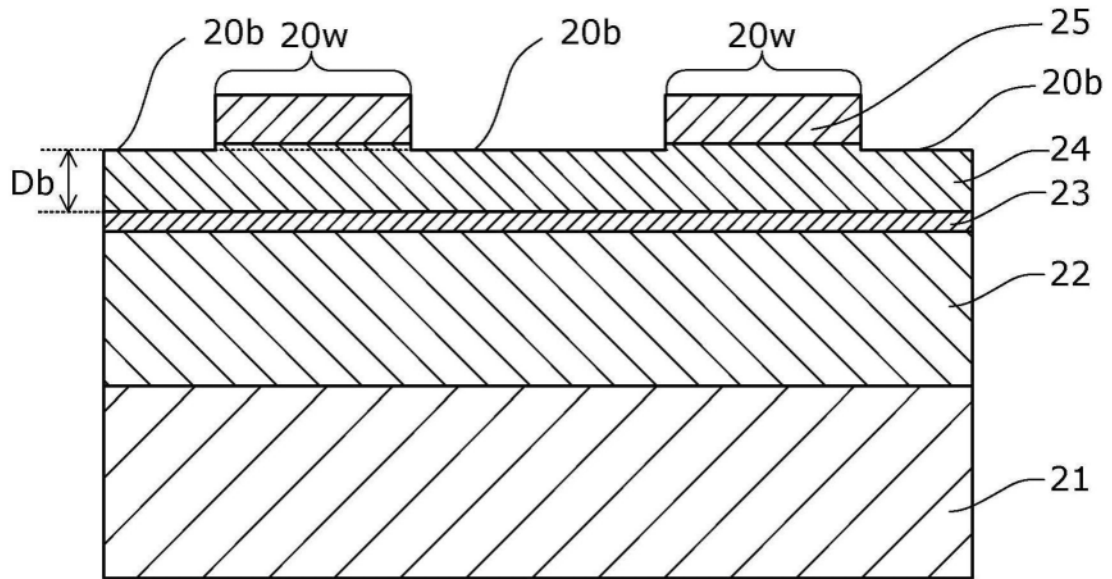


图17

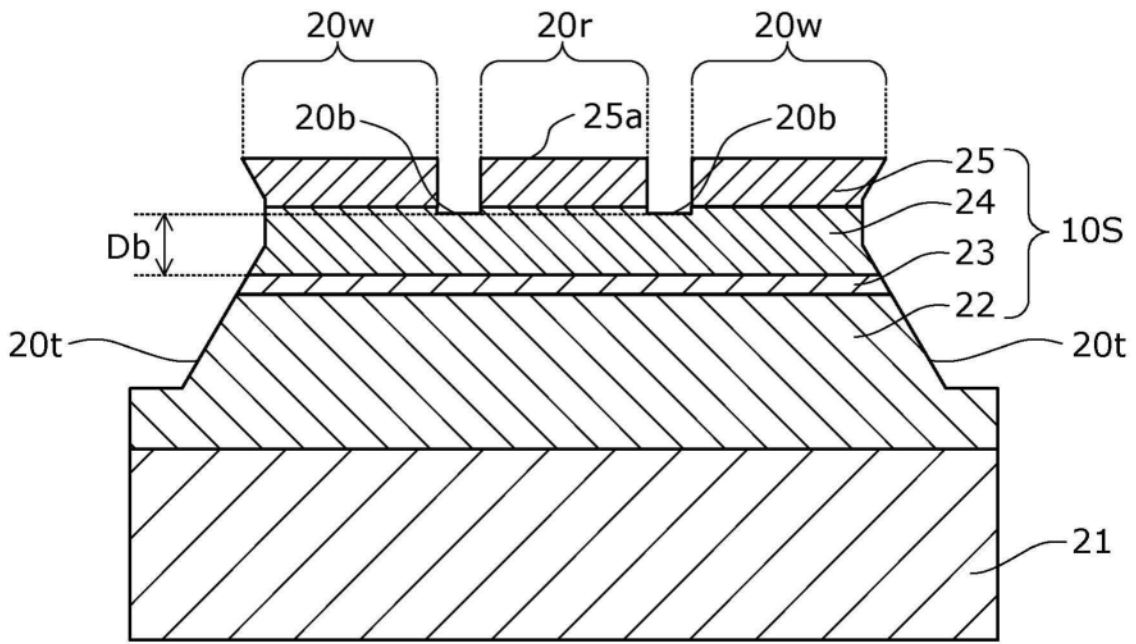


图18

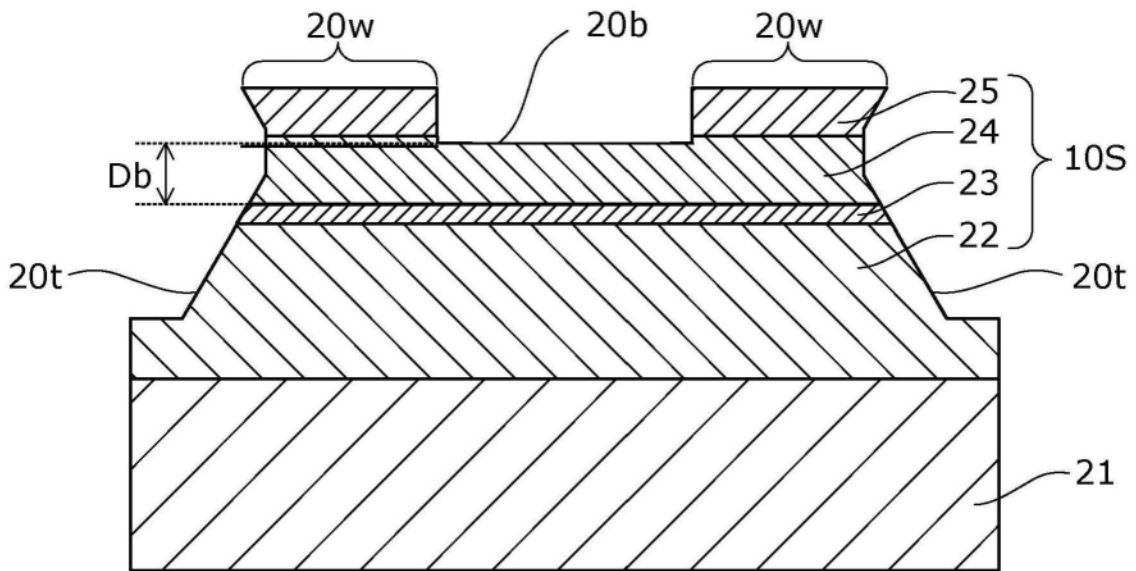


图19

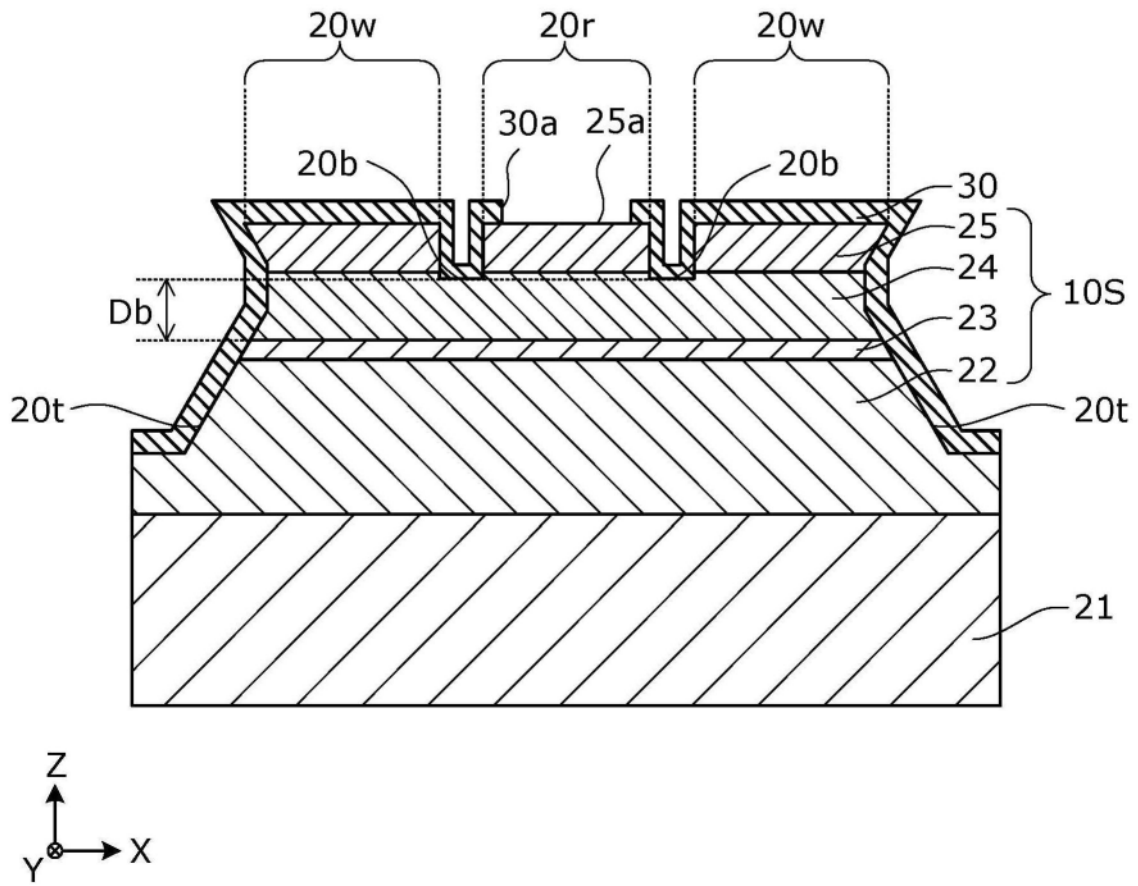


图20

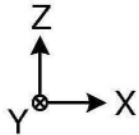
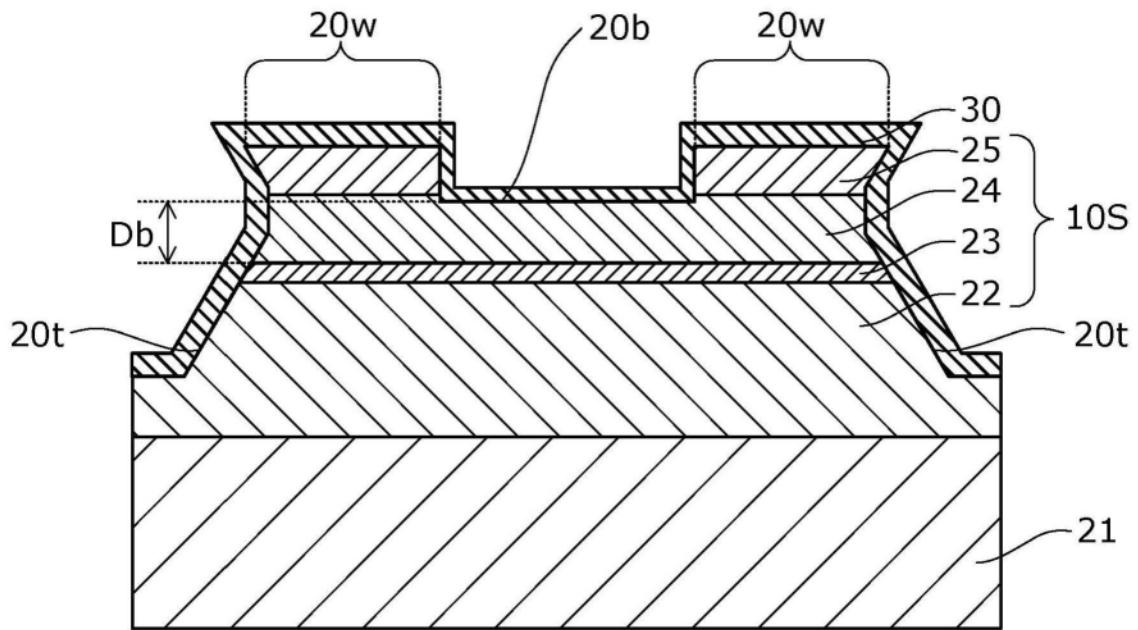


图21

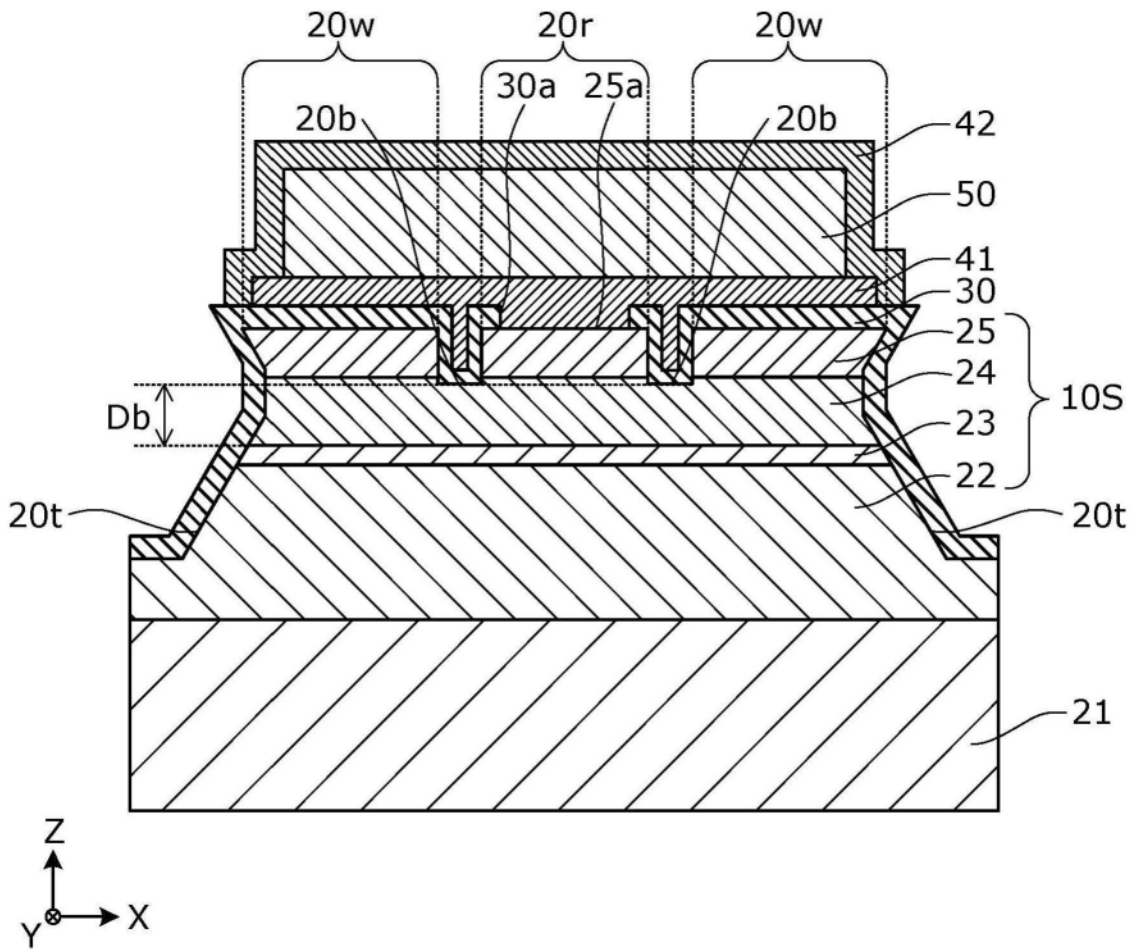


图22

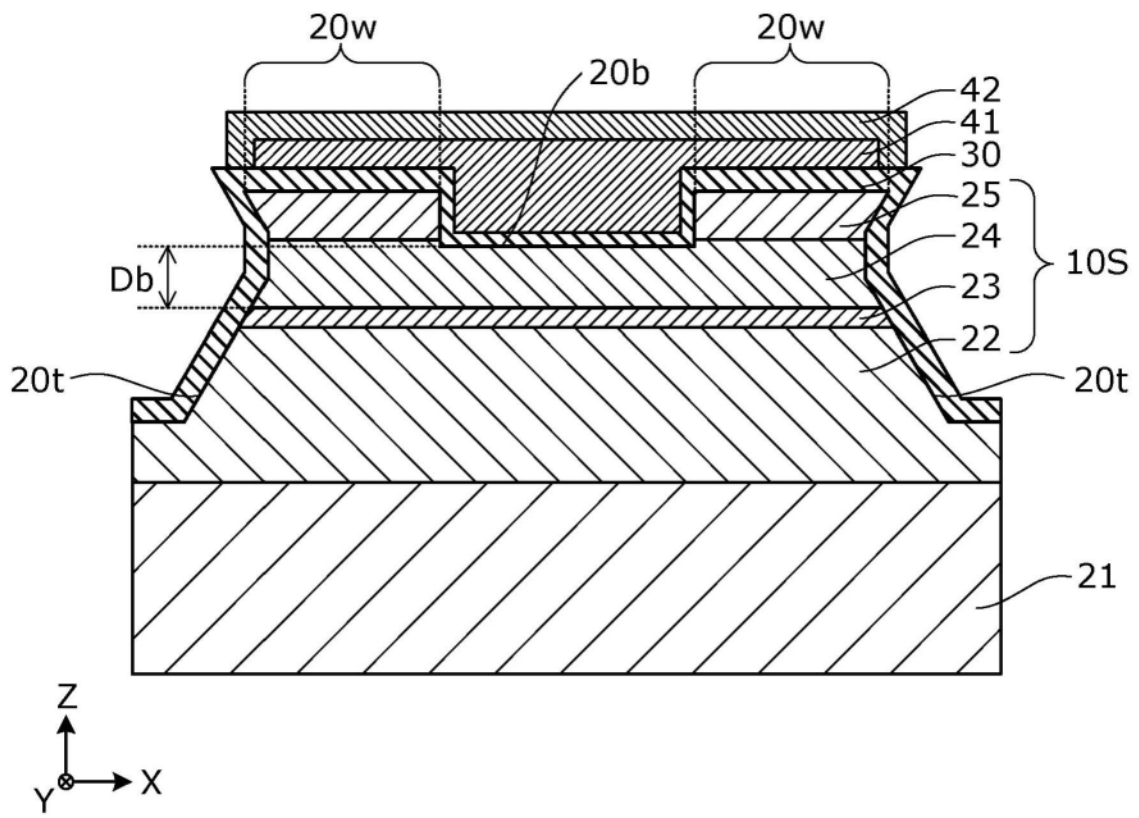


图23

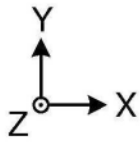
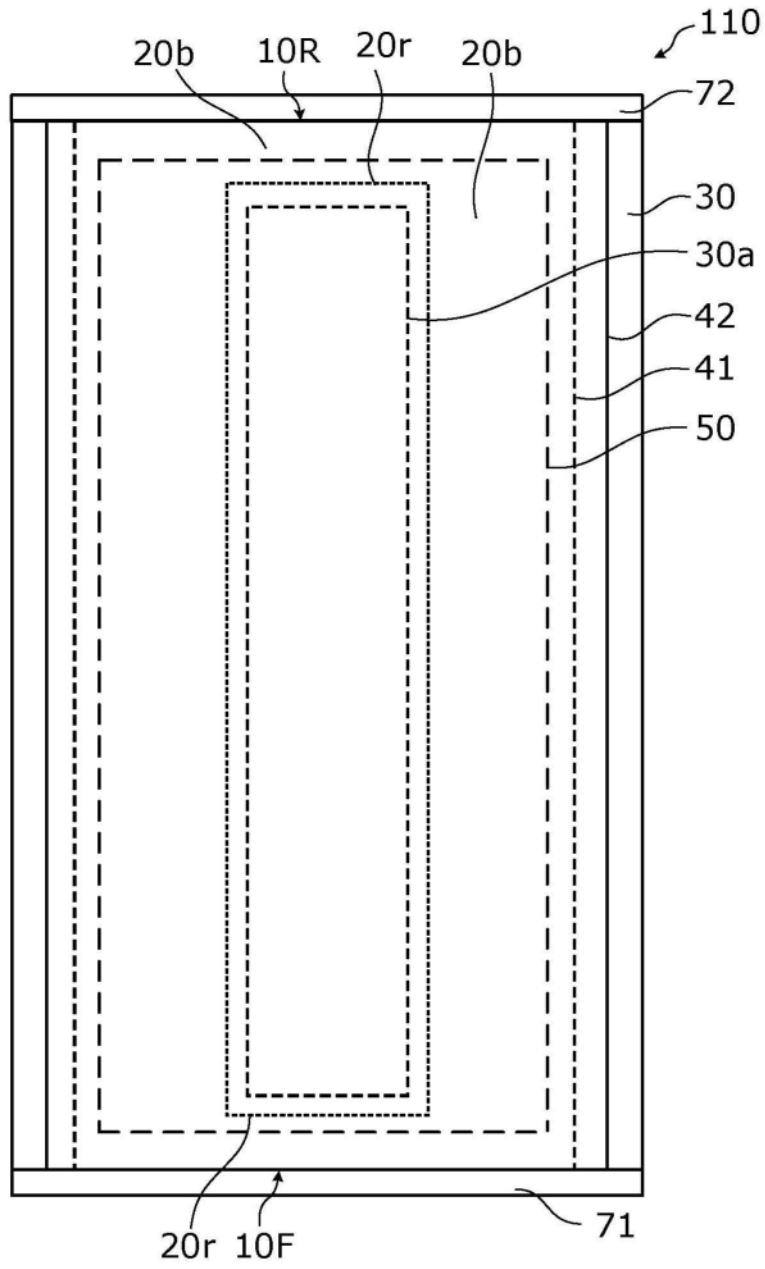


图24

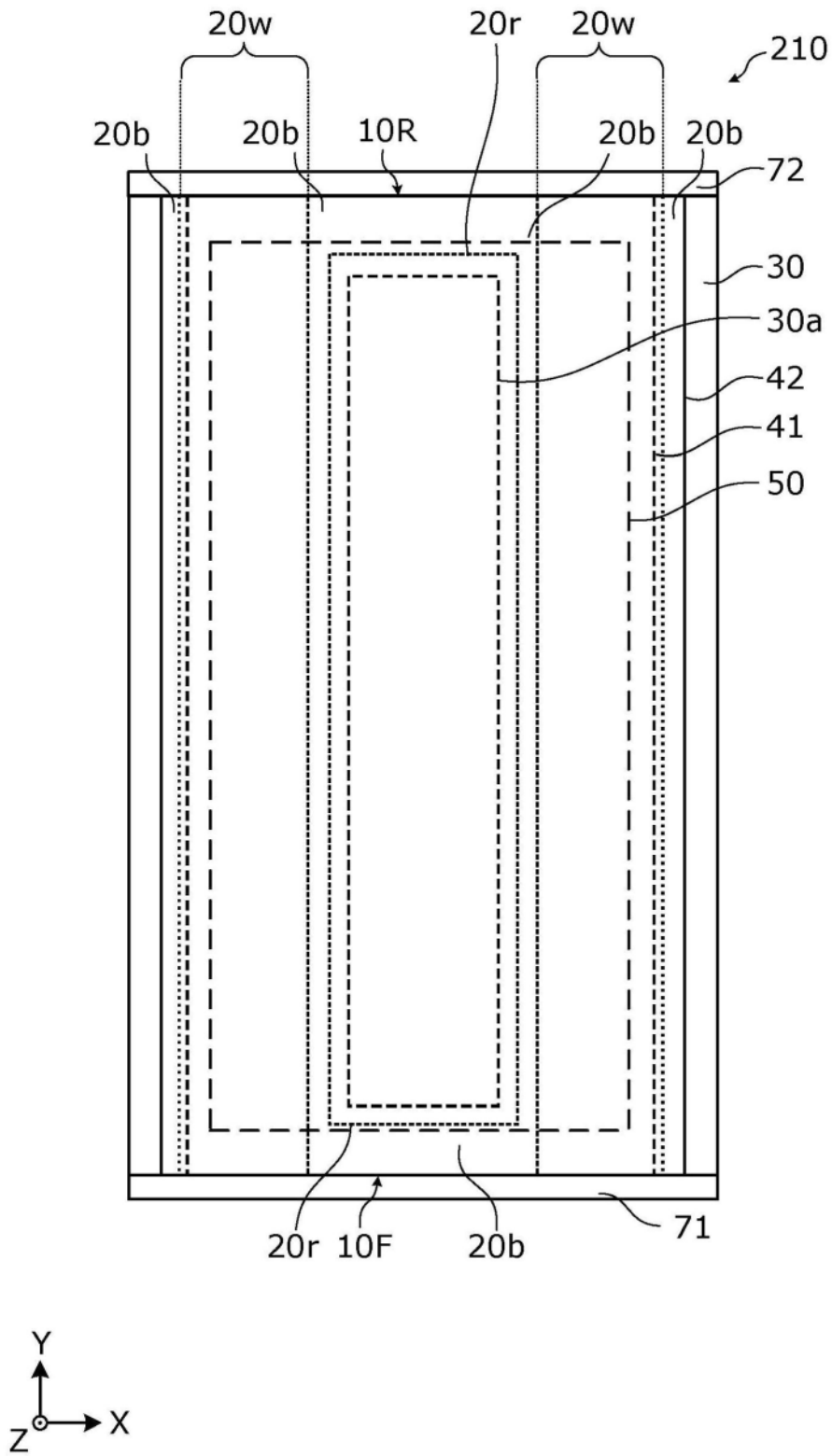


图25

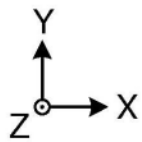
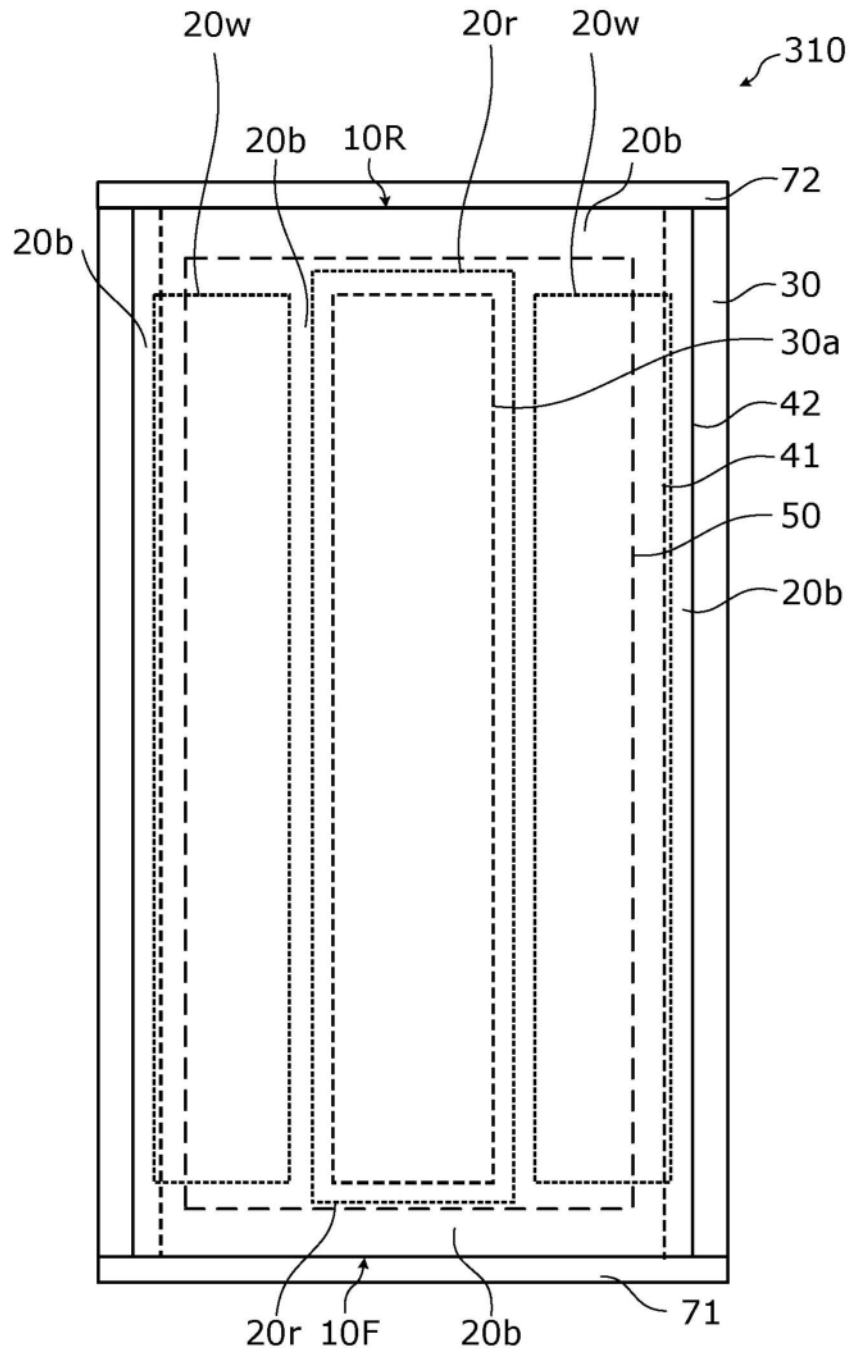


图26

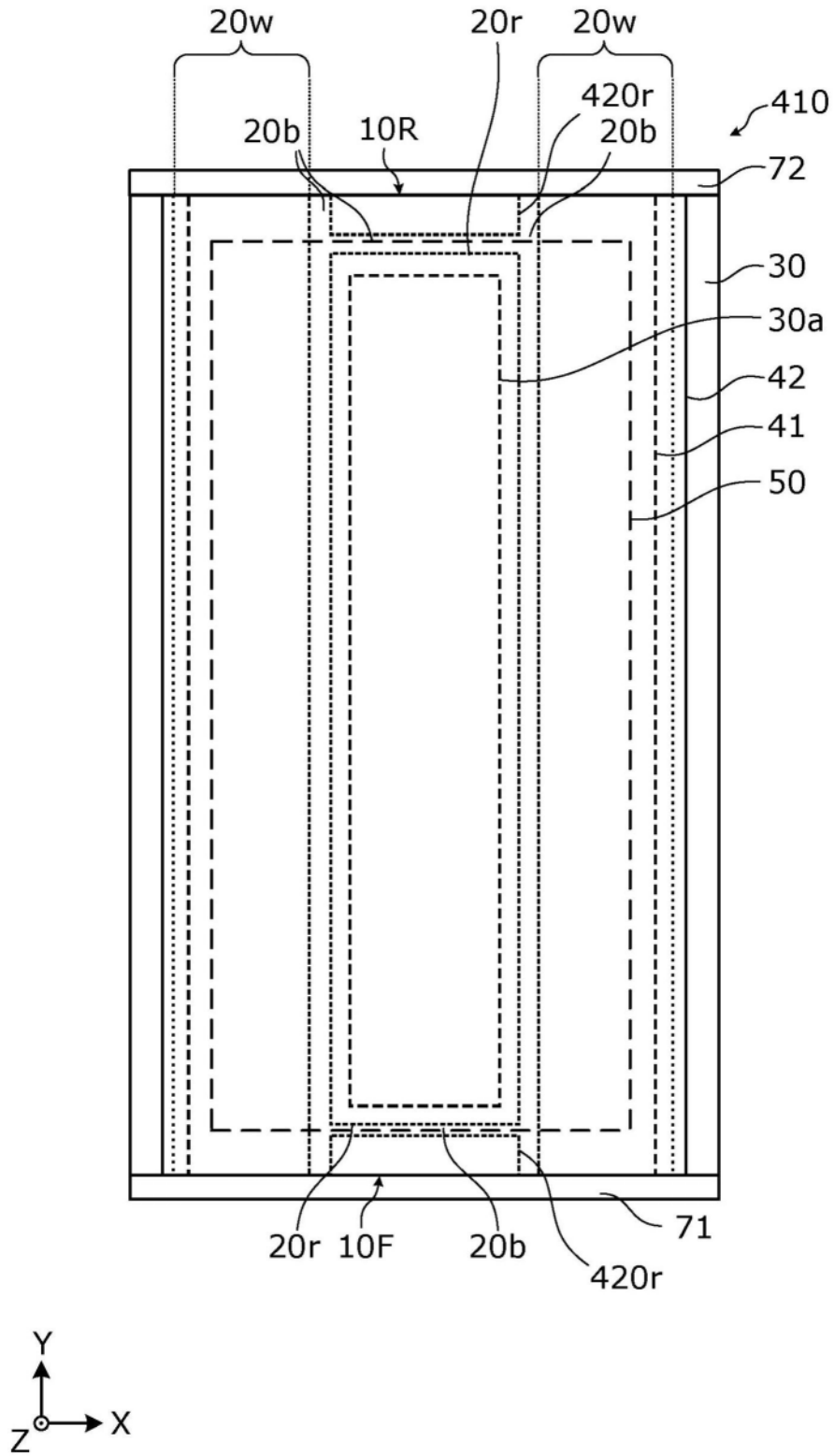


图27

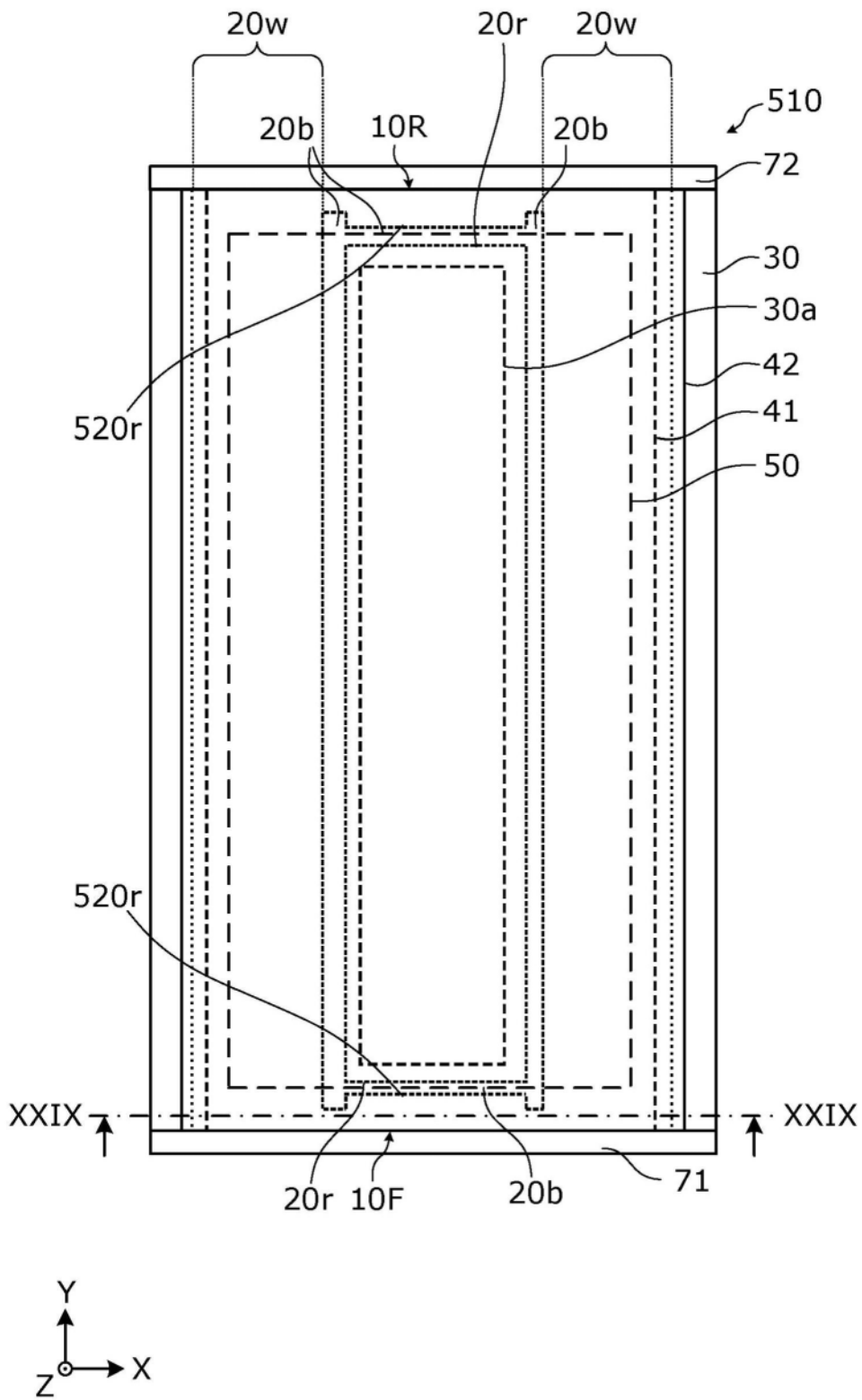


图28

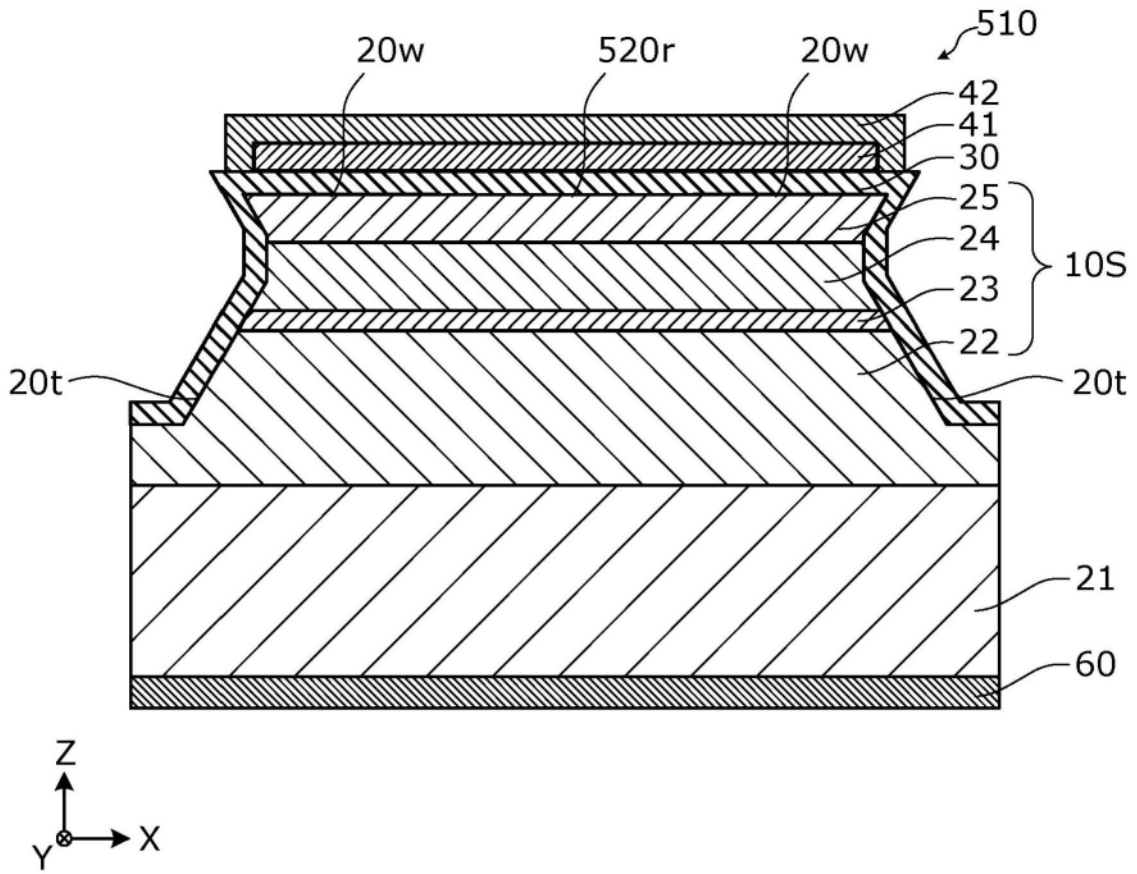


图29