

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第4669803号  
(P4669803)

(45) 発行日 平成23年4月13日 (2011. 4. 13)

(24) 登録日 平成23年1月21日 (2011. 1. 21)

(51) Int. Cl.

F I

G 0 6 F 1/04 (2006. 01)

G 0 6 F 1/04 3 0 1 C

H 0 1 L 27/04 (2006. 01)

H 0 1 L 27/04 U

H 0 1 L 21/822 (2006. 01)

請求項の数 7 (全 13 頁)

(21) 出願番号 特願2006-80796 (P2006-80796)  
 (22) 出願日 平成18年3月23日 (2006. 3. 23)  
 (65) 公開番号 特開2007-257290 (P2007-257290A)  
 (43) 公開日 平成19年10月4日 (2007. 10. 4)  
 審査請求日 平成21年2月27日 (2009. 2. 27)

(73) 特許権者 000001889  
 三洋電機株式会社  
 大阪府守口市京阪本通2丁目5番5号  
 (74) 代理人 110000176  
 一色国際特許業務法人  
 (72) 発明者 清崎 健一  
 大阪府守口市京阪本通2丁目5番5号 三  
 洋電機株式会社内

審査官 田中 友章

最終頁に続く

(54) 【発明の名称】 集積回路及びそれを用いた信号処理装置

(57) 【特許請求の範囲】

【請求項 1】

第1の電源電圧を供給する外部電源が印加されて動作する集積回路において、

前記外部電源から供給される前記第1の電源電圧のレベルを監視して前記外部電源から前記第1の電源電圧が供給されているか否かを判定する電源電圧監視部と、

第1の周波数の第1のクロック及び前記第1の周波数よりも低い第2の周波数を有する第2のクロックが供給され、前記電源電圧監視部において、前記第1の電源電圧が供給されている旨が判定された場合には前記第1のクロックを選択し、前記第1の電源電圧が供給されていない旨が判定された場合には前記第2のクロックを選択し出力するクロック選択部と、

前記クロック選択部が出力する前記第1のクロック又は前記第2のクロックのうちいずれか一方の供給を受けて動作し、前記集積回路の動作を制御するプロセッサと、

を備え、

当該集積回路は、前記外部電源、又は、前記第1の電源電圧よりもレベルの低い第2の電源電圧を供給する内部電源、のうちいずれか一方が印加されて動作するものであって、

前記電源電圧監視部は、前記第1の電源電圧が供給されている旨が判定された場合には前記第1の電源電圧が印加され、前記第1の電源電圧が供給されていない旨が判定された場合には前記第2の電源電圧が印加されるべく制御を行うこと、

を特徴とする集積回路。

【請求項 2】

10

20

請求項 1 に記載の集積回路において、前記外部電源は、データ通信を行うとともに前記第 1 の電源電圧を供給することが可能なインタフェースより供給されることが、を特徴とする集積回路。

【請求項 3】

請求項 1 に記載の集積回路において、当該集積回路は、更に、  
前記第 2 のクロックに基づいて前記第 1 のクロックを生成する PLL 回路を備えること、を特徴とする集積回路。

【請求項 4】

請求項 1 に記載の集積回路において、前記電源電圧監視部は、  
前記第 1 の電源電圧の供給開始の際には電源電圧の変化の後に前記クロック選択部における選択を切り替え、前記第 1 の電源電圧の供給終了の際には電源電圧の変化に先立って前記クロック選択部における選択を切り替えること、を特徴とする集積回路。

10

【請求項 5】

請求項 1 又は 3 に記載の集積回路において、当該集積回路は、更に、  
デジタルデータをデコード処理するデジタル信号処理回路を備え、当該デジタル信号処理回路は、前記電源電圧監視部が選択制御する前記第 1 の電源電圧又は前記第 2 の電源電圧のうちいずれか一方に応じて動作すること、を特徴とする集積回路。

【請求項 6】

請求項 5 に記載する集積回路を備える信号処理装置において、当該信号処理装置は、更に、

20

前記外部電源及び前記内部電源に接続され、前記電源電圧監視部の判定結果に応じて前記第 1 の電源電圧又は前記第 2 の電源電圧のうちいずれか一方を出力する電源電圧選択部を備え、

前記集積回路は、前記電源電圧選択部が出力する前記第 1 の電源電圧又は前記第 2 の電源電圧のうちいずれか一方に応じて動作すること、を特徴とする集積回路。

【請求項 7】

請求項 6 に記載する信号処理装置において、当該信号処理装置は、更に、  
前記デジタルデータを格納する不揮発性メモリを備え、  
前記デジタル信号処理回路は、前記不揮発性メモリに格納された前記デジタルデータを読み出してデコード処理を行うこと、を特徴とする信号処理装置。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、集積回路及びそれを用いた信号処理装置に関する。

【背景技術】

【0002】

近年のエレクトロニクス技術の伸展に伴って、携帯オーディオ再生機器、携帯電話、携帯型ゲーム、PDA (Personal Digital Assistants) 等といった持ち運び便利な携帯性を売りとし且つ所望のアプリケーションに係る信号処理を実行する信号処理装置の普及がめざましい。かかる信号処理装置は、二次電池（ニッケル水素充電電池、リチウムイオン充電電池等）や一次電池（アルカリ乾電池、マンガン乾電池等）によって構成された内部電源を搭載することで携帯性を実現している（例えば、以下に示す特許文献 1 を参照）。

40

【特許文献 1】特開 2001 - 184146 号公報

【発明の開示】

【発明が解決しようとする課題】

【0003】

ところで、内部電源の電源電圧のみで所望のアプリケーションを長時間実行すると、当然の結果として内部電源の電力消費は増大する。従って、信号処理装置は、多種多様なアプリケーションを長時間実行させる意味で、さらなる低消費電力化の対策が必須となっており、既存の対策では不十分であった。

50

## 【課題を解決するための手段】

## 【0004】

前述した課題を解決するための主たる本発明は、第1の電源電圧を供給する外部電源が印加されて動作する集積回路において、前記外部電源から供給される前記第1の電源電圧のレベルを監視して前記外部電源から前記第1の電源電圧が供給されているか否かを判定する電源電圧監視部と、第1の周波数の第1のクロック及び前記第1の周波数よりも低い第2の周波数を有する第2のクロックが供給され、前記電源電圧監視部において、前記第1の電源電圧が供給されている旨が判定された場合には前記第1のクロックを選択し、前記第1の電源電圧が供給されていない旨が判定された場合には前記第2のクロックを選択し出力するクロック選択部と、前記クロック選択部が出力する前記第1のクロック又は前記第2のクロックのうちいずれか一方の供給を受けて動作し、前記集積回路の動作を制御するプロセッサと、を備える。

10

## 【発明の効果】

## 【0005】

本発明によれば、外部電源の供給状況に応じて供給する電源電圧を適切に制御することにより、集積回路における電力消費を低減することができる。

## 【発明を実施するための最良の形態】

## 【0006】

## &lt; 信号処理装置の外部接続 &gt;

図1は、本発明に係る信号処理装置の外部接続を説明するための図である。以下では、本発明に係る信号処理装置の一例として、U S B ( Universal Serial Bus ) インタフェース101を備えており、パーソナルコンピュータ300からU S B ケーブル400のデータライン401を介して転送された圧縮オーディオデータのデジタル再生を行う携帯オーディオ再生機器100を採りあげて説明する。なお、本発明に係る信号処理装置としては、例えば、携帯電話、携帯ゲーム、P D A 等であってもよい。

20

## 【0007】

ここで、U S B とは、共通のU S B インタフェースで様々なタイプの信号処理装置をU S B ホスト機器へと接続可能なシリアルインタフェース規格のことである。U S B の現時点での最新バージョンは「U S B 2 . 0」であり、L S ( Low Speed )、F S ( Full Speed ) 及びH S ( High Speed ) の3種類の転送モードを備えており、用途に応じて3種類の転送モードが使い分けられる。また、U S B は、ハブを利用することで最大127個のU S B 機器をツリー状に接続可能であり、また、U S B ホスト機器の電源を投入した状態で新たなU S B 機器を接続可能な所謂ホットプラグに対応している。

30

## 【0008】

まず、パーソナルコンピュータ300は、U S B コントローラ310並びにU S B インタフェース320を備えてある場合とする。この場合、パーソナルコンピュータ300のU S B インタフェース320と、携帯オーディオ再生機器100のU S B インタフェース101との間を、U S B ケーブル400によって接続することで、パーソナルコンピュータ300と携帯オーディオ再生機器100間がU S B 接続される。なお、U S B ケーブル400は、2本のデータライン401と、電源ライン402と、G N D ライン403とによって構成されており、U S B インタフェース320、101は、それぞれ、一対のデータ端子D + 及びD - と、電源端子V B U S と、G N D 端子とが設けられる。

40

## 【0009】

パーソナルコンピュータ300は、電源プラグ361を介して供給されるA C 電源電圧をD C 電源電圧へと変換する電源アダプタ360を備えるとともに、全体の制御を司るC P U 330、様々なプログラムを格納するR O M 等のメモリ340、音楽ファイルや動画ファイル等を格納するハードディスク350、が相互に通信可能に接続されている。ここで、ハードディスク350に格納される音楽ファイルは、例えば、M P E G - 1 A u d i o L a y e r 3 ( M P 3 ) 形式等の圧縮オーディオデータであり、ハードディスク350に格納される動画ファイルは、例えば、M P E G - 2 形式、M P E G - 4 形式等の圧

50

縮ムービーデータである。

【 0 0 1 0 】

ここで、パーソナルコンピュータ 3 0 0 から携帯オーディオ再生機器 1 0 0 に向けての音楽ファイルのデータ転送の概要を説明する。まず、パーソナルコンピュータ 3 0 0 は、メモリ 3 4 0 に格納されたプログラムを起動し、ボーリング要求等によって携帯オーディオ再生機器 1 0 0 を自身に接続された U S B 機器として認識する。そして、パーソナルコンピュータ 3 0 0 は、ハードディスク 3 5 0 から任意の音楽ファイルを読み出し、U S B コントローラ 3 1 0 へと転送する。U S B コントローラ 3 1 0 は、ハードディスク 3 5 0 から読み出された音楽ファイルをパケット形式へと変換して、U S B インタフェース 3 2 0 乃至 U S B ケーブル 4 0 0 を介して携帯オーディオ再生機器 1 0 0 へと差動の半二重伝送を行うための U S B 規格に準拠した通信プロトコル処理を行う。この結果、携帯オーディオ再生機器 1 0 0 は、パーソナルコンピュータ 3 0 0 から音楽ファイルを取り込むことができる。

10

【 0 0 1 1 】

一方、携帯オーディオ再生機器 1 0 0 は、パーソナルコンピュータ 3 0 0 から音楽ファイルのデータ転送が完了した場合、一般的には、U S B インタフェース 1 0 1 から U S B ケーブル 4 0 0 を取り外した上で、当該音楽ファイルの再生処理を実行することになる。しかし、音楽ファイルのデータ転送が完了した場合に、U S B インタフェース 1 0 1 に U S B ケーブル 4 0 0 を接続したままの状態であっても、携帯オーディオ再生機器 1 0 0 は、音楽ファイルの再生処理を実行することが可能である。

20

【 0 0 1 2 】

ところで、パーソナルコンピュータ 3 0 0 は、U S B ケーブル 4 0 0 が有する電源ライン 4 0 2 を利用して、携帯オーディオ再生機器 1 0 0 に向けて電源アダプタ 3 6 0 において生成した D C 電源電圧（以下、電源電圧 V B U S という。）を供給することができる。換言すると、携帯オーディオ再生機器 1 0 0 は、パーソナルコンピュータ 3 0 0 から音楽ファイルを取り込むのと併せて電源電圧 V B U S の供給を受けることができる。

【 0 0 1 3 】

従って、携帯オーディオ再生機器 1 0 0 は、内部電源 1 0 4 の電力消費を抑えるべく、パーソナルコンピュータ 3 0 0 から供給された電源電圧 V B U S を動作電圧として、パーソナルコンピュータ 3 0 0 との間の U S B 規格に準拠した通信プロトコル処理や音楽ファイルの再生処理を行える。

30

【 0 0 1 4 】

< 携帯オーディオ再生機器 >

図 2 は、携帯オーディオ再生機器 1 0 0 の構成を示す図である。同図に示すように、携帯オーディオ再生機器 1 0 0 は、本発明に係る『集積回路』の一実施形態である A S I C (Application Specific Integrated Circuit) 2 0 0 と、その周辺回路によって構成される。なお、本実施形態では、『集積回路』を A S I C 2 0 0 によって実現するが、その他に F P G A (Field Programmable Gate Array) や P L D (Programmable Logic Device) で実現してもよい。

40

【 0 0 1 5 】

以下では、携帯オーディオ再生機器 1 0 0 の構成の説明に際して、A S I C 2 0 0 の周辺回路の構成と、A S I C 2 0 0 の構成と、に分けてそれぞれ説明する。

【 0 0 1 6 】

== A S I C 周辺回路の構成 ==

U S B インタフェース 1 0 1 は、電源ライン 4 0 2 を含んだ U S B ケーブル 4 0 0 を介して U S B ホスト機器 3 0 0 と通信可能に接続させるためのインタフェースである。前述したとおり、U S B ケーブル 4 0 0 は、2 本のデータライン 4 0 1 と、電源ライン 4 0 2 と、G N D ライン 4 0 3 とによって構成されており、U S B インタフェース 1 0 1 は、一対のデータ端子 D + 及び D - と、電源端子 V B U S と、G N D 端子とが設けられる。

【 0 0 1 7 】

50

レギュレート回路103は、USBインタフェース101から配線された電源ライン102の電源電圧VBUSのレベルを、高速性が要求される通信プロトコル処理(HSモードやFSモード等)をASIC200が行う場合に必要となる電圧レベル(3.3Vや1.5V等)へと調整したレギュレート電源電圧VREG(本発明に係る『第1の電源電圧』)を生成する。なお、USBバスパワーとしてパーソナルコンピュータ300から供給される電源電圧は「+4.75V~+5.25V」の範囲と規定されており、本実施形態では、電源電圧VBUSのレベルは「5V」とする。また、レギュレート電源電圧VREGのレベルは「1.5V」とする。

#### 【0018】

内部電源104は、一又は複数の二次電池(ニッケル水素充電電池(公称電圧1.2V)、リチウムイオン充電電池(公称電圧3.6V~3.7V)等)若しくは一又は複数の一次電池(アルカリ乾電池(公称電圧1.5V)、マンガン乾電池(公称電圧1.5V)等)によって構成される電源であり、レギュレート電源電圧VREGのレベルよりも低いレベルの電源電圧VDD(本発明に係る『第2の電源電圧』)を生成する。

#### 【0019】

ここで、本実施形態では、内部電源104は、充電が可能であり且つ公称電圧が最も低い二次電池であるニッケル水素充電電池(公称電圧1.2V)によって構成される場合とする。また、電源電圧VDDは、ASIC200の低消費電力化のためにできる限り低いレベルにすることが好ましいが、ASIC200の正常動作が可能な範囲並びにASIC200の半導体プロセスの兼ね合いによって、公称電圧(1.2V)の90%程度の「1.1V」とする。

#### 【0020】

電源電圧選択部105は、後述の電源電圧監視部270からDET端子207を介して供給された選択信号DET1に基づいて、パーソナルコンピュータ300から携帯オーディオ再生機器100へ向けて電源電圧VBUSが供給されている旨が判定された場合には、レギュレート電源電圧VREGの方を選択する。また、電源電圧選択部105は、前述した選択信号DET1に基づいて、パーソナルコンピュータ300から携帯オーディオ再生機器100へ向けて電源電圧VBUSが供給されていない旨が判定された場合には電源電圧VDDの方を選択する。

#### 【0021】

不揮発性メモリ106は、パーソナルコンピュータ300からUSBケーブル400を介して転送された音楽ファイルを格納する外部メモリである。不揮発性メモリ106は、例えば、フラッシュメモリを採用する。なお、本実施形態以外にも、より大容量のデータを格納する場合には、不揮発性メモリ106の代わりに、小型ハードディスク(不図示)を採用してもよい。

#### 【0022】

水晶発振器107は、PLL回路280において基準となる原クロックCLK2を発振生成するための外付発振素子である。なお、本実施形態以外にも、携帯オーディオ再生機器100の外部から自励クロックの供給を受けるようにしてもよい。

#### 【0023】

=== ASICの構成 ===

まず、ASIC200の端子としては、D+端子201、D-端子202、MI端子203、OUT端子204、XTAL端子205、VBUS端子206、DET端子207、VDD端子208が設けられる。

#### 【0024】

D+端子201、D-端子202は、USBインタフェース101のデータ端子D+、D-とそれぞれ接続させる入出力端子である。MI端子203は、不揮発性メモリ106と接続させる入出力端子である。OUT端子204は、音楽ファイルの再生結果を出力するための出力端子である。XTAL端子205は、水晶発振器107と接続させる端子である。

10

20

30

40

50

## 【 0 0 2 5 】

V B U S 端子 2 0 6 は、U S B インタフェース 1 0 1 の電源端子より配線された電源ライン 1 0 2 と接続させる入力端子である。D E T 端子 2 0 7 は、電源電圧監視部 2 7 0 の判定結果である選択信号 D E T 1 を出力する出力端子である。V D D 端子 2 0 8 は、電源電圧選択部 1 0 5 において選択されたレギュレート電源電圧 V R E G 若しくは電源電圧 V D D の一方が印加される入力端子である。

## 【 0 0 2 6 】

また、A S I C 2 0 0 は、マイクロコンピュータ 2 1 0、U S B コントローラ 2 2 0、メモリインタフェース回路 2 3 0、D S P (Digital Signal Processor) 2 4 0、R A M 2 5 0、D A 変換器 2 6 0 それぞれが内部バス 2 0 9 を介して相互に通信可能に接続されており、更に、電源電圧監視部 2 7 0、P L L 回路 2 8 0、クロック選択部 2 9 0、を有する。

10

## 【 0 0 2 7 】

マイクロコンピュータ 2 1 0 は、A S I C 2 0 0 全体の制御を司る『プロセッサ』である。すなわち、マイクロコンピュータ 2 1 0 は、U S B コントローラ 2 2 0 における通信プロトコル処理や、D S P 2 4 0 における音楽ファイルの再生処理等を統括制御する。なお、マイクロコンピュータ 2 1 0 は、後述のクロック選択部 2 9 0 から供給される通倍クロック S C K 1 又は原クロック S C K 2 によって動作する。

## 【 0 0 2 8 】

U S B コントローラ 2 2 0 は、信号処理装置側の通信プロトコル処理を行うものであり、U S B インタフェース 1 0 1 から D + 端子 2 0 1 並びに D - 端子 2 0 2 へと差動入力されてきたデータを A S I C 2 0 0 の内部バス 2 0 9 へと中継を行う U S B トランシーバや、パケットをデコードするデコーダ、更にはデータバッファ用の F I F O 等を備える。例えば、U S B コントローラ 2 2 0 は、マイクロコンピュータ 2 1 0 からの指令によって、パーソナルコンピュータ 3 0 0 から転送された音楽ファイルを内部バス 2 0 9 を介してメモリインタフェース回路 2 3 0 へと転送する。

20

## 【 0 0 2 9 】

メモリインタフェース回路 2 3 0 は、A S I C 2 0 0 から M I 端子 2 0 3 に接続された不揮発性メモリ 1 0 6 に対するデータの読み出し・書き込みを制御するための回路である。例えば、メモリインタフェース回路 2 3 0 は、U S B コントローラ 2 2 0 から転送された音楽ファイルを不揮発性メモリ 1 0 6 へと書き込む処理を行う。

30

## 【 0 0 3 0 】

D S P 2 4 0 は、音楽ファイルの再生に係るデジタル信号処理を行う回路である。例えば、音楽ファイルの再生の際には、マイクロコンピュータ 2 1 0 からの指令によって、不揮発性メモリ 1 0 6 に書き込まれた音楽ファイルがメモリインタフェース回路 2 3 0 によって読み出され、作業用メモリとしての R A M 2 5 0 へと格納される。D S P 2 4 0 は、R A M 2 5 0 へと格納された音楽ファイルを読み出してそのデータ形式に準拠したデコード処理（例えば、M P 3 デコード等）を行う。そして、デコード処理されたデジタル量が、D A 変換器 2 6 0 によってアナログ量へと変換された後に O U T 端子 2 0 4 を介して外部へと出力される。

40

## 【 0 0 3 1 】

電源電圧監視部 2 7 0 は、U S B インタフェース 1 0 1 に U S B ケーブル 4 0 0 が接続された場合にパーソナルコンピュータ 3 0 0 から電源ライン 4 0 2 を介して供給され得る電源電圧 V B U S のレベルを監視することで、パーソナルコンピュータ 3 0 0 から電源電圧 V B U S が供給されているか否かを判定する。

## 【 0 0 3 2 】

詳述すると、電源ライン 4 0 2 と U S B インタフェース 1 0 1 を介して電氣的に接続された電源ライン 1 0 2 上にプルダウン抵抗 R d を予め設けておく。その上で、U S B インタフェース 1 0 1 に U S B ケーブル 4 0 0 が接続されてパーソナルコンピュータ 3 0 0 から電源電圧 V B U S の供給を受けている場合には V B U S 端子 2 0 6 に印加される電圧レ

50

ベルは「5 V」となる。一方、USBインタフェース101からUSBケーブル400が取り外された場合にはパーソナルコンピュータ300から電源電圧VBUSの供給を受けられないので、VBUS端子206に印加される電圧レベルはプルダウン抵抗Rdによって「0 V」となる。

#### 【0033】

そこで、電源電圧監視部270は、二値化処理部271並びに判定処理部272を具備しており、二値化処理部271は、VBUS端子206に印加される電圧レベルを予め定めておいた参照レベルVth（例えば、2.5 V）と比較することで、Highレベル若しくはLowレベルを出力する。

#### 【0034】

判定処理部272は、二値化処理部271より出力されたHighレベル又はLowレベルの期間を計測することで、Highレベルが一定期間Th継続した場合にはパーソナルコンピュータ300から電源電圧VBUSが供給されている旨を判定し、Lowレベルが一定期間Th継続した場合にはパーソナルコンピュータ300から電源電圧VBUSが供給されていない旨を判定する。このように、二値化処理部271より出力されるHighレベル又はLowレベルが一定期間Th継続するまでは判定を下さないようにすることによって、例えば、スパイク状の電源ノイズの影響を受けて、誤った判定結果が引き起こされることを防止することができる。

#### 【0035】

なお、判定処理部272における判定結果は、電源電圧選択部105がレギュレート電源電圧VREG又は電源電圧VDDを選択するための選択信号DET1と、クロック選択部290が通倍クロックSCK1又は原クロックSCK2を選択するための選択信号DET2として用いられる。ここで、電源電圧選択部105は、ASIC200の周辺回路であるため、選択信号DET1の方は、DET端子207を介して電源電圧選択部105へと出力される。

#### 【0036】

PLL回路280は、水晶発振器107よりXTAL端子205を介して供給された原クロックSCK2（本発明に係る『第2のクロック』）と同期の合った通倍クロックSCK1（本発明に係る『第1のクロック』）を生成する回路である。なお、通倍クロックSCK1の周波数f1（本発明に係る『第1の周波数』）は、原クロックSCK2の周波数f2（本発明に係る『第2の周波数』）よりも、PLL回路280内の分周回路（不図示）の分周数の逆数倍とした周波数である。本実施形態では、通倍クロックSCK1の周波数f1は「50 MHz」とし、原クロックSCK2の周波数f2は「12 MHz」とする。

#### 【0037】

クロック選択部290は、PLL回路280より出力される通倍クロックSCK1及びPLL回路280への入力される前の原クロックSCK2が供給される。そして、クロック選択部290は、電源電圧監視部270から供給された選択信号DET2に基づいて、パーソナルコンピュータ300から電源電圧VBUSが供給されている旨が判定された場合には通倍クロックSCK1の方を選択してマイクロコンピュータ210へと供給する。また、クロック選択部290は、当該選択信号DET2に基づいて、パーソナルコンピュータ300から電源電圧VBUSが供給されていない旨が判定された場合には原クロックSCK2の方を選択してマイクロコンピュータ210へと供給する。

#### 【0038】

すなわち、パーソナルコンピュータ300から携帯オーディオ再生機器100に向けて電源電圧VBUSが供給された場合、内部電源104の電力を消費しないように、電源電圧VDDよりも高いレベルのレギュレート電源電圧VREGが選択されるとともに、レギュレート電源電圧VREGが選択されていることを前提として、マイクロコンピュータ210の動作が停止してハングアップしないように、原クロックSCK2よりも高い周波数の通倍クロックSCK1の方が選択される。

10

20

30

40

50

## 【 0 0 3 9 】

ここで、A S I C 2 0 0 の消費電力は動作クロック周波数に比例するので、高い周波数の通倍クロック S C K 1 を選択したことに伴って、A S I C 2 0 0 の消費電力は原クロック S C K 2 を選択した場合と比較して増加することになる。しかしながら、この場合、パーソナルコンピュータ 3 0 0 から供給された電源電圧 V B U S に応じたレギュレート電源電圧 V R E G の方を動作電圧として使用するので、内部電源 1 0 4 の電力消費を気にする必要がない。このように、携帯オーディオ再生機器 1 0 0 は、内部電源 1 0 4 の電力消費を気にすることなく、例えば、高周波数の通倍クロック S C K 1 を使用可能となり、ひいては、パーソナルコンピュータ 3 0 0 から U S B ケーブル 4 0 0 を介した音楽ファイルのデータ転送を高速処理することが可能となる。

10

## 【 0 0 4 0 】

また、パーソナルコンピュータ 3 0 0 からの音楽ファイルのデータ転送が完了した後であっても、U S B インタフェース 1 0 1 に U S B ケーブル 4 0 0 を接続したままである場合、パーソナルコンピュータ 3 0 0 から電源電圧 V B U S の供給を受けている状態が継続しているので、引き続き、内部電源 1 0 4 の消費電力を抑えつつ、レギュレート電源電圧 V R E G 並びに通倍クロック S C K 1 を使用して、音楽ファイルの再生処理を実行できる。

## 【 0 0 4 1 】

一方、U S B インタフェース 1 0 1 に U S B ケーブル 4 0 0 が接続されておらず、パーソナルコンピュータ 3 0 0 から携帯オーディオ再生機器 1 0 0 に向けて電源電圧 V B U S が供給されていない場合、通倍クロック S C K 1 よりも低い周波数の原クロック S C K 2 が選択されるので、A S I C 2 0 0 の消費電力は通倍クロック S C K 1 を選択した場合と比較して抑えられる。更に、この場合、レギュレート電源電圧 V R E G よりもレベルが低く、A S I C 2 0 0 を動作させるため最低限必要な電源電圧 V D D の方が選択されるので、A S I C 2 0 0 の消費電力が更に抑えられる。また、A S I C 2 0 0 の消費電力を抑えられた結果として、音楽ファイルの再生時間を長くすることができる。

20

## 【 0 0 4 2 】

< A S I C の動作 >

＝ ＝ ＝ U S B ケーブルを取り外した場合の動作 ＝ ＝ ＝

図 3 を用いて、音楽ファイルのデータ転送が完了したことや突発的な事故等に伴って、U S B インタフェース 1 0 1 に U S B ケーブル 4 0 0 が接続された状況から、U S B ケーブル 4 0 0 が取り外された状況へと切り替えた場合における A S I C 2 0 0 の動作について説明する。なお、図 3 ( a ) は、V B U S 端子 2 0 6 に印加される電圧レベルの波形を示し、図 3 ( b ) は、電源電圧監視部 2 7 0 より出力される選択信号 D E T 1、2 の波形を示し、図 3 ( c ) は、V D D 端子 2 0 8 へと印加される電源電圧の波形を示し、図 3 ( d ) は、クロック選択部 2 9 0 からマイクロコンピュータ 2 1 0 へと供給されるクロックの波形を示した図である。

30

## 【 0 0 4 3 】

まず、U S B インタフェース 1 0 1 に U S B ケーブル 4 0 0 が接続され、パーソナルコンピュータ 3 0 0 から携帯オーディオ再生機器 1 0 0 に向けて音楽ファイルのデータ転送並びに電源電圧 V B U S の供給がなされている場合とする。

40

## 【 0 0 4 4 】

従って、V B U S 端子 2 0 6 に印加される電圧レベルは「 5 V 」であり（図 3 ( a ) 参照）、電源電圧監視部 2 7 0 においてパーソナルコンピュータ 3 0 0 から電源電圧 V B U S が供給されている旨（D E T 1、D E T 2 が共に L o w レベル）が判定される（図 3 ( b ) 参照）。この結果、電源電圧選択部 1 0 5 では L o w レベルの選択信号 D E T 1 に基づいてレギュレート電源電圧 V R E G が選択され（図 3 ( c ) 参照）、また、クロック選択部 2 9 0 では L o w レベルの選択信号 D E T 2 に基づいて通倍クロック S C K 1 が選択される。

## 【 0 0 4 5 】

50



時刻 T 1 では、U S B インタフェース 1 0 1 から U S B ケーブル 4 0 0 が取り外される。この場合、時刻 T 1 から時刻 T 5 に向けて、V B U S 端子 2 0 6 へと印加される電圧レベルは、電源ライン 1 0 2 に接続されたプルダウン抵抗 R d に基づいて「0 V」へと徐々に減衰していく（図 3（a）参照）。

【0046】

つぎに、時刻 T 2 では、二値化処理部 2 7 1 の出力は、V B U S 端子 2 0 6 へと印加された電圧レベルが参照レベル V t h を下回る（図 3（a）参照）。しかし、スパイク状の電源ノイズによる誤判定を防ぐために、判定処理部 2 7 2 より出力される選択信号 D E T 1、D E T 2 は、L o w レベルのままである（図 3（b）参照）。

【0047】

つぎに、時刻 T 2 から一定期間 T t h 経過した時刻 T 3 では、まず、選択信号 D E T 2 を選択信号 D E T 1 より先に L o w レベルから H i g h レベルへと切り替える（図 3（b）参照）。この理由は、二値化処理部 2 7 1 の出力は L o w レベルを継続しているため、判定処理部 2 7 2 は、電源ノイズに起因したレベル変化とは見なさないためである。この結果、クロック選択部 2 9 0 では H i g h レベルの選択信号 D E T 2 に基づいて原クロック S C K 2 が選択される（図 3（d）参照）。

【0048】

つぎに、時刻 T 5 において V B U S 端子 2 0 6 の電圧レベルが「0 V」へと完全に減衰する前の時刻 T 4 では、判定処理部 2 7 2 は、選択信号 D E T 1 を L o w レベルから H i g h レベルへと切り替える。この結果、電源電圧選択部 1 0 5 では H i g h レベルの選択信号 D E T 1 に基づいて電源電圧 V D D が選択される（図 3（c）参照）。

【0049】

このように、クロック選択部 2 9 0 は、電源電圧監視部 2 7 0 において、パーソナルコンピュータ 3 0 0 から電源電圧 V B U S が供給されている旨の判定から、パーソナルコンピュータ 3 0 0 から電源電圧 V B U S が供給されていない旨の判定へと切り替わる場合、電源電圧選択部 1 0 5 においてレギュレート電源電圧 V R E G の選択から電源電圧 V D D の選択へと切り替えられるよりも先に、逡倍クロック S C K 1 の選択から原クロック S C K 2 の選択へと切り替える。

【0050】

すなわち、逡倍クロック S C K 1 の使用は、あくまで、レギュレート電源電圧 V R E G の供給が前提条件である。このため、U S B ケーブル 4 0 0 の取り外しに伴って、高周波数の逡倍クロック S C K 1 から低周波数の原クロック S C K 2 へと切り替えた上で、高レベルのレギュレート電源電圧 V R E G から低レベルの電源電圧 V D D へと切り替える。

【0051】

＝ ＝ ＝ U S B ケーブルを接続した場合の動作 ＝ ＝ ＝

図 4 を用いて、音楽ファイルのデータ転送を行うべく、U S B インタフェース 1 0 1 から U S B ケーブル 4 0 0 が取り外された状況から、U S B インタフェース 1 0 1 に U S B ケーブル 4 0 0 を接続した状況へと切り替えた場合における A S I C 2 0 0 の動作について説明する。なお、図 4（a）乃至（d）は、図 3（a）乃至（d）それぞれと同様の波形を示した図である。

【0052】

まず、U S B インタフェース 1 0 1 から U S B ケーブル 4 0 0 が取り外されており、携帯オーディオ再生機器 1 0 0 はパーソナルコンピュータ 3 0 0 から電源電圧 V B U S の供給を受けていない場合とする。

【0053】

従って、V B U S 端子 2 0 6 に印加される電圧レベルは「0 V」であり（図 4（a）参照）、電源電圧監視部 2 7 0 においてパーソナルコンピュータ 3 0 0 から電源電圧 V B U S が供給されていない旨（D E T 1、D E T 2 が共に H i g h レベル）が判定される（図 4（b）参照）。この結果、電源電圧選択部 1 0 5 では H i g h レベルの選択信号 D E T 1 に基づいて電源電圧 V D D の方が選択され（図 4（c）参照）、また、クロック選択部

10

20

30

40

50

290ではHighレベルの選択信号DET2に基づいて原クロックSCK2の方が選択される。

【0054】

時刻T1では、USBインタフェース101にUSBケーブル400を接続する。この場合、時刻T1から時刻T5に向けて、VBUS端子206へと印加される電圧レベルは、「0V」から「5V」へと徐々に上昇していく(図4(a)参照)。

【0055】

つぎに、時刻T2では、二値化処理部271の出力は、VBUS端子206へと印加された電圧レベルが参照レベルVthを上回る(図4(a)参照)。しかし、スパイク状の電源ノイズによる誤判定を防ぐために、判定処理部272から出力される選択信号DET1、DET2は、Highレベルのままである(図4(b)参照)。

10

【0056】

つぎに、時刻T2から一定期間Tth経過した時刻T3では、まず、選択信号DET1を選択信号DET2より先にHighレベルからLowレベルへと切り替える(図4(b)参照)。この理由は、二値化処理部271の出力はHighレベルを継続しているため、判定処理部272は、電源ノイズに起因したレベル変化とは見なさないためである。なお、時刻T1から時刻T3までの期間中では、レギュレート回路103によってレギュレート電源電圧VREGが生成されている。この結果、電源電圧選択部105ではLowレベルの選択信号DET1に基づいてレギュレート電源電圧VREGが選択される(図4(c)参照)。

20

【0057】

つぎに、時刻T5においてVBUS端子206の電圧レベルが「5V」へと完全に上昇する前の時刻T4では、判定処理部272は、選択信号DET2をHighレベルからLowレベルへと切り替える。この結果、クロック選択部290ではLowレベルの選択信号DET2に基づいて逡倍クロックSCK1が選択される(図4(d)参照)。

【0058】

このように、クロック選択部290は、電源電圧監視部270において、パーソナルコンピュータ300から電源電圧VBUSが供給されていない旨の判定から、パーソナルコンピュータ300から電源電圧VBUSが供給されている旨の判定へと切り替わった場合、電源電圧選択部105において電源電圧VDDの選択からレギュレート電源電圧VREGの選択へと切り替えられるよりも後に、原クロックSCK2の選択から逡倍クロックSCK1の選択へと切り替える。

30

【0059】

すなわち、逡倍クロックSCK1の使用は、あくまで、レギュレート電源電圧VREGの供給が前提条件である。このため、USBケーブル400を接続したことに伴って、低レベルの電源電圧VDDから高レベルのレギュレート電源電圧VREGへと切り替えた上で、低周波数の原クロックSCK2から高周波数の逡倍クロックSCK1へと切り替える。

【0060】

以上、本発明の実施形態について説明したが、前述した実施形態は、本発明の理解を容易にするためのものであり、本発明を限定して解釈するためのものではない。本発明は、その趣旨を逸脱することなく、変更/改良され得るとともに、その等価物も含まれる。

40

【図面の簡単な説明】

【0061】

【図1】本発明に係る信号処理装置の外部接続を説明するための図である。

【図2】本発明に係る信号処理装置の構成を示す図である。

【図3】本発明に係る集積回路の動作を説明するための主要信号の波形図である。

【図4】本発明に係る集積回路の動作を説明するための主要信号の波形図である。

【符号の説明】

【0062】

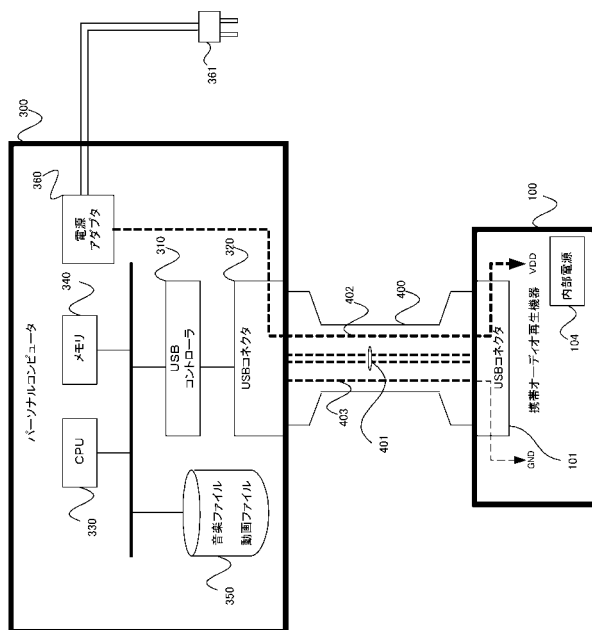
50

100 携帯オーディオ再生機器  
 102、402 電源ライン  
 104 内部電源  
 106 不揮発性メモリ  
 200 ASIC  
 202 D-端子  
 204 OUT端子  
 206 VBUS端子  
 208 VDD端子  
 220、310 USBコントローラ  
 240 DSP  
 260 DA変換器  
 271 二値化処理部  
 280 PLL回路  
 300 パーソナルコンピュータ  
 340 メモリ  
 360 電源アダプタ  
 400 USBケーブル  
 403 GNDライン

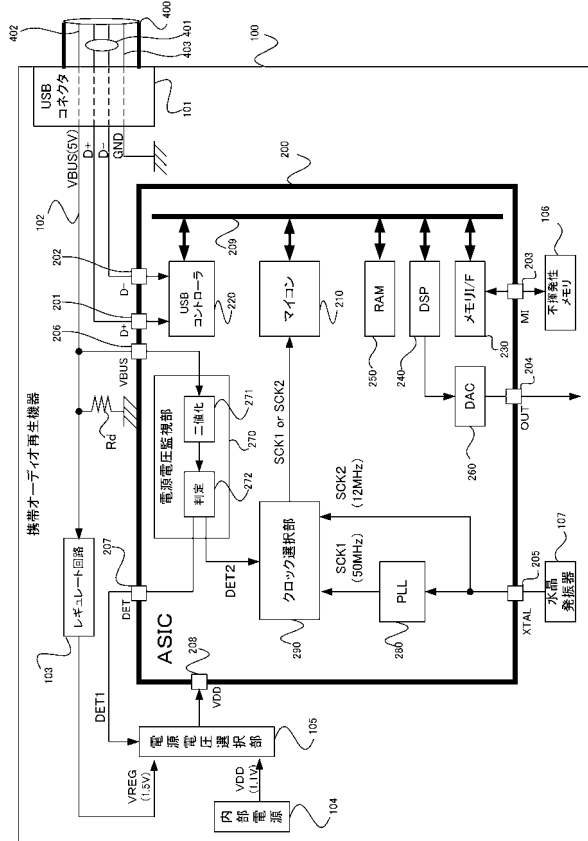
101、320 USBインタフェース  
 103 レギュレート回路  
 105 電源電圧選択部  
 107 水晶発振器  
 201 D+端子  
 203 MI端子  
 205 XTAL端子  
 207 DET端子  
 210 マイクロコンピュータ  
 230 メモリインタフェース回路  
 250 RAM  
 270 電源電圧監視部  
 272 判定処理部  
 290 クロック選択部  
 330 CPU  
 350 ハードディスク  
 361 電源プラグ  
 401 データライン

10

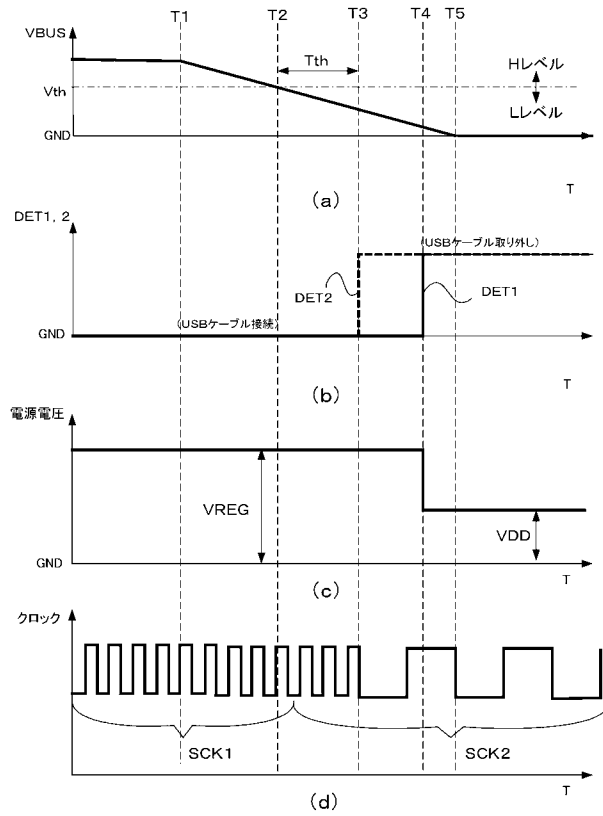
【図1】



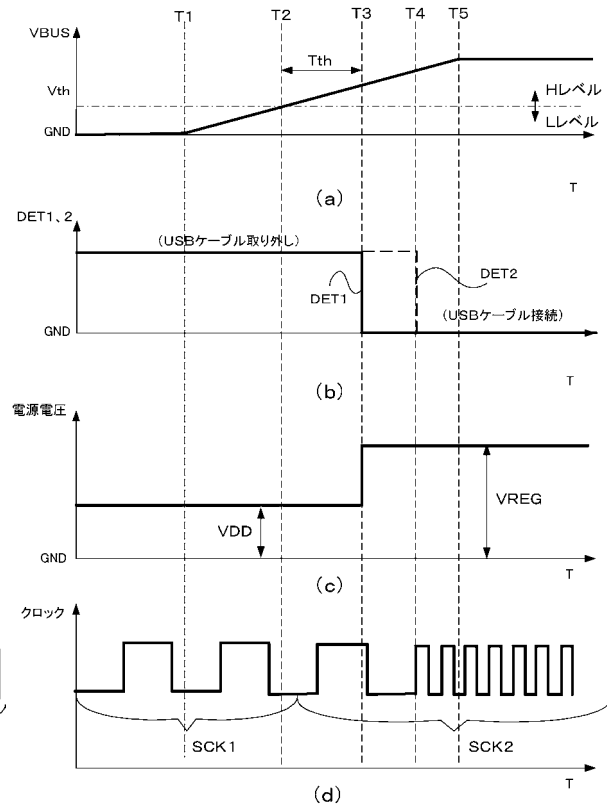
【図2】



【図 3】



【図 4】



---

フロントページの続き

(56)参考文献 特開平04 - 097408 (JP, A)  
特開2003 - 256073 (JP, A)  
特開2004 - 070805 (JP, A)

(58)調査した分野(Int.Cl., DB名)

G06F	1 / 04
G06F	1 / 32
H01L	21 / 822
H01L	27 / 04