

發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：93126700

※ 申請日期：93.9.3

※IPC 分類：H01L 23/50

一、發明名稱：(中文/英文)

於一積體電路中多工處理多重電源電壓之數位信號

MULTIPLEXING OF DIGITAL SIGNALS AT MULTIPLE SUPPLY
VOLTAGES IN AN INTEGRATED CIRCUIT

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商飛思卡爾半導體公司

FREESCALE SEMICONDUCTOR, INC.

代表人：(中文/英文)

珍妮佛 B 伍艾梅特

WUAMETT, JENNIFER B.

住居所或營業所地址：(中文/英文)

美國德州奧斯丁市威廉坎嫩道西6501號

6501 WILLIAM CANNON DRIVE WEST, AUSTIN, TEXAS 78735,
U. S. A.

國籍：(中文/英文)

美國 U.S.A.

三、發明人：(共 1 人)

姓名：(中文/英文)

克里斯多福 K Y 鍾

CHUN, CHRISTOPHER K. Y.

國籍：(中文/英文)

美國 U.S.A.

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2003年09月05日；10/656,051

2.

☐ 無主張專利法第二十七條第一項國際優先權：

1.

2.

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

本申請案已於2003年9月5日於美國作為專利申請案第10/656,051號提出申請。

【發明所屬之技術領域】

本發明概言之係關於積體電路(IC)，更具體言之，係關於多工處理一積體電路中處於多重電源電壓位準之數位信號。

【先前技術】

於積體電路製造中，半導體晶粒設置有通常稱為焊墊之端子，以供與使用者或一應用中的其他電路進行通信。晶粒可容納於一封裝中，該種封裝具有使用者可夠及之端子以供安裝於基板或印刷電路板上。可使用多種方法將晶粒焊墊耦合至封裝之端子，舉例而言，使用焊線接合或焊球。通常，複雜的積體電路設計於單個積體電路晶粒上包含很多功能，使得無法容易地耦合至容納該晶粒之積體電路封裝上的使用者可夠及之端子或引腳。於某些情況中，可使用若干簡單之數位多工器將積體電路晶粒上之各信號多工處理至使用者可夠及之端子。然而，目前許多IC包括有需要一個以上電源電壓之數位電路。舉例而言，來自IC之一部分之數位信號可能來自一以一電源電壓位準(例如1.0伏)運作之電路，而來自IC之另一部分之數位信號可能來自一以另一電源電壓位準(例如1.6伏)運作之電路。由於電源電壓位準不同，因而簡單之數位多工器可能不能可靠地多工處理該等信號。

因此，需要一種於IC中可多工處理以不同電源電壓位準提供之數位信號之多工處理電路。

【發明內容】

概言之，本發明提供一種可多工處理以不同電源電壓位準提供之數位信號之多工電路。該多工電路包括：一用於接收數位信號之類比多工器，一耦合至該類比多工器之輸出之位準偏移器，及一用於提供IC上所用的對應於受到多工處理之信號的各電源電壓之一的電源電壓多工器。一控制電路用於控制該類比多工器及電源電壓多工器之輸入選擇，以便正確之電源電壓至位準偏移器提供。此可提供將不同電壓位準之數位信號多工處理至IC上單個焊墊上之能力。

【實施方式】

圖1以方塊圖形式顯示一具有一多重電壓多工器30之本發明積體電路晶粒10。於所示實施例中，積體電路晶粒10包括一數位信號處理器(DSP)核心12，一應用處理器(AP)核心14及複數個焊墊。DSP核心12與AP核心14彼此獨立運作。而且，DSP核心12與AP核心14可以一或多個電源電壓位準(1.6伏、1.4伏、1.2伏及1.0伏)運作。複數個焊墊圍繞IC 10之周邊佈置，其係使用者可夠及之端子，用於為傳送至IC 10及自IC 10傳送之各信號及電源電壓提供電連接。於圖1中，該等複數個焊墊包括一代表性之輸入/輸出(I/O)焊墊16，及若干代表性之電源焊墊18、20、22、24及26。其中電源焊墊18接收一電源電壓(標記為

「VPAD」)，電源焊墊20耦合至地並標記為「VSS1」，電源焊墊22耦合接收一電源電壓(標記為「VDD1」)，電源焊墊24耦合接收一電源電壓(標記為「VDD2」)，電源焊墊26耦合至地並標記為「VSS2」。如圖1所示，DSP核心12可依據運作模式以1.6伏、1.4伏、1.2伏及1.0伏運作。同樣，AP核心14亦可依據運作模式以1.6伏、1.4伏、1.2伏及1.0伏運作。而且，DSP核心12及AP核心14可同時以不同之電源電壓位準運作。

積體電路10可包括遠多於一封裝上可得之外部引腳之信號。舉例而言，於一實施例中，IC 10可包括欲多工處理至僅300個引腳之500個或更多個信號。圖1僅顯示一個根據本發明將多個信號多工處理至一個引腳之簡單實例。於圖1所示實例中，DSP核心12包括複數個信號線15，以用於傳導電源電壓位準為1.2伏之複數個數位信號。AP核心14包括複數個信號線17，以用於傳導電源電壓位準為1.4伏之複數個數位信號。一般而言，數位信號係「軌至軌」信號。換言之，若由一使用一例如1.4伏之電源電壓來運作之電路來提供數位信號，則邏輯「1」係1.4伏信號，且邏輯「0」係0伏信號。視情況而定，該等複數個信號線15及17耦合至多重電壓多工器30的輸入及輸出端子。多工器30選擇性地控制由該等複數個信號15及17中哪一信號經由I/O焊墊16進行傳輸，並執行自內部電壓(例如1.2或1.4)至2.5伏之電壓轉換。下文將更詳細地說明多工器電路30之運作。

應注意，積體電路晶粒10亦可包括其他電路(未圖示)。於所示實施例中，IC 10係用於無線裝置之基帶積體電路。於無線裝置情況中，其他電路可包括(舉例而言)一或多個記憶體、顯示控制電路、計時器、偵錯及測試電路、類比電路等。於其他實施例中，IC 10可包括異於DSP核心及AP核心之電路。或者，IC可僅具有一個核心。而且，IC可係(舉例而言)一具有若干以一電源電壓位準運作之電路部分及若干以另一電源電壓位準運作之電路部分之應用專用積體電路(ASIC)。除此之外，IC亦可包括需要不同電壓位準之不同記憶體類型。

圖2以方塊圖形式更具體地顯示圖1之多重電壓多工器30。多重電壓多工器30包括：類比多工器32、34及36，位準偏移器38、40及42，暫存器39，輸出緩衝器44，輸入緩衝器46及焊墊16。其中每一類比多工器32、34及36、輸入緩衝器46、輸出緩衝器44、及一部分位準偏移器38、40及42由電源電壓VPAD供電。一輸出路徑包括類比多工器32、位準偏移器40及輸出緩衝器44。類比多工器32接收標記為「SO1」及「SO2」之數位輸出信號。信號SO1及SO2可來自DSP核心12或AP核心14，或來自IC 10之另一電路(未圖示)。於所示實施例中，SO1係來自一以電源電壓VCC1運作之電路，且SO2係來自一以電源電壓VCC2運作之電路。於其他實施例中，數位信號SO1及SO2既可來自以相同電源電壓供電之電路，亦可來自以不同電源電壓供電之電路。

類比多工器32之控制端子接收一標記為「MUX SEL」之多工器選擇信號。MUX SEL信號決定將數位信號SO1及SO2中哪一信號耦合至類比多工器32之輸出。類比多工器32之輸出端子耦合至位準偏移器40之一輸入。除用於控制類比多工器32及36外，MUX SEL信號亦提供至多工器34之控制端子，以用於設定位準偏移器40及42中若干部分之電壓位準(參見圖3)，其中該電壓位準對應於所選數位信號SO1或SO2之電源電壓位準，即電源電壓VCC1或電源電壓VCC2。

可程式化暫存器39係用於提供一標記為「MUX CONTROL」之控制信號，以控制該等多工器及位準偏移器。信號MUX SEL取決於信號MUX CONTROL。換言之，MUX SEL信號之邏輯位準由MUX CONTROL信號決定。應注意，因為MUX CONTROL信號可源自一具有不同於VPAD之電源電壓之電路，所以可視需要提供位準偏移器38。可程式化暫存器39可包括一或多個位元，其中每一位元皆用於自一或多個電壓位準進行選擇。於該所示實施例中，藉由經類比多工器34選擇VDD1或VDD2之一來設定位準偏移器40及42之電壓位準。舉例而言，若於多工器32處選擇信號SO1，則將電源電壓VDD1提供至位準偏移器40。同樣地，若於多工器32處選擇信號SO2，則將電源電壓VDD2提供至位準偏移器40。位準偏移器38與位準偏移器40及42相似，並將於對圖3之論述中對其予以更詳細之論述。而類比多工器32之運作將於對圖4之論述中予以更

詳細之論述。

仍參考圖2，來自位準偏移器40的已轉換電位位準之數位信號被提供至緩衝電路44之輸入，並因應於此，在輸出啓用信號OE置高時，將一處於VPAD電源電壓之經緩衝數位信號提供至焊墊16。

同樣地，多工器30之一輸入路徑包括輸入緩衝器46、位準偏移器42、及一類比多工器36。應注意，於所示實施例中，類比多工器36執行一解多工功能。在焊墊16處接收到一處於焊墊電壓位準VPAD之數位輸入信號。該數位輸入信號提供至輸入緩衝電路46之一輸入端。當輸入啓用信號IE置高時，在緩衝器46之輸出端處將一經緩衝之輸入信號提供至一位準偏移器42之一輸入端。輸入啓用信號IE及輸出啓用信號OE由未圖示之控制電路提供。如上所述，自控制信號MUX CONTROL導出之控制信號MUX SEL會選擇多工器36之一輸出SI1或SI2。而且，MUX SEL信號經由多工器34選擇對應之電源電壓VDD1或VDD2。爾後，一處於正確電壓位準的已轉換電位位準之數位信號經由類比解多工器36提供至IC 10之內部電路。

應注意，圖2所示多工器32及34各具有兩個輸入端，且解多工器36具有兩個輸出端。於其他實施例中，多工器及解多工器可根據欲多工處理之信號數量及欲由經多工處理之信號使用之可能電源電壓之數量，而分別具有兩個以上之輸入端或輸出端。

圖3以示意圖形式顯示圖2所示多工器之位準偏移器40

之一實施例。應注意，位準偏移器38及42與位準偏移器40類似。位準偏移器40包括反相器50、P-通道電晶體52及54、及N-通道電晶體56及58。反相器50根據控制信號MUX SEL所決定來接收VDD1或VDD2作為電源電壓。該具體電源電壓對應於自多工器32之輸出端提供之數位信號的電壓位準。電晶體52、54、56及58形成一放大器。該放大器耦合至電源電壓VPAD。該放大器之輸出端耦合至輸入緩衝器44(參見圖2)。藉由使用位準偏移器40，將一電壓位準為VDD1或VDD2之信號轉變至，或經位準轉變至電壓位準VPAD。於該所示實施例中，VDD1及VDD2處於較VPAD更低之電壓電位。然而，於其他實施例中，VDD1及VDD2亦可能為更高之電壓電位。

倘若來自多工器32之數位信號係來自一由例如VCC1供電之電路的邏輯高電壓，則反相器50向N-通道電晶體56之閘極提供邏輯低電壓。N-通道電晶體56基本不導通或「關斷(OFF)」。N-電晶體58之閘極由來自處於VCC1之多工器32的邏輯高電壓供電，且N-通道電晶體58導通或「接通(ON)」。P-通道電晶體52之閘極經由電晶體58拉低，從而使P-通道電晶體52導通，由此將放大器輸出上拉至一約等於電壓VPAD之邏輯高位準。

相反，若來自多工器32之數位信號係邏輯低位準，則N-通道電晶體56「導通」，且N-通道電晶體58「關斷」。P-通道電晶體54經由電晶體56拉低，從而使P-通道電晶體54導通。P-通道電晶體52之閘極經由P-通道電晶體54拉高，

從而使P-通道電晶體52關斷。放大器輸出則經由N-通道電晶體56拉至一邏輯低位準。

如圖3所示之位準偏移器40僅為一可與多工電路30共同使用之位準偏移器之一實例。於其他實施例中，可使用不同類型之位準偏移器將數位信號自一電壓位準轉換為另一電壓位準。

圖4以示意圖形式顯示圖2所示多工器30之類比多工電路32之一實施例。類比多工器34及36類似於類比多工器32。類比多工器32包括反相器64、66及68以及傳輸閘60及62。傳輸閘60及62各包括並聯連接之N-通道電晶體及P-通道電晶體。每一反相器皆係由電源電壓VPAD供電之傳統CMOS(互補金屬氧化物半導體)反相器。當MUX SEL信號係邏輯高電壓時，傳輸閘60導通而傳輸閘62基本不導通。因而數位信號SO1傳輸至位準偏移器40之輸入端。同樣，當MUX SEL信號係邏輯低電壓時，傳輸閘60基本不導通，而傳輸門62導通。因而數位信號SO2傳輸至位準偏移器40之輸入端。使用傳輸閘60及62能夠達成數位信號SO1及SO2之傳輸而無臨限電壓降。應注意，於某些實施例中，可使用單電晶體「通」閘來代替傳輸閘60及62。

圖5以方塊圖形式顯示一包括積體電路10之無線裝置72。除積體電路10之外，無線裝置72亦包括一RF(射頻)IC 76及一電源管理IC 74。於該所示實施例中，無線裝置72係一行動電話。於其他實施例中，無線裝置72可係任一類型之雙向無線電裝置，舉例而言，為對講機、雙向呼叫器、

PDA(個人數位助理)、或個人電腦、或任何用於提供語音及/或資料傳輸及/或接收功能之裝置。

本文所述之本發明可提供將若干具有不同電壓位準之數位信號多工處理至IC上一單個焊墊上之能力。

熟習此項技術者將易於對本文為說明目的而選用之實施例作出各種改變及修改。舉例而言，可易於對電晶體之導電類型、電晶體類型等實施改變。只要該等修改及變化不背離本發明之範疇，其皆應包括於本發明之範疇內，本發明之範疇僅藉由對下述申請專利範圍之公正解釋來評估。

【圖式簡單說明】

圖1以方塊圖形式顯示一具有一多重電壓多工器之本發明積體電路晶粒。

圖2以方塊圖形式更為詳細地顯示圖1之多工器。

圖3以示意圖形式顯示圖2之多工器之位準偏移器。

圖4以示意圖形式顯示圖2之多工器之類比多工器電路。

圖5以方塊圖形式顯示一包括圖1之積體電路之無線裝置。

【主要元件符號說明】

10	積體電路
12	DSP核心
14	AP核心
15	信號線
16	IO焊墊

17	信號線
18	電源焊墊
20	電源焊墊
22	電源焊墊
24	電源焊墊
26	電源焊墊
30	多工電路
32	類比多工器
34	類比多工器
36	類比多工器
38	位準偏移器
39	暫存器
40	位準偏移器
42	位準偏移器
44	緩衝電路
46	輸入緩衝電路
50	反相器
52	P-通道電晶體
54	P-通道電晶體
56	N-通道電晶體
58	N-通道電晶體
60	傳輸閘
62	傳輸閘
64	反相器

66	反相器
68	反相器
72	無線裝置
74	電源管理
76	RF IC

五、中文發明摘要：

本發明揭示一種積體電路(10)，其包括一用於多工處理若干以不同電源電壓位準提供之數位信號之多重電壓數位多工電路(30)。一種形式的多工器(30)包括：一用於接收數位信號之類比多工器(32)；一耦合至該類比多工器(32)之輸出之位準偏移器(40)；及一電源電壓多工器(34)，該電源電壓多工器(34)用於提供IC上所用的對應於受到多工處理之信號的各電源電壓之一。一控制電路(38、39)係用於控制該類比多工器(32)及電源電壓多工器(34)之輸入選擇，以便提供正確之電源電壓至該位準偏移器(40)。此可達成將不同電壓位準之數位信號多工處理至該IC(10)上一單個焊墊上之能力。

六、英文發明摘要：

十、申請專利範圍：

1. 一種積體電路晶粒，其包括：

一多工器，其具有：一第一端子，其耦合至一當處於一第一狀態時處於一相依於一第一電源電壓之電壓的第一數位信號線；一第二端子，其耦合至一當處於一第一狀態時處於一相依於一第二電源電壓之電壓的第二數位信號線；及一第三端子，該多工器接收一控制信號，該多工器依據該控制信號將其第三端子耦合至至少其第一端子或其第二端子之一；

一位準偏移器，其具有一耦合至該多工器之第三端子之第一信號端子、一耦合至一第三電路之第二信號端子及一電壓電源端子；及

一第二多工器，其具有：一耦合接收一相依於該第一電源電壓之電壓的第一端子，一耦合接收一相依於該第二電源電壓之電壓的第二端子，及一耦合至該位準偏移器之電壓電源端子之第三端子，該第二多工器接收一第二控制信號，其中該第二多工器依據該第二控制信號在其第三端子提供一電壓，該電壓為至少其第一端子之一電壓或其第二端子之一電壓之一。

2. 一種多工處理數位信號線之方法，其包括：

選擇至少一第一數位信號線及一第二數位信號線之一來耦合至一位準偏移器之一信號端子，以便在該位準偏移器與該至少第一數位信號線及該第二數位信號線之一之間傳輸一數位信號；

以一第一電源電壓供電至一耦合至該第一數位信號線之第一電路，其中當該第一數位信號線處於一第一狀態時，該第一數位信號線處於一相依於該第一電源電壓之電壓；

以一第二電源電壓供電至一耦合至該第二數位信號線之第二電路，其中當該第二數位信號線處於一第一狀態時，該第二數位信號線處於一相依於該第二電源電壓之電壓；及

選擇至少一第一電壓及一第二電壓之一以提供至該位準偏移器之一電源電壓端子，其中該第一電壓相依於該第一電源電壓且該第二電壓相依於該第二電源電壓，其中當選擇將該第一數位信號線耦合至該信號端子時，選擇該第一電壓，而當選擇將該第二數位信號線耦合至一信號端子時，選擇該第二電壓。

3. 一種積體電路晶粒，其包括：

一第一數位信號線，其耦合至一接收一第一電源電壓之第一電路；

一第二數位信號線，其耦合至一接收一第二電源電壓之第二電路；

一位準偏移器，其具有一信號端子及一電源電壓端子；

一選擇構件，其用於選擇將至少該第一數位信號線及該第二數位信號線之一以耦合至該位準偏移器之信號端子；及

一選擇構件，其用於選擇至少一相依於該第一電源電壓之第一電壓及一相依於該第二電源電壓之第二電壓之一來供電至該電源電壓端子，其中當選擇將該第一數位信號線耦合至該位準偏移器之信號端子時，選擇該第一電壓，而當選擇將該第二數位信號線耦合至該位準偏移器之信號端子時，選擇該第二電壓。

十一、圖式：

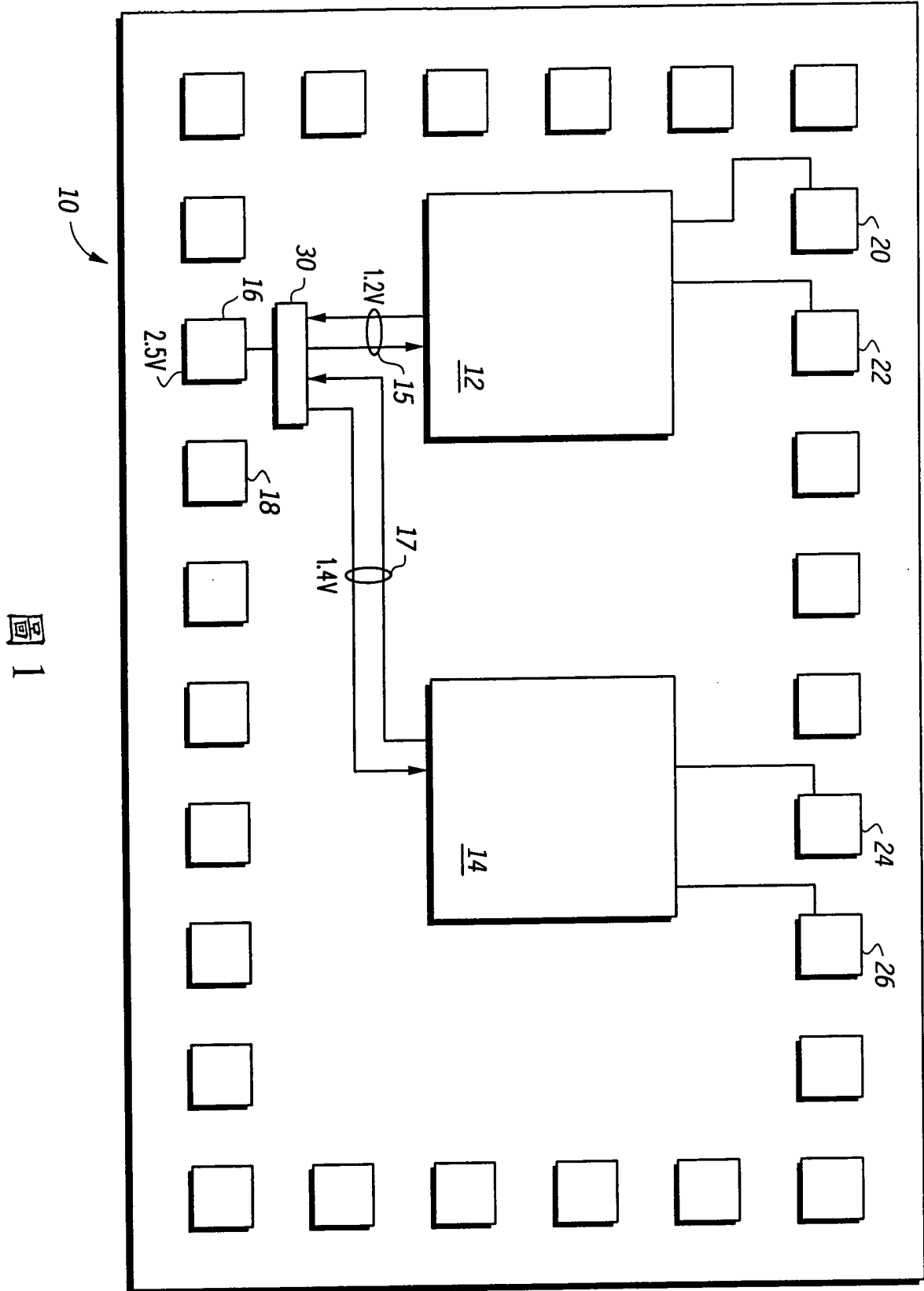


圖 1

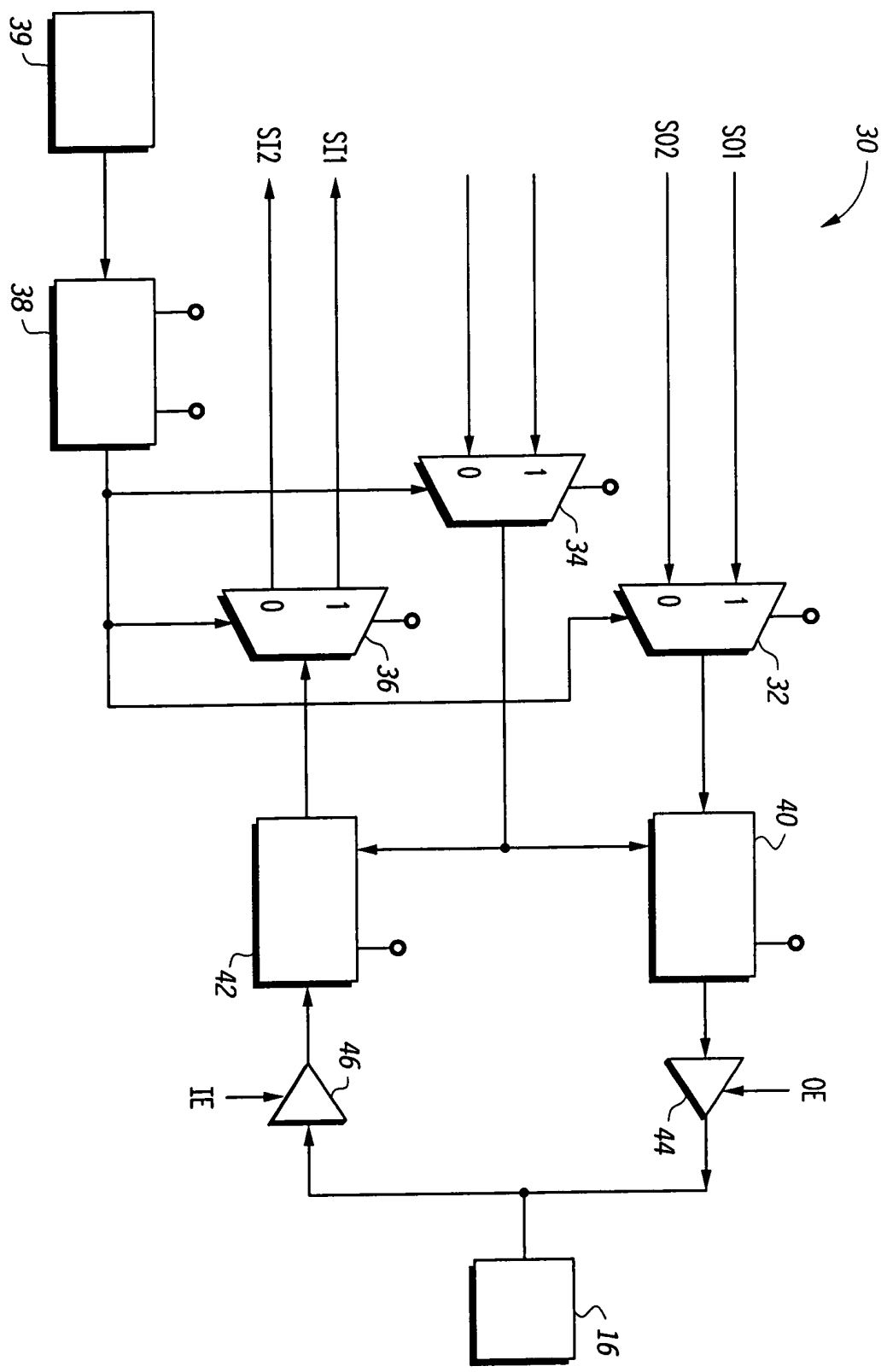


圖 2

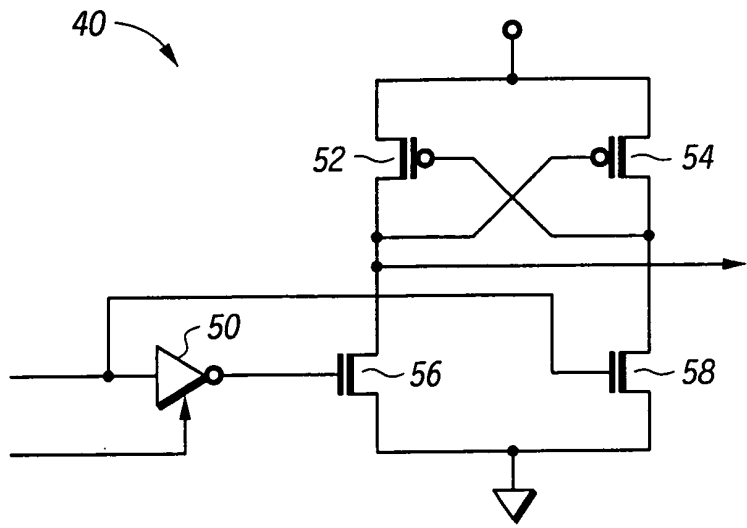


圖 3

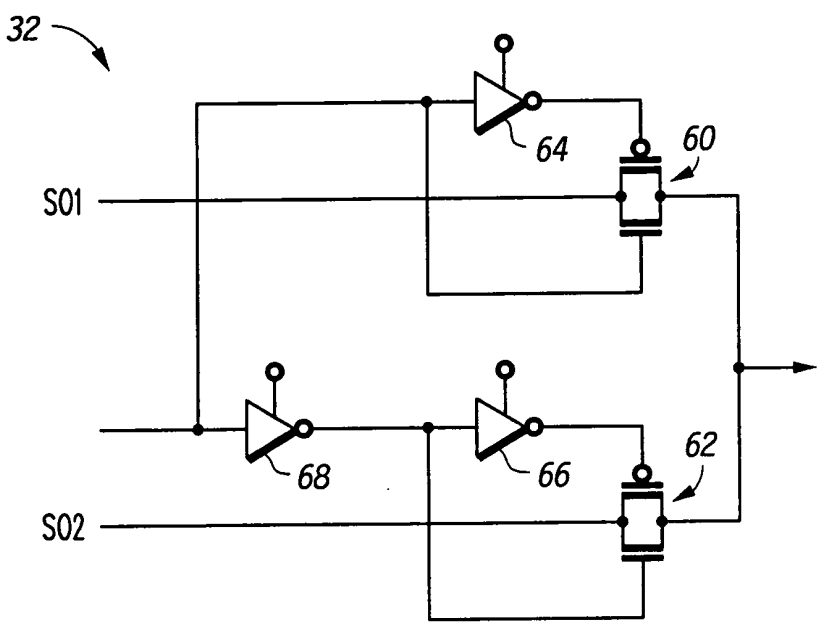


圖 4

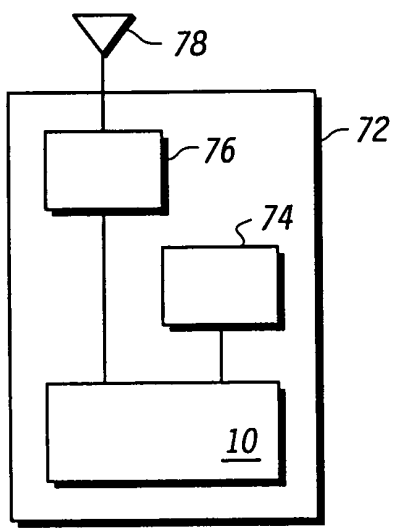


圖 5

七、指定代表圖：

(一)本案指定代表圖為：第 (2) 圖。

(二)本代表圖之元件符號簡單說明：

16	IO 焊 墊
30	多 重 電 壓 多 工 電 路
32	類 比 多 工 器
34	類 比 多 工 器
36	類 比 多 工 器
38	位 準 偏 移 器
39	暫 存 器
40	位 準 偏 移 器
42	位 準 偏 移 器
44	緩 衝 電 路
46	輸 入 緩 衝 電 路

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

(無)