

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2016 年 10 月 20 日 (20.10.2016)



(10) 国际公布号
WO 2016/165162 A1

- (51) 国际专利分类号:
G09G 3/36 (2006.01)
- (21) 国际申请号: PCT/CN2015/078000
- (22) 国际申请日: 2015 年 4 月 30 日 (30.04.2015)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201510186029.8 2015 年 4 月 17 日 (17.04.2015) CN
- (71) 申请人: 深圳市华星光电技术有限公司 (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.) [CN/CN]; 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。
武汉华星光电技术有限公司 (WUHAN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD) [CN/CN]; 中国湖北省武汉市东湖开发区高新大道 666 号生物城 C5 栋, Hubei 430070 (CN)。
- (72) 发明人: 肖军城 (XIAO, Juncheng); 中国广东省深圳市光明新区塘明大道 9-2 号, Guangdong 518132 (CN)。

- (74) 代理人: 深圳市威世博知识产权代理事务所 (普通合伙) (CHINA WISPRO INTELLECTUAL PROPERTY LLP.); 中国广东省深圳市南山区高新区粤兴三道 8 号中国地质大学产学研基地中地大楼 A806, Guangdong 518057 (CN)。
- (81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW。
- (84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

[见续页]

(54) Title: GOA CIRCUIT AND LIQUID CRYSTAL DISPLAY

(54) 发明名称: 一种 GOA 电路及液晶显示器

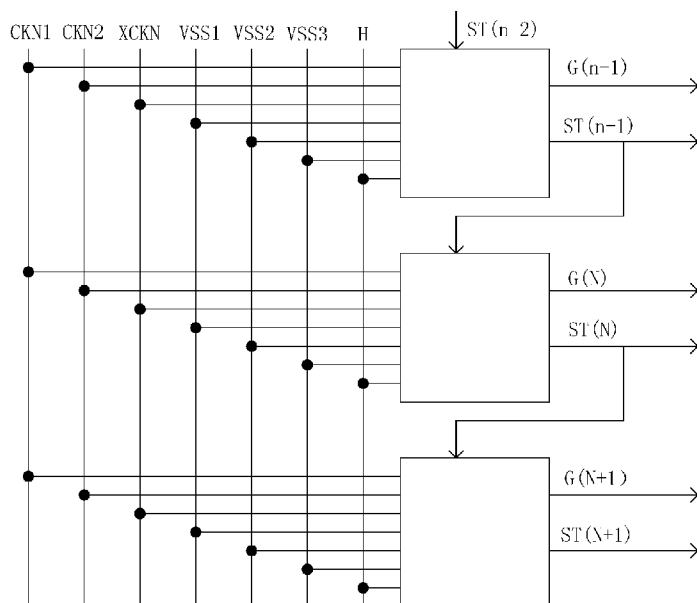


图 1

(57) Abstract: A GOA circuit and a liquid crystal display. The GOA circuit comprises a plurality of GOA units, an N^{th} -stage GOA unit charging an N^{th} -stage horizontal scanning line of a display area, the N^{th} -stage GOA unit comprising an N^{th} -stage pull-up control circuit (101), an N^{th} -stage pull-up circuit (102), an N^{th} -stage download circuit (103), an N^{th} -stage pull-down circuit (104) and an N^{th} -stage pull-down maintenance circuit (105), wherein the N^{th} -stage pull-up circuit (102) is started when an N^{th} -stage gate signal point is high-level, receives a first clock signal, and charges the N^{th} -stage horizontal scanning line when the first clock signal is high-potential; and the N^{th} -stage download circuit (103) is started when the N^{th} -stage gate signal point is high-level, receives a second clock signal, and outputs an N^{th} -stage download signal so as to control working of an $(N+1)^{\text{th}}$ -stage GOA unit. By means of the above mode, it can be ensured that a scanning line in a GOA circuit is better charged, thereby aiding in normal working of each node of the circuit.

(57) 摘要:

[见续页]

本国际公布:

— 包括国际检索报告(条约第 21 条(3))。

一种 GOA 电路及液晶显示器, 该 GOA 电路包括多个 GOA 单元, 其中 N 级 GOA 单元对显示区域的第 N 级水平扫描线充电, N 级 GOA 单元包括的 N 级上拉控制电路 (101)、N 级上拉电路 (102)、N 级下传电路 (103)、N 级下拉电路 (104) 及 N 级下拉维持电路 (105); 其中, N 级上拉电路 (102) 在第 N 级栅极信号点为高电平时开启, 接收第一时钟信号, 并在第一时钟信号为高电位时对第 N 级水平扫描线充电; N 级下传电路 (103) 在第 N 级栅极信号点为高电平时开启, 接收第二时钟信号, 并输出 N 级下传信号以控制 N+1 级 GOA 单元的工作。通过上述方式, 能够保证 GOA 电路中的扫描线更好的充电, 有利于电路各个节点的正常工作。

一种GOA电路及液晶显示器

[1] 【技术领域】

[2] 本发明涉及液晶显示领域，特别是涉及一种GOA电路及液晶显示器。

[3] 【背景技术】

[4] Gate Driver On

Array，简称GOA，也就是利用现有薄膜晶体管液晶显示器Array制程将Gate行扫描驱动信号电路制作在Array基板上，实现对Gate逐行扫描的驱动方式的一项技术。

[5] 随着低温多晶硅（LTPS）半导体薄膜晶体管的发展，而且由于LTPS半导体本身超高载流子迁移率的特性，相应的面板周边集成电路也成为大家关注的焦点，并且很多人投入到System on Panel（SOP）的相关技术研究，并逐步成为现实。

[6] 虽然LTPS半导体具有较高的迁移率，但是其阈值电压值较低（一般低约为0V左右），而且亚阈值区域的摆幅较小，而GOA电路在关态时很多元件操作在和 V_{th} 接近，甚至高于 V_{th} 的情况下，这样就会由于电路中TFT的漏电和工作电流的漂移，增加LTPS GOA电路设计的难度，很多适用于非晶硅半导体的扫描驱动电路，不能轻易的应用到LTPS TFT-LCD，会存在一些功能性问题，因为这样将会直接导致IGZO GOA电路无法工作，所以在设计电路时必须考虑到此类元件特性对GOA电路的影响。

[7] 【发明内容】

[8] 本发明主要解决的技术问题是提供一种GOA电路及液晶显示器，能够保证GOA电路中的扫描线更好的充电，有利于电路各个节点的正常工作。

[9] 为解决上述技术问题，本发明采用的一个技术方案是：提供一种GOA电路，用于液晶显示器，GOA电路包括多个GOA单元，其中N级GOA单元对显示区域的第N级水平扫描线G(N)充电，N级GOA单元包括的N级上拉控制电路、N级上拉电路、N级下传电路、N级下拉电路及N级下拉维持电路；其中，N级上拉电路及

N级下拉维持电路分别与第N级栅极信号点Q(N)和第N级水平扫描线G(N)连接，N级上拉控制电路、N级下拉电路、N级下传电路与第N级栅极信号点Q(N)连接；N级上拉电路在第N级栅极信号点Q(N)为高电平时开启，接收第一时钟信号CKN1，并在第一时钟信号CKN1为高电位时对N级水平扫描线G(N)充电；N级下传电路在第N级栅极信号点Q(N)为高电平时开启，接收第二时钟信号CKN2，并输出N级下传信号ST(N)以控制N+1级GOA单元的工作；其中，第二时钟信号CKN2的脉宽大于第一时钟信号CKN1的脉宽；其中，N级下拉维持电路包括：第一晶体管T1，其栅极和漏极连接直流高电压H；第二晶体管T2，其栅极连接第一晶体管T1的源极，漏极连接直流高电压H，源极连接一公共点P(N)；第三晶体管T3，其栅极连接第N级栅极信号点Q(N)，漏极连接第一晶体管T1的源极，源极连接第一直流低电压VSS1；第四晶体管T4，其栅极连接第N级栅极信号点Q(N)，漏极连接公共点P(N)；第五晶体管T5，其栅极连接第N级栅极信号点Q(N)，漏极连接公共点P(N)；第六晶体管T6，其栅极连接第四晶体管T4的源极，漏极连接第五晶体管T5的源极，源极连接第三直流低电压VSS3；第七晶体管T7，其栅极连接第四晶体管T4的源极，源极连接第三直流低电压VSS3；第八晶体管T8，其栅极及漏极连接直流高电压H；第九晶体管T9，其栅极连接第八晶体管T8的源极，漏极连接直流高电压H，源极连接第五晶体管T5的源极；第十晶体管T10，其栅极连接公共点P(N)，漏极连接第N级栅极信号点Q(N)，源极连接第二直流低电压VSS2；第十一晶体管T11，其栅极连接公共点P(N)，漏极连接第N级水平扫描线G(N)，源极连接第二直流低电压VSS2；其中，第一直流低电压VSS1大于第二直流低电压VSS2，第二直流低电压VSS2大于第三直流低电压VSS3；其中，N级下传电路还包括N级自举电容Cb；N级自举电容Cb连接于第N级栅极信号点Q(N)与第N级水平扫描线G(N)之间。

- [10] 为解决上述技术问题，本发明采用的一个技术方案是：提供一种GOA电路，用于液晶显示器，GOA电路包括多个GOA单元，其中N级GOA单元对显示区域的第N级水平扫描线G(N)充电，N级GOA单元包括的N级上拉控制电路、N级上拉电路、N级下传电路、N级下拉电路及N级下拉维持电路；其中，N级上拉电路及N级下拉维持电路分别与第N级栅极信号点Q(N)和第N级水平扫描线G(N)连接，

N级上拉控制电路、N级下拉电路、N级下传电路与第N级栅极信号点Q(N)连接；N级上拉电路在第N级栅极信号点Q(N)为高电平时开启，接收第一时钟信号CKN1，并在第一时钟信号CKN1为高电位时对N级水平扫描线G(N)充电；N级下传电路在第N级栅极信号点Q(N)为高电平时开启，接收第二时钟信号CKN2，并输出N级下传信号ST(N)以控制N+1级GOA单元的工作；其中，第二时钟信号CKN2的脉宽大于第一时钟信号CKN1的脉宽。

- [11] 其中，N级下拉维持电路包括：第一晶体管T1，其栅极和漏极连接直流高电压H；第二晶体管T2，其栅极连接第一晶体管T1的源极，漏极连接直流高电压H，源极连接一公共点P(N)；第三晶体管T3，其栅极连接第N级栅极信号点Q(N)，漏极连接第一晶体管T1的源极，源极连接第一直流低电压VSS1；第四晶体管T4，其栅极连接第N级栅极信号点Q(N)，漏极连接公共点P(N)；第五晶体管T5，其栅极连接第N级栅极信号点Q(N)，漏极连接公共点P(N)；第六晶体管T6，其栅极连接第四晶体管T4的源极，漏极连接第五晶体管T5的源极，源极连接第三直流低电压VSS3；第七晶体管T7，其栅极连接第四晶体管T4的源极，源极连接第三直流低电压VSS3；第八晶体管T8，其栅极及漏极连接直流高电压H；第九晶体管T9，其栅极连接第八晶体管T8的源极，漏极连接直流高电压H，源极连接第五晶体管T5的源极；第十晶体管T10，其栅极连接公共点P(N)，漏极连接第N级栅极信号点Q(N)，源极连接第二直流低电压VSS2；第十一晶体管T11，其栅极连接公共点P(N)，漏极连接第N级水平扫描线G(N)，源极连接第二直流低电压VSS2；其中，第一直流低电压VSS1大于第二直流低电压VSS2，第二直流低电压VSS2大于第三直流低电压VSS3。

- [12] 其中，N级下拉维持电路包括：第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第五晶体管T5、第六晶体管T6、第九晶体管T9、第十晶体管T10及第十一晶体管T11；其中，第九晶体管T9的栅极连接公共点P(N)。

- [13] 其中，N级下拉维持电路包括：第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第六晶体管T6、第七晶体管T7、第八晶体管T8、第九晶体管T9、第十晶体管T10及第十一晶体管T11；其中，第六晶体管T6的漏极及第九晶体管T9的源极连接第四晶体管T4的源极，第六晶体管T6的栅极及第七晶体管T7

的栅极连接第N级栅极信号点Q(N)。

[14] 其中，N级下拉维持电路包括：

第一晶体管T1、第二晶体管T2、第三晶体管T3、第四晶体管T4、第六晶体管T6、第九晶体管T9、第十晶体管T10及第十一晶体管T11；其中，第九晶体管T9的栅极连接第二晶体管T2的栅极。

[15] 其中，第九晶体管T9的栅极连接公共点P(N)。

[16] 其中，N级下传电路还包括N级自举电容Cb；N级自举电容Cb连接于第N级栅极信号点Q(N)与第N级水平扫描线G(N)之间。

[17] 其中，N级下拉电路的控制端输入第三时钟信号XCNK2；其中，第一时钟信号CKN1的占空比小于50%，且第一时钟信号CKN1的高电平的开始时刻与第二时钟信号CKN2的高电平的开始时刻相同；第三时钟信号XCNK2的高电平对应于第二时钟信号CKN2的低电平，第三时钟信号XCNK2的低电平对应于第二时钟信号CKN2的高电平。

[18] 其中，N级下拉电路的控制端输入第三时钟信号XCNK2；其中，第一时钟信号CKN1的占空比小于50%，且第一时钟信号CKN1的高电平的结束时刻与第二时钟信号CKN2的高电平的结束时刻相同；第三时钟信号XCNK2的高电平对应于第二时钟信号CKN2的低电平，第三时钟信号XCNK2的低电平对应于第二时钟信号CKN2的高电平。

[19] 为解决上述技术问题，本发明采用的另一个技术方案是：提供一种液晶显示器，该液晶显示器包括如上的GOA电路。

[20] 本发明的有益效果是：区别于现有技术的情况，本发明对N级上拉电路和N级下传电路输入脉宽不同的两种时钟信号，以使输出信号和下传信号剥离开来，能够使Q(N)点抬升较好的高电位，降低了输出信号的延迟，保证GOA电路中的扫描线更好的充电，有利于电路各个节点的正常工作。

[21] 【附图说明】

[22] 图1是本发明GOA电路第一实施方式多个GOA单元级联的结构示意图；

[23] 图2是本发明GOA电路第一实施方式中GOA单元的结构示意图；

[24] 图3是本发明GOA电路第二实施方式中GOA单元的具体电路连接示意图；

[25] 图4是本发明GOA电路第二实施方式中GOA单元各节点的第一种电压波形示意图；

[26] 图5是本发明GOA电路第二实施方式中GOA单元各节点的第二种电压波形示意图；

[27] 图6是本发明GOA电路第三实施方式中GOA单元的具体电路连接示意图；

[28] 图7是本发明GOA电路第四实施方式中GOA单元的具体电路连接示意图；

[29] 图8是本发明GOA电路第五实施方式中GOA单元的具体电路连接示意图；

[30] 图9是本发明GOA电路第六实施方式中GOA单元的具体电路连接示意图。

[31] **【具体实施方式】**

[32] 参阅图1，本发明GOA电路第一实施方式多个GOA单元级联的结构示意图，该GOA电路包括多个GOA单元，其中N级GOA单元对显示区域的第N级水平扫描线G(N)充电。

[33] 参阅图2，本发明GOA电路第一实施方式中GOA单元的结构示意图，N级GOA单元包括的N级上拉控制电路101、N级上拉电路102、N级下传电路103、N级下拉电路104及N级下拉维持电路105；其中，N级上拉电路103及N级下拉维持电路105分别与第N级栅极信号点Q(N)和第N级水平扫描线G(N)连接，N级上拉控制电路101、N级下拉电路104、N级下传电路103与第N级栅极信号点Q(N)连接；N级上拉电路在第N级栅极信号点Q(N)为高电平时开启，接收第一时钟信号CKN1，并在第一时钟信号CKN1为高电位时对N级水平扫描线G(N)充电；N级下传电路在第N级栅极信号点Q(N)为高电平时开启，接收第二时钟信号CKN2，并输出N级下传信号ST(N)以控制N+1级GOA单元的工作；其中，第二时钟信号CKN2的脉宽大于第一时钟信号CKN1的脉宽。

[34] 具体地，N级上拉控制电路101在接收上级GOA单元的高电位的ST(N-1)信号时开启并抬升第N级栅极信号点Q(N)的电位至高电位，以开启N级上拉电路102及N级下传电路103，以使N级上拉电路102及N级下传电路103分别输出第一时钟信号CKN1及第二时钟信号CKN2，输出后N级下拉电路104下拉第N级栅极信号点Q(N)的电位至低电位，N级下拉维持电路105维持第N级栅极信号点Q(N)及第N级水平扫描线G(N)的电位至低电位。

[35] 区别于现有技术，本实施方式对N级上拉电路和N级下传电路输入脉宽不同的两种时钟信号，以使输出信号和下传信号剥离开来，能够使Q(N)点抬升较好的高电位，降低了输出信号的延迟，保证GOA电路中的扫描线更好的充电，有利于电路各个节点的正常工作。

[36] 参阅图3，本发明GOA电路第二实施方式中GOA单元的具体电路连接示意图，该N级GOA单元包括的N级上拉控制电路301、N级上拉电路302、N级下传电路303、N级下拉电路304及N级下拉维持电路305；其中，N级上拉电路302及N级下拉维持电路305分别与第N级栅极信号点Q(N)和第N级水平扫描线G(N)连接，N级上拉控制电路301、N级下拉电路304、N级下传电路303与第N级栅极信号点Q(N)连接；N级上拉电路302及N级下传电路303在Q(N)为高电平时开启，并分别接收第一时钟信号CKN1及第二时钟信号CKN2输出，第二时钟信号CKN2的脉宽大于第一时钟信号CKN1的脉宽。

[37] 其中，N级下拉维持电路305包括：

[38] 第一晶体管T1，其栅极和漏极连接直流高电压H；第二晶体管T2，其栅极连接第一晶体管T1的源极，漏极连接直流高电压H，源极连接一公共点P(N)；第三晶体管T3，其栅极连接第N级栅极信号点Q(N)，漏极连接第一晶体管T1的源极，源极连接第一直流低电压VSS1；第四晶体管T4，其栅极连接第N级栅极信号点Q(N)，漏极连接公共点P(N)；第五晶体管T5，其栅极连接第N级栅极信号点Q(N)，漏极连接公共点P(N)；第六晶体管T6，其栅极连接第四晶体管T4的源极，漏极连接第五晶体管T5的源极，源极连接第三直流低电压VSS3；第七晶体管T7，其栅极连接第四晶体管T4的源极，源极连接第三直流低电压VSS3；第八晶体管T8，其栅极及漏极连接直流高电压H；第九晶体管T9，其栅极连接第八晶体管T8的源极，漏极连接直流高电压H，源极连接第五晶体管T5的源极；第十晶体管T10，其栅极连接公共点P(N)，漏极连接第N级栅极信号点Q(N)，源极连接第二直流低电压VSS2；第十一晶体管T11，其栅极连接公共点P(N)，漏极连接第N级水平扫描线G(N)，源极连接第二直流低电压VSS2；其中，第一直流低电压VSS1大于第二直流低电压VSS2，第二直流低电压VSS2大于第三直流低电压VSS3。

[39] 参阅图4，本发明GOA电路第二实施方式中GOA单元各节点的第一种电压波形

示意图, 在该波形中, N级下拉电路的控制端输入XCKN2, 以下是以第二时钟信号CKN2的两个周期为例, 介绍电路工作原理:

- [40] 第一作用区间: 由于上级下传信号ST(N-1)为低电位, N级上拉控制电路301及N级下传电路均关闭, 此时T3、T4、T5也关闭, 但是由于T1、T2的开启及H信号的输入, 公共点P(N)为高电位, 导致T10、T11开启, 则分别下拉第N级栅极信号点Q(N)及第N级栅极信号点Q(N)的电位。
- [41] 第二作用区间: 由于仅第一时钟信号CKN1有变化, 其他时钟信号及下传信号未变, 但因为N级上拉电路的关闭, 导致其他节点的电位均没有变化。
- [42] 第三作用区间: 上级下传信号ST(N-1)为高电位, N级上拉控制电路301开启, 第N级栅极信号点Q(N)抬升, 公共点P(N)降为低电位, N级上拉电路302及N级下传电路303均开启, G(N)与CKN1相同, ST(N)与CKN2相同。
- [43] 第四作用区间: 由于电容Cb的自举作用, 第N级栅极信号点Q(N)继续保持高电位, G(N)与CKN1相同, ST(N)与CKN2相同。
- [44] 第五作用区间: 第二时钟信号CKN2变为高电位, 输出高电位的N级下传信号ST(N), 并通过电容Cb将第N级栅极信号点Q(N)的电位抬升到更高, 保证N级上拉电路302及N级下传电路303的自由输出。
- [45] 第六作用区间: 第N级栅极信号点Q(N)的电位再次抬升到更高, CKN1变为高电位, 第N级水平扫描线G(N)顺利输出高电位信号。
- [46] 第七作用区间, XCKN2变为高电位, 下拉第N级栅极信号点Q(N)的电位, N级上拉电路302及N级下传电路303均关闭, 第N级水平扫描线G(N)及下传信号ST(N)为低电位。
- [47] 第八作用区间: 各点电位与第七作用区间类似, 各输出维持低电位。
- [48] 在上述实施方式中, N级下拉电路的控制端输入第三时钟信号XCNK2; 其中, 第一时钟信号CKN1的占空比小于50%, 且第一时钟信号CKN1的高电平的开始时刻与第二时钟信号CKN2的高电平的开始时刻相同; 第三时钟信号XCNK2的高电平对应于第二时钟信号CKN2的低电平, 第三时钟信号XCNK2的低电平对应于第二时钟信号CKN2的高电平。
- [49] 参阅图5, 本发明GOA电路第二实施方式中GOA单元各节点的第二种电压波形

示意图。

- [50] 该第二种波形与第一种波形类似，不同之处在于第一时钟信号CKN1的相位向左移动四分之一周期，导致第N级栅极信号点Q(N)在第六作用区间的电位略微下降，第N级水平扫描线G(N)在第五作用区间输出。
- [51] 在上述实施方式中，N级下拉电路的控制端输入第三时钟信号XCNK2；其中，第一时钟信号CKN1的占空比小于50%，且第一时钟信号CKN1的高电平的结束时刻与第二时钟信号CKN2的高电平的结束时刻相同；第三时钟信号XCNK2的高电平对应于第二时钟信号CKN2的低电平，第三时钟信号XCNK2的低电平对应于第二时钟信号CKN2的高电平。
- [52] 当然，第一时钟信号CKN1的高电平的开始时刻和结束时刻也可以均不与第二时钟信号CKN2的高电平的开始时刻和结束时刻相同，也可以是第一时钟信号CKN1的高电平区间在第二时钟信号CKN2的高电平区间之内。
- [53] 参阅图6，本发明GOA电路第三实施方式中GOA单元的具体电路连接示意图。该实施方式与第二实施方式的区别在于：N级下拉维持电路605不包括第七晶体管T7及第八晶体管T8；第九晶体管T9的栅极连接公共点P(N)。该实施方式减少两个TFT晶体管，简化了电路，降低了功耗。
- [54] 参阅图7，本发明GOA电路第四实施方式中GOA单元的具体电路连接示意图。该实施方式与第三实施方式的区别在于：N级下拉维持电路705不包括第五晶体管T5；第六晶体管T6的漏极及第九晶体管T9的源极连接第四晶体管T4的源极，第六晶体管T6的栅极及第七晶体管T7的栅极连接第N级栅极信号点Q(N)。
- [55] 参阅图8，本发明GOA电路第五实施方式中GOA单元的具体电路连接示意图。该实施方式与第四实施方式的区别在于：N级下拉维持电路805不包括第七晶体管T7及第八晶体管T8；第九晶体管T9的栅极连接第二晶体管T2的栅极。该实施方式利用已有的电路关键点作为信号，减少了直流高电位信号H的连接，简化电路。
- [56] 参阅图9，本发明GOA电路第六实施方式中GOA单元的具体电路连接示意图。该实施方式是第五实施方式的一种变形，其原理类似。

- [57] 上述各种实施方式中的N级下传电路中的自举电容Cb都是可以去除的。
- [58] 在本发明液晶显示器的第一实施方式中，该液晶显示器包括如上述所有实施方式中的GOA电路。
- [59] 以上所述仅为本发明的实施方式，并非因此限制本发明的专利范围，凡是利用本发明说明书及附图内容所作的等效结构或等效流程变换，或直接或间接运用在其他相关的技术领域，均同理包括在本发明的专利保护范围内。

权利要求书

[权利要求 1]

一种GOA电路，用于液晶显示器，其中，所述GOA电路包括多个GOA单元，其中N级GOA单元对显示区域的第N级水平扫描线(G(N))充电，所述N级GOA单元包括的N级上拉控制电路、N级上拉电路、N级下传电路、N级下拉电路及N级下拉维持电路；

其中，所述N级上拉电路及所述N级下拉维持电路分别与第N级栅极信号点(Q(N))和所述第N级水平扫描线(G(N))连接，所述N级上拉控制电路、N级下拉电路、N级下传电路与所述第N级栅极信号点(Q(N))连接；

所述N级上拉电路在所述第N级栅极信号点(Q(N))为高电平时开启，接收第一时钟信号(CKN1)，并在第一时钟信号(CKN1)为高电平时对所述N级水平扫描线(G(N))充电；

所述N级下传电路在所述第N级栅极信号点(Q(N))为高电平时开启，接收第二时钟信号(CKN2)，并输出N级下传信号ST(N)以控制N+1级GOA单元的工作；

其中，所述第二时钟信号(CKN2)的脉宽大于所述第一时钟信号(CKN1)的脉宽；

所述N级下拉维持电路包括：

第一晶体管(T1)，其栅极和漏极连接直流高电压(H)；

第二晶体管(T2)，其栅极连接所述第一晶体管(T1)的源极，漏极连接所述直流高电压(H)，源极连接一公共点(P(N))；

第三晶体管(T3)，其栅极连接所述第N级栅极信号点(Q(N))，漏极连接第一晶体管(T1)的源极，源极连接第一直流低电压(VSS1)；

第四晶体管(T4)，其栅极连接所述第N级栅极信号点(Q(N))，漏极连接所述公共点(P(N))；

第五晶体管(T5)，其栅极连接所述第N级栅极信号点(Q(N))，漏极连接所述公共点(P(N))；

第六晶体管(T6)，其栅极连接所述第四晶体管(T4)的源极，漏极连

接所述第五晶体管(T5)的源极, 源极连接第三直流低电压(VSS3);
第七晶体管(T7), 其栅极连接所述第四晶体管(T4)的源极, 源极连接所述第三直流低电压(VSS3);
第八晶体管(T8), 其栅极及漏极连接所述直流高电压(H);
第九晶体管(T9), 其栅极连接所述第八晶体管(T8)的源极, 漏极连接所述直流高电压(H), 源极连接所述第五晶体管(T5)的源极;
第十晶体管(T10), 其栅极连接所述公共点(P(N)), 漏极连接所述第N级栅极信号点(Q(N)), 源极连接第二直流低电压(VSS2);
第十一晶体管(T11), 其栅极连接所述公共点(P(N)), 漏极连接所述第N级水平扫描线(G(N)), 源极连接第二直流低电压(VSS2);
其中, 所述第一直流低电压(VSS1)大于所述第二直流低电压(VSS2), 所述第二直流低电压(VSS2)大于所述第三直流低电压(VSS3);
所述N级下传电路还包括N级自举电容(Cb);
所述N级自举电容(Cb)连接于所述第N级栅极信号点(Q(N))与所述第N级水平扫描线(G(N))之间。

[权利要求 2]

根据权利要求1所述的GOA电路, 其中, 所述N级下拉维持电路包括:

所述第一晶体管(T1)、所述第二晶体管(T2)、所述第三晶体管(T3)、所述第四晶体管(T4)、所述第五晶体管(T5)、所述第六晶体管(T6)、所述第九晶体管(T9)、所述第十晶体管(T10)及所述第十一晶体管(T11);

其中, 所述第九晶体管(T9)的栅极连接所述公共点(P(N))。

[权利要求 3]

根据权利要求2所述的GOA电路, 其中, 所述N级下拉维持电路包括:

所述第一晶体管(T1)、所述第二晶体管(T2)、所述第三晶体管(T3)、所述第四晶体管(T4)、所述第六晶体管(T6)、所述第七晶体管(T7)、所述第八晶体管(T8)、所述第九晶体管(T9)、所述第十晶体管(T10)及所述第十一晶体管(T11);

其中，所述第六晶体管(T6)的漏极及第九晶体管(T9)的源极连接第四晶体管(T4)的源极，第六晶体管(T6)的栅极及第七晶体管(T7)的栅极连接所述第N级栅极信号点(Q(N))。

[权利要求 4] 根据权利要求3所述的GOA电路，其中，所述N级下拉维持电路包括：

所述第一晶体管(T1)、所述第二晶体管(T2)、所述第三晶体管(T3)、所述第四晶体管(T4)、所述第六晶体管(T6)、所述第九晶体管(T9)、所述第十晶体管(T10)及所述第十一晶体管(T11)；

其中，所述第九晶体管(T9)的栅极连接所述第二晶体管(T2)的栅极。

[权利要求 5] 根据权利要求4所述的GOA电路，其中，所述第九晶体管(T9)的栅极连接所述公共点(P(N))。

[权利要求 6] 根据权利要求5所述的GOA电路，其中，所述N级下拉电路的控制端输入第三时钟信号(XCNK2)；
其中，所述第一时钟信号(CKN1)的占空比小于50%，且所述第一时钟信号(CKN1)的高电平的开始时刻与所述第二时钟信号(CKN2)的高电平的开始时刻相同；
所述第三时钟信号(XCNK2)的高电平对应于所述第二时钟信号(CKN2)的低电平，所述第三时钟信号(XCNK2)的低电平对应于所述第二时钟信号(CKN2)的高电平。

[权利要求 7] 根据权利要求5所述的GOA电路，其中，所述N级下拉电路的控制端输入所述第三时钟信号(XCNK2)；
其中，所述第一时钟信号(CKN1)的占空比小于50%，且所述第一时钟信号(CKN1)的高电平的结束时刻与所述第二时钟信号(CKN2)的高电平的结束时刻相同；
所述第三时钟信号(XCNK2)的高电平对应于所述第二时钟信号(CKN2)的低电平，所述第三时钟信号(XCNK2)的低电平对应于所述第二时钟信号(CKN2)的高电平。

[权利要求 8]

一种GOA电路，用于液晶显示器，其中，所述GOA电路包括多个GOA单元，其中N级GOA单元对显示区域的第N级水平扫描线(G(N))充电，所述N级GOA单元包括的N级上拉控制电路、N级上拉电路、N级下传电路、N级下拉电路及N级下拉维持电路；

其中，所述N级上拉电路及所述N级下拉维持电路分别与第N级栅极信号点(Q(N))和所述第N级水平扫描线(G(N))连接，所述N级上拉控制电路、N级下拉电路、N级下传电路与所述第N级栅极信号点(Q(N))连接；

所述N级上拉电路在所述第N级栅极信号点(Q(N))为高电平时开启，接收第一时钟信号(CKN1)，并在第一时钟信号(CKN1)为高电位时对所述N级水平扫描线(G(N))充电；

所述N级下传电路在所述第N级栅极信号点(Q(N))为高电平时开启，接收第二时钟信号(CKN2)，并输出N级下传信号ST(N)以控制N+1级GOA单元的工作；

其中，所述第二时钟信号(CKN2)的脉宽大于所述第一时钟信号(CKN1)的脉宽。

[权利要求 9]

根据权利要求8所述的GOA电路，其中，所述N级下拉维持电路包括：

第一晶体管(T1)，其栅极和漏极连接直流高电压(H)；

第二晶体管(T2)，其栅极连接所述第一晶体管(T1)的源极，漏极连接所述直流高电压(H)，源极连接一公共点(P(N))；

第三晶体管(T3)，其栅极连接所述第N级栅极信号点(Q(N))，漏极连接第一晶体管(T1)的源极，源极连接第一直流低电压(VSS1)；

第四晶体管(T4)，其栅极连接所述第N级栅极信号点(Q(N))，漏极连接所述公共点(P(N))；

第五晶体管(T5)，其栅极连接所述第N级栅极信号点(Q(N))，漏极连接所述公共点(P(N))；

第六晶体管(T6)，其栅极连接所述第四晶体管(T4)的源极，漏极连

接所述第五晶体管(T5)的源极, 源极连接第三直流低电压(VSS3);
第七晶体管(T7), 其栅极连接所述第四晶体管(T4)的源极, 源极连接所述第三直流低电压(VSS3);
第八晶体管(T8), 其栅极及漏极连接所述直流高电压(H);
第九晶体管(T9), 其栅极连接所述第八晶体管(T8)的源极, 漏极连接所述直流高电压(H), 源极连接所述第五晶体管(T5)的源极;
第十晶体管(T10), 其栅极连接所述公共点(P(N)), 漏极连接所述第N级栅极信号点(Q(N)), 源极连接第二直流低电压(VSS2);
第十一晶体管(T11), 其栅极连接所述公共点(P(N)), 漏极连接所述第N级水平扫描线(G(N)), 源极连接第二直流低电压(VSS2);
其中, 所述第一直流低电压(VSS1)大于所述第二直流低电压(VSS2), 所述第二直流低电压(VSS2)大于所述第三直流低电压(VSS3)。

[权利要求 10]

根据权利要求9所述的GOA电路, 其中, 所述N级下拉维持电路包括:

所述第一晶体管(T1)、所述第二晶体管(T2)、所述第三晶体管(T3)、所述第四晶体管(T4)、所述第五晶体管(T5)、所述第六晶体管(T6)、所述第九晶体管(T9)、所述第十晶体管(T10)及所述第十一晶体管(T11);

其中, 所述第九晶体管(T9)的栅极连接所述公共点(P(N))。

[权利要求 11]

根据权利要求10所述的GOA电路, 其中, 所述N级下拉维持电路包括:

所述第一晶体管(T1)、所述第二晶体管(T2)、所述第三晶体管(T3)、所述第四晶体管(T4)、所述第六晶体管(T6)、所述第七晶体管(T7)、所述第八晶体管(T8)、所述第九晶体管(T9)、所述第十晶体管(T10)及所述第十一晶体管(T11);

其中, 所述第六晶体管(T6)的漏极及第九晶体管(T9)的源极连接第四晶体管(T4)的源极, 第六晶体管(T6)的栅极及第七晶体管(T7)的栅极连接所述第N级栅极信号点(Q(N))。

- [权利要求 12] 根据权利要求11所述的GOA电路，其中，所述N级下拉维持电路包括：
所述第一晶体管(T1)、所述第二晶体管(T2)、所述第三晶体管(T3)、所述第四晶体管(T4)、所述第六晶体管(T6)、所述第九晶体管(T9)、所述第十晶体管(T10)及所述第十一晶体管(T11)；
其中，所述第九晶体管(T9)的栅极连接所述第二晶体管(T2)的栅极。
- [权利要求 13] 根据权利要求12所述的GOA电路，其中，所述第九晶体管(T9)的栅极连接所述公共点(P(N))。
- [权利要求 14] 根据权利要求12所述的GOA电路，其中，所述N级下拉电路的控制端输入第三时钟信号(XCNK2)；
其中，所述第一时钟信号(CKN1)的占空比小于50%，且所述第一时钟信号(CKN1)的高电平的开始时刻与所述第二时钟信号(CKN2)的高电平的开始时刻相同；
所述第三时钟信号(XCNK2)的高电平对应于所述第二时钟信号(CKN2)的低电平，所述第三时钟信号(XCNK2)的低电平对应于所述第二时钟信号(CKN2)的高电平。
- [权利要求 15] 根据权利要求12所述的GOA电路，其中，所述N级下拉电路的控制端输入所述第三时钟信号(XCNK2)；
其中，所述第一时钟信号(CKN1)的占空比小于50%，且所述第一时钟信号(CKN1)的高电平的结束时刻与所述第二时钟信号(CKN2)的高电平的结束时刻相同；
所述第三时钟信号(XCNK2)的高电平对应于所述第二时钟信号(CKN2)的低电平，所述第三时钟信号(XCNK2)的低电平对应于所述第二时钟信号(CKN2)的高电平。
- [权利要求 16] 根据权利要求8所述的GOA电路，其中，所述N级下传电路还包括N级自举电容(Cb)；
所述N级自举电容(Cb)连接于所述第N级栅极信号点(Q(N))与所述

第N级水平扫描线(G(N))之间。

[权利要求 17]

一种液晶显示器，其中，所述液晶显示器包括GOA电路，所述GOA电路包括多个GOA单元，其中N级GOA单元对显示区域的第N级水平扫描线(G(N))充电，所述N级GOA单元包括的N级上拉控制电路、N级上拉电路、N级下传电路、N级下拉电路及N级下拉维持电路；

其中，所述N级上拉电路及所述N级下拉维持电路分别与第N级栅极信号点(Q(N))和所述第N级水平扫描线(G(N))连接，所述N级上拉控制电路、N级下拉电路、N级下传电路与所述第N级栅极信号点(Q(N))连接；

所述N级上拉电路在所述第N级栅极信号点(Q(N))为高电平时开启，接收第一时钟信号(CKN1)，并在第一时钟信号(CKN1)为高电位时对所述N级水平扫描线(G(N))充电；

所述N级下传电路在所述第N级栅极信号点(Q(N))为高电平时开启，接收第二时钟信号(CKN2)，并输出N级下传信号ST(N)以控制N+1级GOA单元的工作；

其中，所述第二时钟信号(CKN2)的脉宽大于所述第一时钟信号(CKN1)的脉宽。

[权利要求 18]

根据权利要求17所述的GOA电路，其中，所述N级下拉维持电路包括：

第一晶体管(T1)，其栅极和漏极连接直流高电压(H)；

第二晶体管(T2)，其栅极连接所述第一晶体管(T1)的源极，漏极连接所述直流高电压(H)，源极连接一公共点(P(N))；

第三晶体管(T3)，其栅极连接所述第N级栅极信号点(Q(N))，漏极连接第一晶体管(T1)的源极，源极连接第一直流低电压(VSS1)；

第四晶体管(T4)，其栅极连接所述第N级栅极信号点(Q(N))，漏极连接所述公共点(P(N))；

第五晶体管(T5)，其栅极连接所述第N级栅极信号点(Q(N))，漏极

连接所述公共点(P(N));

第六晶体管(T6), 其栅极连接所述第四晶体管(T4)的源极, 漏极连接所述第五晶体管(T5)的源极, 源极连接第三直流低电压(VSS3);

第七晶体管(T7), 其栅极连接所述第四晶体管(T4)的源极, 源极连接所述第三直流低电压(VSS3);

第八晶体管(T8), 其栅极及漏极连接所述直流高电压(H);

第九晶体管(T9), 其栅极连接所述第八晶体管(T8)的源极, 漏极连接所述直流高电压(H), 源极连接所述第五晶体管(T5)的源极;

第十晶体管(T10), 其栅极连接所述公共点(P(N)), 漏极连接所述第N级栅极信号点(Q(N)), 源极连接第二直流低电压(VSS2);

第十一晶体管(T11), 其栅极连接所述公共点(P(N)), 漏极连接所述第N级水平扫描线(G(N)), 源极连接第二直流低电压(VSS2);

其中, 所述第一直流低电压(VSS1)大于所述第二直流低电压(VSS2), 所述第二直流低电压(VSS2)大于所述第三直流低电压(VSS3)。

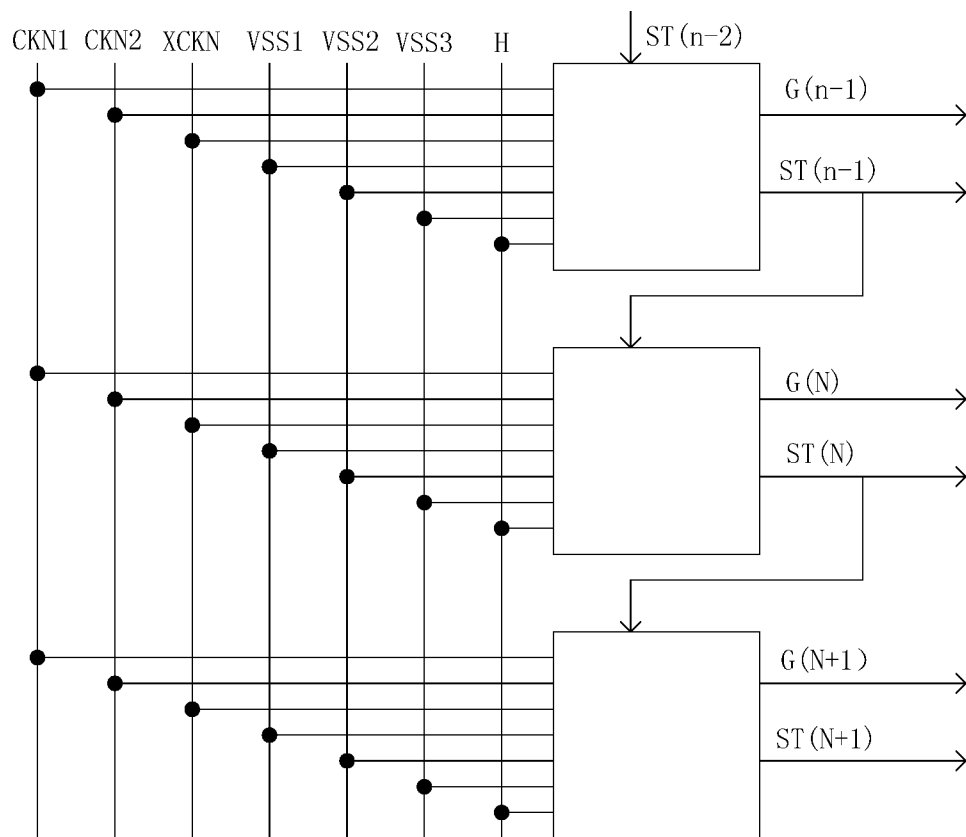


图 1

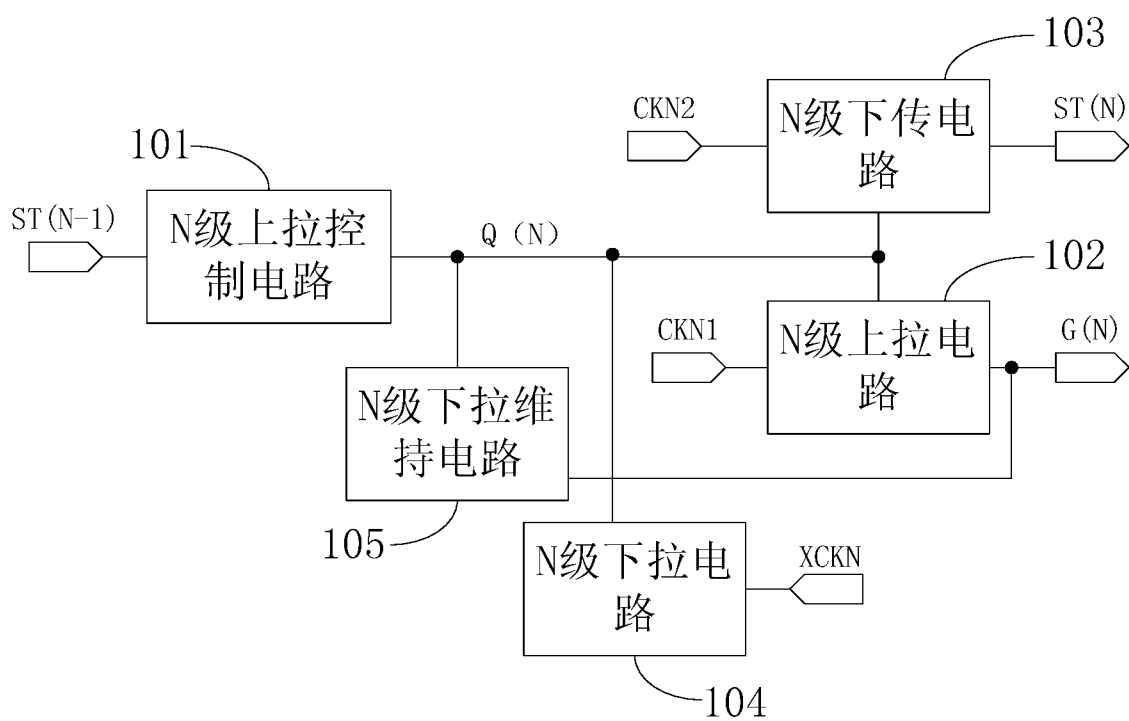


图 2

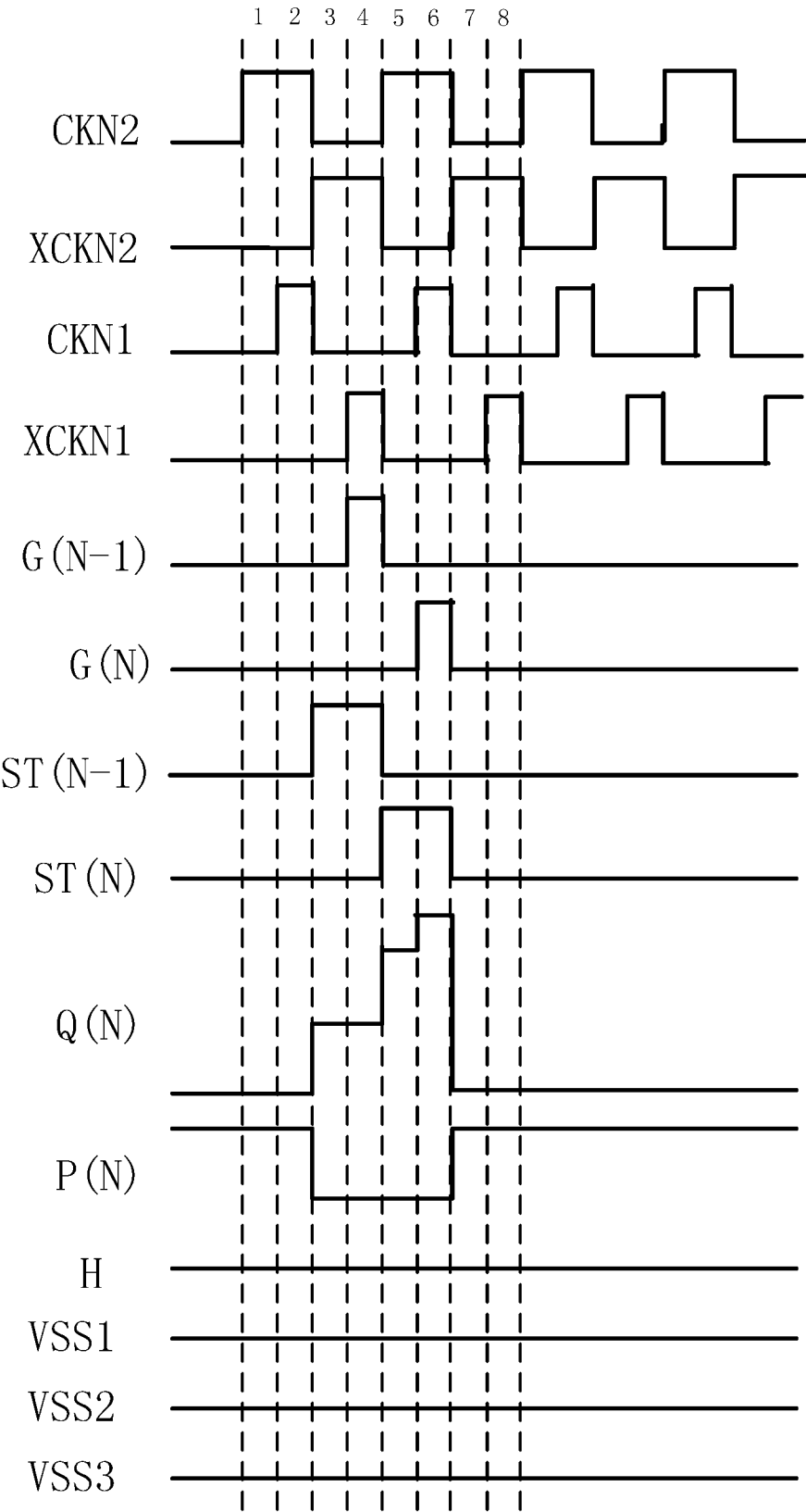


图 4

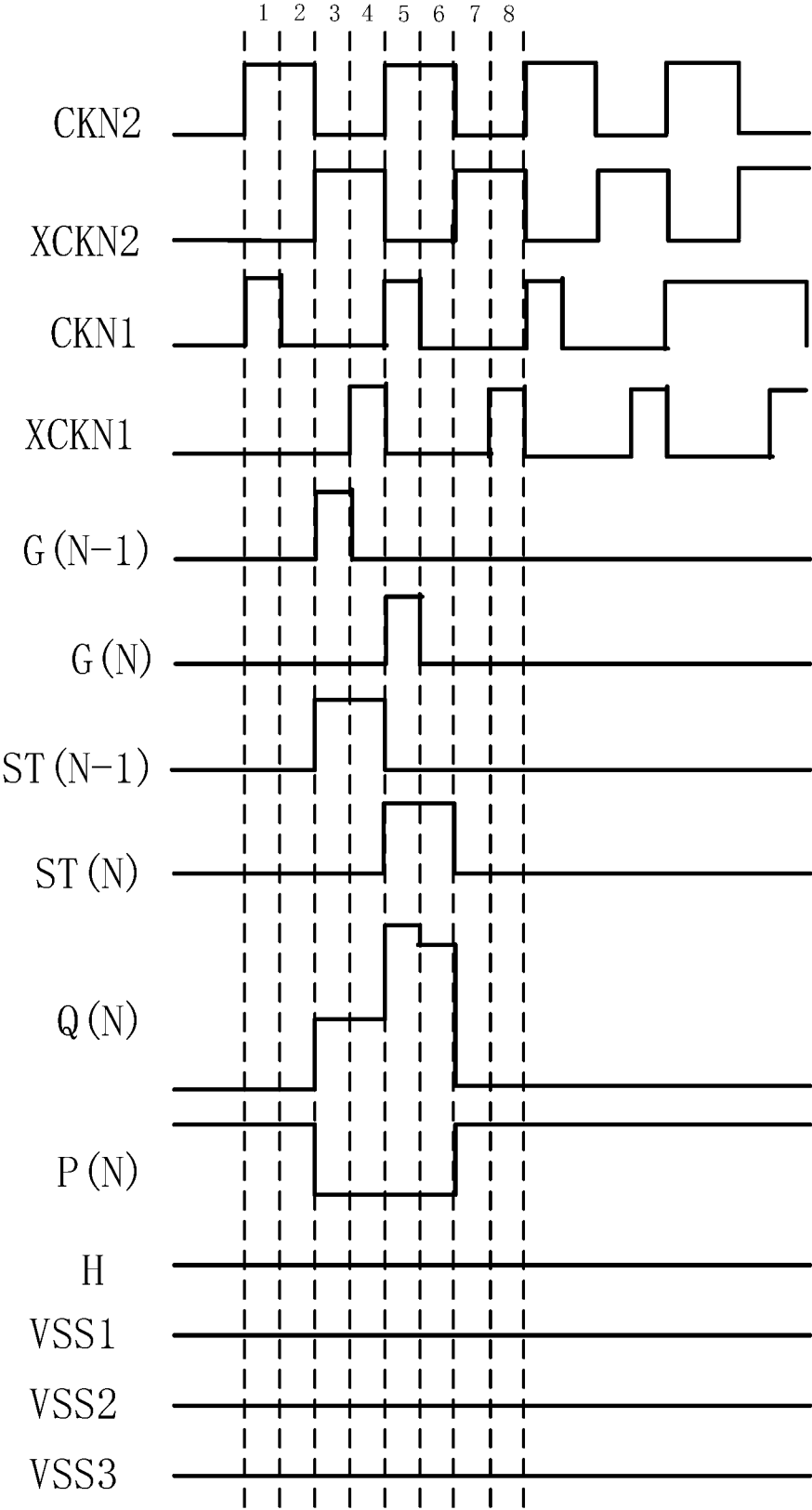
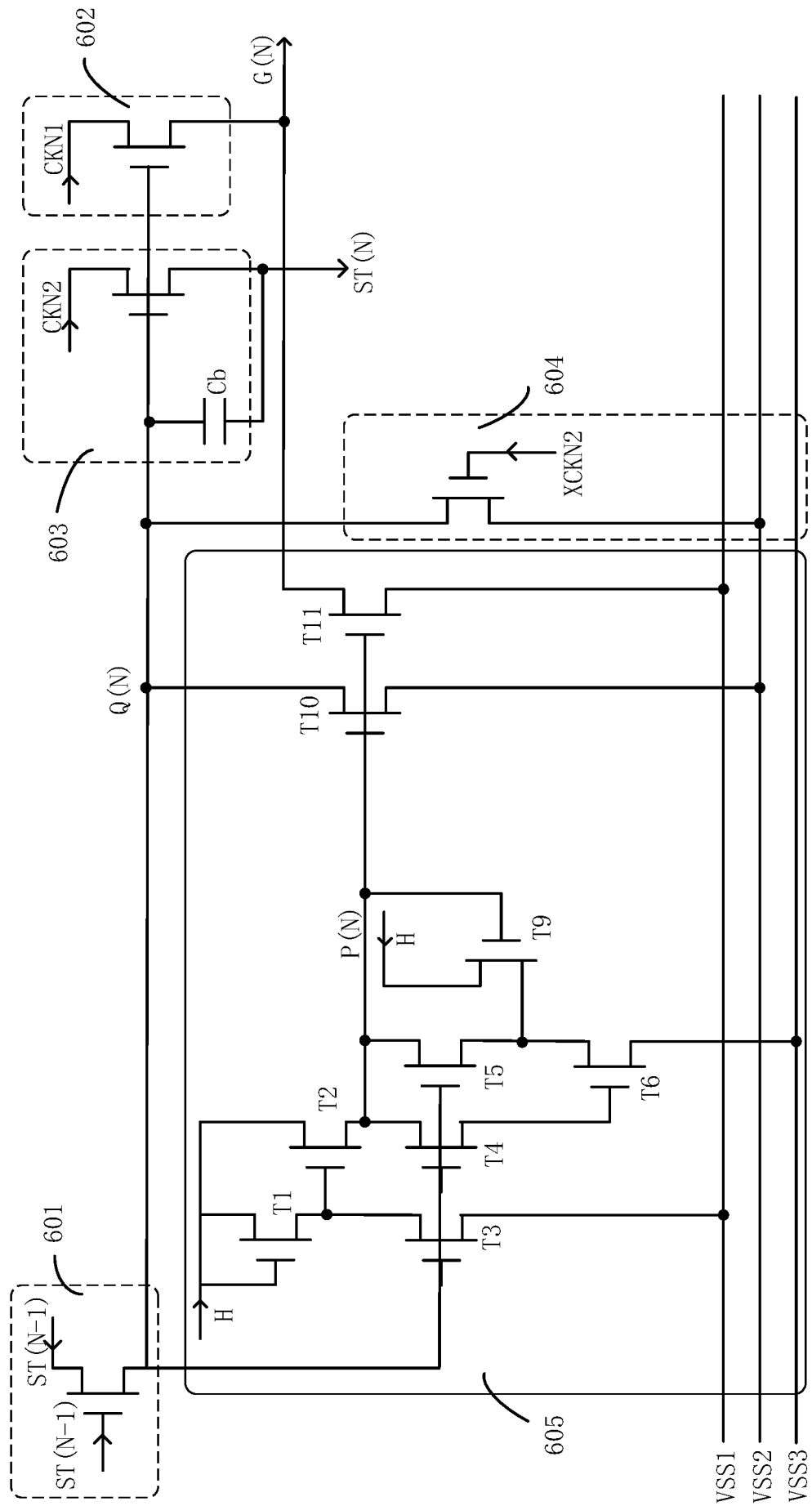
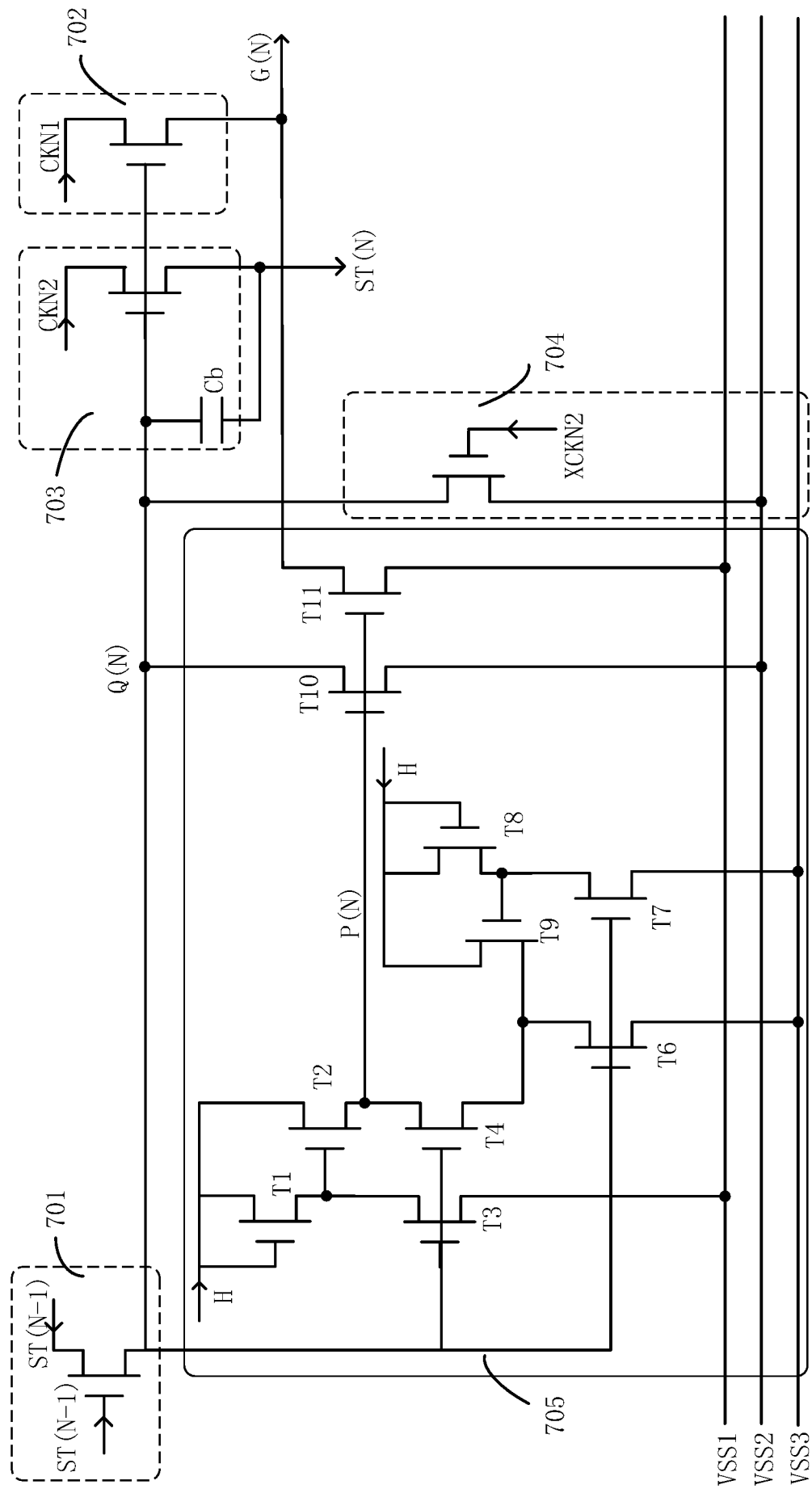


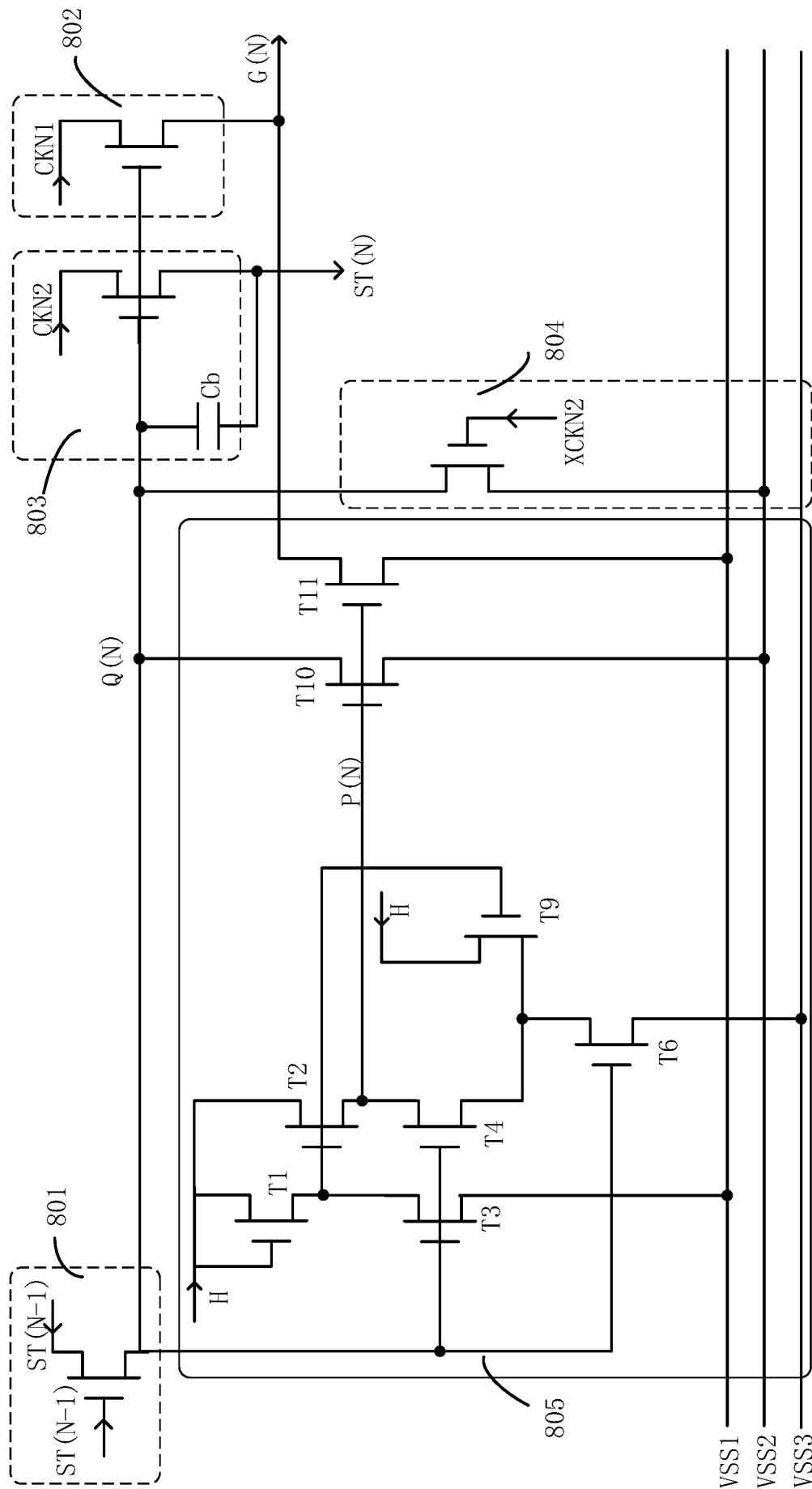
图 5



六



7



8
[X]

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2015/078000

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/36 (2006.01) i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G 3/-

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

CNPAT, CNKI, WPI, EPODOC: liquid crystal display, scan line, direct-current, LCD, scan+ w beam, GOA, gate, pull w up, pull w down, signal, clock, charge, pulse w width, voltage, DC, transistor.

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	CN 104464665 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 25 March 2015 (25.03.2015), description, paragraphs 49-83, and figures 2-8	8, 16-17
Y	CN 104464665 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 25 March 2015 (25.03.2015), description, paragraphs 49-83, and figures 2-8	1-7, 9-15, 18
Y	CN 104464656 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 25 March 2015 (25.03.2015), description, paragraphs 43-60, and figures 1-5	1-7, 9-15, 18
Y	CN 104464660 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 25 March 2015 (25.03.2015), description, paragraphs 40-56, and figures 1-4	4-7, 12-15
A	CN 103928007 A (SHENZHEN CHINA STAR OPTOELECTRONICS TECHNOLOGY CO., LTD.), 16 July 2014 (16.07.2014), the whole document	1-18
A	US 2004/0189585 A1 (MOON, S.H.), 30 September 2004 (30.09.2004), the whole document	1-18

☐ Further documents are listed in the continuation of Box C.

☒ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search 10 August 2015 (10.08.2015)	Date of mailing of the international search report 07 January 2016 (07.01.2016)
Name and mailing address of the ISA/CN: State Intellectual Property Office of the P. R. China No. 6, Xitucheng Road, Jimenqiao Haidian District, Beijing 100088, China Facsimile No.: (86-10) 62019451	Authorized officer LI, Ningxin Telephone No.: (86-10) 82245290

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.

PCT/CN2015/078000

Patent Documents referred in the Report	Publication Date	Patent Family	Publication Date
CN 104464665 A	25 March 2015	None	
CN 104464656 A	25 March 2015	None	
CN 104464660 A	25 March 2015	None	
CN 103928007 A	16 July 2014	WO 2015161513 A1	29 October 2015
US 2004/0189585 A1	30 September 2004	KR 1022293 B1	21 March 2011
		KR 20040086516 A	11 October 2004
		JP 4854929 B2	18 January 2012
		JP 2004295126 A	21 October 2004
		US 7319452 B2	15 January 2008
		TW 200502908 A	16 January 2005
		TW I413965 B	01 November 2013

A. 主题的分类 G09G 3/36(2006.01) i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类																							
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) G09G 3/- 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) CNPAT, CNKI, WPI, EPODOC: 液晶显示器, 扫描线, 栅极, 上拉, 下拉, 信号, 时钟, 充电, 脉宽, 电压, 直流, 晶体管, LCD, scan+ w beam, GOA, gate, pull w up, pull w down, signal, clock, charge, pulse w width, voltage, DC, transistor.																							
C. 相关文件 <table border="1"> <thead> <tr> <th>类 型*</th> <th>引用文件, 必要时, 指明相关段落</th> <th>相关的权利要求</th> </tr> </thead> <tbody> <tr> <td>X</td> <td>CN 104464665 A (深圳市华星光电技术有限公司) 2015年 3月 25日 (2015 - 03 - 25) 说明书第49-83段以及附图2-8</td> <td>8, 16-17</td> </tr> <tr> <td>Y</td> <td>CN 104464665 A (深圳市华星光电技术有限公司) 2015年 3月 25日 (2015 - 03 - 25) 说明书第49-83段以及附图2-8</td> <td>1-7, 9-15, 18</td> </tr> <tr> <td>Y</td> <td>CN 104464656 A (深圳市华星光电技术有限公司) 2015年 3月 25日 (2015 - 03 - 25) 说明书第43-60段以及附图1-5</td> <td>1-7, 9-15, 18</td> </tr> <tr> <td>Y</td> <td>CN 104464660 A (深圳市华星光电技术有限公司) 2015年 3月 25日 (2015 - 03 - 25) 说明书第40-56段以及附图1-4</td> <td>4-7, 12-15</td> </tr> <tr> <td>A</td> <td>CN 103928007 A (深圳市华星光电技术有限公司) 2014年 7月 16日 (2014 - 07 - 16) 全文</td> <td>1-18</td> </tr> <tr> <td>A</td> <td>US 2004/0189585 A1 (MOON SEUNG-HWAN) 2004年 9月 30日 (2004 - 09 - 30) 全文</td> <td>1-18</td> </tr> </tbody> </table>			类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求	X	CN 104464665 A (深圳市华星光电技术有限公司) 2015年 3月 25日 (2015 - 03 - 25) 说明书第49-83段以及附图2-8	8, 16-17	Y	CN 104464665 A (深圳市华星光电技术有限公司) 2015年 3月 25日 (2015 - 03 - 25) 说明书第49-83段以及附图2-8	1-7, 9-15, 18	Y	CN 104464656 A (深圳市华星光电技术有限公司) 2015年 3月 25日 (2015 - 03 - 25) 说明书第43-60段以及附图1-5	1-7, 9-15, 18	Y	CN 104464660 A (深圳市华星光电技术有限公司) 2015年 3月 25日 (2015 - 03 - 25) 说明书第40-56段以及附图1-4	4-7, 12-15	A	CN 103928007 A (深圳市华星光电技术有限公司) 2014年 7月 16日 (2014 - 07 - 16) 全文	1-18	A	US 2004/0189585 A1 (MOON SEUNG-HWAN) 2004年 9月 30日 (2004 - 09 - 30) 全文	1-18
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求																					
X	CN 104464665 A (深圳市华星光电技术有限公司) 2015年 3月 25日 (2015 - 03 - 25) 说明书第49-83段以及附图2-8	8, 16-17																					
Y	CN 104464665 A (深圳市华星光电技术有限公司) 2015年 3月 25日 (2015 - 03 - 25) 说明书第49-83段以及附图2-8	1-7, 9-15, 18																					
Y	CN 104464656 A (深圳市华星光电技术有限公司) 2015年 3月 25日 (2015 - 03 - 25) 说明书第43-60段以及附图1-5	1-7, 9-15, 18																					
Y	CN 104464660 A (深圳市华星光电技术有限公司) 2015年 3月 25日 (2015 - 03 - 25) 说明书第40-56段以及附图1-4	4-7, 12-15																					
A	CN 103928007 A (深圳市华星光电技术有限公司) 2014年 7月 16日 (2014 - 07 - 16) 全文	1-18																					
A	US 2004/0189585 A1 (MOON SEUNG-HWAN) 2004年 9月 30日 (2004 - 09 - 30) 全文	1-18																					
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。																							
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了理解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件																							
国际检索实际完成的日期 2015年 8月 10日		国际检索报告邮寄日期 2016年 1月 7日																					
ISA/CN的名称和邮寄地址 中华人民共和国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 李宁馨 电话号码 (86-10)82245290																					

国际检索报告
关于同族专利的信息

国际申请号

PCT/CN2015/078000

检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	104464665	A	2015年 3月 25日	无			
CN	104464656	A	2015年 3月 25日	无			
CN	104464660	A	2015年 3月 25日	无			
CN	103928007	A	2014年 7月 16日	WO	2015161513	A1	2015年 10月 29日
US	2004/0189585	A1	2004年 9月 30日	KR	1022293	B1	2011年 3月 21日
				KR	20040086516	A	2004年 10月 11日
				JP	4854929	B2	2012年 1月 18日
				JP	2004295126	A	2004年 10月 21日
				US	7319452	B2	2008年 1月 15日
				TW	200502908	A	2005年 1月 16日
				TW	I413965	B	2013年 11月 1日