

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 7 部門第 2 区分
 【発行日】平成 27 年 3 月 5 日 (2015.3.5)

【公開番号】特開 2013-145853 (P2013-145853A)
 【公開日】平成 25 年 7 月 25 日 (2013.7.25)
 【年通号数】公開・登録公報 2013-040
 【出願番号】特願 2012-6554 (P2012-6554)
 【国際特許分類】

H 0 1 L 27/146 (2006.01)

H 0 4 N 5/374 (2011.01)

H 0 4 N 5/369 (2011.01)

【F I】

H 0 1 L 27/14 A

H 0 4 N 5/335 7 4 0

H 0 4 N 5/335 6 9 0

【手続補正書】

【提出日】平成 27 年 1 月 15 日 (2015.1.15)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

光電変換装置の製造方法であって、

半導体基板に設けられた光電変換部と、前記半導体基板の上に設けられたトランジスタのゲート電極と、を覆う絶縁膜から、少なくとも前記光電変換部を覆う絶縁層と、前記ゲート電極の側面を覆うサイドスペースと、を形成する第 1 形成工程と、

前記絶縁層を介して前記光電変換部を覆うとともに、前記トランジスタの半導体領域及び前記ゲート電極の上面を露出する保護層を形成する第 2 形成工程と、

前記保護層の上と、前記トランジスタの前記半導体領域及び前記ゲート電極の前記上面の上とに金属膜を形成する第 3 形成工程と、

前記金属膜に熱処理を施して前記トランジスタの前記半導体領域及び前記ゲート電極の前記上面に金属半導体化合物層を形成する第 4 形成工程と、

前記金属膜のうち、前記保護層を介して前記光電変換部の上に位置する部分を除去する第 1 除去工程と、

前記第 1 除去工程の後に、前記保護層のうち、前記絶縁層を介して前記光電変換部を覆う領域の少なくとも前記金属膜に接触していた部分を除去する第 2 除去工程と
 を有することを特徴とする製造方法。

【請求項 2】

前記半導体基板は、前記光電変換部を有する画素アレイが配される画素領域と、当該画素アレイからの信号を処理し、前記トランジスタを有する周辺回路が形成される周辺回路領域とを有し、

前記第 2 形成工程において、前記画素領域の全面を覆うように前記保護層を形成すること
とを特徴とする請求項 1 に記載の製造方法。

【請求項 3】

前記第 1 形成工程において、前記画素領域の全面を覆うように前記絶縁層を形成すること
とを特徴とする請求項 2 に記載の製造方法。

【請求項 4】

前記絶縁膜はシリコン窒化膜およびシリコン酸窒化膜の少なくとも何れかを含む積層膜であり、前記保護層はシリコン酸化膜を含む
ことを特徴とする請求項 1 乃至 3 の何れか 1 項に記載の製造方法。

【請求項 5】

前記半導体基板は前記光電変換部に隣接する素子分離領域を更に有し、
前記第 2 形成工程において、前記素子分離領域の少なくとも一部を覆うように前記保護層を形成し、
前記第 2 除去工程において、前記保護層のうち前記素子分離領域を覆う領域の少なくとも前記金属膜に接触していた部分を除去する
ことを特徴とする請求項 1 乃至 4 の何れか 1 項に記載の製造方法。

【請求項 6】

前記半導体基板は、浮遊拡散領域と、前記光電変換部で発生した電荷を当該浮遊拡散領域へ転送するための MOS トランジスタとを更に有し、
前記第 2 形成工程において、前記 MOS トランジスタのゲート電極の少なくとも一部を更に覆うように前記保護層を形成し、
前記第 2 除去工程において、前記保護層のうち、前記 MOS トランジスタの前記ゲート電極を覆う部分の少なくとも前記金属膜に接触していた部分を更に除去する
ことを特徴とする請求項 1 乃至 5 の何れか 1 項に記載の製造方法。

【請求項 7】

前記第 2 除去工程において、前記第 1 除去工程の後に形成されたレジストパターンが前記半導体基板上に位置した状態で、前記保護層の少なくとも前記金属膜に接触していた部分を除去することを特徴とする請求項 1 乃至 6 の何れか 1 項に記載の製造方法。

【請求項 8】

前記第 2 除去工程において、前記保護層のうち、前記絶縁層を介して前記光電変換部を覆う領域の一部を残すことを特徴とする請求項 1 乃至 7 の何れか 1 項に記載の製造方法。

【請求項 9】

前記第 2 除去工程の後に、前記第 4 形成工程で行われる前記熱処理も高い温度で熱処理を更に行うことを特徴とする請求項 1 乃至 8 の何れか 1 項に記載の製造方法。

【手続補正 2】

【補正対象書類名】明細書

【補正対象項目名】0005

【補正方法】変更

【補正の内容】

【0005】

上記課題に鑑みて、光電変換装置の製造方法であって、半導体基板に設けられた光電変換部と、前記半導体基板の上に設けられたトランジスタのゲート電極と、を覆う絶縁膜から、少なくとも前記光電変換部を覆う絶縁層と、前記ゲート電極の側面を覆うサイドスペーサと、を形成する第 1 形成工程と、前記絶縁層を介して前記光電変換部を覆うとともに、前記トランジスタの半導体領域及び前記ゲート電極の上面を露出する保護層を形成する第 2 形成工程と、前記保護層の上と、前記トランジスタの前記半導体領域及び前記ゲート電極の前記上面の上とに金属膜を形成する第 3 形成工程と、前記金属膜に熱処理を施して前記トランジスタの前記半導体領域及び前記ゲート電極の前記上面に金属半導体化合物層を形成する第 4 形成工程と、前記金属膜のうち、前記保護層を介して前記光電変換部の上に位置する部分を除去する第 1 除去工程と、前記第 1 除去工程の後に、前記保護層のうち、前記絶縁層を介して前記光電変換部を覆う領域の少なくとも前記金属膜に接触していた部分を除去する第 2 除去工程とを有することを特徴とする製造方法が提供される。

【手続補正 3】

【補正対象書類名】明細書

【補正対象項目名】0014

【補正方法】変更

【補正の内容】

【0014】

次に、図1(c)に示されるように、保護層116を形成する。そのために、まずCVD法やPVD法などによって、図1(b)に示される半導体領域115及び絶縁層113等を覆うシリコン窒化膜、シリコン酸化膜、シリコン酸窒化膜のような絶縁膜を形成する。このように形成された絶縁膜の一部を除去して保護層116を形成する。保護層116は絶縁層113を覆い、更に絶縁層113の周囲の領域も覆う位置に形成される。具体的には、保護層116は、絶縁層113を介してフォトダイオードの蓄積領域104及び半導体層105と、素子分離領域106の一部と、ゲート電極108の一部とを覆う。保護層116は更に、絶縁層113を介さずに、素子分離領域106の別の一部と、ゲート電極108の別の一部と、浮遊拡散領域107と、浮遊拡散領域107に隣接する素子分離領域の一部とを覆う。一方、保護層116は、画素領域101のゲート電極109、半導体領域115及び周辺回路領域102を覆う位置には形成されない。

【手続補正4】

【補正対象書類名】明細書

【補正対象項目名】0016

【補正方法】変更

【補正の内容】

【0016】

次に、図1(d)に示されるように、CVDやスパッタなどによって、半導体基板100全体を覆うように、高融点金属膜と、この高融点金属の酸化防止膜との積層膜117を堆積させて形成する。酸化防止膜は高融点金属膜の上に設けられる。高融点金属として例えばコバルトを用い、酸化防止膜として例えば窒化チタンを用いる。高融点金属として、例えばチタン、ニッケル、タングステン、モリブデン、タンタル、クロム、パラジウム、プラチナを用いてもよい。また、酸化防止膜として、例えば窒化ニッケルを用いてもよい。

【手続補正5】

【補正対象書類名】明細書

【補正対象項目名】0017

【補正方法】変更

【補正の内容】

【0017】

次に、図2(a)に示されるように、積層膜117に対して熱処理を施し、積層膜117に含まれる高融点金属と半導体基板100に含まれる半導体とを反応させてシリサイド化させ、シリサイド層118(金属半導体化合物層)を形成する(第3形成工程)。本実施形態では、シリサイド層118は、ゲート電極109、111、半導体領域115の上側(表面部分)に形成される。高融点金属としてコバルトを用い、半導体領域がシリコンで形成される場合に、500程度の温度で熱処理を行うことで、コバルトモノシリサイド(CoSi)が形成される。高融点金属として他の材料を用いることによって、様々な材料からなるシリサイド層118を形成してもよい。これらの材料は、チタンシリサイド、ニッケルシリサイド、コバルトシリサイド、タングステンシリサイド、モリブデンシリサイド、タンタルシリサイド、クロムシリサイド、パラジウムシリサイド、プラチナシリサイドなどを含む。続いて、未反応の高融点金属膜を含む積層膜117を硫酸過水に浸して、酸化防止膜及び未反応の高融点金属を半導体基板100の上から除去する。この硫酸過水処理を行ったとしても保護層116はほとんど溶解しない。