

(12) 按照专利合作条约所公布的国际申请

(19) 世界知识产权组织
国际局

(43) 国际公布日
2021 年 5 月 14 日 (14.05.2021)



(10) 国际公布号
WO 2021/088576 A1

- (51) 国际专利分类号:
H01L 51/52 (2006.01) *H01L 27/32* (2006.01)
- (21) 国际申请号: PCT/CN2020/119145
- (22) 国际申请日: 2020 年 9 月 30 日 (30.09.2020)
- (25) 申请语言: 中文
- (26) 公布语言: 中文
- (30) 优先权:
201911088232.6 2019年11月8日 (08.11.2019) CN
- (71) 申请人: 京东方科技集团股份有限公司
(BOE TECHNOLOGY GROUP CO., LTD.) [CN/CN];
中国北京市朝阳区酒仙桥路 10 号,
Beijing 100015 (CN)。 成都京东方光电科技
有限公司 (CHENGDU BOE OPTOELECTRONICS
TECHNOLOGY CO., LTD.) [CN/CN]; 中国四川

省成都市高新区(西区)合作路 1188
号, Sichuan 611731 (CN)。

- (72) 发明人: 颜俊 (YAN, Jun); 中国北京市北京经济
技术开发区地泽路 9 号, Beijing 100176 (CN)。
董向丹 (DONG, Xiangdan); 中国北京市北京经济
技术开发区地泽路 9 号, Beijing 100176 (CN)。
何帆 (HE, Fan); 中国北京市北京经济技术开
发区地泽路 9 号, Beijing 100176 (CN)。 程博
(CHENG, Bo); 中国北京市北京经济技术开发
区地泽路 9 号, Beijing 100176 (CN)。
- (74) 代理人: 中国贸促会专利商标事务所有
限公司 (CCPIT PATENT AND TRADEMARK LAW
OFFICE); 中国北京市复兴门内大街 158 号远
洋大厦 F10 层, Beijing 100031 (CN)。

(54) Title: DISPLAY SUBSTRATE AND DISPLAY APPARATUS COMPRISING SAME

(54) 发明名称: 显示基板及其显示装置

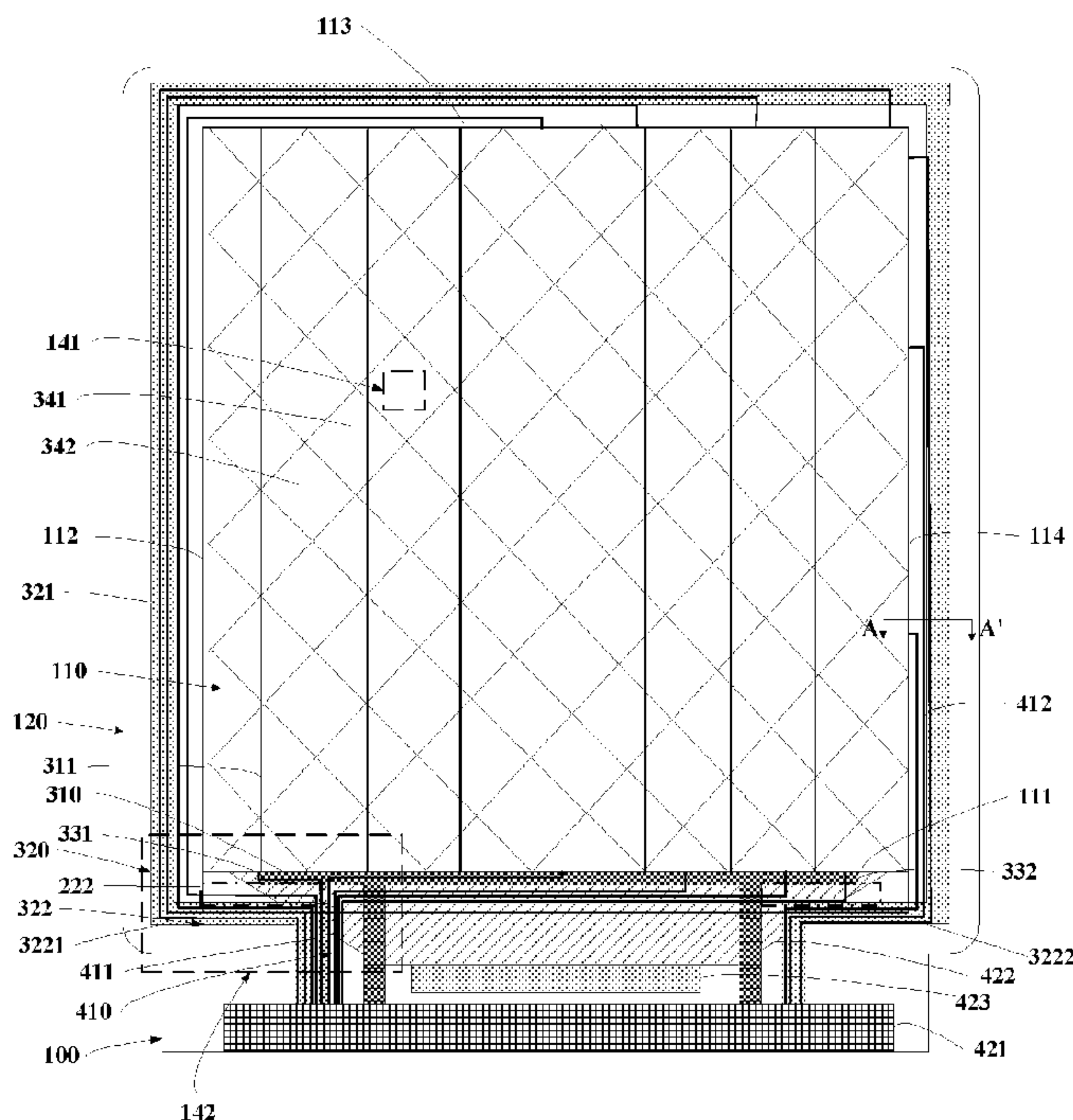


图 1

(57) Abstract: Provided are a display substrate and a display apparatus comprising same. Provided are a display substrate and a display apparatus comprising same. The display substrate comprises: a base substrate, comprising a display region and a peripheral region; a plurality of sub-pixels located in the display region, wherein each of the sub-pixels comprises: a light-emitting element comprising a first electrode, a light-emitting layer and a second electrode; a plurality of first power lines located in the display region; a first power bus located in the peripheral region, wherein the first power bus is electrically connected to the plurality of first power lines; and a

[见续页]

WO 2021/088576 A1

(81) 指定国 (除另有指明, 要求每一种可提供的国家保护): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, IT, JO, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW。

(84) 指定国 (除另有指明, 要求每一种可提供的地区保护): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 欧亚 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 欧洲 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG)。

本国际公布:
— 包括国际检索报告 (条约第21条 (3))。

second power line located in the peripheral region and electrically connected to the second electrode, wherein the second power line comprises a first part and a second part; the first part surrounds a second boundary, a third boundary and a fourth boundary of the display region; and the second part is located at the side of the first power bus away from the display region. There is a gap between the first power bus and the second part of the second power line. The orthographic projection of the gap on the base substrate at least partially overlaps with the orthographic projection of the second electrode on the base substrate. According to the present disclosure, the interference between different signal lines can be reduced.

(57) 摘要: 本公开提供了一种显示基板及其显示装置。该显示基板包括: 衬底基板, 包括显示区和周边区; 多个子像素, 位于显示区, 该子像素包括: 发光元件, 包括第一电极、发光层和第二电极; 多条第一电源线, 位于显示区; 第一电源总线, 位于周边区, 第一电源总线与多条第一电源线电连接; 以及第二电源线, 位于周边区且与第二电极电连接, 第二电源线包括第一部分和第二部分, 第一部分围绕显示区的第二边界、第三边界和第四边界, 第二部分位于第一电源总线远离显示区的一侧。第一电源总线和第二电源线的第二部分之间存在间隙。该间隙在衬底基板上的正投影与第二电极在衬底基板上的正投影至少部分重叠。本公开可以减小不同信号线之间的干扰。

显示基板及其显示装置

相关申请的交叉引用

本申请是以 CN 申请号为 201911088232.6, 申请日为 2019 年 11 月 8 日的申请为基础,
5 并主张其优先权, 该 CN 申请的公开内容在此作为整体引入本申请中。

技术领域

本公开涉及显示技术领域, 特别涉及一种显示基板及其显示装置。

背景技术

随着 AMOLED (Active Matrix Organic Light Emitting Diode, 有源矩阵有机发光二极管) 的迅速发展, 手机等智能终端的发展进入了全面屏和窄边框时代。为了给
10 用户带来更优的使用体验, 全面屏、窄边框、高分辨率、卷曲穿戴和/或折叠等特征
必将成为未来 AMOLED 的重要发展方向。

15 在相关技术中, 为了使得显示面板更轻更薄以适应以后的折叠及卷曲产品, 触控
技术被开发出来。例如, 该触控技术可以为 FMLOC (Flexible Multi Layer On Cell)
技术。

发明内容

20 根据本公开实施例的一个方面, 提供了一种显示基板, 包括: 衬底基板, 包括显
示区和围绕所述显示区的周边区, 所述显示区包括第一边界、第二边界、第三边界和
第四边界; 多个子像素, 位于所述显示区中, 所述多个子像素中的至少一个包括: 发
光元件, 包括位于所述衬底基板上的第一电极、位于所述第一电极远离所述衬底基板
一侧的发光层和位于所述发光层远离所述衬底基板一侧的第二电极; 多条第一电源线,
25 位于所述显示区, 与所述多个子像素的所述第一电极电连接; 第一电源总线, 位于所
述第一边界远离所述显示区一侧的周边区, 所述第一电源总线与所述多条第一电源线
电连接; 以及第二电源线, 位于所述周边区且与所述第二电极电连接, 所述第二电源
线包括第一部分和第二部分, 所述第一部分围绕所述显示区的所述第二边界、所述第
三边界和所述第四边界, 所述第二部分位于所述第一电源总线远离所述显示区的一侧;
30 其中, 所述第一电源总线和所述第二电源线的所述第二部分之间存在间隙, 所述间隙

在所述衬底基板上的正投影与所述第二电极在所述衬底基板上的正投影至少部分重叠。

在一些实施例中，所述第二部分包括第一子部和第二子部，所述第一子部和所述第二子部间隔开且相对设置；所述第一子部与所述第一电源总线之间存在第一间隙，
5 所述第二子部与所述第一电源总线之间存在第二间隙，所述第一间隙和所述第二间隙中的至少一个在所述衬底基板上的正投影与所述第二电极在所述衬底基板上的正投影至少部分重叠。

在一些实施例中，所述第一子部靠近所述第二边界，所述第二子部靠近所述第四边界。

10 在一些实施例中，所述第一间隙和所述第二间隙在所述衬底基板上的正投影位于所述第二电极在所述衬底基板上的正投影的内部。

在一些实施例中，所述显示基板还包括：位于所述周边区的多个触控电极线，所述多个触控电极线在所述衬底基板上的正投影与所述间隙在所述衬底基板上的正投影至少部分重叠。

15 在一些实施例中，所述多个触控电极线包括多个第一触控电极线和多个第二触控电极线，所述第一触控电极线围绕所述显示区的所述第一边界的一部分、所述第二边界和所述第三边界；所述第二触控电极线围绕所述显示区的所述第一边界的另一部分和所述第四边界。

20 在一些实施例中，所述第一触控电极线为发送信号线，所述第二触控电极线为接收信号线。

在一些实施例中，所述显示基板还包括：与所述多个触控电极线、所述第一电源总线和所述第二电源线电连接的柔性电路板，所述柔性电路板被配置为向所述多个触控电极线、所述第一电源总线和所述第二电源线提供电信号。

25 在一些实施例中，所述第一电源总线用于接收第一电压信号；所述第二电源线用于接收第二电压信号；其中，所述第一电压信号高于所述第二电压信号。

30 在一些实施例中，所述多个子像素中的至少一个还包括薄膜晶体管和连接电极；所述薄膜晶体管包括：位于所述衬底基板上的有源层，位于所述有源层远离所述衬底基板一侧的栅极，以及位于所述栅极远离所述衬底基板一侧的源极和漏极；所述连接电极位于所述薄膜晶体管远离所述衬底基板的一侧；其中，所述源极或所述漏极与所述连接电极电连接，所述连接电极与所述第一电极电连接。

在一些实施例中，所述第一电源总线包括第一子电极和第二子电极，所述第一子电极与所述第二子电极在所述衬底基板上的正投影至少部分重叠；所述第一子电极与所述源极或所述漏极位于同一层；所述第二子电极与所述连接电极位于同一层。

5 在一些实施例中，所述第一部分包括第一导电部分、第二导电部分和第三导电部分；所述第二导电部分位于所述第一导电部分远离所述衬底基板的一侧，所述第三导电部分位于所述第二导电部分远离所述衬底基板的一侧，所述第一导电部分、所述第二导电部分和所述第三导电部分电连接；所述第一导电部分与所述源极或所述漏极位于同一层。所述第二导电部分与所述连接电极位于同一层；所述第三导电部分与所述第一电极位于同一层。

10 在一些实施例中，所述第二部分包括第四导电部分，所述第四导电部分与所述源极或所述漏极位于同一层，且与所述第一导电部分为一体形成的结构层。

在一些实施例中，所述显示基板还包括：覆盖在所述第二电源线上的无机保护层，其中，所述无机保护层的至少一部分在所述第二电源线与所述第二电极之间。

15 在一些实施例中，所述显示基板还包括：在所述衬底基板上的缓冲层；在所述缓冲层远离所述衬底基板一侧的第一绝缘层；以及在所述第一绝缘层的远离所述衬底基板一侧的多个第一信号线和多个第二信号线，其中，所述多个第一信号线在所述衬底基板上的正投影与所述多个第二信号线在所述衬底基板上的正投影交替排列，且所述多个第一信号线和所述多个第二信号线设置在不同层，所述多个第一信号线的一部分和所述多个第二信号线的一部分在衬底基板上的正投影与所述间隙在所述衬底基板上的正投影至少部分重叠。

20 在一些实施例中，所述显示基板还包括：位于所述多个第一信号线与所述多个第二信号线之间的第二绝缘层；以及覆盖所述多个第二信号线的层间电介质层；其中，所述第二绝缘层和所述层间电介质层位于所述栅极与所述源极或所述漏极之间。

25 在一些实施例中，所述显示基板还包括：在所述层间电介质层与所述衬底基板之间的电容器，所述电容器包括在所述第一绝缘层的远离所述衬底基板一侧的第一电容电极和在所述第二绝缘层的远离所述第一电容电极一侧的第二电容电极，所述第一电容电极与所述栅极处于同一层且与所述栅极隔离开，所述第二电容电极与所述第二信号线处于同一层。

30 根据本公开实施例的另一个方面，提供了一种显示装置，包括：如前所述的显示基板。

通过以下参照附图对本公开的示例性实施例的详细描述，本公开的其它特征及其优点将会变得清楚。

附图说明

5 构成说明书的一部分的附图描述了本公开的实施例，并且连同说明书一起用于解释本公开的原理。

参照附图，根据下面的详细描述，可以更加清楚地理解本公开，其中：

图 1 是示出根据本公开一个实施例的显示基板的俯视图；

图 2 是示出在图 1 中的第一虚线框 141 内的局部结构的放大示意图；

10 图 3 是示出在图 1 中的第二虚线框 142 内的局部结构的放大示意图；

图 4 是示出图 3 中的结构省略触控电极线 410 和第二电极 222 后的俯视图；

图 5 是示出图 4 中的结构增加第二电极 222 后的俯视图；

图 6 是示出沿着图 3 中的线 C-C' 截取的结构截面示意图；

图 7 是示出沿着图 2 中的线 B-B' 截取的结构截面示意图；

15 图 8 是示出沿着图 1 中的线 A-A' 截取的结构截面示意图。

应当明白，附图中所示出的各个部分的尺寸并不是按照实际的比例关系绘制的。此外，相同或类似的参考标号表示相同或类似的构件。

具体实施方式

20 现在将参照附图来详细描述本公开的各种示例性实施例。对示例性实施例的描述仅仅是说明性的，决不作为对本公开及其应用或使用的任何限制。本公开可以以许多不同的形式实现，不限于这里所述的实施例。提供这些实施例是为了使本公开透彻且完整，并且向本领域技术人员充分表达本公开的范围。应注意到：除非另外具体说明，否则在这些实施例中阐述的部件和步骤的相对布置、材料的组分、数字表达式和数值
25 应被解释为仅仅是示例性的，而不是作为限制。

本公开中使用的“第一”、“第二”以及类似的词语并不表示任何顺序、数量或者重要性，而只是用来区分不同的部分。“包括”或者“包含”等类似的词语意指在该词前的要素涵盖在该词后列举的要素，并不排除也涵盖其他要素的可能。“上”、“下”、“左”、“右”等仅用于表示相对位置关系，当被描述对象的绝对位置改变后，则该相对位置关系
30 系也可能相应地改变。

在本公开中，当描述到特定器件位于第一器件和第二器件之间时，在该特定器件与第一器件或第二器件之间可以存在居间器件，也可以不存在居间器件。当描述到特定器件连接其它器件时，该特定器件可以与所述其它器件直接连接而不具有居间器件，也可以不与所述其它器件直接连接而具有居间器件。

5 本公开使用的所有术语（包括技术术语或者科学术语）与本公开所属领域的普通技术人员理解的含义相同，除非另外特别定义。还应当理解，在诸如通用字典中定义的术语应当被解释为具有与它们在相关技术的上下文中的含义相一致的含义，而不应应用理想化或极度形式化的意义来解释，除非这里明确地这样定义。

10 对于相关领域普通技术人员已知的技术、方法和设备可能不作详细讨论，但在适当情况下，所述技术、方法和设备应当被视为说明书的一部分。

FMLOC (Flexible Multi Layer On Cell) 技术是一种触控技术。在 **FMLOC** 技术中，触控电极被制作在封装层上。在 **FMLOC** 技术中，为了防止触控电极线与背板的其它走线发生信号串扰，触控电极线可以通过公共接地线进行信号屏蔽。但是，本公开的发明人发现，在相关技术中，在显示基板的转角区域处，电源电压线与公共接地线之间存在间隙。触控电极线的一部分位于该间隙之上，而该间隙下方还存在其他信号线（例如数据线和/或 **GOA** 电路（**Gate Driver on Array**，阵列基板行驱动信号电路，也即栅极驱动电路）等）。由于触控电极线、数据线和 **GOA** 信号线中的信号可以均为交流信号。触控电极线与数据线或 **GOA** 信号线之间存在寄生电容。这些信号线中的一个出现信号变动，就会影响另一个信号线中的信号。因此，触控电极线
15 与数据线或 **GOA** 信号线可能会发生信号干扰，导致显示不良或触控（**Touch**）不良。
20

 鉴于此，本公开的实施例提供了一种显示基板，以降低信号干扰。下面结合附图详细描述根据本公开一个实施例的显示基板的结构。

 图 1 是示出根据本公开一个实施例的显示基板的俯视图。图 2 是示出在图 1 中的第一虚线框 141 内的局部结构的放大示意图。图 7 是示出沿着图 2 中的线 **B-B'** 截取的结构
25 的截面示意图。下面结合图 1、图 2 和图 7 详细描述该显示基板。

 如图 1、图 2 和图 7 所示，该显示基板包括衬底基板 100、多个子像素 200、多条第一电源线 311、第一电源总线 310 和第二电源线 320。

 衬底基板 100 可以包括显示区 110 和围绕该显示区 110 的周边区 120。显示区 110 包括第一边界 111、第二边界 112、第三边界 113 和第四边界 114。这里，第一边界 111
30 与第三边界 113 相对，第二边界 112 与第四边界 114 相对。

所述多个子像素 200 位于显示区 110 中。所述多个子像素 200 中的至少一个包括发光元件 220，如图 7 所示。该发光元件 220 可以包括位于衬底基板 100 上的第一电极 221、位于第一电极 221 远离该衬底基板 100 一侧的发光层 223 和位于该发光层 223 远离该衬底基板 100 一侧的第二电极 222。例如，该第一电极 221 为阳极，该第二电极 222 为阴极。例如，该第二电极 222 可以接收公共接地端电压信号 V_{ss} 。

需要说明的是，在本公开的实施例中，当描述一个结构在另一个结构上时，该一个结构可以与该另一个结构直接接触，也可以与该另一个结构不直接接触。例如，在描述第一电极 221 位于衬底基板 100 上时，该第一电极 221 可以在衬底基板 100 的上方而不与该衬底基板直接接触。

如图 1 所示，多条第一电源线 311 位于显示区 110。多条第一电源线 311 与多个子像素的第一电极 221 电连接。需要说明的是，当描述到特定器件电连接其它器件时，该特定器件可以与所述其它器件直接电连接而不具有居间器件，也可以不与所述其它器件直接电连接而具有居间器件。例如，第一电源线 311 可以通过若干薄膜晶体管来与子像素的第一电极 221 电连接。

如图 1 所示，第一电源总线 310 位于第一边界 111 远离显示区 110 一侧的周边区 120。该第一电源总线 310 相比其他显示区的边界更靠近该第一边界 111。第一电源总线 310 与所述多条第一电源线 311 电连接。

第二电源线 320 位于周边区 120 且与第二电极 222 电连接。该第二电源线 320 可以包括第一部分 321 和第二部分 322。该第一部分 321 围绕显示区 110 的第二边界 112、第三边界 113 和第四边界 114。该第二部分 322 位于第一电源总线 310 远离显示区 110 的一侧。

在一些实施例中，第一电源总线 310 用于接收第一电压信号，第二电源线 320 用于接收第二电压信号。第一电压信号高于第二电压信号。例如，第一电源总线用于接收电源电压信号 V_{dd} ，第二电源线用于接收公共接地端电压信号 V_{ss} 。

第一电源总线 310 和第二电源线 320 的第二部分 322 之间存在间隙 331 或 332。该间隙 331 或 332 在衬底基板 100 上的正投影与第二电极 222 在衬底基板 100 上的正投影至少部分重叠。

至此，提供了根据本公开一些实施例的显示基板。在该显示基板中，衬底基板包括显示区和围绕显示区的周边区。多个子像素位于显示区中。所述多个子像素中的至少一个包括发光元件。该发光元件包括位于衬底基板上的第一电极、位于第一电极远

离衬底基板一侧的发光层和位于发光层远离衬底基板一侧的第二电极。多条第一电源线位于显示区，与所述多个子像素的第一电极电连接。第一电源总线位于第一边界远离显示区一侧的周边区。第一电源总线与所述多条第一电源线电连接。第二电源线位于周边区且与第二电极电连接。第二电源线包括第一部分和第二部分。第一部分围绕显示区的第二边界、第三边界和第四边界。第二部分位于第一电源总线远离显示区的一侧。第一电源总线和第二电源线的第二部分之间存在间隙。该间隙在衬底基板上的正投影与发光元件的第二电极在衬底基板上的正投影至少部分重叠。即，发光元件的第二电极覆盖在间隙上方。这样该发光元件的第二电极可以起到信号屏蔽作用，从而可以降低在间隙上方的信号线与在间隙下方的信号线之间的信号干扰，进而可以提高显示基板的显示效果。

在一些实施例中，如图 1 所示，第二电源线 320 的第二部分 322 可以包括第一子部 3221 和第二子部 3222。该第一子部 3221 和该第二子部 3222 间隔开且相对设置。例如，该第一子部 3221 靠近第二边界 112，该第二子部 3222 靠近第四边界 114。该第一子部 3221 与第一电源总线 310 之间存在第一间隙 331。该第二子部 3222 与第一电源总线 310 之间存在第二间隙 332。该第一间隙 331 和该第二间隙 332 中的至少一个在衬底基板 100 上的正投影与第二电极 222 在衬底基板上 100 的正投影至少部分重叠。

在一些实施例中，第一间隙 331 和第二间隙 332 在衬底基板 100 上的正投影位于第二电极 222 在衬底基板 100 上的正投影的内部。这样可以使得第二电极完全覆盖这两个间隙，从而进一步减少不同信号线之间的信号干扰，提高显示基板的显示效果。

在一些实施例中，如图 1 所示，显示基板还可以包括位于周边区 120 的多个触控电极线 410。该多个触控电极线 410 在衬底基板 100 上的正投影与间隙 331 或 332 在衬底基板 100 上的正投影至少部分重叠。因此，在发光元件的第二电极 222 不覆盖在间隙 331 或 332 的情况下，该触控电极线 410 可能会与其他信号线产生干扰。从这里可以看出，上述第二电极可以起到良好的信号屏蔽作用。

在一些实施例中，如图 1 所示，多个触控电极线 410 可以包括多个第一触控电极线 411 和多个第二触控电极线 412。该第一触控电极线 411 围绕显示区 110 的第一边界 111 的一部分、第二边界 112 和第三边界 113。该第二触控电极线 412 围绕显示区 110 的第一边界 111 的另一部分和第四边界 114。例如，第一触控电极线 411 可以为发送信号线，第二触控电极线 412 可以为接收信号线；或者第一触控电极线 411 可以为接收信号线，第二触控电极线 412 可以为发送信号线。

在一些实施例中，如图 1 所示，显示基板还可以包括与多个触控电极线 410、第一电源总线 310 和第二电源线 320 电连接的柔性电路板 421。该柔性电路板 421 被配置为向多个触控电极线 410、第一电源总线 310 和第二电源线 320 提供电信号。

在一些实施例中，如图 1 所示，显示基板还可以包括信号连接区 422 和集成电路区 423。集成电路区 423 通过信号连接区 422 与显示区 110 电连接。多条数据线引线位于信号连接区 422。

在一些实施例中，如图 1 和图 2 所示，显示基板还可以包括位于显示区的第一触控电极 341 和第二触控电极 342。第一触控电极 341 与第一触控电极线 411 电连接，第二触控电极 342 与第二触控电极线 412 电连接。如图 2 所示，该第一触控电极 341 与该第二触控电极 342 之间的触控信号不同。另外，图 2 中还示出了子像素的开口 211。

图 3 是示出在图 1 中的第二虚线框 142 内的局部结构的放大示意图。图 4 是示出图 3 中的结构省略触控电极线 410 和第二电极 222 后的俯视图。图 4 的结构省略了触控电极线 410 和第二电极 222，是为了更清楚地示出间隙 331（如图 4 中的虚线框所示）。图 5 是示出图 4 中的结构增加第二电极 222 后的俯视图。

如图 3、图 4 和图 5 所示，第一电源总线 310 和第二电源线 320 的第二部分 322 之间存在间隙（例如第一间隙）331。该第一间隙 331 在衬底基板 100 上的正投影与第二电极 222 在衬底基板 100 上的正投影至少部分重叠。这样可以减少触控电极线 410 与其他信号线（图 3 至图 5 中未示出）之间的信号干扰。

在一些实施例中，可以在考虑第二电极的对位精度及阴影效应的情况下，保证第二电极位于间隙上方。例如，考虑到对位精度和阴影结构的尺寸范围可以为： $-80\mu\text{m}$ 至 $-60\mu\text{m}$ ，或者 $60\mu\text{m}$ 至 $80\mu\text{m}$ ，因此，可以使得第二电极在覆盖间隙之后还要超过间隙 $60\mu\text{m}$ 至 $80\mu\text{m}$ 。当然，本领域技术人员应该明白，这里的第二电极的设计尺寸范围仅是示例性的，本公开实施例的范围并不仅限于此。

在一些实施例中，上述第二电极可以是整层的结构。在另一些实施例中，上述第二电极可以是分块设置的层结构。例如，可以给第二电极的这些块分别供应阴极信号。

图 6 是示出沿着图 3 中的线 C-C' 截取的结构截面示意图。这里从截面图的角度描述显示基板的部分结构。

如图 6 所示，该显示基板可以包括衬底基板 100、在衬底基板 100 上的缓冲层 151 和在该缓冲层 151 远离衬底基板 100 一侧的第一绝缘层 231。例如，该第一绝缘层 231 的材料可以包括二氧化硅或氮化硅等。

如图 6 所示, 该显示基板还可以包括在第一绝缘层 231 的远离衬底基板 100 一侧的多个第一信号线 501 和多个第二信号线 502。例如, 该第一信号线 501 和该第二信号线 502 可以为数据信号线。多个第一信号线 501 在衬底基板 100 上的正投影与多个第二信号线 502 在衬底基板 100 上的正投影交替排列, 多个第一信号线 501 和多个第二信号线 502 设置在不同层。这样设置信号线 501 和 502 的排列, 可以节省空间。

由于所述多个第一信号线 501 的一部分和所述多个第二信号线 502 的一部分在衬底基板上的正投影与间隙 331 或 332 在衬底基板上的正投影至少部分重叠, 因此, 上述第二电极 222 可以起到减小信号线 501 或 502 与触控电极线 410 之间的信号干扰。

如图 6 所示, 该显示基板还可以包括位于多个第一信号线 501 与多个第二信号线 502 之间的第二绝缘层 242。例如, 该第二绝缘层 242 的材料可以包括二氧化硅或氮化硅等。

如图 6 所示, 该显示基板还可以包括覆盖多个第二信号线 502 的层间电介质层 243。第一电源总线 310 和第二电源线 320 位于该层间电介质层 243 的远离衬底基板 100 的一侧。

在一些实施例中, 如图 6 所示, 第一电源总线 310 可以包括第一子电极 3101 和第二子电极 3102。该第一子电极 3101 与该第二子电极 3102 在衬底基板 100 上的正投影至少部分重叠。例如, 第一子电极 3101 与子像素的薄膜晶体管的源极或漏极 (后面将描述) 位于同一层, 第二子电极 3102 与连接电极 (后面将描述) 位于同一层。

需要说明的是, “同一层”指的是采用同一成膜工艺形成用于形成特定图形的膜层, 然后利用同一掩模板通过一次构图工艺对该膜层图案化所形成的层结构。根据特定图形的不同, 一次构图工艺可能包括多次曝光、显影或刻蚀工艺, 而形成的层结构中的特定图形可以是连续的也可以是不连续的。这些特定图形还可能处于不同的高度或者具有不同的厚度。

在一些实施例中, 如图 6 所示, 第二电源线 320 的第二部分 322 包括第四导电部分。该第四导电部分与薄膜晶体管的源极或漏极位于同一层。该第四导电部分与第一部分的第二导电部分 (后面将描述) 为一体形成的结构层。即, 图 6 所示的第二电源线 320 的第二部分 322 可以作为第四导电部分, 该第四导电部分与薄膜晶体管的源极或漏极处于同一层。如图 6 所示, 在第二电源线 320 与第一电源总线 310 之间存在间隙 331 (或间隙 332)。

在一些实施例中, 如图 6 所示, 显示基板还可以包括覆盖在第二电源线 320 上的

无机保护层 511。该无机保护层 511 的至少一部分在第二电源线 320 与第二电极 222 之间。例如，该无机保护层 511 的材料可以包括绝缘材料（例如氮化硅等）。

通过在第二电源线 320 与第二电极 222 之间设置该无机保护层，可以使得在周边区的位置处第二电源线 320 不与第二电极 222 直接接触。由于无机保护层的亲水性小于第二电源线的亲水性，因此可以防止由于第二电极（例如阴极）的阴影结构（这里，第二电极在蒸镀时会在掩模遮挡的边缘区域出现阴影结构）碎裂导致水汽侵入第二电源线，进而可以防止水汽通过在第二电源线侧边形成的水氧通道侵入显示区。这样可以防止由水汽造成的显示区的有机材料失效，进而防止显示基板出现显示失效的问题。

在一些实施例中，如图 6 所示，显示基板还可以包括覆盖在无机保护层 511 上的第一平坦化层 521；以及覆盖在第一电源总线 310 和第一平坦化层 521 上的第二平坦化层 522。例如，第一平坦化层 521 和第二平坦化层 522 的材料可以分别包括绝缘材料（例如，诸如聚酰亚胺等的有机绝缘材料）。该显示基板还可以包括在第二平坦化层 522 的远离衬底基板 100 一侧的像素界定层 523。如图 6 所示，上述第二电极 222 覆盖在像素界定层 523、第二平坦化层 522、第一平坦化层 521 和无机保护层 511 上。

在一些实施例中，如图 6 所示，显示基板还可以包括在第二电极 222 的远离衬底基板 100 一侧的封装层 530。例如，该封装层 530 可以包括：在第二电极 222 的远离衬底基板 100 一侧的第一无机封装层 531；在第一无机封装层 531 的远离衬底基板 100 一侧的有机封装层 532；以及在有机封装层 532 的远离衬底基板 100 一侧的第二无机封装层 533。例如，第一无机封装层 531 的材料可以包括氮化硅等，有机封装层 532 的材料可以包括 PMMA（poly(methyl methacrylate)，聚甲基丙烯酸甲酯，又称为亚克力）等，第二无机封装层 533 的材料可以包括氮化硅等。

例如，可以通过 CVD（Chemical Vapor Deposition，化学气相沉积）工艺在第二电极 222 上形成第一无机封装层 531，然后通过喷墨打印工艺在该第一无机封装层 531 上形成有机封装层 532，然后通过 CVD 工艺在该有机封装层 532 上形成第二无机封装层 533。

在一些实施例中，如图 6 所示，显示基板还可以包括在封装层 530 的远离衬底基板 100 一侧的阻挡层 535。例如，该阻挡层 535 的材料可以包括无机绝缘材料。

如图 6 所示，多个触控电极线 410 在阻挡层 535 的远离衬底基板 100 的一侧。在一些实施例中，如图 6 所示，每个触控电极线 410 可以包括在阻挡层 535 上的第一导线 541 和在第一导线 541 的远离阻挡层 535 一侧的第二导线 542。例如，第一导线 541

可以包括 Ti/Al/Ti (钛/铝/钛) 三层结构, 第二导线 542 可以包括 Ti/Al/Ti (钛/铝/钛) 三层结构。

如图 6 所示, 该显示基板还可以包括: 在第一导线 541 和第二导线 542 之间的第三绝缘层 536。例如, 该第三绝缘层 536 的材料可以包括氮化硅、氧化硅或氮氧化硅等。在每个触控电极线 410 中, 第一导线 541 可以通过第一导电过孔(图 6 中未示出, 可以在图 8 中看出)与第二导线 542 电连接, 可以减小多个触控电极线 410 的电阻。

在一些实施例中, 如图 6 所示, 显示基板还可以包括覆盖在所述多个触控电极线 410 上的覆盖层 550。例如该覆盖层 550 的材料可以包括有机绝缘材料或无机绝缘材料。

10 图 7 是示出沿着图 2 中的线 B-B' 截取的结构截面示意图。

如图 7 所示, 所述多个子像素 200 中的至少一个除了包括发光元件 220 之外, 还可以包括薄膜晶体管 230 和连接电极 260。

薄膜晶体管 230 可以包括位于衬底基板 100 上的有源层 232, 位于有源层 232 远离衬底基板 100 一侧的栅极 233, 以及位于栅极 233 远离衬底基板 100 一侧的源极 234 和漏极 235。例如, 有源层 232 可以位于缓冲层 151 上。第一绝缘层 231 位于有源层 232 与栅极 233 之间。第二绝缘层 242 和层间电介质层 243 位于栅极与源极 234/漏极 235 之间。该源极 234 通过第二导电过孔与有源层 232 电连接。该第二导电过孔穿过层间电介质层 243、第二绝缘层 242 和第一绝缘层 231。该漏极 235 通过第三导电过孔与有源层 232 电连接。该第三导电过孔穿过层间电介质层 243、第二绝缘层 242 和第一绝缘层 231。

如图 7 所示, 连接电极 260 位于薄膜晶体管 230 远离衬底基板 100 的一侧。源极 234 或漏极 235 与连接电极 260 电连接。该连接电极 260 与第一电极 221 电连接。例如, 该连接电极通过第四导电过孔与漏极 235 电连接。该第四导电过孔穿过第一平坦化层 521 和无机保护层 511。第一电极 221 通过第五导电过孔与连接电极 260 电连接。该第五导电过孔穿过第二平坦化层 522。

在一些实施例中, 如图 7 所示, 该显示基板还可以包括在层间电介质层 243 与衬底基板 100 之间的电容器。该电容器包括在第一绝缘层 231 的远离衬底基板 100 一侧的第一电容电极 611 和在第二绝缘层 242 的远离第一电容电极 611 一侧的第二电容电极 612。该第一电容电极 611 可以与栅极 233 处于同一层且与该栅极 233 隔离开。该第二电容电极 612 可以与第二信号线 502 处于同一层, 且与该第二信号线通过同一构

图工艺制备。第二绝缘层 242 覆盖第一电容电极 611，层间电介质层 243 覆盖第二电容电极 612。

这里，同一构图工艺是指采用同一成膜工艺形成用于形成特定图形的膜层，然后利用同一掩模板通过一次构图工艺形成层结构。需要说明的是，根据特定图形的不同，一次构图工艺可能包括多次曝光、显影或刻蚀工艺，而形成的层结构中的特定图形可以是连续的也可以是不连续的，这些特定图形还可能处于不同的高度或者具有不同的厚度。

在一些实施例中，如图 7 所示，显示基板还可以包括在像素界定层 523 的远离衬底基板 100 一侧的隔垫物层 630。第二电极 222 覆盖该隔垫物层 630。例如，该隔垫物层 630 的材料可以包括无机绝缘材料或有机绝缘材料等。

在一些实施例中，如图 7 所示，第一触控电极 341 与第二触控电极 342 位于第三绝缘层 536 远离衬底基板 100 的一侧。覆盖层 550 覆盖该第一触控电极 341 与该第二触控电极 342。

图 8 是示出沿着图 1 中的线 A-A' 截取的结构截面示意图。

在一些实施例中，如图 8 所示，第二电源线 320 的第一部分 321 包括第一导电部分 711、第二导电部分 712 和第三导电部分 713。第二导电部分 712 位于第一导电部分 711 远离衬底基板 100 的一侧。第三导电部分 713 位于第二导电部分 712 远离衬底基板 100 的一侧。第一导电部分 711、第二导电部分 712 和第三导电部分 713 电连接。第一导电部分 711 与源极 234 或漏极 235 位于同一层。第二导电部分 712 与连接电极 260 位于同一层。第三导电部分 713 与第一电极 221 位于同一层。该第一部分 321 的第一导电部分 711 与第二电源线 320 的第二部分 322 的第四导电部分为一体形成的结构层。第一导电部分 711 的材料与源极 234 或漏极 235 的材料相同，且与源极和漏极通过同一构图工艺形成。第二导电部分 712 的材料与连接电极 260 的材料相同，且与该连接电极通过同一构图工艺形成。第三导电部分 713 的材料与第一电极 221 的材料相同，且与该第一电极 221 通过同一构图工艺形成。如图 8 所示，该第三导电部分 713 可以与第二电极 222 电连接。

在一些实施例中，如图 8 所示，该显示基板还可以包括第一围堰 (dam) 810。该第一围堰 810 可以包括与第二平坦化层 522 处于同一层的部分 811 和与像素界定层 523 处于同一层的部分 812。该显示基板还可以包括第二围堰 820。该第二围堰 820 可以包括与第二平坦化层 522 处于同一层的部分 821、与像素界定层 523 处于同一层的部

分 822 和与隔垫物层 630 处于同一层的部分 823。

另外,如图 8 所示,第一导线 541 可以通过第一导电过孔与第二导线 542 电连接。

至此,详细描述了根据本公开一些实施例的显示基板。

在本公开的一些实施例中,还提供了一种显示装置。该显示装置可以包括如前所
5 述的显示基板(例如图 1 所示的显示基板)。例如,该显示装置可以为:显示面板、
手机、平板电脑、电视机、显示器、笔记本电脑、数码相框、导航仪等任何具有显示
功能的产品或部件。

至此,已经详细描述了本公开的各实施例。为了避免遮蔽本公开的构思,没有描
述本领域所公知的一些细节。本领域技术人员根据上面的描述,完全可以明白如何实
10 施这里公开的技术方案。

虽然已经通过示例对本公开的一些特定实施例进行了详细说明,但是本领域的技
术人员应该理解,以上示例仅是为了进行说明,而不是为了限制本公开的范围。本领
域的技术人员应该理解,可在不脱离本公开的范围和精神的情况下,对以上实施例进
行修改或者对部分技术特征进行等同替换。本公开的范围由所附权利要求来限定。

权 利 要 求

1、一种显示基板，包括：

衬底基板，包括显示区和围绕所述显示区的周边区，所述显示区包括第一边界、第二边界、第三边界和第四边界；

多个子像素，位于所述显示区中，所述多个子像素中的至少一个包括：发光元件，包括位于所述衬底基板上的第一电极、位于所述第一电极远离所述衬底基板一侧的发光层和位于所述发光层远离所述衬底基板一侧的第二电极；

多条第一电源线，位于所述显示区，与所述多个子像素的所述第一电极电连接；

第一电源总线，位于所述第一边界远离所述显示区一侧的周边区，所述第一电源总线与所述多条第一电源线电连接；以及

第二电源线，位于所述周边区且与所述第二电极电连接，所述第二电源线包括第一部分和第二部分，所述第一部分围绕所述显示区的所述第二边界、所述第三边界和所述第四边界，所述第二部分位于所述第一电源总线远离所述显示区的一侧；

其中，所述第一电源总线和所述第二电源线的所述第二部分之间存在间隙，所述间隙在所述衬底基板上的正投影与所述第二电极在所述衬底基板上的正投影至少部分重叠。

2、根据权利要求 1 所述的显示基板，其中，所述第二部分包括第一子部和第二子部，所述第一子部和所述第二子部间隔开且相对设置；

所述第一子部与所述第一电源总线之间存在第一间隙，所述第二子部与所述第一电源总线之间存在第二间隙，所述第一间隙和所述第二间隙中的至少一个在所述衬底基板上的正投影与所述第二电极在所述衬底基板上的正投影至少部分重叠。

3、根据权利要求 2 所述的显示基板，其中，所述第一子部靠近所述第二边界，所述第二子部靠近所述第四边界。

4、根据权利要求 2 所述的显示基板，其中，所述第一间隙和所述第二间隙在所述衬底基板上的正投影位于所述第二电极在所述衬底基板上的正投影的内部。

5、根据权利要求 1 所述的显示基板，还包括：

位于所述周边区的多个触控电极线，所述多个触控电极线在所述衬底基板上的正投影与所述间隙在所述衬底基板上的正投影至少部分重叠。

6、根据权利要求 5 所述的显示基板，其中，

所述多个触控电极线包括多个第一触控电极线和多个第二触控电极线，所述第一触控电极线围绕所述显示区的所述第一边界的一部分、所述第二边界和所述第三边界；
所述第二触控电极线围绕所述显示区的所述第一边界的另一部分和所述第四边界。

7、根据权利要求 6 所述的显示基板，其中，

所述第一触控电极线为发送信号线，所述第二触控电极线为接收信号线。

8、根据权利要求 5 所述的显示基板，还包括：

与所述多个触控电极线、所述第一电源总线和所述第二电源线电连接的柔性电路板，所述柔性电路板被配置为向所述多个触控电极线、所述第一电源总线和所述第二电源线提供电信号。

9、根据权利要求 1 至 8 任意一项所述的显示基板，其中，

所述第一电源总线用于接收第一电压信号；

所述第二电源线用于接收第二电压信号；

其中，所述第一电压信号高于所述第二电压信号。

10、根据权利要求 9 所述的显示基板，其中，所述多个子像素中的至少一个还包括薄膜晶体管和连接电极；

所述薄膜晶体管包括：位于所述衬底基板上的有源层，位于所述有源层远离所述衬底基板一侧的栅极，以及位于所述栅极远离所述衬底基板一侧的源极和漏极；

所述连接电极位于所述薄膜晶体管远离所述衬底基板的一侧；

其中，所述源极或所述漏极与所述连接电极电连接，所述连接电极与所述第一电极电连接。

11、根据权利要求 10 所述的显示基板，其中，所述第一电源总线包括第一子电极和第二子电极，所述第一子电极与所述第二子电极在所述衬底基板上的正投影至少部分重叠；

所述第一子电极与所述源极或所述漏极位于同一层；

所述第二子电极与所述连接电极位于同一层。

12、根据权利要求 10 所述的显示基板，其中，所述第一部分包括第一导电部分、第二导电部分和第三导电部分；

所述第二导电部分位于所述第一导电部分远离所述衬底基板的一侧，所述第三导电部分位于所述第二导电部分远离所述衬底基板的一侧，所述第一导电部分、所述第二导电部分和所述第三导电部分电连接；

所述第一导电部分与所述源极或所述漏极位于同一层。

所述第二导电部分与所述连接电极位于同一层；

所述第三导电部分与所述第一电极位于同一层。

13、根据权利要求 12 所述的显示基板，其中，所述第二部分包括第四导电部分，所述第四导电部分与所述源极或所述漏极位于同一层，且与所述第一导电部分为一体形成的结构层。

14、根据权利要求 1 所述的显示基板，还包括：

覆盖在所述第二电源线上的无机保护层，

其中，所述无机保护层的至少一部分在所述第二电源线与所述第二电极之间。

15、根据权利要求 10 所述的显示基板，还包括：

在所述衬底基板上的缓冲层；

在所述缓冲层远离所述衬底基板一侧的第一绝缘层；以及

在所述第一绝缘层的远离所述衬底基板一侧的多个第一信号线和多个第二信号线，其中，所述多个第一信号线在所述衬底基板上的正投影与所述多个第二信号线在所述衬底基板上的正投影交替排列，且所述多个第一信号线和所述多个第二信号线设置在不同层，所述多个第一信号线的一部分和所述多个第二信号线的一部分在衬底基

板上的正投影与所述间隙在所述衬底基板上的正投影至少部分重叠。

16、根据权利要求 15 所述的显示基板，还包括：

位于所述多个第一信号线与所述多个第二信号线之间的第二绝缘层；以及
覆盖所述多个第二信号线的层间电介质层；

其中，所述第二绝缘层和所述层间电介质层位于所述栅极与所述源极或所述漏极之间。

17、根据权利要求 16 所述的显示基板，还包括：

在所述层间电介质层与所述衬底基板之间的电容器，所述电容器包括在所述第一绝缘层的远离所述衬底基板一侧的第一电容电极和在所述第二绝缘层的远离所述第一电容电极一侧的第二电容电极，所述第一电容电极与所述栅极处于同一层且与所述栅极隔离开，所述第二电容电极与所述第二信号线处于同一层。

18、一种显示装置，包括：如权利要求 1 至 17 任意一项所述的显示基板。

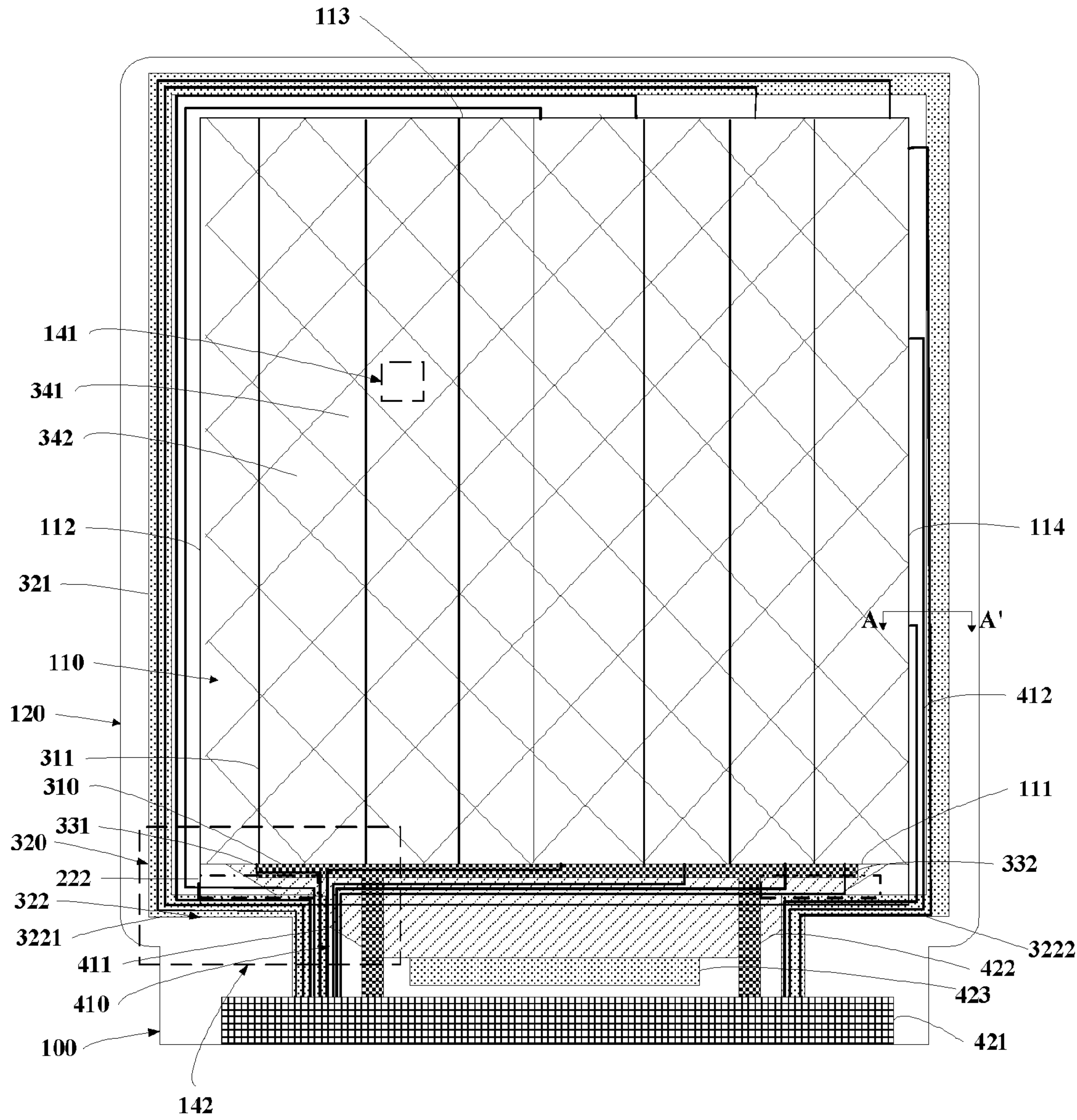


图 1

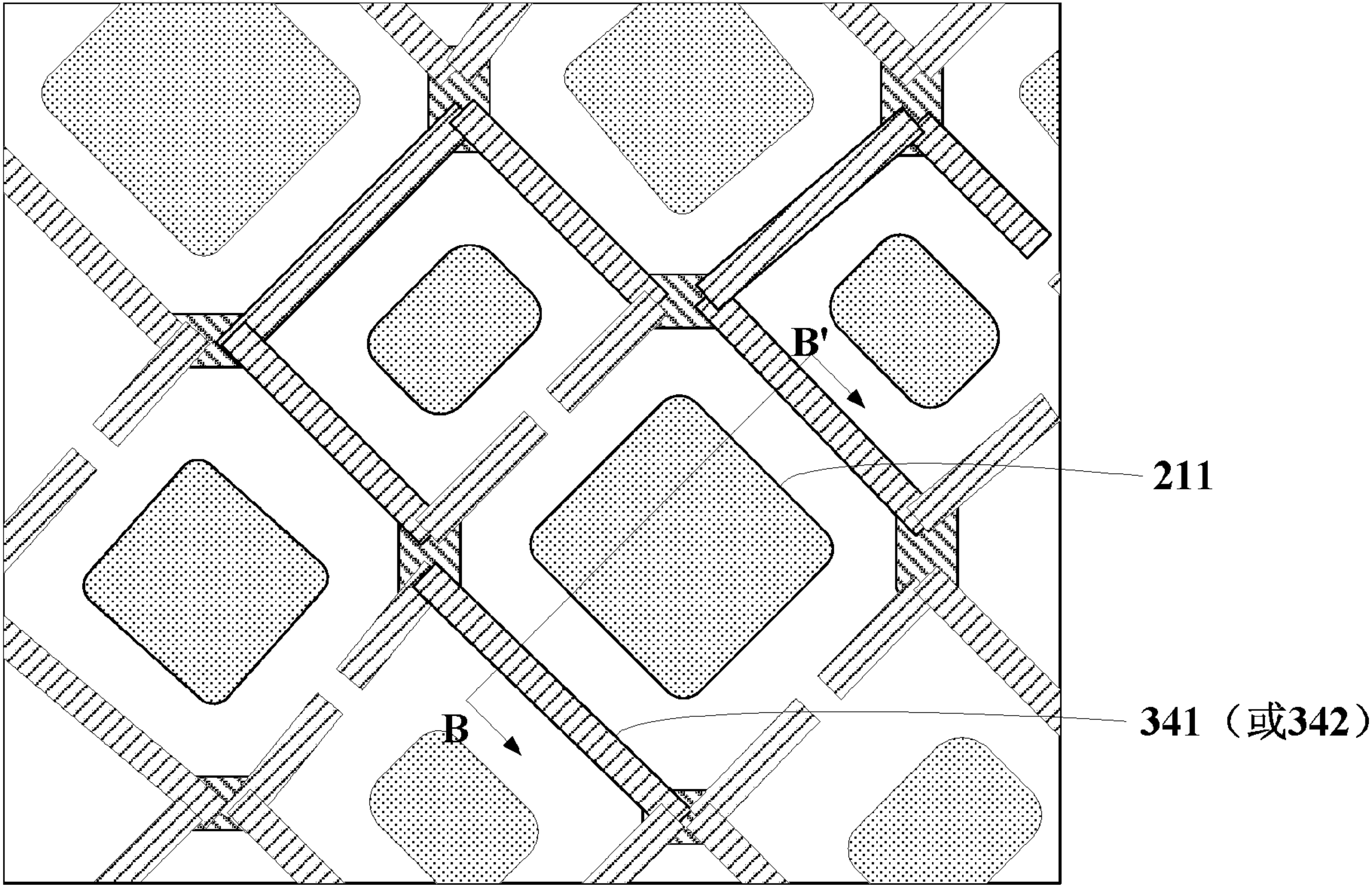


图 2

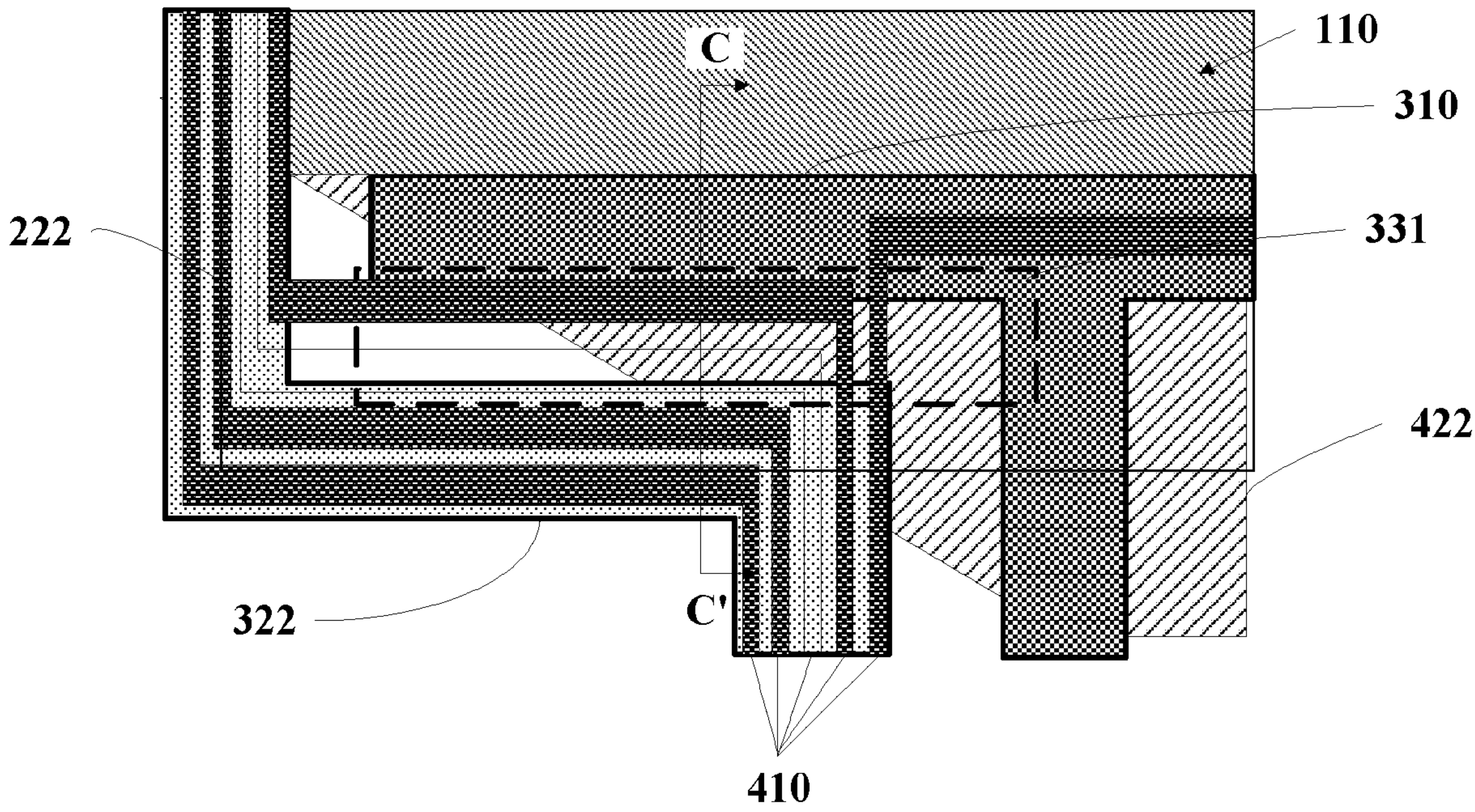


图 3

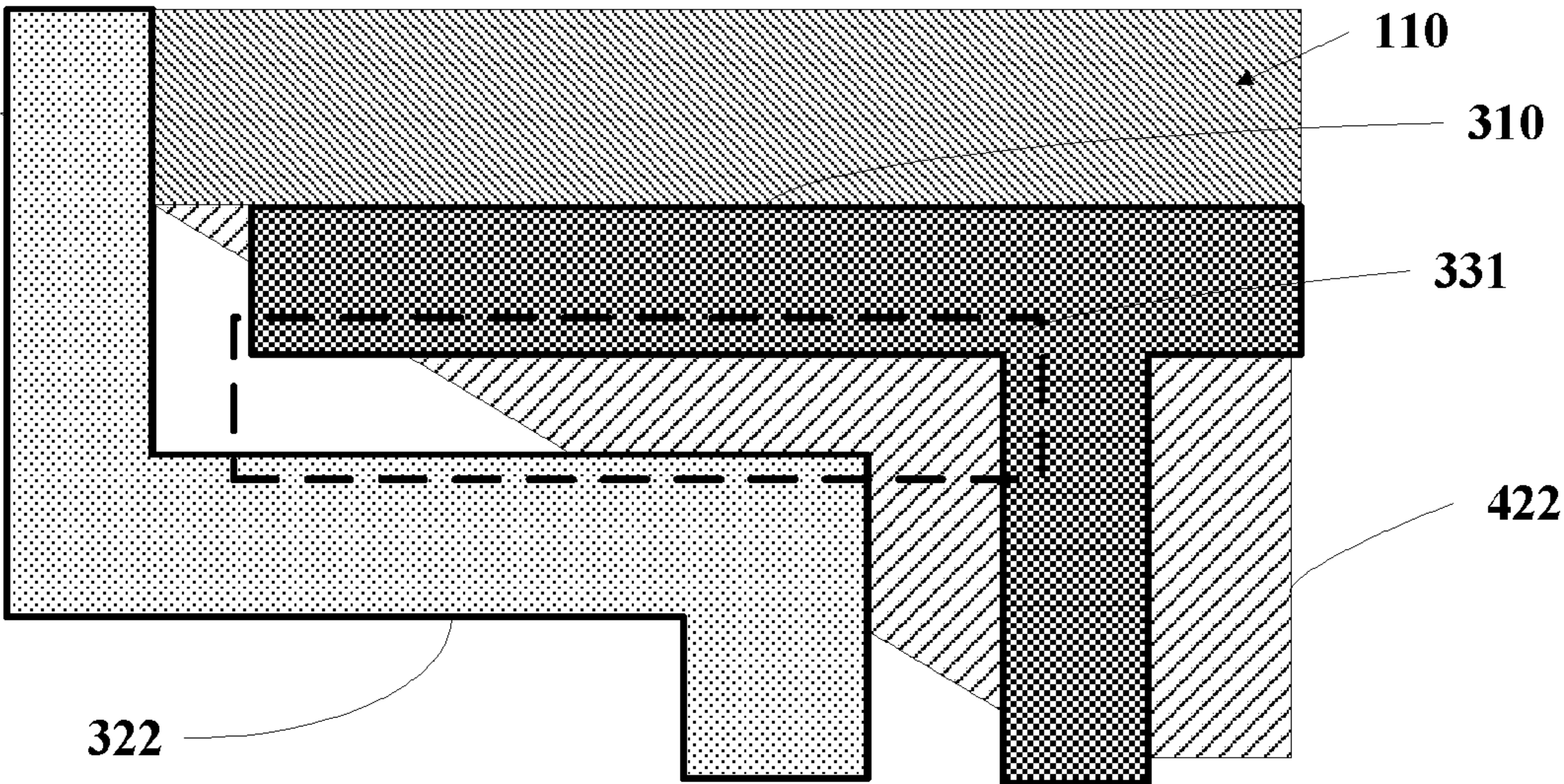


图 4

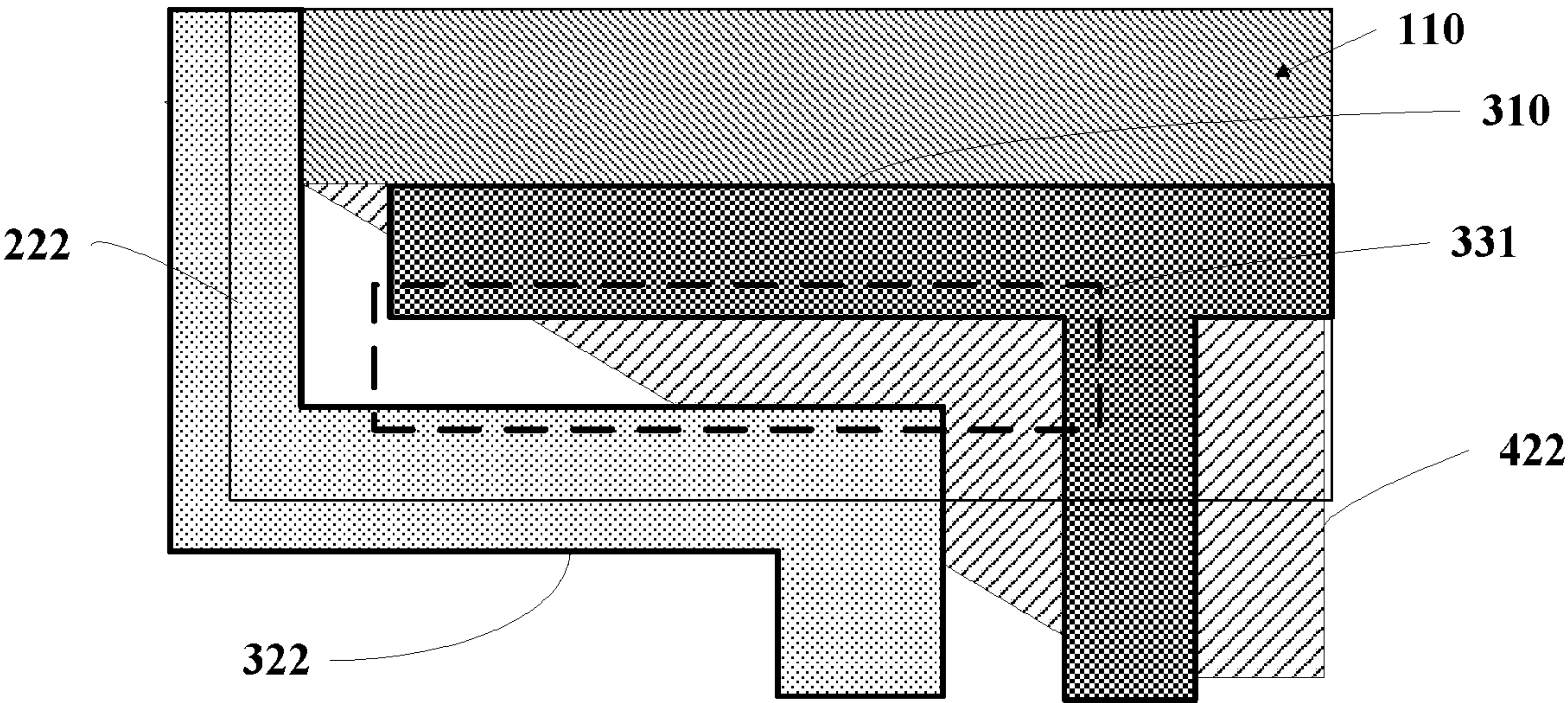


图 5

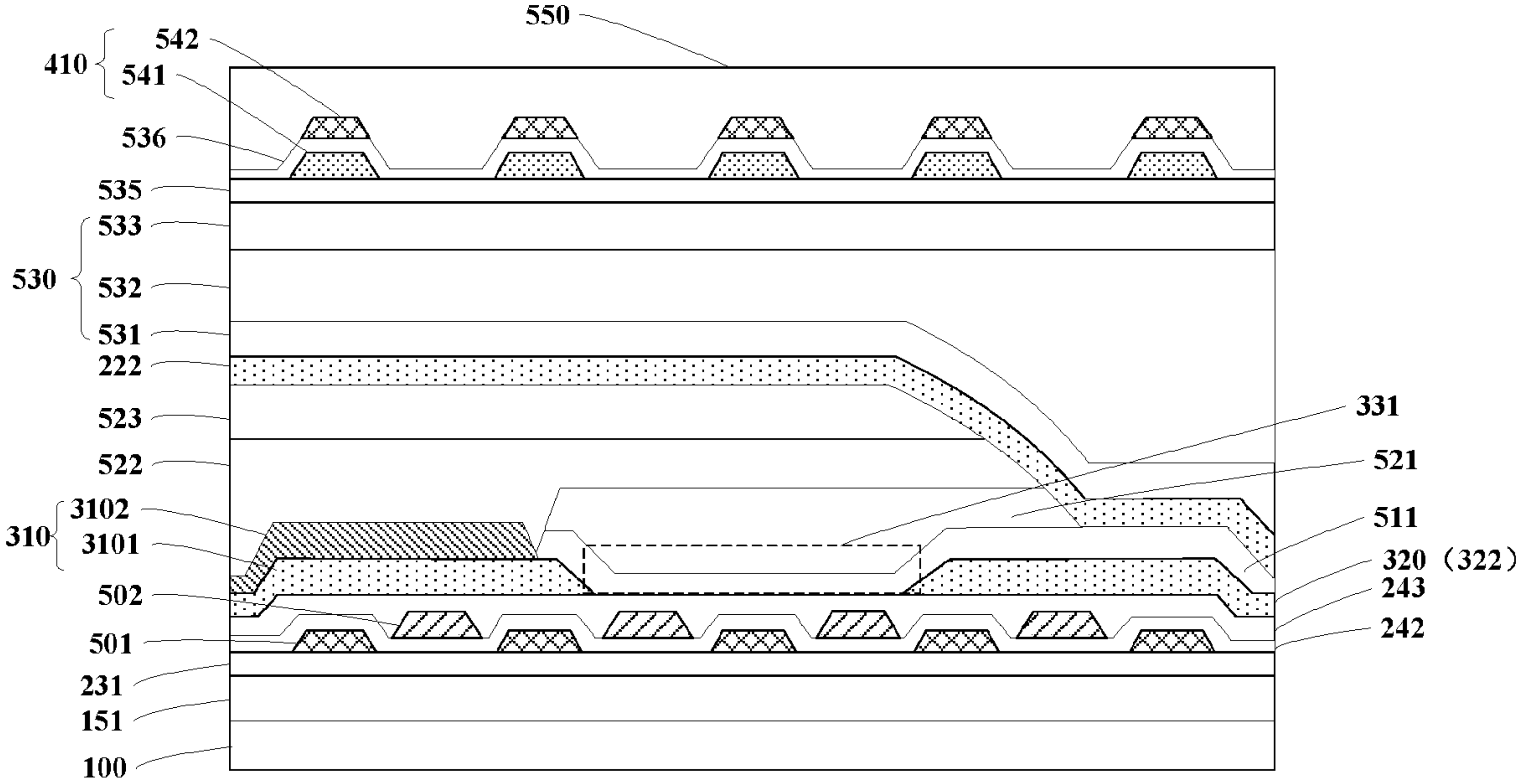


图 6

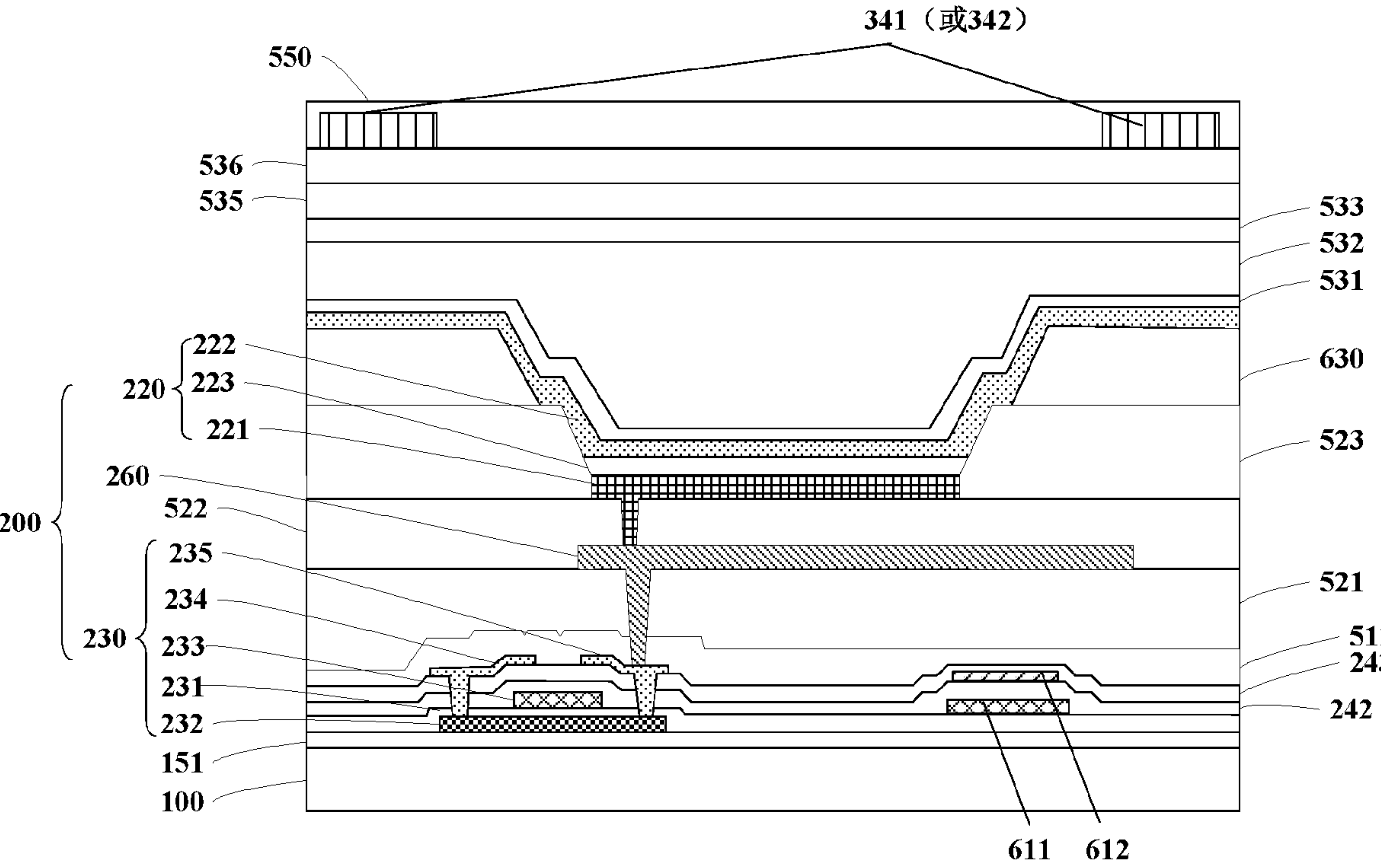


图 7

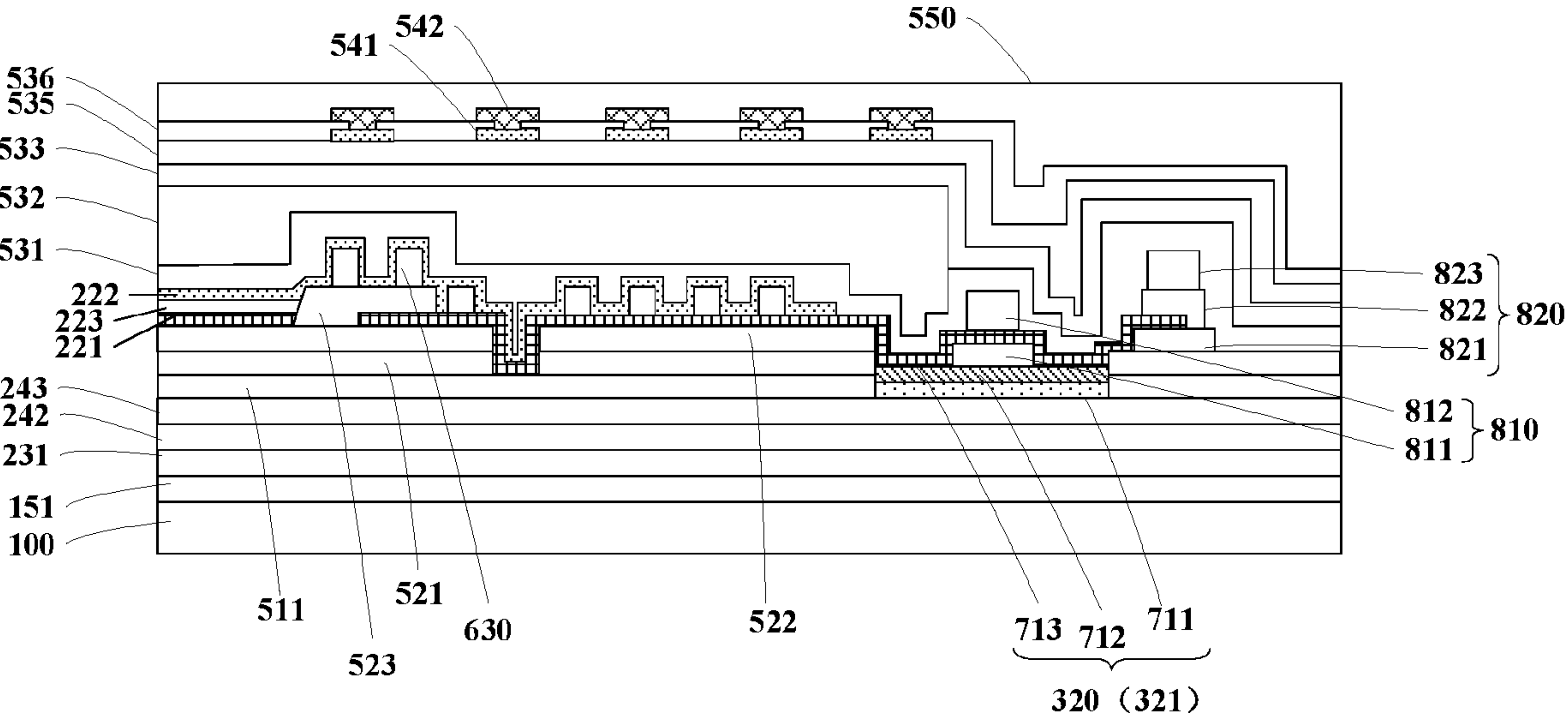


图 8

INTERNATIONAL SEARCH REPORT

International application No.

PCT/CN2020/119145

A. CLASSIFICATION OF SUBJECT MATTER

H01L 51/52(2006.01)i; H01L 27/32(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

DWPI, SIPOABS, CNKI, CNABS: 显示, 总线, 电源线, 第二电极, 阴极, 串扰, 干扰, 重叠, 层叠, 功率, 投影, display, bus, power, line, wire, second electrode, cathode, crosstalk, disturb+, overlap+, project+

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
PX	CN 110690365 A (BOE TECHNOLOGY GROUP CO., LTD. et al.) 14 January 2020 (2020-01-14) description, paragraphs [0041]-[0096], and figures 1-8	1-18
PX	CN 210429887 U (BOE TECHNOLOGY GROUP CO., LTD. et al.) 28 April 2020 (2020-04-28) description, paragraphs [0041]-[0096], and figures 1-8	1-18
A	CN 101030354 A (HITACHI DISPLAYS, LTD.) 05 September 2007 (2007-09-05) description, page 1 lines 4-10, page 2 line 21 to page 4 line 1, figures 1A-2	1-18
A	CN 108321182 A (BOE TECHNOLOGY GROUP CO., LTD.) 24 July 2018 (2018-07-24) entire document	1-18



Further documents are listed in the continuation of Box C.



See patent family annex.

* Special categories of cited documents:	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“A” document defining the general state of the art which is not considered to be of particular relevance	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“E” earlier application or patent but published on or after the international filing date	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“L” document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“&” document member of the same patent family
“O” document referring to an oral disclosure, use, exhibition or other means	
“P” document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search

30 December 2020

Date of mailing of the international search report

07 January 2021

Name and mailing address of the ISA/CN

China National Intellectual Property Administration (ISA/
CN)
No. 6, Xitucheng Road, Jimenqiao, Haidian District, Beijing
100088
China

Facsimile No. (86-10)62019451

Authorized officer

Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/CN2020/119145

Patent document cited in search report			Publication date (day/month/year)	Patent family member(s)			Publication date (day/month/year)
CN	110690365	A	14 January 2020	None			
CN	210429887	U	28 April 2020	None			
CN	101030354	A	05 September 2007	US	2012274223	A1	01 November 2012
				US	2016086538	A1	24 March 2016
				US	2007200842	A1	30 August 2007
				US	8773025	B2	08 July 2014
				US	2017039938	A1	09 February 2017
				US	2019392759	A1	26 December 2019
				US	8242698	B2	14 August 2012
				US	2017039937	A1	09 February 2017
				US	2013181618	A1	18 July 2013
				JP	2007232795	A	13 September 2007
				US	10769997	B2	08 September 2020
				US	2014285112	A1	25 September 2014
				US	8624507	B2	07 January 2014
				US	9489890	B2	08 November 2016
				US	9189993	B2	17 November 2015
				US	8368311	B2	05 February 2013
				US	2014104145	A1	17 April 2014
				US	9747837	B2	29 August 2017
				US	10410580	B2	10 September 2019
				CN	101030354	B	20 March 2013
CN	108321182	A	28 April 2020	None			

国际检索报告		国际申请号 PCT/CN2020/119145
A. 主题的分类 H01L 51/52(2006.01)i; H01L 27/32(2006.01)i 按照国际专利分类(IPC)或者同时按照国家分类和IPC两种分类		
B. 检索领域 检索的最低限度文献(标明分类系统和分类号) H01L 包含在检索领域中的除最低限度文献以外的检索文献 在国际检索时查阅的电子数据库(数据库的名称, 和使用的检索词(如使用)) DWPI, SIPOABS, CNKI, CNABS:显示, 总线, 电源线, 第二电极, 阴极, 串扰, 干扰, 重叠, 层叠, 功率, 投影, display, bus, power, line, wire, second electrode, cathode, crosstalk, disturb+, overlap+, project+		
C. 相关文件		
类 型*	引用文件, 必要时, 指明相关段落	相关的权利要求
PX	CN 110690365 A (京东方科技集团股份有限公司 等) 2020年 1月 14日 (2020 - 01 - 14) 说明书第[0041]-[0096]段、图1-8	1-18
PX	CN 210429887 U (京东方科技集团股份有限公司 等) 2020年 4月 28日 (2020 - 04 - 28) 说明书第[0041]-[0096]段、图1-8	1-18
A	CN 101030354 A (株式会社日立显示器) 2007年 9月 5日 (2007 - 09 - 05) 说明书第1页第4-10行, 第2页第21行至第4页第1行、图1A-2	1-18
A	CN 108321182 A (京东方科技集团股份有限公司) 2018年 7月 24日 (2018 - 07 - 24) 全文	1-18
☐ 其余文件在C栏的续页中列出。 ☒ 见同族专利附件。		
* 引用文件的具体类型: “A” 认为不特别相关的表示了现有技术一般状态的文件 “E” 在国际申请日的当天或之后公布的在先申请或专利 “L” 可能对优先权要求构成怀疑的文件, 或为确定另一篇引用文件的公布日而引用的或者因其他特殊理由而引用的文件(如具体说明的) “O” 涉及口头公开、使用、展览或其他方式公开的文件 “P” 公布日先于国际申请日但迟于所要求的优先权日的文件 “T” 在申请日或优先权日之后公布, 与申请不相抵触, 但为了解发明之理论或原理的在后文件 “X” 特别相关的文件, 单独考虑该文件, 认定要求保护的发明不是新颖的或不具有创造性 “Y” 特别相关的文件, 当该文件与另一篇或者多篇该类文件结合并且这种结合对于本领域技术人员为显而易见时, 要求保护的发明不具有创造性 “&” 同族专利的文件		
国际检索实际完成的日期 2020年 12月 30日		国际检索报告邮寄日期 2021年 1月 7日
ISA/CN的名称和邮寄地址 中国国家知识产权局(ISA/CN) 中国北京市海淀区蓟门桥西土城路6号 100088 传真号 (86-10)62019451		授权官员 孙重清 电话号码 (86-10)62412093

国际检索报告 关于同族专利的信息				国际申请号 PCT/CN2020/119145			
检索报告引用的专利文件			公布日 (年/月/日)	同族专利			公布日 (年/月/日)
CN	110690365	A	2020年 1月 14日	无			
CN	210429887	U	2020年 4月 28日	无			
CN	101030354	A	2007年 9月 5日	US	2012274223	A1	2012年 11月 1日
				US	2016086538	A1	2016年 3月 24日
				US	2007200842	A1	2007年 8月 30日
				US	8773025	B2	2014年 7月 8日
				US	2017039938	A1	2017年 2月 9日
				US	2019392759	A1	2019年 12月 26日
				US	8242698	B2	2012年 8月 14日
				US	2017039937	A1	2017年 2月 9日
				US	2013181618	A1	2013年 7月 18日
				JP	2007232795	A	2007年 9月 13日
				US	10769997	B2	2020年 9月 8日
				US	2014285112	A1	2014年 9月 25日
				US	8624507	B2	2014年 1月 7日
				US	9489890	B2	2016年 11月 8日
				US	9189993	B2	2015年 11月 17日
				US	8368311	B2	2013年 2月 5日
				US	2014104145	A1	2014年 4月 17日
				US	9747837	B2	2017年 8月 29日
				US	10410580	B2	2019年 9月 10日
				CN	101030354	B	2013年 3月 20日
CN	108321182	A	2020年 4月 28日	无			