



(19) 中華民國智慧財產局

(12) 發明說明書公告本

(11) 證書號數：TW I559510 B

(45) 公告日：中華民國 105 (2016) 年 11 月 21 日

(21) 申請案號：103121524

(22) 申請日：中華民國 103 (2014) 年 06 月 23 日

(51) Int. Cl. : H01L27/12 (2006.01)

G02F1/133 (2006.01)

H01L27/32 (2006.01)

(71) 申請人：群創光電股份有限公司 (中華民國) INNOLUX CORPORATION (TW)

苗栗縣竹南鎮新竹科學工業園區科學路 160 號

(72) 發明人：周政旭 CHOU, CHENG HSU (TW)；沈義和 SHEN, I HO (TW)；張志雄 CHANG, CHIH HSIUNG (TW)

(74) 代理人：林志鴻；陳聰浩

(56) 參考文獻：

TW 200402570

TW 200425486A

TW 201244204A1

TW 201340781A

審查人員：林弘恩

申請專利範圍項數：14 項 圖式數：9 共 18 頁

(54) 名稱

顯示裝置

DISPLAY DEVICE

(57) 摘要

本發明係有關於一種顯示裝置，包括：一基板；一薄膜電晶體單元，係設置於該基板上，且該薄膜電晶體單元包括：一閘極、一絕緣層、一半導體層、一源極及一汲極；以及一遮光單元，係設置於該基板與該薄膜電晶體單元之間，且該遮光單元包括：一遮光層及一第一緩衝層，該第一緩衝層係設置於該遮光層及該薄膜電晶體單元之間；其中，波長範圍介於 200nm 至 510nm 的光線通過該遮光層的穿透率介於 0 至 15% 之間。

A display device is disclosed, which comprises: a substrate; a thin film transistor unit disposed on the substrate, and the thin film transistor unit comprises a gate electrode, an insulating layer, a semi-conductor layer, a source electrode, and a drain electrode; and a shielding unit disposed between the substrate and the thin film transistor unit, and the shielding unit comprises a shielding layer and a first buffer layer disposed between the shielding layer and the thin film transistor; wherein transmittance of light wavelength from 200 nm to 510 nm through the shielding layer is between 0 to 15%.

指定代表圖：

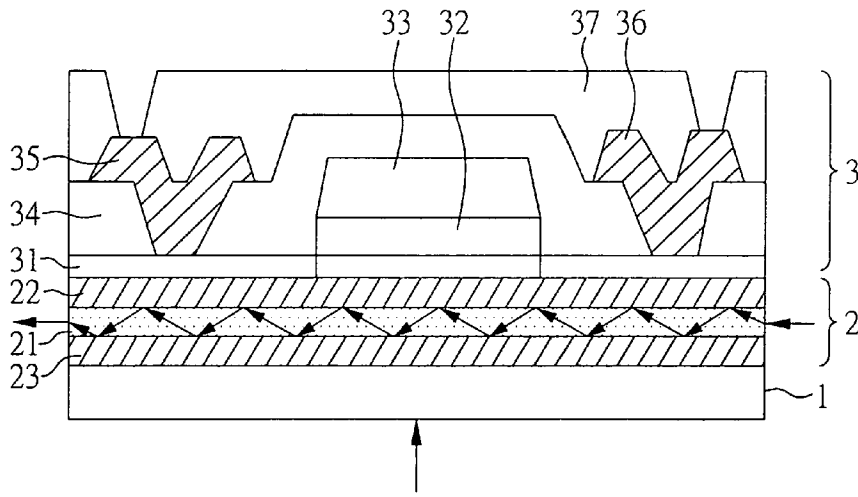


圖1

符號簡單說明：

- 1 . . . 基板
- 2 . . . 遮光單元
- 21 . . . 遮光層
- 22 . . . 第一緩衝層
- 23 . . . 第二緩衝層
- 3 . . . 薄膜電晶體單元
- 31 . . . 半導體層
- 32 . . . 絕緣層
- 33 . . . 閘極
- 34 . . . 第一保護層
- 35 . . . 源極
- 36 . . . 汲極
- 37 . . . 第二保護層

## 發明摘要

公告本

※ 申請案號： 103121524

※ 申請日： 103. 6. 23

※IPC 分類： H01L 27/12 (2006.01)

G02F 1/33 (2006.01)

H01L 27/32 (2006.01)

## 【發明名稱】(中文/英文)

顯示裝置/Display Device

## 【中文】

本發明係有關於一種顯示裝置，包括：一基板；一薄膜電晶體單元，係設置於該基板上，且該薄膜電晶體單元包括：一閘極、一絕緣層、一半導體層、一源極及一汲極；以及一遮光單元，係設置於該基板與該薄膜電晶體單元之間，且該遮光單元包括：一遮光層及一第一緩衝層，該第一緩衝層係設置於該遮光層及該薄膜電晶體單元之間；其中，波長範圍介於 200 nm 至 510 nm 的光線通過該遮光層的穿透率介於 0 至 15% 之間。

## 【英文】

A display device is disclosed, which comprises: a substrate; a thin film transistor unit disposed on the substrate, and the thin film transistor unit comprises a gate electrode, an insulating layer, a semi-conductor layer, a source electrode, and a drain electrode; and a shielding unit disposed between the substrate and the thin film transistor unit, and the shielding unit comprises a shielding layer and a first buffer layer disposed between the shielding layer and the thin film transistor; wherein transmittance of light wavelength from 200 nm to 510 nm through the shielding layer is between 0 to 15%.

**【代表圖】**

**【本案指定代表圖】**：圖（ 1 ）。

**【本代表圖之符號簡單說明】**：

1	基板	32	絕緣層
2	遮光單元	33	閘極
21	遮光層	34	第一保護層
22	第一緩衝層	35	源極
23	第二緩衝層	36	汲極
3	薄膜電晶體單元	37	第二保護層
31	半導體層		

**【本案若有化學式時，請揭示最能顯示發明特徵的化學式】**：

無

# 發明專利說明書

## 【發明名稱】(中文/英文)

顯示裝置/Display Device

## 【技術領域】

【0001】 本發明係關於一種顯示裝置，尤指一種改善薄膜電晶體單元穩定性之顯示裝置。

## 【先前技術】

【0002】 隨著顯示器技術不斷進步，使用者對於電子產品之要求越來越高，所有的裝置均朝體積小、厚度薄、重量輕等趨勢發展，故目前市面上主流之顯示器裝置已由以往之陰極射線管發展成液晶顯示裝置(LCD)或有機發光二極體裝置(OLED)。

【0003】 在 LCD 或 OLED 中，由於薄膜電晶體單元(TFT)之主動層材料之能隙一般與紫外光(UV)、藍光相近，因此，TFT 對於紫外光、紫光及藍光十分敏感，在紫外光、紫光或藍光照射下(例如在製程中照射紫外光、紫光或藍光、或來自外在環境的紫外光、紫光或藍光)，TFT 中會產生額外的電洞，造成 TFT 中的載子通道(channel)上包含額外的電洞，進而影響 TFT 電性偏移，例如閾值電壓( $V_{th}$ )負偏、漏電流上升等；更使 OLED 在暗態操作時會有漏光現象、或移位暫存器(Shift Register, S/R)、資料多工器(Data Mux)及其他驅動電路無法正常運作等問題。

【0004】 有鑑於此，目前亟需發展一種改善上述問題之

顯示裝置，提升顯示裝置的顯示品質並延長其使用壽命，期盼帶給消費者更穩定、更高品質的顯示效果。

### 【發明內容】

【0005】 本發明之主要目的係在提供一種顯示裝置，俾能減少顯示裝置中的薄膜電晶體單元受到紫外光、紫光或藍光影響，進而有效提升顯示裝置的穩定性及顯示品質。

【0006】 為達成上述目的，本發明提供一種顯示裝置，包括：一基板；一薄膜電晶體單元，係設置於該基板上，且該薄膜電晶體單元包括：一閘極、一絕緣層、一半導體層、一源極及一汲極；以及一遮光單元，係設置於該基板與該薄膜電晶體單元之間，且該遮光單元包括：一遮光層及一第一緩衝層，該第一緩衝層係設置於該遮光層及該薄膜電晶體單元之間；其中，波長範圍介於 200 nm 至 510 nm 的光線通過該遮光層的穿透率介於 0 至 15% 之間。

【0007】 據此，本發明利用該遮光層吸收短波長光線(例如在製程中照射紫外光、紫光或藍光、或來自外在環境的紫外光、紫光或藍光)，削弱短波長光線穿透該遮光層的強度，如此一來，可有效減少短波長光線接觸到薄膜電晶體單元的主動層通道，進而減少薄膜電晶體單元之電性偏移，並改善顯示裝置在暗態操作時的漏光現象、或移位暫存器、資料多工器及其他驅動電路無法正常運作等問題，因此，本發明之顯示裝置可提供更穩定、更高品質的顯示效果。

### 【圖式簡單說明】

**【0008】**

圖 1 係本發明一較佳實施例之薄膜電晶體單元示意圖。

圖 2 係本發明另一較佳實施例之薄膜電晶體單元示意圖。

圖 3 係本發明再一較佳實施例之薄膜電晶體單元示意圖。

圖 4 係本發明一較佳實施例之顯示裝置示意圖。

圖 5 係本發明另一較佳實施例之顯示裝置示意圖。

圖 6 係本發明再一較佳實施例之顯示裝置示意圖。

圖 7 係本發明圖 1 結構之不同波長光線之反射率和穿透率結果圖。

圖 8 係本發明圖 1 結構於 LCD 之 LED 背光源未經過遮光層及經過遮光層後之光強度與波長的關係圖。

圖 9 係本發明圖 1 結構之負偏壓照光 Stress(NBIS)試驗結果圖。

**【實施方式】**

**【0009】** 以下係藉由特定的具體實施例說明本發明之實施方式，熟習此技藝之人士可由本說明書所揭示之內容輕易地了解本發明之其他優點與功效。本發明亦可藉由其他不同的具體實施例加以施行或應用，本說明書中的各項細節亦可針對不同觀點與應用，在不悖離本創作之精神下進行各種修飾與變更。

**【0010】** [實施例 1]

**【0011】** 請參照圖 1，本發明之顯示裝置包括：一基板

1；一薄膜電晶體單元 3，係設置於該基板 1 上，且該薄膜電晶體單元 3 包括：一半導體層 31、一絕緣層 32、一閘極 33、一第一保護層 34、一源極 35、一汲極 36、及一第二保護層 37；以及一遮光單元 2，係設置於該基板 1 與該薄膜電晶體單元 3 之間，且該遮光單元 2 包括：一遮光層 21、一第一緩衝層 22、及選擇性地包含一第二緩衝層 23，該第一緩衝層 22 係設置於該遮光層 21 及該薄膜電晶體單元 3 之間，該第二緩衝層 23 係設置於該遮光層 21 及該基板 1 之間。

【0012】 於本實施例中，薄膜電晶體單元 3 可採用習知之薄膜電晶體製程製作，故在此不再贅述；圖 1 所示為一上閘極式(top gate)薄膜電晶體單元，而一下閘極式(bottom gate)薄膜電晶體單元亦可用於本發明，薄膜電晶體單元 3 的結構可由本技術領域之人簡單調整。例如，目前已知如圖 2 所示的蝕刻阻障層結構(etching stop layer structure, ESL)、或如圖 3 所示的背通道蝕刻結構(back channel etching structure, BCE)皆可應用於本發明。

【0013】 此外，基板 1 可使用本技術領域常用之基板，如玻璃基板、塑膠基板、矽基板及陶瓷基板等。再者，閘極 33、源極 35 及汲極 36 之材料可分別使用本技術領域常用之導電材料，如金屬、合金、金屬氧化物、金屬氮氧化物、或其他本技術領域常用之電極材料；且較佳為金屬材料，但本發明不僅限於此。至於絕緣層 32 之材料，則可採用本技術領域常用之閘極絕緣層材料，如氮化矽( $\text{SiN}_x$ )、氧化矽( $\text{SiO}_x$ )或其組合；而半導體層 31，亦可採用本技術領域



常用之半導體層材料，例如氧化銦鎵鋅(IGZO)、氧化銦錫鋅ITZO、其他金屬氧化物半導體、非晶矽、多晶矽、結晶矽及其他有機半導體例如 P13、DH4T、五苯環之有機材料等；另外，第一保護層 34 及第二保護層 37 之材料可為本技術領域常用之如氮化矽( $\text{SiN}_x$ )、氧化矽( $\text{SiO}_x$ )或其組合之鈍化層材料。然而，本發明並不僅限於此。

【0014】 於本實施例中，波長 510 nm 以下光線（尤其是介於 200 nm 至 510 nm 的紫外光、紫光及藍光）經過遮光層 21 後的穿透率為 15%以下。因此，來自外在環境的光線中，波長範圍於 200 nm 至 510 nm 的光線(例如在製程中照射紫外光或藍光、或來自外在環境的紫外光或藍光)會被遮光層 21 阻擋大部分的強度，減少該些光線對薄膜電晶體單元 3 的影響。

【0015】 在遮光單元 2 中，該遮光層 21 的性質並無特別限制；在 365 nm 至 510 nm 之光波長下，該遮光層 21 之折射率( $n$ )較佳為介於 4.5 至 6 之間；在 200 nm 至 510 nm 之光波長下，該遮光層 21 之消光係數( $k$ )較佳為介於 0.5 至 6 之間；及該遮光層 21 之厚度較佳為介於 120 nm 至 400 nm 之間。在滿足上述較佳範圍下，該遮光層 21 之材料可為非晶矽(amorphous Si)、多晶矽(Polysilicon)、結晶矽(Crystalline Si)、或其組合，但本發明並未受限於此。

【0016】 在遮光單元 2 中，該第一緩衝層 22 及該第二緩衝層 23 並無特別限制；在 200 nm 至 510 nm 之光波長下，該該第一緩衝層 22 及該第二緩衝層 23 之折射率( $n$ )較佳各

自介於 1 至 2.3 之間；在 200 nm 至 510 nm 之光波長下，該第一緩衝層 22 及該第二緩衝層 23 之消光係數(k)較佳介於 0 至 2.7 之間。在滿足上述較佳範圍下，該第一緩衝層 22 及該第二緩衝層 23 之材料可為氧化矽(SiO<sub>x</sub>)、氮化矽(SiN<sub>x</sub>)、氧化鈦(TiO<sub>x</sub>)、氮化鈦(Titanium nitride)、矽化鈦(Titanium Silicide)、氧化鋁(Aluminum Oxide)、矽化鎳(Nickel Silicide)、或其組合。

【0017】 因此，遮光層 21 之折射率(n)較佳為大於緩衝層(第一緩衝層 22 及第二緩衝層 23)之折射率(n)，利用遮光層 21 與緩衝層(第一緩衝層 22 及第二緩衝層 23)之折射率(n)差異，使波長範圍落入上述範圍的側向光線(例如在製程中照射紫外光或藍光、或來自外在環境的紫外光或藍光)以波導模式(Guiding Mode)被侷限在遮光層 21。

【0018】 此外，當薄膜電晶體單元 3 為下閘極式薄膜電晶體單元時，雖然閘極 33 之金屬層可以擋住由基板 1 下方入射的正向光，但因閘極 33 之金屬層通常會進行圖案化，加上金屬具有高反射率，而使得側向入射的光線以反射、散射的方式照射到薄膜電晶體單元 3，進而影響裝置性能；因此，當設置於該基板 1 與該薄膜電晶體單元 3 之間設置遮光單元 2，可有效阻擋側向入射的光線。

【0019】 圖 1 之圖式省略了顯示裝置中的其他元件，顯示裝置可舉例如一液晶顯示裝置(LCD)或一有機發光二極體裝置(OLED)。請參照圖 4，其為液晶顯示裝置示意圖，除了上述之基板 1、遮光單元 2、及有機薄膜電晶體單元 3 以

外，更包含液晶單元 4、彩色濾光片單元 5、第二基板 6、及背光模組 7。再參照圖 5，其為有機發光二極體裝置示意圖，除了上述之基板 1、遮光單元 2、及薄膜電晶體單元 3 以外，更包含有機發光二極體 8 和封裝單元 9。此外，本技術領域中具有通常知識者可輕易了解其他省略的元件，習知常用的元件皆可應用於本發明。

【0020】 [實施例 2]

【0021】 請參照圖 6 之顯示裝置，除了遮光層 21 外，其餘皆與圖 2 相同，相同部分不再重複贅述，實施例 1 內容皆可應用於此。於本實施例中，提供之顯示裝置為一下發光式有機發光二極體裝置(bottom emitting OLED)，設置於該薄膜電晶體單元 3 上之該有機發光二極體 8 包含一發光區 81；於該遮光層 21 進行一圖案化程序，使遮光層 21 具有一開口 211，其係對應至該發光區 81。於此，開口 211 的尺寸、形狀不受限，可由本技術領域之人依實際條件或需求而簡單調整。因此，由於對應至發光區 81 的部分不存在遮光層 21，當顯示裝置朝下發光時，光線並不會受到遮光層 21 阻擋而影響外在發光效率等性質。

【0022】 針對圖 1 之遮光單元進行穿透率和反射率的測量，其中，基板 1 為玻璃基板，第一緩衝層 22 和第二緩衝層 23 各自為厚度 200Å 之氧化矽(SiO<sub>x</sub>)，遮光層 21 為厚度 1200Å 之非晶矽。在不同波長光線照射下，光線之反射率(R%)和穿透率(T%)如圖 7 所示。請參照圖 7，可明顯觀察到波長為 510 nm 以下的光線，因受到遮光層的阻擋，穿透率約在

10%以下，證實本發明之顯示裝置可有效阻隔短波長光線。

【0023】 再者，使用發光二極體(LED)背光源進行照射，發光二極體(LED)背光源的照度為 973 nits，而發出之光線通過圖 1 之遮光單元後，照度為 234 nits，且參照圖 8 顯示之不同波長光線強度，明顯證實波長為 510 nm 以下的光線可有效受到遮光層的阻擋。

【0024】 接著，進行負偏壓照光 Stress (Negative Bias Illumination Stress, NBIS)試驗，結果如圖 9 所示。在 5160 nits 照度下，當於閘極施加-30V 偏壓後，未設置有遮光單元的組別明顯為閾值電壓( $V_{th}$ )負偏嚴重；相較之下，證實本案裝置之閾值電壓( $V_{th}$ )負偏情形不明顯，有效改善習知裝置之問題。

【0025】 上述實施例僅係為了方便說明而舉例而已，本發明所主張之權利範圍自應以申請專利範圍所述為準，而非僅限於上述實施例。

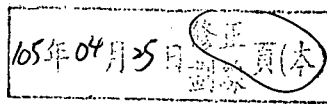
### 【符號說明】

#### 【0026】

1	基板	35	源極
2	遮光單元	36	汲極
21	遮光層	37	第二保護層
211	開口	4	液晶單元
22	第一緩衝層	5	彩色濾光片單元
23	第二緩衝層	6	第二基板
3	薄膜電晶體單元	7	背光模組

105年04月25日 修正頁(本)  
劃線

31	半導體層	8	有機發光二極體
32	絕緣層	81	發光區
33	閘極	9	封裝單元
34	第一保護層		



## 申請專利範圍

1. 一種顯示裝置，包括：

一基板；

一薄膜電晶體單元，係設置於該基板上，且該薄膜電晶體單元包括：一閘極、一絕緣層、一半導體層、一源極及一汲極；以及

一遮光單元，係設置於該基板與該薄膜電晶體單元之間，且該遮光單元包括：一遮光層及一第一緩衝層，該第一緩衝層係設置於該遮光層及該薄膜電晶體單元之間；

其中，在 365 nm 至 510 nm 之光波長下，該遮光層之折射率(n)係介於 4.5 至 6 之間；在 200 nm 至 510 nm 之光波長下，該第一緩衝層之折射率(n)係介於 1 至 2.3 之間；以及波長範圍介於 200 nm 至 510 nm 的光線通過該遮光層的穿透率介於 0 至 15% 之間。

2. 如申請專利範圍第 1 項所述之顯示裝置，其中，在 200 nm 至 510 nm 之光波長下，該遮光層之消光係數(k)係介於 0.5 至 6 之間。

3. 如申請專利範圍第 1 項所述之顯示裝置，其中，該遮光層之厚度係介於 120 nm 至 400 nm 之間。

4. 如申請專利範圍第 1 項所述之顯示裝置，更包括：一有機發光二極體，係設置於該薄膜電晶體單元上，且該有機發光二極體包含一發光區。

5. 如申請專利範圍第 4 項所述之顯示裝置，其中，該遮光層具有一開口，其係對應至該發光區。

6. 如申請專利範圍第1項所述之顯示裝置，其中，在200 nm至510 nm之光波長下，該第一緩衝層之消光係數(k)係介於0至2.7之間。

7. 如申請專利範圍第1項所述之顯示裝置，其中，該遮光單元更包括：一第二緩衝層，且該遮光層係設置於該第一緩衝層及該第二緩衝層之間。

8. 如申請專利範圍第1項所述之顯示裝置，其中，該遮光層之材料係為非晶矽(amorphous Si)、多晶矽(Polysilicon)、結晶矽(Crystalline Si)、或其組合。

9. 如申請專利範圍第1項所述之顯示裝置，其中，該第一緩衝層之材料係為氧化矽、氮化矽、氮化鈦、矽化鈦、氧化鋁、矽化鎳、或其組合。

10. 如申請專利範圍第1項所述之顯示裝置，其中，該薄膜電晶體單元係一上閘極式(top gate)薄膜電晶體單元或一下閘極式(bottom gate)薄膜電晶體單元。

11. 如申請專利範圍第1項所述之顯示裝置，其中，該半導體層係氧化銮鎵鋅(IGZO)、氧化銮錫鋅(ITZO)、或其他金屬氧化物半導體。

12. 如申請專利範圍第1項所述之顯示裝置，其中，該半導體層係非晶矽、多晶矽、或結晶矽。

13. 如申請專利範圍第1項所述之顯示裝置，其中，該半導體層係P13、DH4T、或五苯環之有機半導體。

14. 如申請專利範圍第1項所述之顯示裝置，其係為一有機發光二極體裝置(OLED)或一液晶顯示裝置(LCD)。

105年04月25日 修正 劃線 頁(本)

圖式

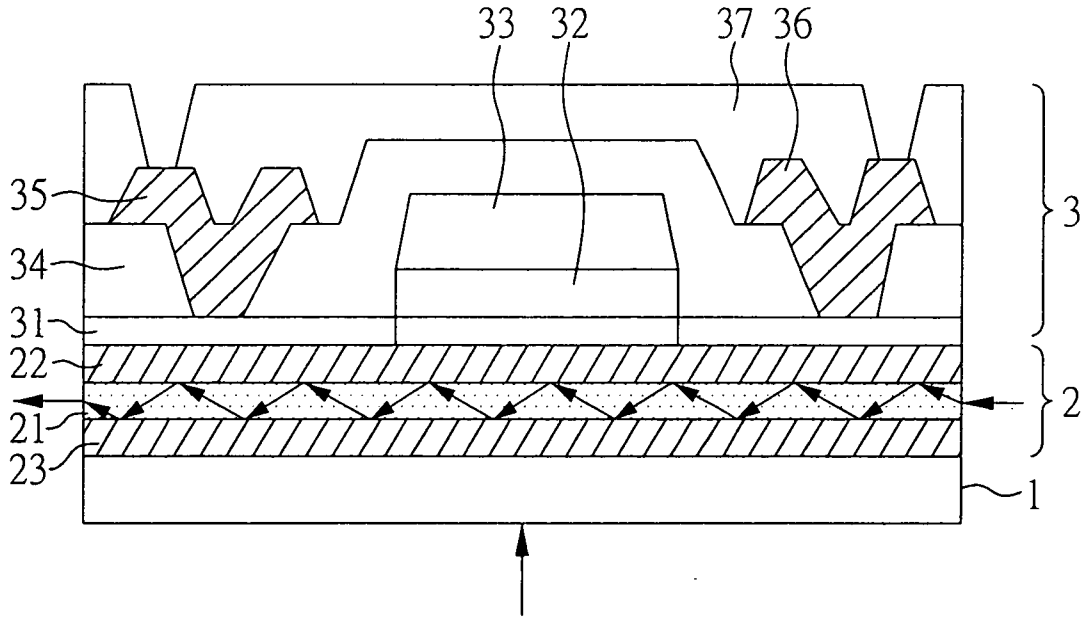


圖1

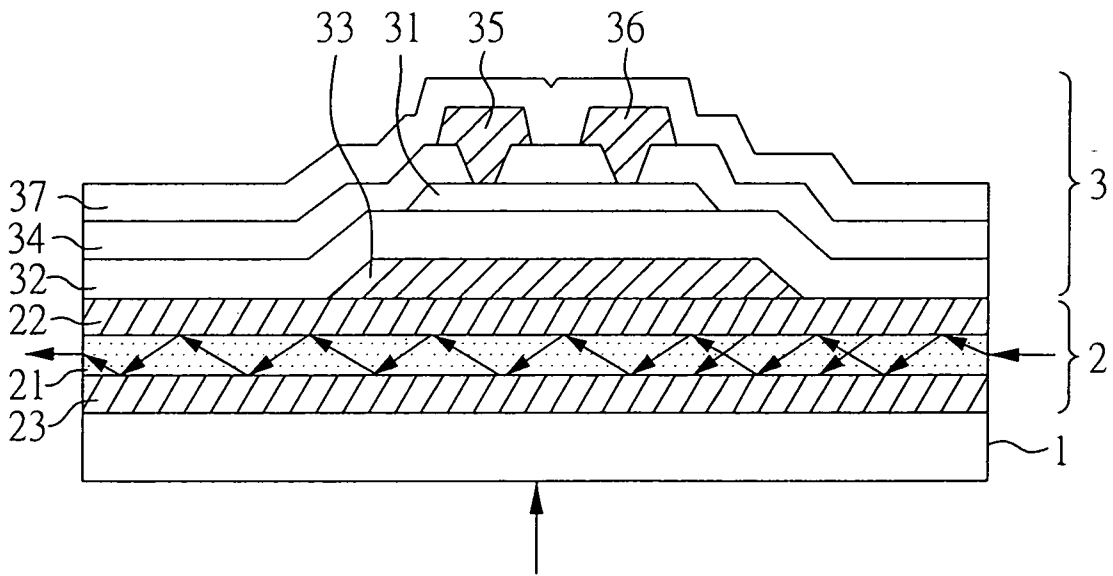


圖2



105年04月25日 修正頁(本)  
劃線

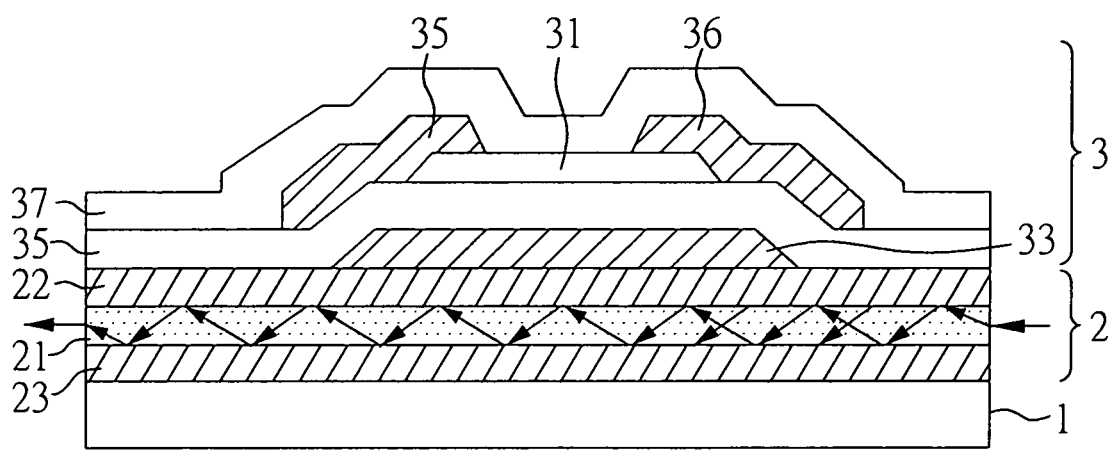


圖3

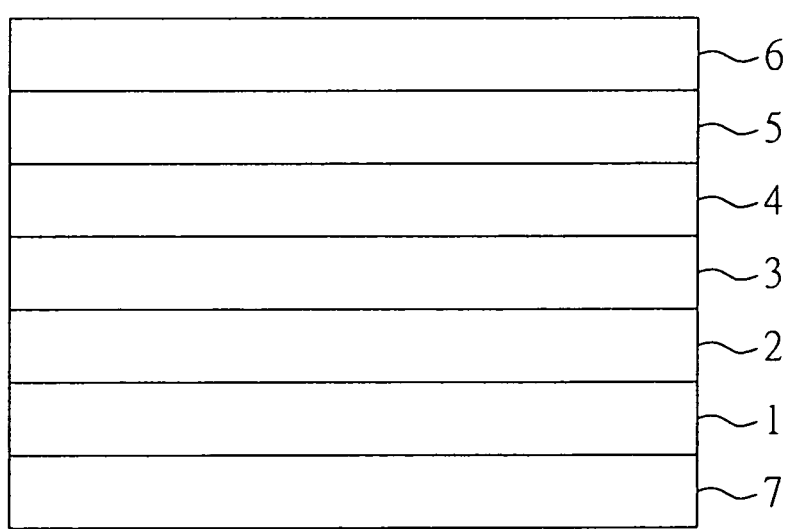


圖4

修正頁(本)  
105年04月25日  
劃線

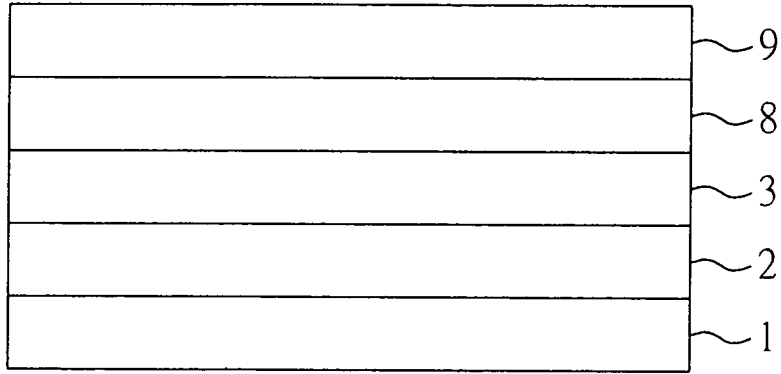


圖5

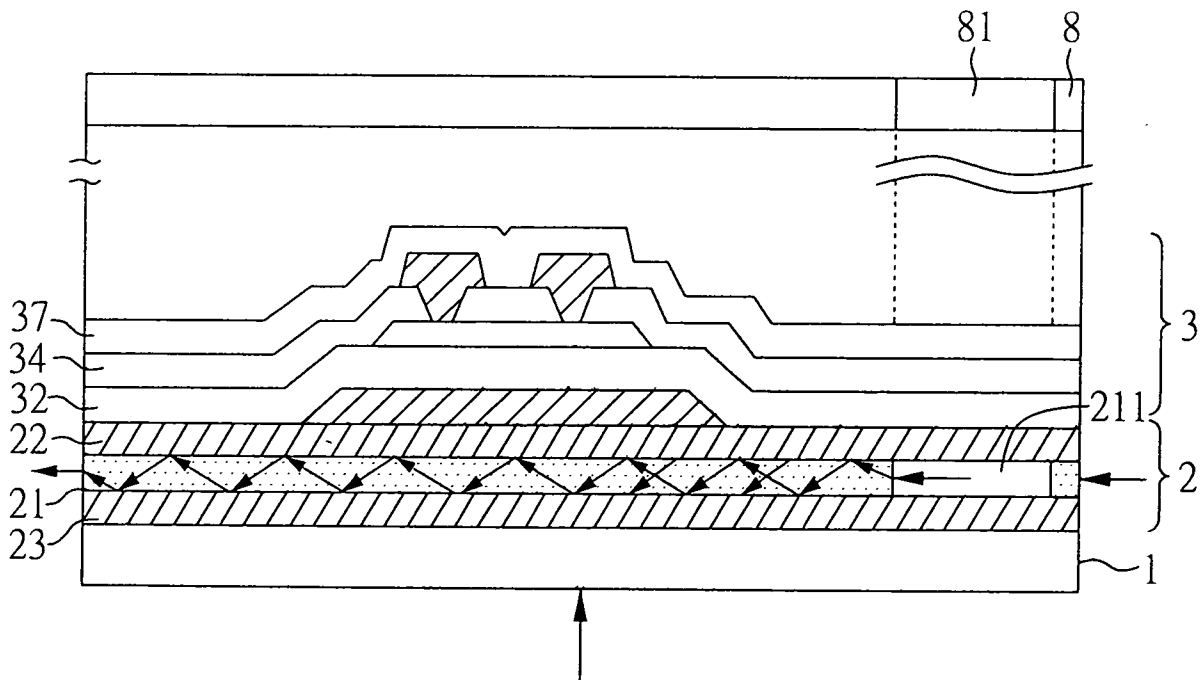


圖6

105年04月23日 修正頁(本)  
對線

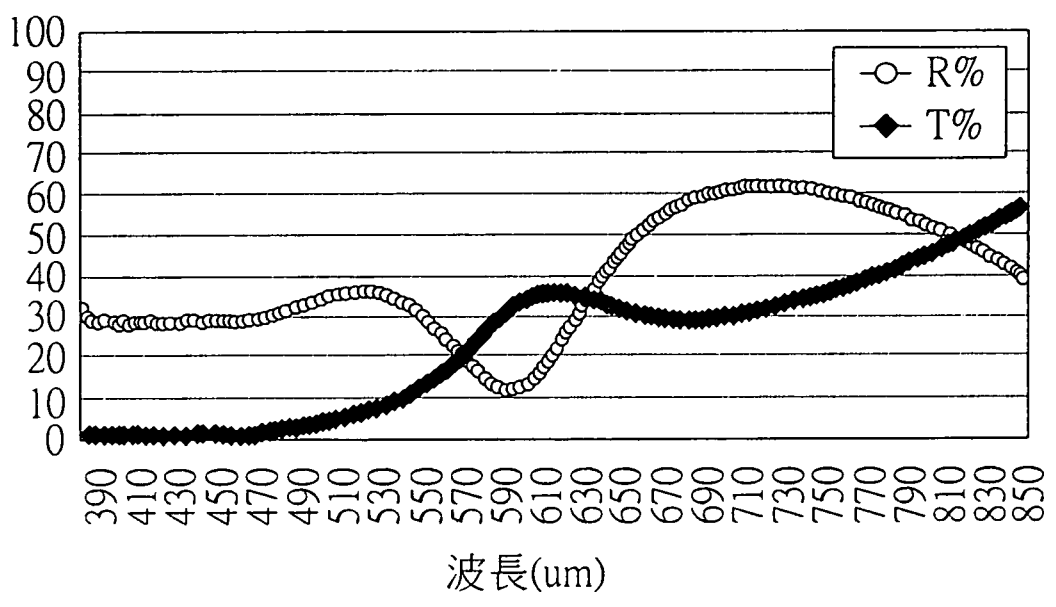


圖7

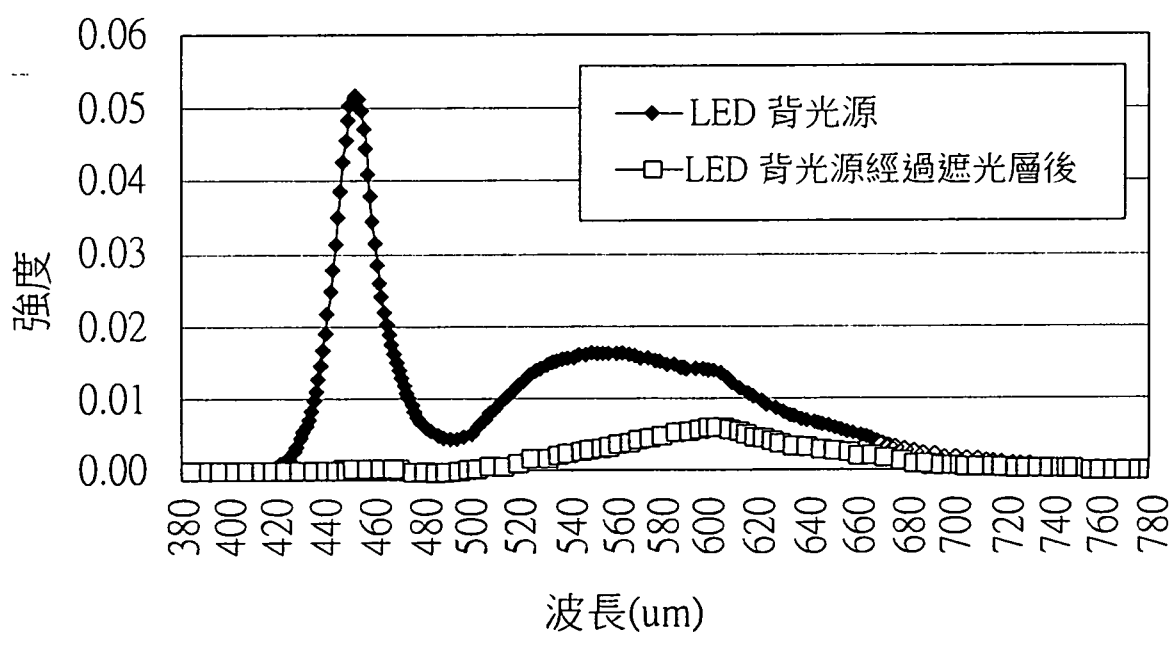


圖8

105年04月25日 修正頁(本)  
劃線

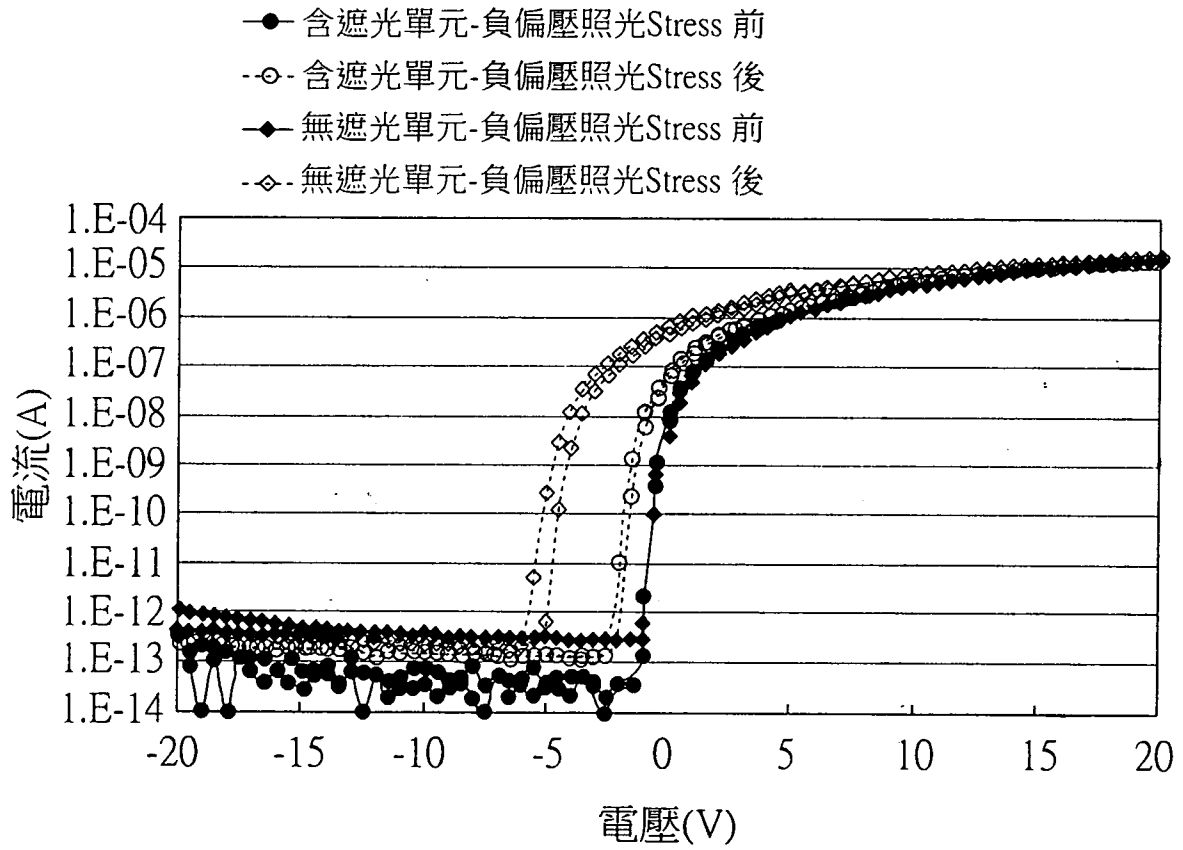


圖9