



# (12)发明专利申请

(10)申请公布号 CN 106057636 A

(43)申请公布日 2016. 10. 26

(21)申请号 201610195296.6

H01L 21/28(2006.01)

(22)申请日 2016.03.31

H01L 21/8247(2006.01)

(30)优先权数据

H01L 27/115(2006.01)

62/141,606 2015.04.01 US

H01L 29/423(2006.01)

(71)申请人 应用材料公司

地址 美国加利福尼亚州

(72)发明人 P·P·贾 A·阔 韩新海

T·J·权 金柏涵 B·H·祁

R·金 S·H·金

(74)专利代理机构 上海专利商标事务所有限公  
司 31100

代理人 黄嵩泉

(51)Int.Cl.

H01L 21/02(2006.01)

H01L 21/311(2006.01)

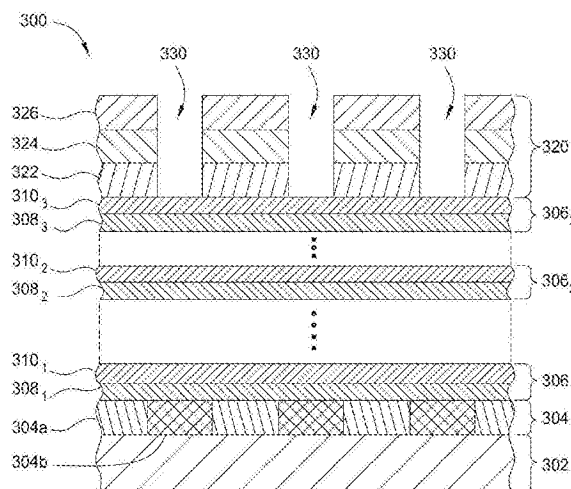
权利要求书3页 说明书13页 附图6页

## (54)发明名称

在3D NAND存储设备中用于提高竖直蚀刻性能  
的膜的等离子体增强化学气相沉积

## (57)摘要

本公开案的实现方式一般涉及结合高深宽比特征定义的薄膜及其形成方法。随着栅极高度增加,3D NAND栅极堆叠经受更高深宽比蚀刻。由于蚀刻技术的电流限制,竖直的蚀刻轮廓通常随着进入栅极堆叠中的深度增加而逐渐变尖细。本发明人已设想出通过新颖的等离子体增强化学气相沉积(PECVD)膜沉积方法来补偿深沟槽中的蚀刻性能降级的独特的沉积方案。本发明人已经发现,通过使沉积态膜(例如,氮化硅)的各种性质(例如,折射率、膜的应力、膜中的掺杂剂浓度)分级,可通过补偿干法蚀刻速率和湿法蚀刻速率两者的变化来实现更均匀的蚀刻轮廓。



1. 一种用于形成高深宽比特征的方法,所述方法包括:

在存在真空的情况下,在定位于处理腔室中的基板上沉积一个或多个含氧化硅/氮化硅堆叠,其中沉积所述一个或多个含氧化硅/氮化硅堆叠包括:

(a)将第一工艺气体激发成第一等离子体;

(b)用所述第一等离子体在所述基板上沉积第一膜层;

(c)将第二工艺气体激发成第二等离子体;

(d)用所述第二等离子体在所述第一膜层上沉积第二膜层,其中所述第二膜层具有第一折射率;

重复(a)、(b)、(c)和(d),直到已经在所述基板上沉积预定数量的第一膜层和第二膜层为止,其中所述第一膜层和所述第二膜层是氧化硅层或氮化硅层,并且其中所述第一膜层不同于所述第二膜层;

(e)将第三工艺气体激发成第三等离子体;

(f)用所述第三等离子体在前一层上沉积第三膜层;

(g)将第四工艺气体激发成第四等离子体;

(h)用所述第四等离子体在所述第三膜层上沉积第四膜层,其中所述第四膜层具有的折射率大于所述第二膜层的折射率;以及

重复(e)、(f)、(g)和(h),直到已经沉积预定数量的第三膜层和第四膜层为止,其中所述第三膜层和所述第四膜层是氧化硅层或氮化硅层,并且其中所述第三膜层不同于所述第四膜层。

2. 根据权利要求1所述的方法,其特征在于,所述第一工艺气体包括含硅气体以及含氧气体。

3. 根据权利要求2所述的方法,其特征在于,所述含硅气体是原硅酸四乙酯(TEOS),并且所述含氧气体是 $N_2O$ 。

4. 根据权利要求3所述的方法,其特征在于,所述第二工艺气体包括含硅气体以及含氮气体。

5. 根据权利要求4所述的方法,其特征在于,所述含硅气体是硅烷( $SiH_4$ ),并且所述含氮气体是 $NH_3$ 。

6. 根据权利要求1所述的方法,其特征在于,所述第二工艺气体和所述第四工艺气体各自包括含氮气体,并且所述第四工艺气体中的所述含氮气体的流速相对于所述第二工艺气体中的所述含氮气体的流速是增大的。

7. 根据权利要求1所述的方法,其特征在于,所述第二工艺气体和所述第四工艺气体各自包括含硅气体,并且所述第四工艺气体中的所述含硅气体的流速相对于所述第二工艺气体中的所述含硅气体的流速是增大的。

8. 根据权利要求1所述的方法,其特征在于,所述高深宽比特征具有约10:1至约20:1的高宽比。

9. 根据权利要求1所述的方法,其特征在于,进一步包括:

(i)将第五工艺气体激发成第五等离子体;

(j)用所述第五等离子体在前一层上沉积第五膜层;

(k)将第六工艺气体激发成第六等离子体;

(1)用所述第六等离子体在所述第五膜层上沉积第六膜层,其中所述第六膜层具有的折射率大于所述第四膜层的折射率;以及

重复(i)、(j)、(k)和(1),直到已经在所述基板上沉积预定数量的第五膜层和第六膜层为止,其中所述第五膜层和所述第六膜层是氧化硅层或氮化硅层,并且其中所述第五膜层不同于所述第六膜层。

10.根据权利要求9所述的方法,其特征在于,所述第二膜层的折射率从约1.85至约1.90,所述第四膜层的折射率从约1.91至约1.95,并且所述第六膜层的折射率从约1.95至约2.1。

11.根据权利要求1所述的方法,其特征在于,进一步包括在所述一个或多个含氧化硅/氮化硅堆叠上形成一个或多个图案化层。

12.根据权利要求11所述的方法,其特征在于,进一步包括使用等离子体蚀刻或湿法蚀刻技术在所述一个或多个含氧化硅/氮化硅堆叠中形成一个或多个高深宽比特征。

13.一种膜结构,包括:

一个或多个第一含氧化硅/氮化硅堆叠,所述一个或多个第一含氧化硅/氮化硅堆叠形成在基板上,其中所述一个或多个第一含氧化硅/氮化硅堆叠包括:

第一膜层,所述第一膜层形成在所述基板上;以及

第二膜层,所述第二膜层形成在所述第一膜层上,其中所述第二膜层具有第一折射率,并且其中所述第一膜层和所述第二膜层是氧化硅层或氮化硅层,并且其中所述第一膜层不同于所述第二膜层;

一个或多个第二含氧化硅/氮化硅堆叠,所述一个或多个第二含氧化硅/氮化硅堆叠形成在所述一个或多个第一含氧化硅/氮化硅堆叠上,其中所述一个或多个第二含氧化硅/氮化硅堆叠包括:

第三膜层,所述第三膜层形成在前一层上;以及

第四膜层,所述第四膜层形成在所述第三膜层上,其中所述第四膜层具有的折射率大于所述第二膜层的折射率,并且其中所述第三膜层和所述第四膜层是氧化硅层或氮化硅层,并且其中所述第三膜层不同于所述第四膜层。

14.根据权利要求13所述的膜结构,其特征在于,进一步包括:

一个或多个第三含氧化硅/氮化硅堆叠,所述一个或多个第三含氧化硅/氮化硅堆叠形成在所述一个或多个第二含氧化硅/氮化硅堆叠上,其中所述一个或多个第三含氧化硅/氮化硅堆叠包括:

第五膜层,所述第五膜层形成在前一层上;以及

第六膜层,所述第六膜层形成在所述第五膜层上,其中所述第六膜层具有的折射率大于所述第四膜层的折射率,并且其中所述第五膜层和所述第六膜层是氧化硅层或氮化硅层,并且其中所述第五膜层不同于所述第六膜层。

15.根据权利要求14所述的膜结构,其特征在于,进一步具有一个或多个高深宽比特征,所述一个或多个高深宽比特征形成在所述一个或多个含氧化硅/氮化硅堆叠中。

16.根据权利要求15所述的膜结构,其特征在于,所述一个或多个高深宽比特征具有约10:1至约20:1的高宽比。

17.一种膜结构,包括:

一个或多个第一含氧化硅/氮化硅堆叠,所述一个或多个第一含氧化硅/氮化硅堆叠形成在基板上,其中所述一个或多个第一含氧化硅/氮化硅堆叠包括:

第一膜层,所述第一膜层形成在所述基板上;以及

第二膜层,所述第二膜层形成在所述第一膜层上,其中所述第二膜层具有第一折射率,并且其中所述第一膜层和所述第二膜层是氧化硅层或氮化硅层,并且其中所述第一膜层不同于所述第二膜层;

一个或多个第二含氧化硅/氮化硅堆叠,所述一个或多个第二含氧化硅/氮化硅堆叠形成在所述一个或多个第一含氧化硅/氮化硅堆叠上,其中所述一个或多个第二含氧化硅/氮化硅堆叠包括:

第三膜层,所述第三膜层形成在前一层上;以及

第四膜层,所述第四膜层形成在所述第三膜层上,其中所述第四膜层具有的折射率大于所述第二膜层的折射率,并且其中所述第三膜层和所述第四膜层是氧化硅层或氮化硅层,并且其中所述第三膜层不同于所述第四膜层;以及

一个或多个第三含氧化硅/氮化硅堆叠,所述一个或多个第三含氧化硅/氮化硅堆叠形成在所述一个或多个第二含氧化硅/氮化硅堆叠上,其中所述一个或多个第三含氧化硅/氮化硅堆叠包括:

第五膜层,所述第五膜层形成在前一层上;以及

第六膜层,所述第六膜层形成在所述第五膜层上,其中所述第六膜层具有的折射率大于所述第四膜层的折射率,并且其中所述第五膜层和所述第六膜层是氧化硅层或氮化硅层,并且其中所述第五膜层不同于所述第六膜层,其中所述第二膜层的折射率从约1.85至约1.90,所述第四膜层的折射率从约1.91至约1.95,并且所述第六膜层的折射率从约1.95至约2.1。

18.根据权利要求17所述的膜结构,其特征在于,所述第二膜层的折射率为约1.90,所述第四膜层的折射率为约1.93,并且所述第六膜层的折射率为约1.95。

19.根据权利要求17所述的膜结构,其特征在于,所述第二膜层具有从约10纳米至约60纳米的厚度,所述第四膜层具有从约10纳米至约60纳米的厚度,并且所述第六膜层具有从约10纳米至约60纳米的厚度。

20.根据权利要求19所述的膜结构,其特征在于,进一步具有一个或多个高深宽比特征,所述一个或多个高深宽比特征形成在所述一个或多个含氧化硅/氮化硅堆叠中,所述一个或多个高深宽比特征具有约10:1至约20:1的高宽比。

## 在3D NAND存储设备中用于提高竖直蚀刻性能的膜的等离子体增强化学气相沉积

### 技术领域

[0001] 本公开案的实现方式一般涉及结合高深宽比特征定义的薄膜及其形成方法。

### 背景技术

[0002] 随着下一代设备的电路密度增大,诸如过孔、沟槽、触点、栅极结构以及其他特征的互连件以及互连件之间的介电材料的宽度的尺寸会减小至45nm和32nm,而介电层的厚度保持基本上恒定,这造成特征的深宽比增大。为了能够制造下一代设备和结构,通常利用半导体芯片的三维(3D)堆叠来改善晶体管的性能。通过以三维而非二维来布置晶体管,可将多个晶体管以非常靠近彼此的方式布置在集成电路(IC)中。半导体芯片的三维(3D)堆叠减小导线长度,并使布线延迟保持处于较低水平。在制造半导体芯片的三维(3D)堆叠过程中,通常利用阶梯状结构来允许多个互连结构设置在这种阶梯状结构上,从而形成高密度的竖直型晶体管设备。

[0003] 随着竖直堆叠的设备的密度增大,特征的深宽比也会相应地增大。随着深宽比的增大,实现均匀的蚀刻轮廓变得越来越难。一种用于实现均匀的蚀刻轮廓的传统方法是使用多操作式蚀刻制法。第一操作打开侧壁,接着是高能轰击的后续操作以形成具有均匀的蚀刻轮廓的直壁。然而,随着深宽比增大,使用传统的多操作式蚀刻制法实现均匀的蚀刻轮廓变得越来越难。在另一传统方法中,具有非常高的离子轰击的单操作式蚀刻制法被用于提供各向异性蚀刻。然而,使用传统的单操作式蚀刻制法实现笔直的蚀刻轮廓所需要的高能会导致对结构的顶表面造成等离子体损伤。

[0004] 因此,需要用于实现均匀的蚀刻轮廓的附加的方法。

### 发明内容

[0005] 本公开案的实现方式一般涉及结合高深宽比特征定义的薄膜及其形成方法。在一个实现方式中,提供一种用于形成高深宽比特征的方法。所述方法包括将基板定位在处理腔室中,在存在真空的情况下,在基板上沉积一个或多个含氧化硅/氮化硅堆叠。沉积所述一个或多个含氧化硅/氮化硅堆叠包括:将第一工艺气体激发(energize)成第一等离子体;用所述第一等离子体在所述基板上沉积第一膜层;将第二工艺气体激发成第二等离子体;用所述第二等离子体在所述第一膜层上沉积第二膜层,其中所述第二膜层具有第一折射率。重复以上操作,直到已经在基板上沉积预定数量的第一膜层和第二膜层为止,其中所述第一膜层和所述第二膜层是氧化硅层或氮化硅层,并且其中所述第一膜层不同于所述第二膜层。沉积所述一个或多个含氧化硅/氮化硅堆叠进一步包括:将第三工艺气体激发成第三等离子体;用所述第三等离子体在前一层上沉积第三膜层;将第四工艺气体激发成第四等离子体;用所述第四等离子体在所述第三膜层上沉积第四膜层,其中所述第四膜层具有的折射率大于所述第二膜层的折射率;以及重复以上操作,直到已经在基板上沉积预定数量的第三膜层和第四膜层为止,其中所述第三膜层和所述第四膜层是氧化硅层或氮化硅

层,并且其中所述第三膜层不同于所述第四膜层。

[0006] 在另一实现方式中,提供一种具有高深宽比特征的膜结构。所述膜结构包括:一个或多个第一含氧化硅/氮化硅堆叠,所述一个或多个第一含氧化硅/氮化硅堆叠形成在基板上,其中所述一个或多个第一含氧化硅/氮化硅堆叠包括:第一膜层,所述第一膜层形成在所述基板上;第二膜层,所述第二膜层形成在所述第一膜层上,其中所述第二膜层具有第一折射率,并且其中所述第一膜层和所述第二膜层是氧化硅层或氮化硅层,并且其中所述第一膜层不同于所述第二膜层。所述膜结构进一步包括:一个或多个第二含氧化硅/氮化硅堆叠,所述一个或多个第二含氧化硅/氮化硅堆叠形成在所述一个或多个第一含氧化硅/氮化硅堆叠上,其中所述一个或多个第二含氧化硅/氮化硅堆叠包括:第三膜层,所述第三膜层形成在前一层上;以及第四膜层,所述第四膜层形成在所述第三膜层上,其中所述第四膜层具有的折射率大于所述第二膜层的折射率,并且其中所述第三膜层和所述第四膜层是氧化硅层或氮化硅层,并且其中所述第三膜层不同于所述第四膜层。

[0007] 在又一实现方式中,提供一种具有高深宽比特征的膜结构。所述膜结构包括:一个或多个第一含氧化硅/氮化硅堆叠,所述一个或多个第一含氧化硅/氮化硅堆叠形成在基板上,其中所述一个或多个第一含氧化硅/氮化硅堆叠包括:第一膜层,所述第一膜层形成在所述基板上;以及第二膜层,所述第二膜层形成在所述第一膜层上,其中所述第二膜层具有第一折射率,并且其中所述第一膜层和所述第二膜层是氧化硅层或氮化硅层,并且其中所述第一膜层不同于所述第二膜层。所述膜结构进一步包括:一个或多个第二含氧化硅/氮化硅堆叠,所述一个或多个第二含氧化硅/氮化硅堆叠形成在所述一个或多个第一含氧化硅/氮化硅堆叠上,其中所述一个或多个第二含氧化硅/氮化硅堆叠包括:第三膜层,所述第三膜层形成在前一层上;以及第四膜层,所述第四膜层形成在所述第三膜层上,其中所述第四膜层具有的折射率大于所述第二膜层的折射率,并且其中所述第三膜层和所述第四膜层是氧化硅层或氮化硅层,并且其中所述第三膜层不同于所述第四膜层。所述膜结构进一步包括:一个或多个第三含氧化硅/氮化硅堆叠,所述一个或多个第三含氧化硅/氮化硅堆叠形成在所述一个或多个第二含氧化硅/氮化硅堆叠上,其中所述一个或多个第三含氧化硅/氮化硅堆叠包括:第五膜层,所述第五膜层形成在前一层上;以及第六膜层,所述第六膜层形成在所述第五膜层上,其中所述第六膜层具有的折射率大于所述第四膜层的折射率,并且其中所述第五膜层和所述第六膜层是氧化硅层或氮化硅层,并且其中所述第五膜层不同于所述第六膜层,其中所述第二膜层的折射率从约1.85至约1.90,所述第四膜层的折射率从约1.91至约1.95,并且所述第六膜层的折射率从约1.95至约2.1。

#### [0008] 附图简述

[0009] 为了可详细理解本公开的上述特征的方式,可通过参照实现方式对简要概述于上的本公开进行更加详细的描述,这些实现方式中的一些实现方式图示于附图中。然而应注意的是,这些附图仅图示本公开的典型实现方式且因此不被视为限制本公开的范畴,因为本公开可允许其他等效实现方式。

[0010] 图1描绘了根据本文中描述的实现方式的可被用来形成膜层的处理腔室的示意性侧视图;

[0011] 图2A至图2B描绘了根据本文中描述的实现方式的在薄膜中形成高深宽比特征定义的方法的流程图;

[0012] 图3A至图3C描绘了利用图2中描绘的方法在基板上形成的膜结构的横截面图；

[0013] 图4是描绘了当氮化硅材料的干法蚀刻速率(A/秒)与氮化硅材料的折射率有关时的氮化硅材料的干法蚀刻速率的绘图；

[0014] 图5A是描绘了根据现有技术方法的具有恒定折射率的含氮化硅结构中形成的沟槽的蚀刻轮廓的显微照片；

[0015] 图5B是描绘了根据本文中描述的实现方式的具有折射率梯度的含氮化硅结构中形成的沟槽的蚀刻轮廓的显微照片；以及

[0016] 图5C是描绘了根据本文中描述的实现方式的具有折射率梯度的含氮化硅结构中形成的另一沟槽的蚀刻轮廓的显微照片。

[0017] 为了便于理解,已经在可能的地方使用相同的附图标记来指示诸图所共有的相同元件。可构想,一个实现方式中所公开的元件可有利地用于其他实现方式而无需具体详述。

### 具体实施方式

[0018] 以下公开内容描述了具有形成在其中的高深宽比特征的薄膜、用于薄膜沉积和在其中形成高深宽比特征的工艺、以及用于实现上述工艺的设备。在以下描述中并且在图1至图5中阐述特定细节,以提供对本公开案的各种实现方式的透彻理解。描述通常与薄膜的沉积相关联的众所周知的方法和系统的其他细节并未在以下公开内容中阐述,以避免不必要地模糊对各种实现方式的描述。

[0019] 本文中描述的许多细节、部件以及其他特征仅仅说明特定实现方式。因此,在不背离本公开案的精神或范围的情况下,其他实现方式可具有其他细节、部件以及特征。另外,可在没有若干以下所描述的细节的情况下实践本公开案的另外实现方式。

[0020] 其他沉积腔室还可受益于本公开案,并且本文中公开的参数可根据用于形成本文中描述的3D NAND栅极堆叠的特定沉积腔室而变化。例如,其他沉积腔室可具有更大或更小的容积,从而需要比针对可从应用材料公司(Applied Materials, Inc)获得的沉积腔室详述的气体流速更大或更小的气体流速。

[0021] 随着栅极高度增加,3D NAND栅极堆叠涉及非常高的深宽比蚀刻。由于蚀刻技术的电流限制,竖直的蚀刻轮廓通常随着进入栅极堆叠中的深度增加而逐渐变尖细。本发明人已设想出通过新颖的等离子体增强化学气相沉积(PECVD)膜沉积方法来补偿深沟槽中的蚀刻性能降级的独特的沉积方案。本发明人已经发现,通过使沉积态膜(例如,氮化硅)的各种性质(例如,折射率、膜的应力、膜中的掺杂剂浓度)分级,可通过补偿干法蚀刻速率和湿法蚀刻速率两者的变化来实现更均匀的蚀刻轮廓。例如,通过随着堆叠高度增加而使折射率分级为从1.90至2.1之间,已经发现,可调制干法蚀刻速率和湿法蚀刻速率高达20%,从而导致更均匀的蚀刻轮廓。虽然本文中针对3D NAND设备进行描述,但是本文中描述的实现方式还适用于展示在厚度增大情况下蚀刻轮廓均匀性减小的其他沉积-蚀刻整合方案。

[0022] 图1描绘了根据本文中所述的实现方式的可被用来形成膜层的处理腔室100的示意性侧视图。处理腔室100以腔室主体102、设置在腔室主体102内部的基板支撑件104、以及耦接至腔室主体102并将基板支撑件104封围在处理容积120中的盖组件106为特征。通过开口126将基板302提供至处理容积120,通常可使用门密封该开口126以供处理。基板支撑件104可为可沿着基板支撑件104的轴144所位于的轴线147旋转的,如由箭头145所指示的。

替代地,基板支撑件104可在沉积工艺期间根据需要向上提升,以便进行旋转。

[0023] 等离子体轮廓调制器111可被设置在处理腔室100中,以便控制设置在基板支撑件104上的基板302上的等离子体分布。等离子体轮廓调制器111包括第一电极108,该第一电极108可毗邻于腔室主体102设置并将腔室主体102与盖组件106的其他部件分离。第一电极108可为盖组件106的一部分,或者可为单独的侧壁电极。第一电极108可为环形或类环形构件,并且可为环形电极。第一电极108可为围绕处理腔室100的周边(其围 着处理容积120)的连续环路,或者根据需要在所选的位置处可以是不连续的。第一电极108还可以是穿孔电极,诸如穿孔环或网状电极。第一电极108还可以是板状电极,例如,二次气体分配器(secondary gas distributor)。

[0024] 一个或多个隔离器110a、110b(统称110)(该一个或多个隔离器可为介电材料,诸如陶瓷或金属氧化物,例如,氧化铝和/或氮化铝)接触第一电极108,并将第一电极108与气体分配器112和腔室主体102电分离和热分离。气体分配器112以用于允许工艺气体进入处理容积120中的开口118为特征。气体分配器112可被耦接至电功率的第一源(第一电功率源)142,诸如RF发生器、RF电源、DC电源、脉冲DC电源和脉冲RF电源也可被使用。在一个实现方式中,电功率的第一源142是RF电源。

[0025] 气体分配器112可为导电气体分配器或非导电气体分配器。气体分配器112也可由导电部件和非导电部件制成。例如,气体分配器112的主体可以是导电的,而气体分配器112的面板为非导电的。气体分配器112可诸如由如图1中所示的电功率的第一源142供电,或者气体分配器112可被耦接至地面。

[0026] 第一电极108可被耦接至控制处理腔室100的接地通路的第一调谐电路128。第一调谐电路128包括第一电子传感器130和第一电子控制器134。第一电子控制器134可为或可包括可变电容器或其他电路元件(多个)。第一调谐电路128可为或可包括一个或多个电感器132。第一调谐电路128可为处理期间在处理容积120中存在的等离子体条件下实现可变或可控的阻抗的任何电路。在图1的实现方式中,第一调谐电路128以在地面与第一电子传感器130之间并联耦接的第一电路臂和第二电路臂为特征。第一电路臂包括第一电感器132A。第二电路臂包括与第一电子控制器134串联耦接的第二电感器132B。第二电感器132B设置在第一电子控制器134与节点之间,该节点将第一电路臂和第二电路臂两者连接至第一电子传感器130。第一电子传感器130可为电压或电流传感器,并且可被耦接至第一电子控制器134以提供对处理容积120内的等离子体条件的一定程度的闭环控制。

[0027] 第二电极122可被耦接至基板支撑件104。第二电极122可被嵌入在基板支撑件104内,或被耦接至基板支撑件104的表面。第二电极122可为板、穿孔板、网、金属丝网筛,或导电元件的任何其他分布布置。第二电极122可为调谐电极,并且可通过设置在基板支撑件104的轴144中的导管146(例如,具有诸如50欧姆( $\Omega$ )的所选电阻的线缆)来耦接至第二调谐电路136。第二调谐电路136可具有第二电子传感器138和第二电子控制器140,该第二电子控制器140可为第二可变电容器。第二电子传感器138可为电压或电流传感器,并且可被耦接至第二电子控制器140以提供对处理容积120中的等离子体条件的进一步控制。

[0028] 第三电极124可被耦接至基板支撑件104,该第三电极124可为偏压电极和/或静电夹持电极。第三电极可通过滤波器148耦接至电功率的第二源(第二电功率源)150,该滤波器148可为阻抗匹配电路。电功率的第二源150可为DC电源、脉冲DC电源、RF偏压电源、脉冲



RF源或偏压电源或它们的组合。在一个实现方式中,电功率的第二源150是RF偏压电源。

[0029] 图1的盖组件106和基板支撑件104可以与用于等离子体或热处理的任何处理腔室一起使用。可有益地与盖组件106和基板支撑件104一起使用的等离子体处理腔室的一个示例是可从位于加利福尼亚州圣克拉拉市的应用材料公司购得的 **PRODUCER**<sup>®</sup> 或 **PRECISION**<sup>®</sup> 平台和腔室。来自其他制造商的腔室也可与上述部件一起使用。

[0030] 在操作中,处理腔室100提供对处理容积120中的等离子体条件的实时控制。基板302被设置在基板支撑件104上,并且按照任何所需流动规划使用入口114使工艺气体流过盖组件106。气体通过出口152离开处理腔室100。电功率被耦接至气体分配器112,以便在处理容积120中形成等离子体。如果需要的话,可使用第三电极124来使基板经受电偏压。

[0031] 一旦在处理容积120中激发等离子体,在等离子体与第一电极108之间形成电势差。在等离子体与第二电极122之间同样形成电势差。随后可使用电子控制器134、140来调节由两个调谐电路128和136所代表的接地路径的流动性质。可将设定点递送至第一调谐电路128和第二调谐电路136,以提供对沉积速率以及从中心到边缘的等离子体密度均匀性的独立控制。在两个电子控制器都是可变电容器的实现方式中,电子传感器可调节 可变电容器,以独立地最大化沉积速率和最小化厚度不均匀性。

[0032] 调谐电路128、136中的每一个具有可使用相应的电子控制器134、140调节的可变阻抗。在电子控制器134、140是可变电容器的情况中,这些可变电容器中的每一个的电容范围以及第一电感器132A和第二电感器132B的电感被选择成提供阻抗范围,这取决于具有每个可变电容器的电容范围中的最小值的等离子体的频率和电压特性。因此,当第一电子控制器134的电容处于最小值或最大值时,第一调谐电路128的阻抗为高的,从而导致在基板支撑件上具有最小覆空(aerial)(横向)范围的等离子体形状。当第一电子控制器134的电容接近使第一调谐电路128的阻抗最小化的值时,等离子体的覆空范围增长至最大值,从而有效地覆盖基板支撑件104的整个工作区域。随着第一电子控制器134的电容偏离最小阻抗设定,等离子体形状从腔室壁开始收缩并且基板支撑件的覆空范围衰退。第二电子控制器140具有类似效果,从而随着第二电子控制器140的电容改变而增加或减少等离子体在基板支撑件上的覆空范围。

[0033] 电子传感器130、138可被用于调谐闭环中的相应电路128、136。电流或电压的设定点(这取决于所使用的传感器的类型)可被安装在每个传感器中,并且传感器可被设置有控制软件,该控制软件确定对每个相应的电子控制器134、140的调节以最小化与设定点的偏差。以此方式,可在处理期间选择并动态地控制等离子体形状。应当注意,虽然以上论述是基于为可变电容器的电子控制器134、140,但具有可调节的特性的任何电子部件可被用来给调谐电路128和136提供可调节的阻抗。

[0034] 图2A至图2B描绘了根据本文中描述的实现方式的在薄膜中形成高深宽比特征定义的方法200的流程图。高深宽比特征定义包括具有至少约5:1或更大(例如,6:1或更大、7:1或更大、8:1或更大、9:1或更大、10:1或更大、11:1或更大、12:1、16:7或更大、或甚至约10:1至约20:1的高宽比)的高的高宽比(裸孔的高度除以孔的宽度的比率)的特征。可使用本文中描述的实现方式形成的示例性特征定义包括用于半导体、太阳能或其他电子设备(诸如高比率接触插头)中的过孔、沟槽、线路、接触孔、通孔或其他特征定义。

[0035] 图3A至图3C描绘了具有利用图2A至图2B中所描绘的方法在基板302上形成的高深

宽比特特征的膜结构300的截面图。在一个实现方式中,膜结构300可被用来形成三维(3D)NAND半导体应用的栅极结构。在制造三维(3D)NAND半导体应用中,阶梯状的氧化物-氮化物对的结构通常被用于高深宽比栅极堆叠NAND单元,以便增加电路密度。

[0036] 膜结构300可形成在基板302的可选基层304上。可选基层304可为包括第一材料304a和第二材料304b的图案化层。膜结构300具有顺序地形成在可选基层304上的多个材料层堆叠306<sub>1</sub>、306<sub>2</sub>、306<sub>3</sub>……306<sub>n</sub>(统称306)。每个材料层堆叠306可包括形成在其上的第一膜层308<sub>1</sub>、308<sub>2</sub>、308<sub>3</sub>……308<sub>n</sub>(统称308)和第二膜层310<sub>1</sub>、310<sub>2</sub>、310<sub>3</sub>……310<sub>n</sub>(统称310),使得膜结构300包括交替形成的多个第一膜层308和第二膜层310。膜的各种膜性质(例如,折射率、膜的应力、膜中的掺杂剂浓度)可以在整个膜结构300上分级,以便通过在特征深度增加时补偿干法蚀刻速率和湿法蚀刻速率两者的变化来实现更均匀的蚀刻轮廓。在一个实施方式中,该多个第一膜层308是氧化硅层,并且该多个第二膜层310是氮化硅层。可以通过PECVD沉积技术在一个处理腔室(诸如处理腔室100)中形成该多个材料层堆叠306。

[0037] 在进一步实现方式中,第一材料层/第二材料层堆叠可为氧化物/硅、硅/掺杂硅或硅/氮化物。所有这些材料组合都可被用于位成本可扩展设备(Bit-Cost Scalable;BiCS)、兆位元胞阵列晶体管(Terabit Cell Array Transistor;TCAT)以及其他3D存储结构。在其他实现方式中,第一材料层/第二材料层堆叠可为其他材料组合。第一膜层308和第二膜层310在基板302上的沉积顺序也可被颠倒。

[0038] 层数可取决于被制造的存储设备。在一个实施例中,堆叠数可为8x或16x或24x或甚至更高,其中具有8、16、24、32、64、128或更多层的每个堆叠对应于一个存储设备。不同材料的两个层形成每个堆叠,因此8x堆叠数的对应层数可为16,16x堆叠数可具有32层,24x堆叠数可具有48层,并且更高的堆叠数可具有相应更高的层数。

[0039] 方法200在操作210处开始,其中基板(诸如图3A中所描绘的基板302)被定位到诸如图1中所描绘的处理腔室100之类的处理腔室或其他合适的处理腔室中。图3A中所示的基板302包括形成在基板302上的可选基层304。在可选基层304不存在的实现方式中,膜结构300可直接形成在基板302的表面上。在一个实现方式中,基板302可具有基本上平坦的表面、不均匀的表面、或其上形成有结构的基本上平坦的表面。基板302可为以下材料,诸如晶体硅(例如,Si<100>或Si<111>)、氧化硅、应变硅、硅锗、掺杂的或无掺杂的多晶硅、掺杂的或无掺杂的硅晶片和图案化或非图案化的晶片、绝缘体上的硅(silicon on insulator;SOI)、碳掺杂氧化硅、氮化硅、掺杂硅、锗、砷化镓、玻璃、蓝宝石。基板302可具有各种尺寸,诸如200mm或300mm直径晶片,以及矩形或方形的面板。除非另外指出,本文中描述的实现方式和示例在具有200mm直径、300mm直径或450mm直径的基板上进行。在一个实现方式中,基板302可为晶体硅基板。

[0040] 在操作220处,在基板302上形成第一材料层堆叠306<sub>1</sub>。第一材料层堆叠306<sub>1</sub>包括第一膜层308<sub>1</sub>和形成在第一膜层308<sub>1</sub>上的第二膜层310<sub>1</sub>。第二膜层310<sub>1</sub>具有第一折射率。应当理解,虽然在本实现方式中,各种膜层的折射率在整个膜结构上变化,但是本文中描述的实现方式也适用于改变膜结构300内的其他膜性质(例如,膜应力、掺杂剂浓度)。

[0041] 在操作222处,在基板302上形成第一膜层308<sub>1</sub>。第一膜层308<sub>1</sub>可为含氧化硅的层、含氮化硅的层、含硅层,诸如非晶硅、多晶硅或任何合适的晶体硅层。在图3A中所描绘的实现方式中,第一材料层堆叠306<sub>1</sub>是含氧化硅的层,诸如氧化硅层。

[0042] 在操作222期间,将沉积气体混合物提供到处理腔室中。沉积气体混合物可包括含硅气体和反应气体。含硅气体的合适的示例包括但不限于硅烷( $\text{SiH}_4$ )、乙硅烷( $\text{Si}_2\text{H}_6$ )、四氟化硅( $\text{SiF}_4$ )、四氯化硅( $\text{SiCl}_4$ )、二氯硅烷( $\text{SiH}_2\text{Cl}_2$ )、原硅酸四乙酯(TEOS)等等。

[0043] 反应气体可为:含氧气体,用于形成含氧化硅的层;含氮气体,用于形成含氮化硅的层;或者含碳气体,用于形成含碳化硅的层。含氧气体的合适的示例包括 $\text{O}_2$ 、 $\text{N}_2\text{O}$ 、 $\text{NO}_2$ 、 $\text{O}_3$ 、 $\text{H}_2\text{O}$ 等等。含氮气体的合适的示例包括 $\text{N}_2$ 、 $\text{N}_2\text{O}$ 、 $\text{NO}_2$ 、 $\text{NH}_3$ 、 $\text{N}_2\text{H}_2$ 等等。含碳气体的合适的示例包括 $\text{CO}_2$ 、 $\text{CO}$ 、 $\text{CH}_4$ 、 $\text{CF}_4$ 、其他合适的碳基聚合物气体等等。

[0044] 在本文中所描绘的一个实现方式中,含硅气体为TEOS,并且反应气体为诸如 $\text{N}_2\text{O}$ 之类的含氧气体,以形成图3A中所描绘的第一膜层308<sub>1</sub>,诸如含氧化硅的层。

[0045] 在一个实现方式中,维持含硅气体(诸如TEOS气体)和反应气体(诸如含氧气体( $\text{O}_2$ 、 $\text{N}_2\text{O}$ 、 $\text{NO}_2$ 、 $\text{O}_3$ 和 $\text{H}_2\text{O}$ ))的气体比率以控制气体混合物的反应行为,由此允许所形成的硅膜中的氧元素的期望比例。在一个实现方式中,可针对300mm基板以约500mgm与约3500mgm之间(例如,在约500mgm与约1000mgm之间;在约1100mgm与约2000mgm之间;在约2100mgm与约3500mgm之间)的流速供应含硅气体(例如,TEOS气体),并且可针对300mm基板以约500sccm与约9000sccm之间(例如,在约500sccm与约2500sccm之间;在约3000sccm与约6000sccm之间;在约6500sccm与约9500sccm之间)的流速供应含氧气体(例如, $\text{N}_2\text{O}$ )。可以在约1:1与约1:150之间(诸如在约1:1与约1:120之间,例如,约1:100)的TEOS与 $\text{N}_2\text{O}$ 比率供应TEOS气体和 $\text{N}_2\text{O}$ 气体的气体混合物。

[0046] 替代地,可将一种或多种惰性气体包括在提供至处理腔室100的沉积气体混合物中。惰性气体可包括但不限于稀有气体,诸如Ar、He和Xe、或 $\text{N}_2$ 等等。可针对300mm基板以在约0sccm与约5000sccm之间(在约100sccm与约1500sccm之间;在约2000sccm与约4000sccm之间)的流速向处理腔室100供应惰性气体。可以在约1:1与约1:150之间的惰性气体与TEOS气体的流量比率向处理腔室100供应惰性气体。在一些实现方式中,可在将沉积气体流供应至工艺腔室中之前开始惰性气体的流动。

[0047] 在本文中所描绘的一个实现方式中,含硅气体为TEOS,反应气体为诸如 $\text{N}_2\text{O}$ 之类的含氧气体,并且惰性气体为氩气,以形成图3A中所描绘的第一膜层308<sub>1</sub>,诸如含氧化硅的层。

[0048] 可在将沉积气体混合物供应至处理腔室中时调节若干工艺参数。在一个实现方式中,沉积处理腔室中的工艺气体混合物的压力被调节成在约10mTorr至约15mTorr之间,并且基板温度被维持在约200摄氏度与约700 摄氏度之间。

[0049] 在操作222期间,当将沉积气体混合物供应至处理腔室中时,RF源功率可由电功率的第一源142(图1中所描绘的)生成,并且被耦合至气体混合物以帮助将沉积气体混合物离解成等离子体中的反应物质。在一些实现方式中,可在将沉积气体供应至工艺腔室中之前生成RF源功率。

[0050] RF源和/或偏压功率激发处理容积120内的沉积气体混合物,使得可维持等离子体。在一个实现方式中,可操作电功率的第一源142以提供在约0.3MHz与约14MHz之间的频率(诸如约13.56MHz)下的RF功率。电功率的第一源142可生成在约10瓦特至约5000瓦特(例如,在约300瓦特至约1500瓦特之间;约500瓦特)下的RF功率。在一些实现方式中,除了RF源功率之外,还可在沉积工艺期间利用由电功率的第二源150(图1中所描绘的)所提供的RF偏

压功率以帮助使沉积气体混合物离解,从而形成等离子体。在一个实现方式中,可操作电功率的第一源142以提供在约0.3MHz与约14MHz之间的频率(诸如约13.56MHz)下的RF功率。可在300kHz的频率下供应约0瓦特与约1000瓦特之间(例如,在约10瓦特与约100瓦特之间)的RF偏压功率。在一个实现方式中,可在约500Hz与约10kHz之间的RF频率下以约10%至约95%的占空比使RF偏压功率脉动。

[0051] 此外,电流/电压可被供应至等离子体轮廓调制器111,以帮助控制等离子体在基板302上的轮廓和分布。在一个实现方式中,侧壁调谐电极电流目标(例如,被供应至第一电极108)被设定为在约0.5安培与约40安培之间,诸如约6安培,并且基板支撑件调谐电极电流目标(例如,被供应至第二电极122)被设定为在约0.5安培与约40安培之间,诸如约6安培,以帮助控制如在处理容积120中生成的等离子体。

[0052] 在一些实现方式中,在操作222期间,可在沉积工艺期间施加约300瓦特至约1500瓦特之间的高频RF与约0瓦特至约1000瓦特之间的低频RF的组合。

[0053] 在沉积第一膜层308<sub>1</sub>的期望厚度后,随后可终止沉积工艺。在一个实现方式中,第一膜层308<sub>1</sub>可具有在约10nm与约60nm之间(诸如约30nm)的厚度。在其中第一膜层308<sub>1</sub>为含氧化硅的层(诸如氧化硅层)的实现方式中,含氧化硅的层可具有在约0MPa与约+1000MPa之间的应力范围。

[0054] 可在于第一膜层308<sub>1</sub>上形成第二膜层310<sub>1</sub>之前执行用于从处理腔室中泵送/净化残余气体或沉积副产物的可选的泵送/净化工艺。在操作222期间使用惰性气体的一些实现方式中,惰性气体可被用作施加或不施加RF功率的情况下的净化气体。

[0055] 在操作224处,在第一膜层308<sub>1</sub>上形成第二膜层310<sub>1</sub>。第二膜层310<sub>1</sub>可为含氧化硅的层、含氮化硅的层、含硅层,诸如非晶硅、多晶硅或任何合适的晶体硅层。在图3A中描绘的实现方式中,第二膜层310<sub>1</sub>是含氮化硅的层,诸如氮化硅层。

[0056] 在操作224期间,将沉积气体混合物提供到处理腔室中。沉积气体混合物可包括含硅气体和反应气体。含硅气体的合适的示例包括但不限于硅烷(SiH<sub>4</sub>)、乙硅烷(Si<sub>2</sub>H<sub>6</sub>)、四氯化硅(SiF<sub>4</sub>)、四氯化硅(SiCl<sub>4</sub>)、二氯硅烷(SiH<sub>2</sub>Cl<sub>2</sub>)、原硅酸四乙酯(TEOS)等等。

[0057] 反应气体可为:含氧气体,用于形成含氧化硅的层;含氮气体,用于形成含氮化硅的层;或者含碳气体,用于形成含碳化硅的层。含氧气体的合适的示例包括O<sub>2</sub>、N<sub>2</sub>O、NO<sub>2</sub>、O<sub>3</sub>、H<sub>2</sub>O等等。含氮气体的合适的示例包括N<sub>2</sub>、N<sub>2</sub>O、NO<sub>2</sub>、NH<sub>3</sub>、N<sub>2</sub>H<sub>2</sub>等等。含碳气体的合适的示例包括CO<sub>2</sub>、CO、CH<sub>4</sub>、CF<sub>4</sub>、其他合适的碳基聚合物气体等等。

[0058] 在本文中所描绘的一个实现方式中,含硅气体为SiH<sub>4</sub>,并且反应气体为诸如NH<sub>3</sub>和N<sub>2</sub>之类的含氮气体,以形成图3A中所描绘的第二膜层310<sub>1</sub>,诸如含氮化硅的层。

[0059] 在一个实现方式中,维持含硅气体(诸如SiH<sub>4</sub>气体)和反应气体(诸如含氮气体(N<sub>2</sub>、N<sub>2</sub>O或NH<sub>3</sub>))的气体比率以控制气体混合物的反应行为,由此允许所形成的硅膜中的氮元素的期望比例。在一个实现方式中,可针对300mm基板以约30sccm与约400sccm之间(例如,在约30sccm与约100sccm之间;在约150sccm与约300sccm之间)的流速供应含硅气体(例如, SiH<sub>4</sub>气体),并且可针对300mm基板以约200sccm与约9000sccm之间(例如,在约200sccm与约7000sccm之间;在约500sccm与约2500sccm之间;在约3000sccm与约6000sccm之间;在约6500sccm与约9500sccm之间)的流速供应含氮气体(例如, NH<sub>3</sub>)。可以在约1:1与约1:150之间(诸如在约1:1与约1:120之间,例如,约1:100)的SiH<sub>4</sub>与NH<sub>3</sub>比率供应SiH<sub>4</sub>气体和NH<sub>3</sub>气体

的气体混合物。

[0060] 替代地,可将一种或多种惰性气体包括在提供至处理腔室100的沉积气体混合物中。惰性气体可包括但不限于稀有气体,诸如Ar、He和Xe、或N<sub>2</sub>等等。可针对300mm基板以在约0sccm与约5000sccm之间(在约100sccm与约1500sccm之间;在约2000sccm与约4000sccm之间)的流速向处理腔室100供应惰性气体。可以在约1:1与约1:150之间的惰性气体与SiH<sub>4</sub>气体的流量比率向处理腔室100供应惰性气体。在一些实现方式中,可在将沉积气体流供应至工艺腔室中之前开始惰性气体的流动。

[0061] 在本文中所描绘的一个实现方式中,含硅气体为SiH<sub>4</sub>,反应气体为诸如NH<sub>3</sub>和N<sub>2</sub>之类的含氮气体,并且惰性气体为氩气,以形成图3A中所描绘的第二膜层310<sub>1</sub>,诸如含氧化硅的层。

[0062] 可在将沉积气体混合物供应至处理腔室中时调节若干工艺参数。在一个实现方式中,沉积处理腔室中的工艺气体混合物的压力被调节成在约10mTorr至约15mTorr之间,并且基板温度被维持在约200摄氏度与约700摄氏度之间。

[0063] 在操作222期间,当将沉积气体混合物供应至处理腔室中时,RF源功率可由电功率的第一源142(图1中所描绘的)生成,并且被耦合至气体混合物以帮助将沉积气体混合物离解成等离子体中的反应物质。

[0064] RF源和/或偏压功率激发处理容积120内的沉积气体混合物,使得可维持等离子体。在一个实现方式中,可操作电功率的第一源142以提供在约0.3MHz与约14MHz之间的频率(诸如约13.56MHz)下的RF功率。电功率的第一源142可生成在约10瓦特至约5000瓦特(例如,在约300瓦特至约1500瓦特之间;约500瓦特)下的RF功率。在一些实现方式中,除了RF源功率之外,还可在沉积工艺期间利用由电功率的第二源150(图1中所描绘的)所提供的RF偏压功率以帮助使沉积气体混合物离解,从而形成等离子体。在一个实现方式中,可操作电功率的第一源142以提供在约0.3MHz与约14MHz之间的频率(诸如约13.56MHz)下的RF功率。可在300kHz的频率下供应约0瓦特与约1000瓦特之间(例如,在约10瓦特与约100瓦特之间)的RF偏压功率。在一个实现方式中,可在约500Hz与约10kHz之间的RF频率下以约10%至约95%的占空比使RF偏压功率脉动。

[0065] 此外,电流/电压可被供应至等离子体轮廓调制器111,以帮助控制等离子体在基板302上的轮廓和分布。在一个实现方式中,侧壁调谐电极电流目标(例如,被供应至第一电极108)被设定为在约0.5安培与约40安培之间,诸如约6安培,并且基板支撑件调谐电极电流目标(例如,被供应至第二电极122)被设定为在约0.5安培与约40安培之间,诸如约6安培,以帮助控制如在处理容积120中生成的等离子体。

[0066] 在沉积第二膜层310<sub>1</sub>的期望厚度后,随后可终止沉积工艺。在一个实现方式中,第二膜层310<sub>1</sub>可具有在约10nm与约60nm之间(诸如约30nm)的厚度。在其中第二膜层310<sub>1</sub>为含氮化硅的层(诸如氮化硅层)的实现方式中,含氮化硅的层可具有在约0MPa与约1000MPa之间的应力范围。第二膜层310<sub>1</sub>具有从约1.85至约2.1的折射率(例如,约1.85至约1.90的折射率;约1.90的折射率)。

[0067] 可在形成第二膜层310<sub>1</sub>之后执行用于从处理腔室中泵送/净化残余气体或沉积副产物的可选的泵送/净化工艺。在操作224期间使用惰性气体的一些实现方式中,惰性气体可被用作施加或不施加RF功率的情况下的净化气体。

[0068] 可连续地执行图2的操作222和224,以形成具有交替的第一膜层308<sub>1</sub>和第二膜层310<sub>1</sub>的材料层堆叠306<sub>1</sub>,直到实现第一材料层堆叠306<sub>1</sub>的期望厚度。在其中第一膜层308<sub>1</sub>为氧化硅层并且第二膜层310<sub>1</sub>为氮化硅层的一个实现方式中,可通过切换不同的沉积气体混合物以形成具有不同组分的膜层308<sub>1</sub>和310<sub>1</sub>而不从处理腔室100移除基板302(例如,没有破坏真空)来执行图2的方法200。

[0069] 例如,可通过以下方式形成第一材料层堆叠306<sub>1</sub>:首先供应具有第一工艺参数集合(在操作222处调节)的第一沉积气体混合物,以形成第一膜层308<sub>1</sub>(诸如氧化硅层)。第一沉积气体混合物可包括至少含硅气体和含氧气体。在达到第一膜层308<sub>1</sub>的厚度后,可将第一沉积气体混合物切换成具有第二工艺参数集合的第二沉积气体混合物,以形成第二膜层310<sub>1</sub>,诸如氮化硅层。第二沉积气体混合物可包括至少含硅气体和含氮气体。第一沉积气体混合物与第二沉积气体混合物之间的切换可任选地具有泵送/净化工艺,以在基板302上形成下一膜层之前,从处理腔室中泵送/净化残余气体或沉积副产物。

[0070] 在操作230处,在基板上沉积第一材料层堆叠306<sub>1</sub>后,在第一材料层堆叠306<sub>1</sub>上形成第二材料层堆叠306<sub>2</sub>。第二材料层堆叠306<sub>2</sub>包括第三膜层308<sub>2</sub>和形成在第三膜层308<sub>2</sub>上的第四膜层310<sub>2</sub>。第四膜层310<sub>2</sub>具有大于第二膜层310<sub>1</sub>的第一折射率的第二折射率。

[0071] 在操作232处,在第一材料层堆叠306<sub>1</sub>上形成第三膜层308<sub>2</sub>。第三膜层308<sub>2</sub>可为含氧化硅的层、含氮化硅的层、含硅层,诸如非晶硅、多晶硅或任何合适的晶体硅层。在图3A中所描绘的实现方式中,第三膜层308<sub>2</sub>是含氧化硅的层,诸如氧化硅层。第三膜层308<sub>2</sub>可类似于第一膜层308<sub>1</sub>,并且可使用操作222中所描述的工艺条件来形成。

[0072] 可在于第三膜层308<sub>2</sub>上形成第四膜层310<sub>2</sub>之前执行用于从处理腔室中泵送/净化残余气体或沉积副产物的可选的泵送/净化工艺。在操作232期间使用惰性气体的一些实现方式中,惰性气体可被用作施加或不施加RF功率的情况下的净化气体。

[0073] 在操作234处,在第三膜层308<sub>2</sub>上形成第四膜层310<sub>2</sub>。第四膜层310<sub>2</sub>可为含氧化硅的层、含氮化硅的层、含硅层,诸如非晶硅、多晶硅或任何合适的晶体硅层。在图3A中所描绘的实现方式中,第四膜层310<sub>2</sub>是含氮化硅的层,诸如氮化硅层。第四膜层310<sub>2</sub>具有的折射率大于第二膜层310<sub>1</sub>的折射率。可使用类似于针对操作224描述的工艺条件的工艺条件沉积第四膜层310<sub>2</sub>。然而,为了实现比第二膜层310<sub>1</sub>的折射率更大的折射率,可相对于操作224中所描述的工艺参数改变各种工艺参数。

[0074] 在一些实现方式中,相对于操作224中所描述的流速改变含硅气体(例如, SiH<sub>4</sub>)的流速或含氮气体(例如, NH<sub>3</sub>)的流速,以便实现第四膜层310<sub>2</sub>相对于第二膜层310<sub>1</sub>的更大的折射率。可调节其他工艺条件(诸如腔室压力和/或基板302与气体分配器112之间的间距),以便实现增加的折射率。例如,在一个实现方式中,相对于用于形成操作224中描述的第二膜层310<sub>1</sub>的含硅气体(例如, SiH<sub>4</sub>)的流速增加含硅气体(例如, SiH<sub>4</sub>)的流速。在另一实现方式中,相对于用于形成操作224中描述的第二膜层310<sub>1</sub>的含氮气体(例如, NH<sub>3</sub>)的流速增加含氮气体(例如, NH<sub>3</sub>)的流速。

[0075] 在沉积第四膜层310<sub>2</sub>的期望厚度后,随后可终止沉积工艺。在一个实现方式中,第四膜层310<sub>2</sub>可具有在约10nm与约60nm之间(诸如约30nm)的厚度。在其中第四膜层310<sub>2</sub>为含氮化硅的层(诸如氮化硅层)的实现方式中,含氮化硅的层可具有在约0MPa与约1000MPa之间的应力范围。第四膜层310<sub>2</sub>具有从约1.85至约2.1的折射率(例如,约1.91至约1.95的折

射率;约1.93的折射率)。

[0076] 可在形成第四膜层310<sub>2</sub>之后执行用于从处理腔室中泵送/净化残余气体或沉积副产物的可选的泵送/净化工艺。在操作234期间使用惰性气体的一些实现方式中,惰性气体可被用作施加或不施加RF功率的情况下的净化气体。

[0077] 可连续地执行图2的操作232和234,以形成具有交替的第三膜层308<sub>2</sub>和第四膜层310<sub>2</sub>的第二材料层堆叠306<sub>2</sub>,直到实现第二材料层堆叠306<sub>2</sub>的期望厚度。在其中第三膜层308<sub>2</sub>为氧化硅层并且第四膜层310<sub>2</sub>为氮化硅层的一个实现方式中,可通过切换不同的沉积气体混合物以形成具有不同组分的膜层308<sub>2</sub>和310<sub>2</sub>而不从处理腔室100移除基板302(例如,没有破坏真空)来执行图2的方法200。

[0078] 在操作240处,在于基板上沉积第二材料层堆叠306<sub>2</sub>后,在第二材料层堆叠306<sub>2</sub>上形成第三材料层堆叠306<sub>3</sub>。第三材料层堆叠306<sub>3</sub>包括第五膜层308<sub>3</sub>和形成在第五膜层308<sub>3</sub>上的第六膜层310<sub>3</sub>。第六膜层310<sub>3</sub>具有大于第四膜层310<sub>2</sub>的第二折射率的第三折射率。

[0079] 在操作242处,在第二材料层堆叠306<sub>2</sub>上形成第五膜层308<sub>3</sub>。第五膜层308<sub>3</sub>可为含氧化硅的层、含氮化硅的层、含硅层,诸如非晶硅、多晶硅或任何合适的晶体硅层。在图3A中所描绘的实现方式中,第五膜层308<sub>3</sub>是含氧化硅的层,诸如氧化硅层。第五膜层308<sub>3</sub>可类似于第一膜层308<sub>1</sub>和第三膜层308<sub>2</sub>,并且可使用操作222和232中所描述的工艺条件来形成。

[0080] 可在于第五膜层308<sub>3</sub>上形成第六膜层310<sub>3</sub>之前执行用于从处理腔室中泵送/净化残余气体或沉积副产物的可选的泵送/净化工艺。在操作242期间使用惰性气体的一些实现方式中,惰性气体可被用作施加或不施加RF功率的情况下的净化气体。

[0081] 在操作244处,在第五膜层308<sub>3</sub>上形成第六膜层310<sub>3</sub>。第六膜层310<sub>3</sub>可为含氧化硅的层、含氮化硅的层、含硅层,诸如非晶硅、多晶硅或任何合适的晶体硅层。在图3A中所描绘的实现方式中,第六膜层310<sub>3</sub>是含氮化硅的层,诸如氮化硅层。第六膜层310<sub>3</sub>具有的折射率大于第四膜层310<sub>2</sub>的折射率。可使用类似于针对操作224和234描述的工艺条件的工艺条件沉积第六膜层310<sub>3</sub>。然而,为了实现比第四膜层310<sub>2</sub>的折射率更大的折射率,可相对于操作224和234中所描述的工艺参数改变各种工艺参数。在一些实现方式中,相对于操作234中所描述的流速改变含硅气体(例如, SiH<sub>4</sub>)的流速或含氮气体(例如, NH<sub>3</sub>)的流速,以便实现相对于第四膜层310<sub>2</sub>的折射率更大的第六膜层310<sub>3</sub>的折射率。例如,在一个实现方式中,相对于用于形成操作234中描述的第四膜层310<sub>2</sub>的含硅气体(例如, SiH<sub>4</sub>)的流速增加含硅气体(例如, SiH<sub>4</sub>)的流速。在另一实现方式中,相对于用于形成操作234中描述的第四膜层310<sub>2</sub>的含氮气体(例如, NH<sub>3</sub>)的流速增加含氮气体(例如, NH<sub>3</sub>)的流速。

[0082] 在沉积第六膜层310<sub>3</sub>的期望厚度后,随后可终止沉积工艺。在一个实现方式中,第六膜层310<sub>3</sub>可具有在约10nm与约60nm之间(诸如约30nm)的厚度。在其中第六膜层310<sub>3</sub>为含氮化硅的层(诸如氮化硅层)的实现方式中,含氮化硅的层可具有在约0MPa与约1000MPa之间的应力范围。第六膜层310<sub>3</sub>具有从约1.85至约2.1的折射率(例如,约1.95至约2.1的折射率;约1.95的折射率)。

[0083] 可在形成第六膜层310<sub>3</sub>之后执行用于从处理腔室中泵送/净化残余气体或沉积副产物的可选的泵送/净化工艺。在操作244期间使用惰性气体的一些实现方式中,惰性气体可被用作施加或不施加RF功率的情况下的净化气体。

[0084] 可连续地执行图2B的操作242和244,以形成具有交替的第五膜层308<sub>3</sub>和第六膜层

310<sub>3</sub>的第三材料层堆叠306<sub>3</sub>,直到实现第二材料层堆叠306<sub>2</sub>的期望厚度。在其中第五膜层308<sub>3</sub>为氧化硅层并且第六膜层310<sub>3</sub>为氮化硅层的一个实现方式中,可通过切换不同的沉积气体混合物以形成具有不同组分的膜层308<sub>3</sub>、310<sub>3</sub>而不从处理腔室100移除基板302(例如,没有破坏真空)来执行图2的方法200。

[0085] 在操作250处,在膜结构300上形成一个或多个图案化层320。该一个或多个图案化层可包括例如硬掩模层322(例如,非晶碳层)、抗反射性涂层324以及光刻胶层326。可使用本领域已知的技术来图案化该一个或多个图案化层,以形成开口330。例如,可使用已知的光刻技术将图案的图像引入至光刻胶层326中。可在适当的显影剂中使引入光刻胶层326中的图案的图像显影,以通过此层限定图案。此后,在光刻胶层326中限定的图案被转移通过抗反射涂层324和硬掩模层322两者。使用光刻胶层326作为掩模来将图案转移通过抗反射涂层324和硬掩模层322两者。可使用包括例如以下各项的气体混合物来将图案转移通过抗反射涂层324:含氢氟碳(C<sub>x</sub>F<sub>y</sub>H<sub>z</sub>)以及选自由氢(H<sub>2</sub>)、氮(N<sub>2</sub>)、氧(O<sub>2</sub>)、氩(Ar)和氦(He)组成的组中的一种或多种气体。可单独使用臭氧、氧气或氩等离子体或结合溴化氢(HBr)、氮(N<sub>2</sub>)、四氟化碳(CF<sub>4</sub>)、氩(Ar)以及其他来蚀刻硬掩模层322。

[0086] 在操作260处,在膜结构300中形成一个或多个高深宽比特征340。可使用硬掩模层322来将一个或多个图案化层320中限定的开口330转移通过膜结构300,以形成一个或多个高深宽比特征340。可使用反应离子蚀刻技术或其他各向异性蚀刻技术来形成高深宽比特征340。在一个实现方式中,蚀刻气体的等离子体或离子束可指向基板302以形成一个或多个高深宽比特征340。蚀刻气体可包括SF<sub>6</sub>、C<sub>3</sub>F<sub>8</sub>、CF<sub>4</sub>、BF<sub>3</sub>、BI<sub>3</sub>、N<sub>2</sub>、Ar、PH<sub>3</sub>、AsH<sub>3</sub>、B<sub>2</sub>H<sub>6</sub>、H<sub>2</sub>、Xe、Kr、Ne、He、SiH<sub>4</sub>、SiF<sub>4</sub>、GeH<sub>4</sub>、GeF<sub>4</sub>、CH<sub>4</sub>、AsF<sub>5</sub>、PF<sub>3</sub>、PF<sub>5</sub>或它们的组合。

[0087] 在操作270处,在于膜结构300中形成高深宽比特征340后,可通过 单独在臭氧、氧、氩等离子体中或结合含氟化合物、氮或氩等离子体来蚀刻硬掩模层322来从膜结构300剥离硬掩模层322。

[0088] 图4是描绘了当氮化硅材料的干法蚀刻速率(Å/秒)与氮化硅材料的折射率有关时的氮化硅材料的干法蚀刻速率的绘图400。如绘图400中所描绘的,随着氮化硅膜的折射率增大,干法蚀刻速率减小。

[0089] 图5A是描绘了根据现有技术方法的没有形成折射率梯度的含氮化硅结构中形成的沟槽的蚀刻轮廓的显微照片。如图5A中所描绘的,没有折射率的氮化硅膜的蚀刻轮廓是不均匀的。

[0090] 图5B是描绘了根据本文中所描述的实现方式的具有折射率梯度的含氮化硅结构中形成的沟槽的蚀刻轮廓的显微照片。如图5B中所描绘的,具有折射率为1.9的多个氮化硅层和折射率为2.0的多个氮化硅层的结构中所形成的沟槽的蚀刻轮廓相对于图5A中所描绘的蚀刻轮廓而言更为均匀。

[0091] 图5C是描绘了根据本文中所描述的实现方式的具有折射率梯度的含氮化硅结构中形成的另一沟槽的蚀刻轮廓的显微照片。如图5C中所描绘的,具有折射率为1.9的多个氮化硅层、折射率为1.95的多个氮化硅层和折射率为2.0的多个氮化硅层的结构中所形成的沟槽的蚀刻轮廓相对于图5A和图5B两者中所描绘的蚀刻轮廓而言更为均匀。

[0092] 如本文中所使用的,以下术语具有以下所阐述的含义,除非另外指明或从它们使用的上下文中清楚。



[0093] 当介绍本公开案或者示例性方面或其实现方式的要素时,冠词“一”、“一个”、“该”和“所述”旨在表示存在一个或多个要素。

[0094] 术语“包含”、“包括”和“具有”旨在为包括性的,并且表示除了所列要素之外,还可能另外要素。

[0095] 术语“基板”是指具有或不具有形成在其上的层的支撑基板。支撑基板可为具有各种各样的掺杂浓度和掺杂分布的绝缘体或半导体,并且可例如为用于集成电路制造中的类型的半导体基板。

[0096] 尽管上述内容是针对本公开案的实现方式,但是可在不背离本公开案的基本范围的情况下构想出本公开案的其他和进一步实现方式,并且本公开案的范围是由随附权利要求书来确定。

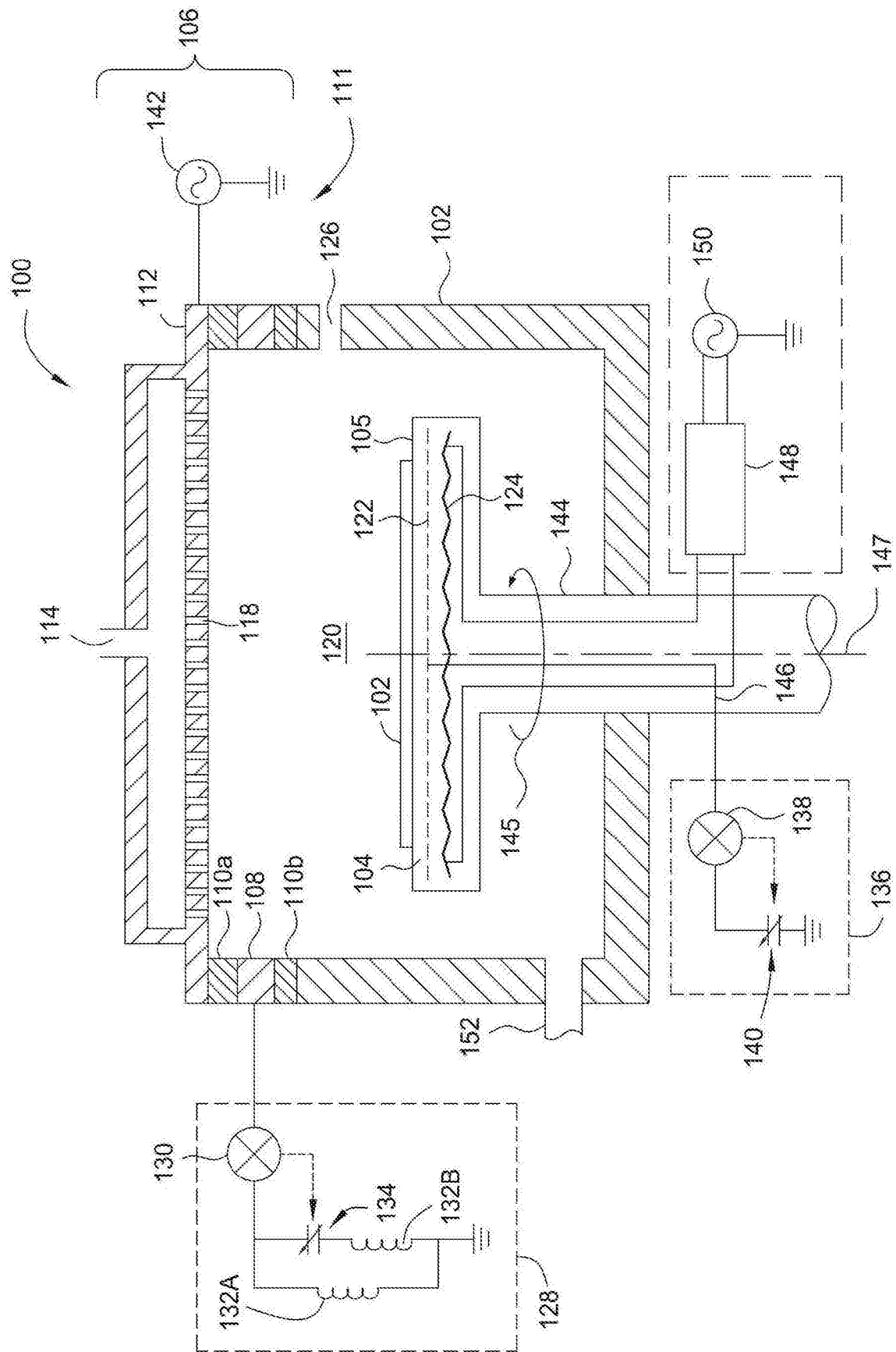


图1



图2A

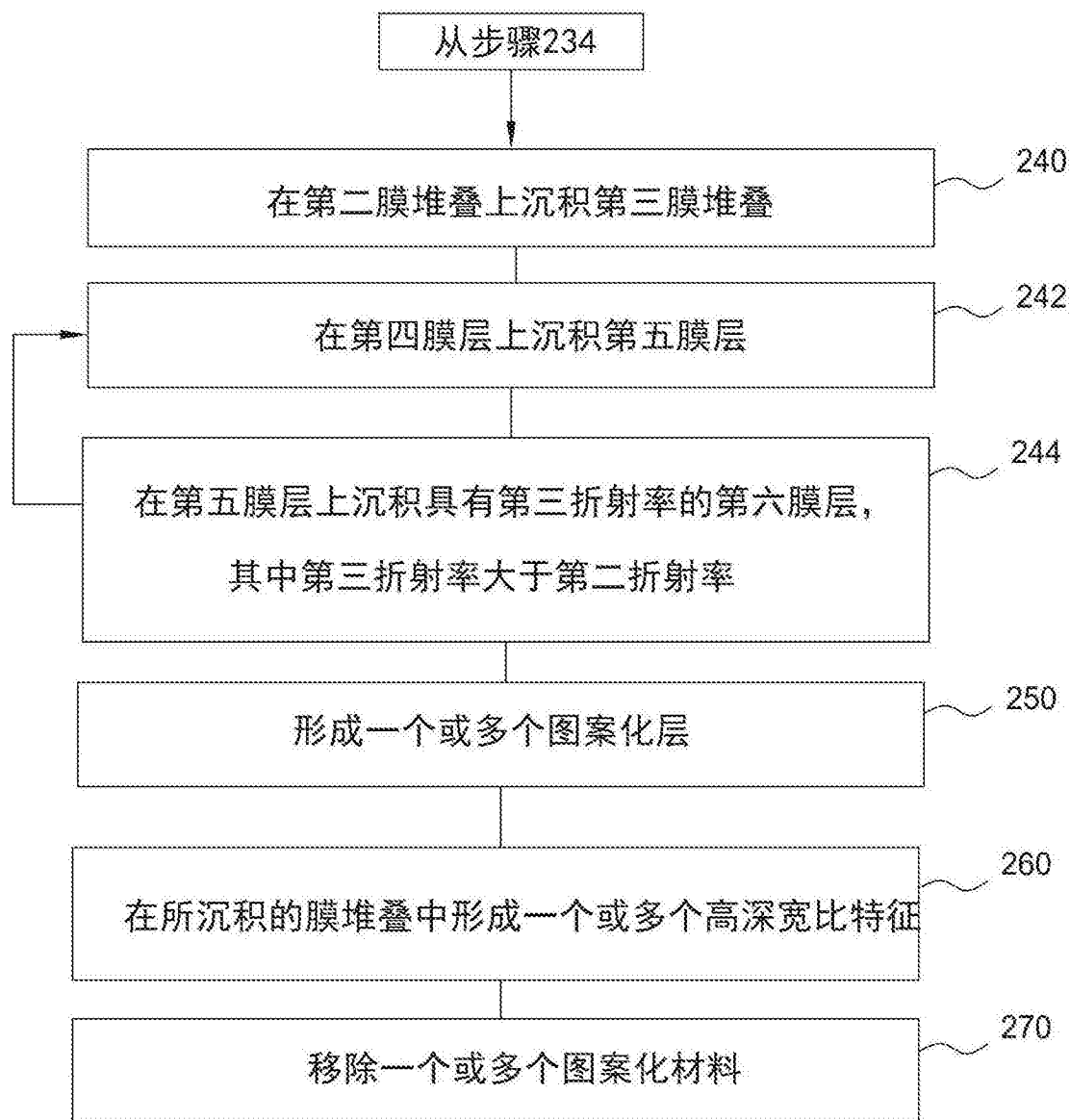


图2B

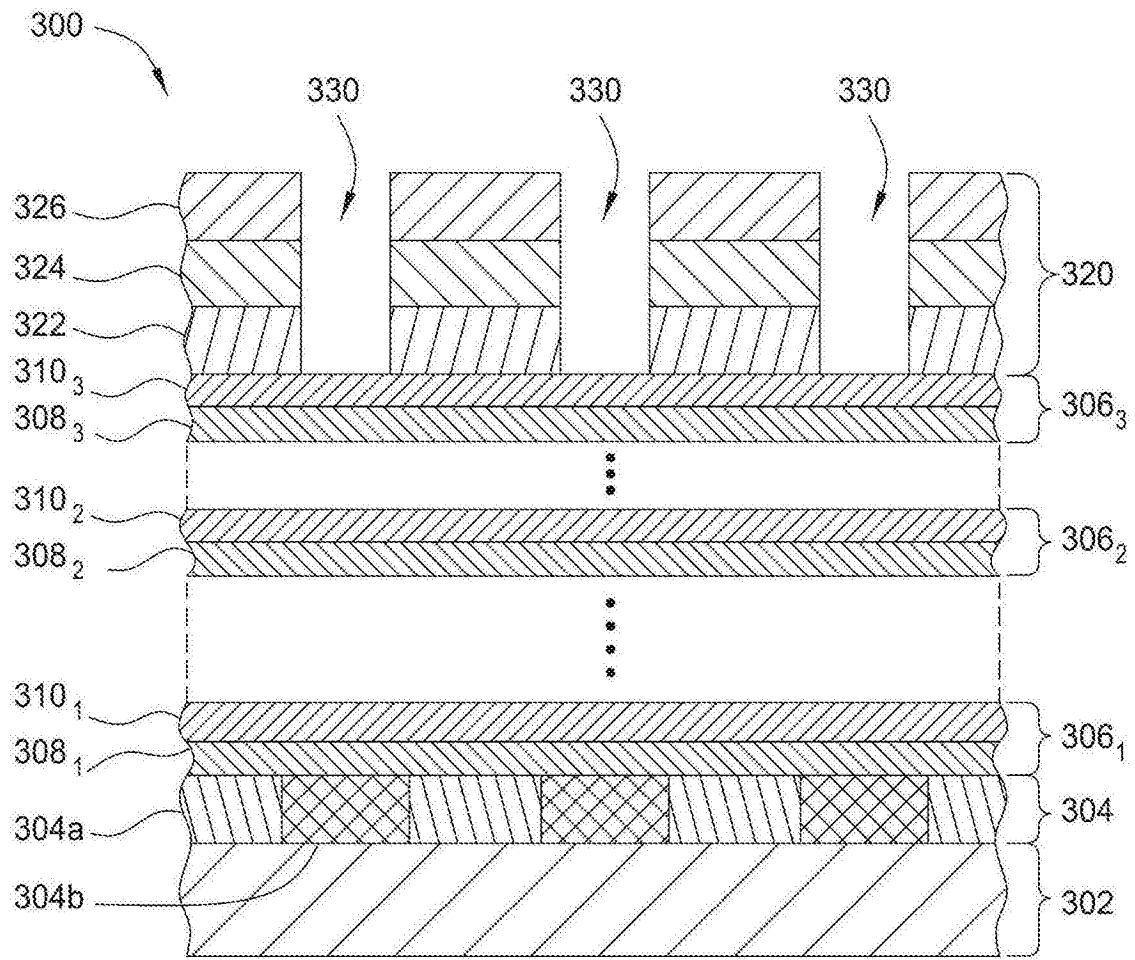


图3A

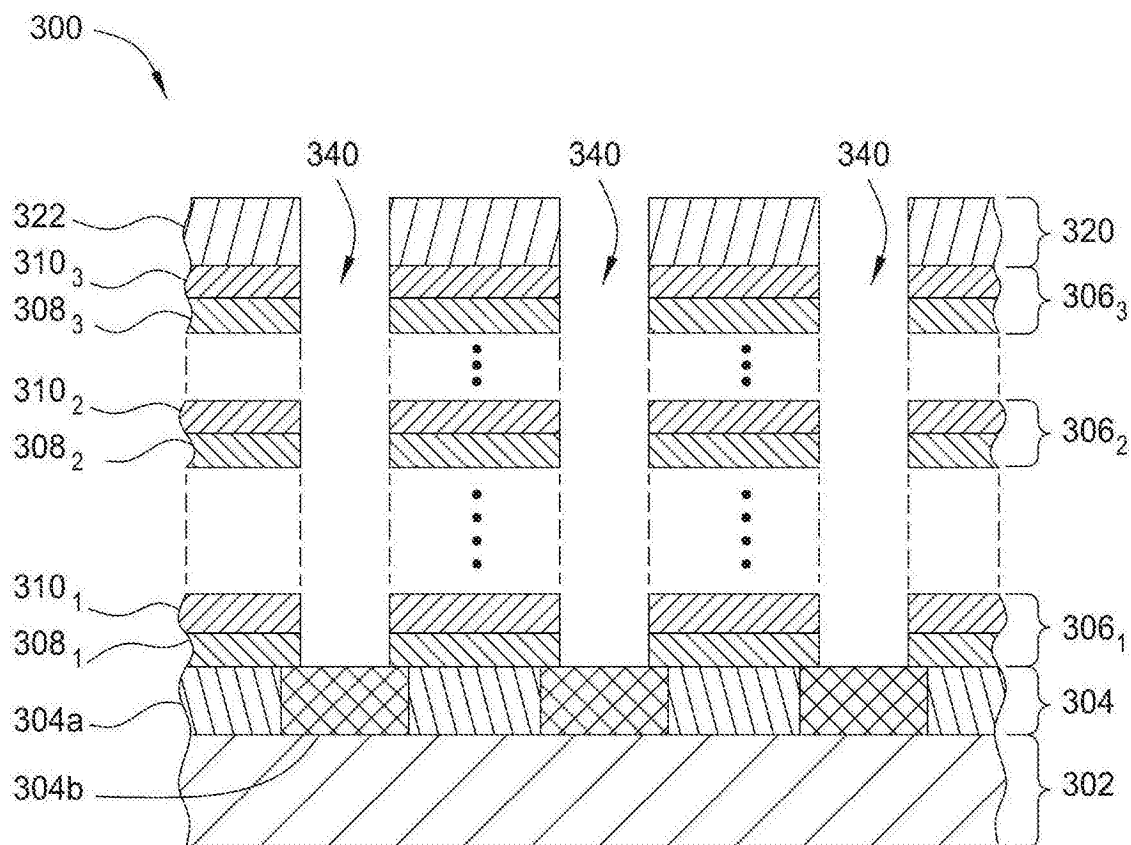


图3B

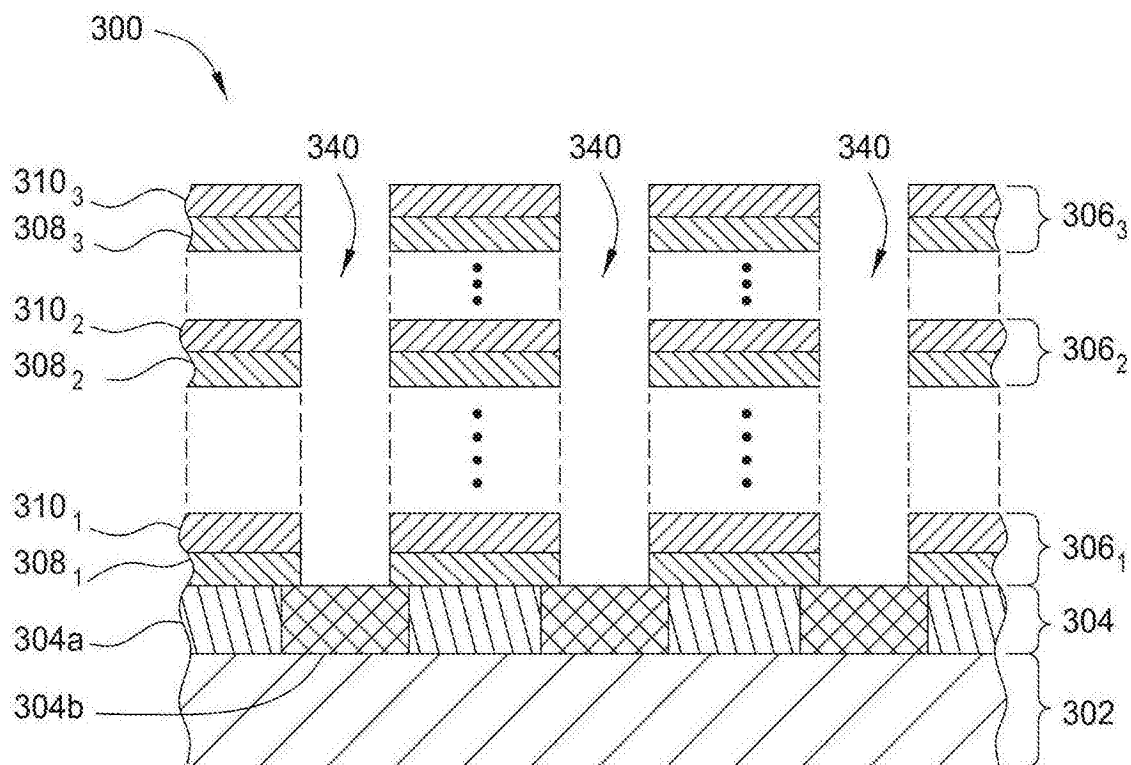


图3C

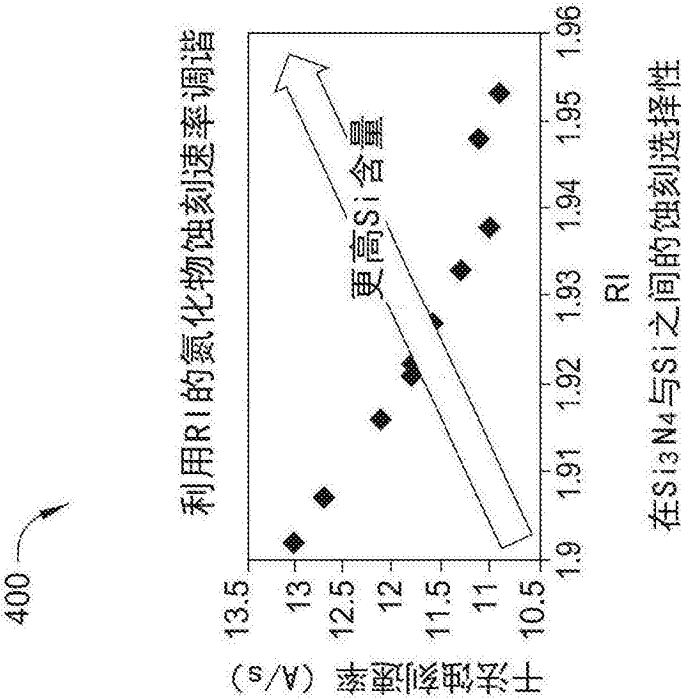


图4

