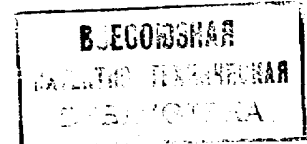




ГОСУДАРСТВЕННЫЙ КОМИТЕТ
ПО ИЗОБРЕТЕНИЯМ И ОТКРЫТИЯМ
ПРИ ГКНТ СССР

ОПИСАНИЕ ИЗОБРЕТЕНИЯ К АВТОРСКОМУ СВИДЕТЕЛЬСТВУ

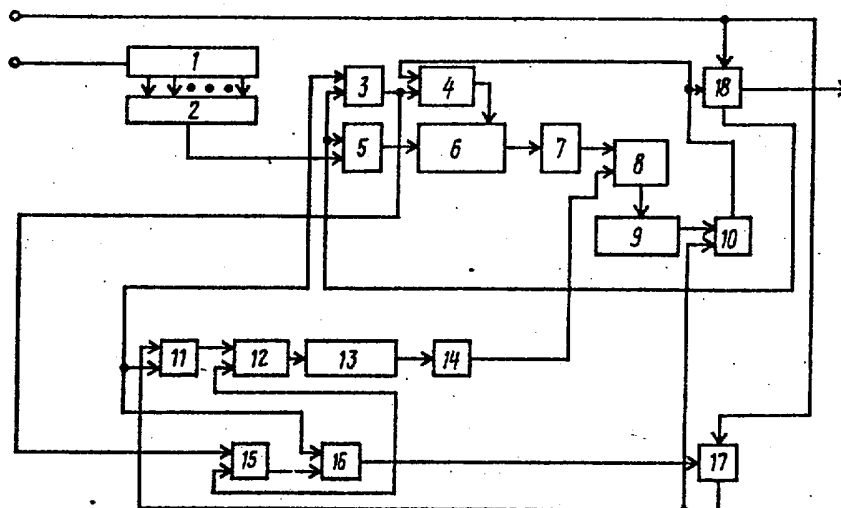


(21) 4237579/24-09
(22) 29.04.87
(46) 23.09.89. Бюл. № 35
(72) А.В.Тюкаев
(53) 621.394.662 (088.8)
(56) Авторское свидетельство СССР
№ 529565, кл. H 04 L 7/08, 1975.
Левин Л.С., Плоткин М.А. Цифровые
системы передачи информации. - М.:
Радио и связь, 1982, с.103, рис.4.4.

(54) УСТРОЙСТВО ЦИКЛОВОЙ СИНХРОНИЗАЦИИ

(57) Изобретение относится к электро-
связи. Цель изобретения - сокращение
времени вхождения в синхронизм. В
устр-ве цикловой синхронизации вход-
ной цифровой сигнал, содержащий син-
хрогруппы, поступает на регистр 1.
Далее синхрогруппы обнаруживаются
дешифратором 2. Он формирует единич-

ный импульс на позиции синхронизма,
который поступает на эл-ты И 3, 11
и 16 и на блок 5 запрета. Импульсы с
генераторного блока 18 поступают так-
же на эл-т И 3 и блок 5 запрета. Сов-
падение импульсов на входах эл-та И
3 свидетельствует о наличии синхро-
низма и эл-т И 3 формирует единичный
импульс. Он поступает через элемент
ИЛИ 4 на накопитель 6, который сбрас-
ывает его счетчик, а также опрокиды-
вает RS-триггер 15. Последний открыв-
ает эл-т И 16 и импульсы с дешифра-
тора 2 с этого момента через эл-т И
16 и эл-т ИЛИ 12 сбрасывают накопи-
тель 13. Процесс продолжается до тех
пор, пока цикловой синхронизм не на-
рушается. Далее осуществляется про-
цесс поиска синхронизма, после чего
устр-во переходит в режим удержания
синхронизма и ожидания возможной его
потери. 2 ил.



Фиг.1

Изобретение относится к области электросвязи и может быть использовано в цифровых системах передачи для обеспечения цикловой синхронизации.

Цель изобретения - сокращение времени вхождения в синхронизм.

На фиг.1 представлена структурная электрическая схема устройства цикловой синхронизации; на фиг.2 - временные диаграммы сигналов, поясняющие его работу.

Устройство цикловой синхронизации содержит регистр 1 сдвига, дешифратор 2 синхрослова, второй элемент И 3, первый элемент ИЛИ 4, блок 5 запрета, накопитель 6 по выходу из синхронизма, первый масштабный делитель 7 напряжения, сумматор 8, пороговый блок 9, первый элемент И 10, третий элемент И 11, второй элемент ИЛИ 12, накопитель 13 по входу в синхронизм, второй масштабный делитель 14 напряжения, RS-триггер 15, четвертый элемент И 16, делитель 17 частоты и генераторный блок 18.

Устройство работает следующим образом.

На информационный код устройства цикловой синхронизации поступает цифровой сигнал, содержащий синхрогруппы, следующие с постоянным периодом. Синхрогруппы обнаруживаются дешифратором 2, на выходе которого формируется единичный импульс на позиции синхронизма.

В установившемся режиме цикловой синхронизм установлен и генераторный блок 18 и делитель 17 работают синхронно с генераторным оборудованием передающей стороны. В этом режиме генераторный блок 18 и делитель 17 выдают единичные импульсы на позиции циклового синхронизма с периодом, соответствующим цикловой частоте.

Импульсы с первого выхода генераторного блока 18 поступают на второй элемент И 3 и блок 5 запрета. При совпадении импульсов на первом и втором входах второго элемента И 3, что свидетельствует о наличии синхронизма, на выходе последнего формируется единичный импульс, который через первый элемент ИЛИ 4 поступает на установочный вход накопителя 6 и сбрасывает его счетчик в нулевое состояние, а также опрокидывает RS-триггер 15. Последний открывает четвертый элемент И 16 и импульсы с выхода дешифратора

2 с этого момента через четвертый элемент И 16 и второй элемент ИЛИ 12 поступает на вход накопителя 13, который этими импульсами сбрасывается в нулевое состояние.

Описанный процесс продолжается до тех пор, пока цикловой синхронизм не нарушается, например, вследствие "проскальзывания". После нарушения синхронизма в момент $t_{нс}$ (фиг.2) положение синхрогруппы во входном сигнале изменяется (заштриховано), а генераторный блок 18 продолжает вырабатывать импульсы (с периодом следования $T_{ц}$) на старых позициях синхронизма (не заштриховано). При этом одновременно начинаются два процесса - заполнение накопителя 6 импульсами от генераторного блока 18 через блок 5 запрета и заполнение накопителя 13 импульсами нового положения синхронизма от дешифратора через четвертый элемент И 16 и второй элемент ИЛИ 12. При этом на выходе сумматора 8 появляется сигнал, характеризующийся величиной заполнения накопителя 6 с весом $K1$ и величиной заполнения накопителя 12 с весом $K2$.

При этом весовые характеристики ($K1$ и $K2$) выходных сигналов накопителей 6 и 13 формируются соответственно первым и вторым масштабными делителями 7 и 14.

Этот сигнал поступает на вход порогового блока 9, который вырабатывает единичный уровень, если одновременно накопителем 6 зафиксирована потеря старого синхронизма и накопителем 13 зафиксировано нахождение нового состояния синхронизма.

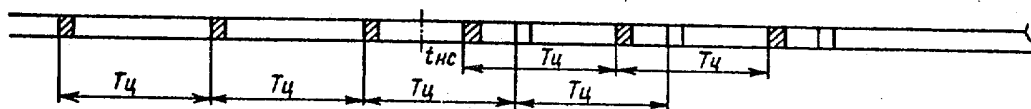
В процессе поиска синхронизма импульсы с выхода дешифратора также устанавливают через четвертый элемент И 16 делитель 17 в состояние нового синхронизма. После срабатывания порогового блока 9 открывается первый элемент И 10 и импульсы нового состояния синхронизма с выхода делителя 17 устанавливают генераторный блок 18 также в состояние синхронизма, после чего устройство цикловой синхронизации переходит в режим удержания синхронизма и ожидает возможной его потери.

Ф о р м у л а и з о б р е т е н и я

Устройство цикловой синхронизации, содержащее последовательно соединен-

ные регистр сдвига, дешифратор синхрослова, блок запрета, накопитель по выходу из синхронизма, первый масштабный делитель напряжения, сумматор, пороговый блок, первый элемент И, генераторный блок, второй элемент И и первый элемент ИЛИ, выход которого подключен к установочному входу накопителя по выходу из синхронизма, последовательно соединенные делитель частоты, третий элемент И, второй элемент ИЛИ, накопитель по входу в синхронизм и второй масштабный делитель напряжения, выход которого подсоединен к второму входу сумматора, последовательно соединенные RS-триггер и четвертый элемент И, выход которого подсоединен к R-входу RS-триггера, второму входу второго элемента ИЛИ и установочному входу

делителя частоты, тактовый вход и выход которого подсоединены соответственно к тактовому входу генераторного блока и второму входу первого элемента И, выход которого подсоединен к второму входу первого элемента ИЛИ, выход дешифратора синхрослова подсоединен к вторым входам второго, третьего и четвертого элементов И, а второй вход блока запрета подключен к выходу генераторного блока, причем вход регистра сдвига, тактовый вход и второй выход генераторного блока являются соответственно информационным и тактовым входами и выходом устройства, отличающееся тем, что, с целью сокращения времени вхождения в синхронизм, выход второго элемента И подсоединен к S-входу RS-триггера.



Фиг. 2

Редактор Е.Папп

Составитель В.Орлов

Техред Л.Олийнык

Корректор В.Кабацкий

Заказ 5830/57

Тираж 626

Подписное

ВНИИПИ Государственного комитета по изобретениям и открытиям при ГКНТ СССР
113035, Москва, Ж-35, Раушская наб., д. 4/5

Производственно-издательский комбинат "Патент", г. Ужгород, ул. Гагарина, 101