

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7330675号
(P7330675)

(45)発行日 令和5年8月22日(2023.8.22)

(24)登録日 令和5年8月14日(2023.8.14)

(51)国際特許分類

G 0 2 B	1/115(2015.01)	G 0 2 B	1/115
G 0 2 B	5/18 (2006.01)	G 0 2 B	5/18

F I

前記第1の位相遅れは $\lambda/2$ の位相遅れであり、且つ前記第2の位相遅れは λ の位相遅れである、請求項1に記載の透過光学素子。

【請求項3】

前記第1の反射防止構造、前記第2の反射防止構造、及び前記第3の反射防止構造はシリコンと二酸化シリコンの交互層から形成されている、請求項1に記載の透過光学素子。

【請求項4】

前記第1の反射防止構造及び前記第2の反射防止構造は水素化シリコンと二酸化シリコンの交互層から形成されている、請求項1に記載の透過光学素子。

【請求項5】

前記第1の反射防止構造は第1の材料の第1の層と第2の材料の第2の層から形成され、
前記第1の層及び前記第2の層は前記第1の反射防止構造の前記少なくとも2つの層に含まれ、

前記少なくとも1つの層は前記第1の材料の第3の層から形成され、

前記第2の反射防止構造は前記第2の材料の第4の層と前記第1の材料の第5の層から形成され、

前記第4の層及び前記第5の層は前記第2の反射防止構造の前記少なくとも2つの層に含まれ、

前記第3の反射防止構造は前記第2の材料の第6の層と前記第1の材料の第7の層から形成され、

前記第6の層及び前記第7の層は前記第3の反射防止構造の前記少なくとも2つの層に含まれている、

請求項1に記載の透過光学素子。

【請求項6】

前記基板は、表面と底面とを有し、

前記第1の反射防止構造は前記表面上に形成され、

前記透過光学素子は更に、前記底面上に形成された前記特定の波長域に対する複数の他の反射防止構造を備える、

請求項1に記載の透過光学素子。

【請求項7】

前記第1の反射防止構造、前記第2の反射防止構造、及び前記第3の反射防止構造は3レベルの凹凸プロフィールを形成する、請求項1に記載の透過光学素子。

【請求項8】

前記特定の波長域は930ナノメートルから950ナノメートルの間である、請求項1に記載の透過光学素子。

【請求項9】

前記特定の波長域は1540ナノメートルから1560ナノメートルの間である、請求項1に記載の透過光学素子。

【請求項10】

光学素子であって、

基板と、

前記基板の上に形成された特定の波長域に対する第1の反射防止構造であって、第1の長さを有し、屈折率が異なる少なくとも2つの層を含む第1の反射防止構造と、

前記第1の反射防止構造の上に形成された前記特定の波長域に対する第2の反射防止構造であって、前記第1の長さより短い第2の長さを有し、屈折率が異なる少なくとも2つの層を含む第2の反射防止構造と、

前記第1の反射防止構造と前記第2の反射防止構造との間に配置され、前記第2の長さと等しい長さを有し、1つの屈折率を有する、少なくとも1つの層と、を備え、

前記第1の反射防止構造の前記少なくとも2つの層は、前記光学素子の第1の露出表面を有する第1のエッチストップ層を含み、

前記第2の反射防止構造の前記少なくとも2つの層は、前記光学素子の第2の露出表面

10

20

30

40

50

を有する第2のエッチストップ層を含み、

前記第1の露出表面と前記第2の露出表面との間の凹凸深さは、前記特定の波長域に対して特定の位相遅れを有する回折光学素子を形成するように構成されている、光学素子。

【請求項11】

前記凹凸深さは0.4マイクロメートルから3.0マイクロメートルの間である、請求項10記載の光学素子。

【請求項12】

前記第1の反射防止構造は前記第2の反射防止構造のエッチングに対するエッチストップであり、及び前記第2の反射防止構造は少なくとも1つの他の反射防止構造のエッチングに対するエッチストップである、請求項10に記載の光学素子。10

【請求項13】

前記基板の前記第1の反射防止構造及び前記第2の反射防止構造が形成されている面とは反対側の面に形成されている第1の他の反射防止構造及び第2の他の反射防止構造を更に備え、

前記第1の他の反射防止構造は前記第2の他の反射防止構造のエッチングに対するエッチストップである、請求項10に記載の光学素子。

【請求項14】

前記第1のエッチストップ層、前記第2のエッチストップ層及び前記少なくとも1つの層は、シリコンから形成されている、請求項10に記載の光学素子。20

【請求項15】

前記第2の反射防止構造の上に形成された前記特定の波長域に対する少なくとも1つの他の反射防止構造を更に備える、請求項10に記載の光学素子。

【請求項16】

ウェハの上に複数の層を堆積し、特定の波長域に対する第1の反射防止構造と、前記特定の波長域に対する第2の反射防止構造と、前記特定の波長域に対する第3の反射防止構造と、少なくとも1つの層とを形成するステップであって、

前記第1の反射防止構造、前記第2の反射防止構造及び前記第3の反射防止構造のそれぞれ屈折率が異なる少なくとも2つの層を含み、

前記第1の反射防止構造は、第1の長さを有し、前記ウェハの上であって前記第2の反射防止構造の下に形成され。30

前記第2の反射防止構造は、前記第1の長さより短い第2の長さを有し、前記第1の反射防止構造の上であって前記第3の反射防止構造の下に形成され、

前記第3の反射防止構造は、前記第2の長さより短い第3の長さを有し、前記第2の反射防止構造の上に形成され、

前記少なくとも1つの層は、前記第2の長さと等しい長さを有し、前記第1の反射防止構造の上であって前記第2の反射防止構造の下に形成されるか、又は、前記第3の長さと等しい長さを有し、前記第2の反射防止構造の上であって前記第3の反射防止構造の下に形成され、

前記少なくとも1つの層は、1つの屈折率を有するステップと、
前記複数の層の一部の層をエッチングして3レベル以上の凹凸プロフィールを形成するステップであって、40

前記エッチングによって、前記第1の反射防止構造と前記第2の反射防止構造又は前記第3の反射防止構造との間に前記特定の波長域で特定の位相遅れを有する回折光学素子を形成し、前記第1の反射防止構造の前記少なくとも2つの層は、前記回折光学素子の第1の露出表面を有する第1のエッチストップ層を含み、前記第2の反射防止構造の前記少なくとも2つの層は、前記回折光学素子の第2の露出表面を有する第2のエッチストップ層を含むステップと、

を備える方法。

【請求項17】

10

20

30

40

50

前記ウェハを複数の回折光学素子に分割するステップを更に備える、請求項 1 6 に記載の方法。

【請求項 1 8】

前記複数の層は、

シリコン層、

二酸化シリコン層、

五酸化タンタル層、又は

窒化シリコン層、

のうちの少なくとも 1 つを含む、請求項 1 6 に記載の方法。

【請求項 1 9】

前記第 1 のエッチストップ層、前記第 2 のエッチストップ層及び前記少なくとも 1 つの層は、シリコンから形成されている、請求項 1 6 に記載の方法。

【請求項 2 0】

前記特定の波長域に関して前記特定の位相遅れを有する別の 3 つ以上の積層反射防止構造を含む別の回折光学素子を前記ウェハの他の面上に形成するステップを更に備える、請求項 1 6 に記載の方法。

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は薄膜構造に関する。より詳しくは、本発明のいくつかの態様は、多層薄膜構造のエッチングされた領域とエッチングされてない領域との間で特定の位相遅れを与え、特定の波長域に対して反射防止を提供する回折光学素子 (DOE) 用の多層薄膜構造に関する。

【背景技術】

【0 0 0 2】

回折光学素子 (DOE) はビームを方向づけるために使用することができる。例えば、回折レンズ、スポットアレイ照明器、スポットアレイ発生器、フーリエアレイ発生器等の DOE は、ビームの分割、ビームの成形、ビームの集束などに使用することができる。DOE はマルチキャストスイッチ、波長選択スイッチ、ジェスチャ認識システム、モーションセンサシステム、深さ検出システム、等に組み込むことができる。

【0 0 0 3】

2 レベルの表面凹凸プロフィール（「バイナリ表面凹凸プロフィール」と称されることもある）が表面凹凸 DOE のために選択され得る。例えば、2 レベルの表面凹凸プロフィールは、連続表面凹凸プロフィールに近似し、DOE の製造にフォトリソグラフィ処理及び / 又はエッチング処理を使用可能にするために選択され得る。2 レベルの薄膜スタックは回折レンズ等の单一次数のバイナリ ODE を生成するために使用され、单一次数のバイナリ DOE の約 40 % の回折効率と関連づけられ得る。2 レベルの薄膜スタックはスポットアレイ発生器に使用され、対称のスポットアレイを提供することができる。例えば、2 レベルの薄膜スタックの使用はスポットの強度が 180 度の対称軸と関連するような対称軸を提供し得る。

【発明の概要】

【0 0 0 4】

いくつかの可能な実施形態によれば、透過光学素子は基板を含むことができる。本透過光学素子は、基板の上に形成された特定の波長域の第 1 の反射防止構造を含むことができる。本透過光学素子は、第 1 の反射防止構造の上に形成された特定の波長域の第 2 の反射防止構造を含み得る。本透過光学素子は、第 2 の反射防止構造の上に形成された特定の波長域の第 3 の反射防止構造を含み得る。本透過光学素子は、第 1 の反射防止構造と第 2 の反射防止構造との間又は第 2 の反射防止構造と第 3 の反射防止構造との間に配置された少なくとも 1 つの層を含み得る。第 1 の反射防止構造の第 1 の表面と第 2 の反射防止構造の第 2 の表面との間の第 1 の凹凸深さ及び前記第 1 の表面と第 3 の反射防止構造の第 3 の表

10

20

30

40

50

面との間の第2の凹凸深さは、特定の波長域に対してそれぞれ第1の位相遅れ及び第2の位相遅れと関連する回折光学素子を形成するように設定し得る。

【0005】

いくつかの可能な実施形態によれば、透過光学素子は基板を含むことができる。本光学素子は、基板の上に形成された特定の波長域の第1の反射防止構造を含み得る。本光学素子は、第1の反射防止構造の上に形成された特定の波長域の第2の反射防止構造を含み得る。本光学素子は第2の反射防止構造の上に形成された特定の波長域の少なくとも1つの他の反射防止構造を含み得る。第1の反射防止構造の第1の表面と少なくとも1つの他の反射防止構造の第2の表面との間の凹凸深さは、特定の波長域に対して特定の位相遅れと関連する回折光学素子を形成するように設定し得る。

10

【0006】

いくつかの可能な実施形態によれば、方法はウェハの上に複数の層を堆積し、特定の波長域に関する3つ以上の反射防止構造を形成するステップを含み、3つ以上の反射防止構造のうちの第1の反射防止構造は前記ウェハの上であって3つ以上の反射防止構造のうちの第2の反射防止構造の下に形成され、第2の反射防止構造は前記3つ以上の反射防止構造のうちの第3の反射防止構造の下に形成される。前記方法は、前記複数の層の一部の層をエッチングして3レベル以上の凹凸プロフィールを形成するステップを含み、該エッチングによって前記第1の反射構造と前記3つ以上の反射防止構造の別の反射構造との間に特定の波長域で特定の位相遅れと関連する回折光学素子を形成する。

【図面の簡単な説明】

20

【0007】

【図1】本明細書に記載の例示的な実施形態の概略図である。

【図2】図2A及び図2Bは本明細書に記載の例示的な実施形態を示す図である。

【図3】図3A及び図3Bは本明細書に記載の例示的な実施形態を示す図である。

【図4】本明細書に記載の例示的な実施形態を製造する例示的なプロセスのフローチャートである。

【図5】図5A - 図5Eは図4に示す例示的なプロセスに関する例示的な実施形態を示す図である。

【図6】図6A - 6Gは図4に示す例示的なプロセスに関する例示的な実施形態を示す図である。

30

【発明を実施するための形態】

【0008】

以下の例示的な実施形態の詳細な説明は図面を参照している。異なる図中の同じ参照番号は同一もしくは類似の要素を示す。

【0009】

回折光学素子(DOE)はフォトリソグラフィ処理及び/又はエッチング処理を用いて製造することができる。例えば、2レベルの表面凹凸プロフィールは連續表面凹凸プロフィールに近似し、DOEのために選択することができ、DOEの表面をエッチング又はパターン化して2レベルの表面凹凸プロフィールを形成することができる。2レベルの表面凹凸プロフィールはDOEを通過するビームに位相遅れを生じさせるために使用することができる。回折レンズなどの単一次数のバイナリDOEに関しては、2レベルの表面凹凸プロフィールを用いて約40%の回折効率を達成することができる。しかしながら、この回折効率は光通信システム、ジェスチャ認識システム、モーション検出システム、深さ検出システム、等の光学系でDOEを利用するための限界値より低い。更に、DOEにより生成されるスポットアレイパターン又は回折パターンは対称であり得るが、特定の光学系には非対称の回折パターンが要求され得る。

40

【0010】

本明細書に記載のいくつかの実施形態は、限界回折効率を有する多層DOEを提供することができる。例えば、本明細書に記載のいくつかの実施形態は、多レベル(例えば、2レベルより多い)DOEであって、DOEの領域間で入射光の特定の波長で特定の位相遅

50

れ及び入射光の特定の波長で反射防止を提供する多層DOEを提供することができる。更に、本明細書に記載のいくつかの実施形態は、非対称スポットアレイパターンまたは回折パターンと関連するDOEを提供することができる。

【0011】

本明細書に記載のいくつかの実施形態では、DOEは凹凸深さと関連して限界より低い選択した表面凹凸プロフィールを製造することができ、それによって(DOEを製造する他の技術と比較して)アスペクト比の低減、エッチング時間の低減、及び/又は製造コストの低減をもたらすことができる。更に、DOEの層はDOEに対する統合されたエッチストップを提供することができる。本明細書に記載のいくつかの実施形態は、DOEを製造する方法を提供することができる。例えば、DOEは薄膜堆積処理、エッチング処理等を用いて製造することができ、DOEの他の製造方法と比較して改善された層厚制度及び改善された製造可能性をもたらすことができる。

10

【0012】

図1は本明細書に記載の例示的な実施形態100の概略図である。図1は、スポットアレイ照明器(スポットアレイ発生器又はドットアレイ発生器と呼ばれることがある)として表面凹凸DOE格子及び収束レンズを用いて発生されるスポットアレイの一例を示す。

【0013】

図1に示すように、 λ_0 の波長を有する入射平面波110は表面凹凸DOE格子120に向かわれる。いくつかの実施形態では、表面凹凸DOE格子120は多レベル表面凹凸プロフィールを有するDOE、例えば4レベルDOE、8レベルDOE、2^nレベルDOE(ここでn>1)、kレベルDOE(例えば、ここでk>2)等、としてよい。いくつかの実施形態では、表面凹凸DOE格子120はシリコン(Si)と二酸化シリコン(SiO₂)の交互層、水素化シリコン(Si:H)と二酸化シリコンの交互層、等を含んでよい。

20

【0014】

いくつかの実施形態では、表面凹凸DOE格子120の層は入射光の特定の波長で反射防止機能を提供するように構成することができる。いくつかの実施形態では、表面凹凸DOE格子120の層(例えば二酸化シリコン層)は表面凹凸DOE格子120の製造中にエッチストップ機能を提供し得る。いくつかの実施形態では、入射平面波110は、約800ナノメートル(nm)から約1100nmまで、約800nmから約1000nmまで、約830nmから約1000nmまで、約850nmから約1000nmまで、約915nmから約1000nmまで、約940nmから約1000nmまで、約930nmから約950nmまで、等の範囲内の波長を有してよい。いくつかの実施形態では、入射平面波110は、約1100ナノメートル(nm)から約2000nmまで、約1400nmから約1700nmまで、約1520nmから約1630nmまで、約1540nmから約1560nmまで、等の範囲内の波長を有してもよい。

30

【0015】

更に図1に示すように、表面凹凸DOE格子120は入射平面波110を回折し、波面130(例えば、入射平面波110の回折次数)を収束レンズ140に向ける。収束レンズ140は焦点面160から焦点距離150だけ離れている。いくつかの実施形態では、例示的な実施形態100はジェスチャ認識システムに使用され、焦点面160はジェスチャ認識のターゲットとしてよい。加えて又は代わりに、焦点面160は物体(例えば、物体感知システムの場合)、通信ターゲット(例えば、光通信システムの場合)、等としてもよい。

40

【0016】

更に図1に示すように、収束レンズ140が波面130の方向を変化させて波面170を形成するに基づいて、波面170は焦点面160に向けられ、焦点面160にマルチスポットアレイパターンを形成する。いくつかの実施形態では、マルチスポットアレイパターンは非対称であり得る。いくつかの実施形態では、2次元スポットアレイを生成するために表面凹凸DOE格子120を用いることができる。このように、表面凹凸DOE格

50

子 1 2 0 をスポットアレイ照明器として用いて入射平面波 1 1 0 から焦点面 1 6 0 にスポットアレイを生成することができ、よってジェスチャ認識システム、モーション検出システム、光通信システム、等を有効にすることができます。

【 0 0 1 7 】

上述したように、図 1 は一例として示されているにすぎない。他の例も可能であり、図 1 に関して記載した例と異なってよい。

【 0 0 1 8 】

図 2 A 及び図 2 B は本明細書に記載の例示的な実施形態に関する線図である。図 2 A に線図 2 0 0 で示すように、連続凹凸プロフィールは、D O E の製造にフォトリソグラフィ及び / 又はエッティング処理の使用を可能にするために一組の離散レベルに量子化することができる。

10

【 0 0 1 9 】

更に図 2 A に参照番号 2 0 2 で示すように、連続凹凸プロフィールは約 1 0 0 % の回折効率（単一次数構成の場合）と関連し、第 1 のピッチ位置 0 に対して第 2 のピッチ位置 $d \times 2$ の連続的に増加する位相遅れをもたらすことができる。参照番号 2 0 4 で示すように、連続凹凸プロフィールは 2 レベルの凹凸プロフィール（バイナリ凹凸プロフィールとも称される）で近似することができる。2 レベルの凹凸プロフィールは約 4 5 % の回折効率（単一次数構成の場合）と関連し、ピッチ位置 0 からピッチ位置 $0 . 5 d \times$ までの D O E の第 1 領域に対して、ピッチ位置 $0 . 5 d \times$ からピッチ位置 $d \times$ までの D O E の第 2 領域で の位相遅れをもたらすことができる。

20

【 0 0 2 0 】

図 2 A に参照番号 2 0 6 で示すように、連続凹凸プロフィールは 4 レベルの凹凸プロフィールで近似することができる。4 レベルの凹凸プロフィールは約 8 1 % の回折効率（単一次数構成の場合）と関連し、ピッチ位置 0 からピッチ位置 $0 . 5 d \times$ までの D O E の第 1 領域に対して、 $0 . 2 5 d \times$ から $0 . 5 d \times$ までの D O E の第 2 の領域で / 2 の位相遅れを、D O E の第 1 領域に対して、 $0 , 5 d \times$ から $0 . 7 5 d \times$ までの D O E の第 2 領域で の位相遅れを、及び D O E の第 1 領域に対して、 $0 , 7 5 d \times$ から $d \times$ までの D O E の第 3 領域で 3 / 2 の位相遅れをもたらすことができる。

20

【 0 0 2 1 】

図 2 A に参照番号 2 0 8 で示すように、連続凹凸プロフィールは 8 レベルの凹凸プロフィールで近似することができる。8 レベルの凹凸プロフィールは約 9 5 % の回折効率（単一次数構成の場合）と関連し、D O E の各領域で / 4 づつ増加する位相遅れをもたらすことができる（例えば 0 から $0 . 1 2 5 d \times$ の D O E の第 1 領域に対して、 $0 . 1 2 5 d \times$ から $0 . 2 5 d \times$ の第 2 領域で / 4 、 $0 . 2 5 d \times$ から $0 . 3 7 5 d \times$ の第 3 領域で / 2 、 $0 . 3 7 5 d \times$ から $0 . 0 . 5 d \times$ の第 4 領域で 3 / 4 、等）。いくつかの実施形態では、別の回折効率を有する別の構成を使用することができる。例えば、2 つの次数、4 つの次数、1 0 の次数、1 0 0 の次数、等を使用することで、回折効率を単一次数構成に比較して増加させることができる。この場合、例えば + / - 1 0 0 の次の場合には、約 7 5 % - 8 0 % の回折効率を 2 レベル凹凸プロフィールに対して達成することができる。2 レベルより多い多レベル D O E の使用に基づけば、回折効率を限界値（単一次数及び / 又は同様の場合）より大きく改善することができ、例えば 4 1 % より大、5 0 % より大、7 5 % より大、8 0 % より大、8 5 % より大、9 0 % より大、9 5 % より大、9 9 % より大、等とし得る。

30

【 0 0 2 2 】

本発明に記載のいくつかの実施形態は 2^n レベルの D O E （この場合 $n > 1$ で、例えば 4 レベルの D O E 、8 レベルの D O E 等）に関して記載するが、他のタイプの k レベルの D O E （この場合 $k > 2$ で、例えば 3 レベルの D O E 、5 レベルの D O E 、6 レベルの D O E 等）も可能である。加えて又は代わりに、本明細書に記載のいくつかの実施形態は規則的分布のレベル（例えば、4 レベルの D O E の場合、 $k = [0 , 3]$ に対して $k / 2$ の位相遅れ）に関して記載するが、他の不規則分布のレベル（例えば、4 レベルの D O E の

40

50

場合、0、 / 5、 / 3、 3 / 4、及び7 / 8の位相遅れ)も可能である。加えて又は代わりに、本明細書に記載のいくつかの実施形態は規則的分布のピッチを有する領域を有するD O E(例えば、4レベルのD O Eの場合、ピッチ(1 d x)は0.25 d xのスパンで各領域に等分される)に関して記載するが、他の不規則分布のピッチも可能である(例えば、4レベルのD O Eの場合、第1の位相遅れ領域は0.1 d xのスパンであるが、第2、第3、及び第4の位相遅れ領域は0.2 d x、0.4 d x及び0.3 d xのスパンとし得る)。

【0023】

図2Bに示すように、D O E 210は基板215を含み得る。いくつかの実施形態では、基板215はガラス基板、溶融石英基板、等とし得る。例えば、基板215は、約200マイクロメートルの厚さを有し、1.45の屈折率 n_{sub} を有する溶融石英ガラス基板とし得る。例えば、図2Bに示すように、一組の交互のシリコン及び二酸化シリコン層を基板215の上面に堆積し、本明細書に記載するように、パターン化して凹凸プロフィールを形成することができ、且つ基板215の底面を反射防止膜220で覆うことができる。いくつかの実施形態では、反射防止膜220は無くてもよく、また上面に形成される反射防止構造のような別の反射防止構造と置き換えてよい。いくつかの実施形態において、反射防止構造は、薄膜、薄膜構造、反射防止膜、堆積薄層、堆積薄膜層、等を含み得る。

【0024】

更に図2Bに示すように、一組の交互のシリコン及び二酸化シリコン層は一組のシリコン層225と一組の二酸化シリコン層230を含み得る。例えば、シリコン層225-1が基板215の上に配置され、二酸化シリコン層230-1がシリコン層225-1の上に配置され得る。シリコン層225-1と二酸化シリコン層230-1は整合層の対235-1を形成し、第1の反射防止構造を提供し得る。同様に、二酸化シリコン230-2がシリコン層225-2の上に配置され、整合層の対235-2を形成し、第2の反射防止構造を提供することができ、二酸化シリコン230-3がシリコン層225-3の上に配置され、整合層の対235-3を形成し、第3の反射防止構造を提供することができ、二酸化シリコン230-4がシリコン層225-4の上に配置され、整合層の対235-4を形成し、第4の反射防止構造を提供することができる。図に示すように、整合層235-3と整合層235-4との間にシリコン層225-5を配置することができる。シリコン層225-5はD O E 210に特定の機能を提供するように構成することができ且つ反射防止構造と独立に構成することができ、よってD O E設計の柔軟性が向上する。

【0025】

いくつかの実施形態では、D O E 210は空気又は気体界面にさらされ得る。例えば、D O E 210の第1の表面(例えば、整合層235の表面)及びD O E 210の第2の表面(例えば、反射防止膜220の表面)は1.0の屈折率 n_{air} を有する空気界面にさらされ得る。凹凸深さ h は次式:

$$h = (K - 1) \cdot _0 / K (n_{tf} - n_{air})$$

に基づいて計算することができ、ここで、 $_0$ はD O E、例えばD O E 210、の公称照明波長であり、Kはレベルの数量を表す。凹凸深さを低減するには、比較的高い屈折率を有する材料、例えば二酸化シリコン等、を選択することができ、いくつかの実施形態では、約0.75マイクロメートル(μm)の凹凸深さ h (エッチ240の深さ)をもたらすことができる。いくつかの実施形態では、凹凸深さは0.4 μm ~ 3.0 μm 、0.5 μm ~ 2.5 μm 、1.0 μm ~ 2.0 μm 、等の凹凸深さとし得る。いくつかの実施形態では、それらの層はD O E 210の透過率を増加するように整合した屈折率とし得る。例えば、シリコン層225及び二酸化シリコン層230はそれぞれの屈折率3.5及び1.45に基づいて1.49 ~ 3.9の限界値内に選択することができる。

【0026】

いくつかの実施形態では、薄膜コーティング材料として他の材料、例えば約2.0の屈折率を有し得る五酸化タンタル(Ta₂O₅)及び窒化シリコン(Ti₃N₄)、を選択することができる。D O E 210の層にシリコン薄膜を使用すると、他の材料を使用する場

10

20

30

40

50

合と比較して、4 レベル凹凸プロフィールの凹凸深さを減少させることができる。例えば、4 レベル凹凸プロフィールにおける 1550 nm の公称照明波長での 3 / 2 の位相遅れに対して、五酸化タンタル及び二酸化シリコンは約 1.16 μm の凹凸深さと関連し、シリコンは 0.47 μm の凹凸深さと関連し得る。1.5 ~ 3.5 の屈折率範囲のような同様の屈折率、例えば 2.0、等の屈折率を有する他の材料を使用することもできる。同様に、8 レベル凹凸プロフィールに対して、二酸化シリコンは約 2.71 μm の凹凸深さと関連し、五酸化タンタル及び窒化シリコンは約 1.36 μm の凹凸深さと関連し、シリコンは約 0.54 μm の凹凸深さと関連し得る。いくつかの実施形態では、コーティング材料の光学的性能を向上させるために水素化を使用することができる。例えば、水素化シリコンをシリコン層 225 に使用することができる。このように、水素化はシリコンの吸収限界を低減し、800 nm ~ 1000 nm の波長を使用可能にし、DOE の所望の凹凸深さを低減して製造を向上させる（品質及び / 又は歩留まりを高める）ために使用することができる。いくつかの実施形態では、アルゴンを堆積チャンバ内で使用して低吸収膜（例えば、吸収限界値より低い）を形成することができる。いくつかの実施形態では、約 2.7 の屈折率を有する炭化シリコンを可視光波長等とともに、例えばカメラ用の DOE レンズに使用することができる。

【0027】

上述したように、図 2A 及び図 2B は一例として示されているにすぎない。他の例も可能であり、図 2A 及び図 2B に関して記載した例と異なってよい。

【0028】

図 3A 及び図 3B は DOE 300 及び 300' の例示的な実施形態の線図である。図 3A に示すように、DOE 300 は基板 305、反射防止膜 310、一組のシリコン層 315 - 1 ~ 315 - 4 及び一組の二酸化シリコン層 320 - 1 ~ 320 - 3 を含む。

【0029】

更に図 3A に参考番号 325 で示すように、二酸化シリコン層 320 - 1 及び 320 - 2 は、レベル K の値に対して 2 (K - 1) / K の位相遅れをより正確に生成するようにエッチングすることを可能にするためにエッチストップ層とすることができます。例えば、エッチング処理は、非エッチスタック 330 はエッチングされないまま残し、エッチスタック 335 - 1 及び 335 - 2 はそれぞれ凹凸深さ 340 - 1 及び 340 - 2 までエッチングされるように実行することができる。凹凸深さ 340 - 1 はエッチスタック 335 - 1 と非エッチスタック 330との間で 2 (K - 1) / K の位相遅れを提供し得る。凹凸深さ 340 - 2 はエッチスタック 335 - 2 と非エッチスタック 330との間で 0 ~ 2 / K の位相遅れを提供し得る。いくつかの実施形態では、DOE をエッチングするために複数のツールを用いて複数のエッチング処理を実行してよい。例えば、DOE 300 は、複数の二酸化シリコンエッチングツール、複数のシリコンエッチングツール、複数のエッチング技術（例えば、深堀反応性イオンエッチング（DRIE）技術、反応性イオンエッチング（RIE）ツール技術、スパッタエッチングツール技術等）、等を用いて製造することができる。

【0030】

いくつかの実施形態では、DOE 300 の層は一組の反射防止構造を形成し得る。例えば、層 320 - 1 及び 315 - 1 は特定の波長域（例えば入射光の波長）に対して第 1 の反射防止構造を形成し、層 315 - 2 及び 320 - 2 は特定の波長域に対して第 2 の反射防止構造を形成し、層 315 - 3 及び 320 - 3 は特定の波長域に対して第 3 の反射防止構造を形成することができ、よって DOE 300 の各エッチスタックに組み込まれた反射防止構造を有する 3 レベルの凹凸プロフィールを形成することができる。従って、DOE 300 は上面に追加の反射防止膜又は構造を必要としないものとし得る。

【0031】

本明細書に記載のいくつかの実施形態では、第 2 の反射防止構造は第 1 の反射防止構造の上に形成することができ、第 1 の反射防止構造の隣接表面（例えば層 320 - 1 の上面）はエッチスタック 335 - 1 を形成するエッチングに対してエッチストップとし得る。

10

20

30

40

50

同様に、第3の反射防止構造は第2の反射防止構造の上に形成することができ、第2の反射防止構造の隣接表面（例えば層320-2の上面）はエッチスタック335-2を形成する際にエッチストップとすることができます。

【0032】

いくつかの実施形態では、一組の反射防止構造の間（例えば第1の反射防止構造と第2の反射防止構造との間、第2の反射防止構造と第3の反射防止構造との間等）に少なくとも1つの層、例えば層315-4等を含み得る。このようにすると、DOE300の特性を変更するための凹凸深さ340-1及び／又は340-2の変更をDOE300の透過特性を変更することなく実行することができる。いくつかの実施形態では、第1の反射防止構造、第2の反射防止構造及び／又は第3の反射防止構造を層で分離しなくてもよい。

10

【0033】

いくつかの実施形態では、各層は特定の厚さと関連させることができる。例えば、その特定の厚さは、特定の位相遅れが生ぜしめられ且つDOE300が（例えば、99%より大きい、97%より大きい、95%より大きい、90%より大きい、等の限闇透過率より大きい）透過性を示す光の波長に対応させることができる。いくつかの実施形態では、DOE300は特定のピッチ345（周期とも称される） d_x と関連させることができ、その特定のピッチは特定の位相遅れが生ぜしめられ且つDEO300を透過する光の波長に対応させることができる。いくつかの実施形態では、7つの層の上にキャップ層（例えば、別の二酸化シリコン層）を設けることもでき、これによりDOE300を含むウェハのダイスカット時にロバスト性を向上させることができる。

20

【0034】

いくつかの実施形態では、DOE300の層の厚さ、ピッチ345の寸法、反射防止構造及び／又はその層の屈折率等を、反射防止構造が反射防止機能をもたらす特定の波長で特定の位相遅れ（例えば、 $2(K-1)/K$ ）を生じるように選択することができる。例えば、940nmの3レベル薄膜DOEに対して、第1の反射防止構造は特定の値の第1の屈折率と関連させ、第2の反射防止構造は3.4の第2の屈折率と関連させ、第3の反射防止構造は2.81の第3の屈折率と関連させることができる。いくつかの実施形態では、特定の波長は、約1530nm～1570nm、930nm～950nm、等の波長域を含み得る。参考番号350で示すように、基板305の第1面に向けられた入射光に基づいて、一組の強度次数（例えば、強度次数-2，-1，0，1，2，等）がDEO300により提供される。いくつかの実施形態では、DOE300は、50以上の強度次数、100以上の強度次数、200以上の強度次数、300以上の強度次数、350以上の強度次数、500以上の強度次数等を提供し得る。

30

【0035】

図3Bに示すように、DOE300'は、基板305の第1の面上に形成された第1の回折（透過型）光学素子と、基板305の第2の面上に形成された第2の回折（透過型）光学素子とを含む。各回折光学素子は、一組のシリコン層315-1～315-4及び一組の二酸化シリコン層3210-2～320-3を含む。参考番号355-1及び355-2で示すように、DOE300'に向けられた入射光に基づいて、第2の回折光学素子は第一組の強度次数を基板305を通して第1の回折光学素子に向けて供給し、DOE300'から第2組の強度次数を生ぜしめる。このように、基板305が第1の回折光学素子と第2の回折光学素子のアライメントを維持するので、フリースペースオプティクスのような又はピックアンドプレスマシンを用いて2つの別個のDOEを独立に位置合わせするような他の技術と比較して、アライメント維持が容易になる。更に、基板の両面にDOEを配置することに基づいて、機械的応力量をDOEに対してバランスさせることができ、それによって動作温度範囲に亘り耐久性が向上し、DOEの平坦性が向上し、DOEの変形又は湾曲が低減し得る。

40

【0036】

本明細書に記載のいくつかの実施形態は、7層のような特定の層の数量に関して記載するが、他の数量の層、例えば8層（例えば、8層の交互シリコン／二酸化シリコン層）、

50

9層、10層、20層等としてもよい。

【0037】

上述したように、図3A及び図3Bは一例として示されているにすぎない。他の例も可能であり、図3A及び図3Bに関して記載した例と異なってよい。

【0038】

図4はDOEを製造する例示的なプロセス400のフローチャートである。プロセス400のいくつかの製造ステップの例は図5A-5E及び図6A-6Gに関してより詳細に示されている。

【0039】

図4に示すように、プロセス400は基板上に一組の層を堆積するステップを含むことができる（ブロック410）。例えば、製造中、堆積処理を用いて一組の層を基板上に堆積することができる。いくつかの実施形態では、一組の層の1以上の層は、薄膜体積処理、例えばパルスマグネットロンスパッタリングシステムを用いるスパッタ堆積処理及び／又は同種のものを用いて堆積された薄膜であってよい。いくつかの実施形態では、一組の層は、一組のシリコン層、一組の二酸化シリコン層、及び／又は同種のものであってよい。いくつかの実施形態では、一組の層は基板上に限界公差で堆積し得る。例えば、一組の層は、規定の厚さの2%以内、既定の厚さの1%以内、既定の厚さの0.5%以内、既定の厚さの0.25%以内、既定の厚さの0.1%以内、既定の厚さの0.01%以内、等の厚さに堆積することができる。このように、特定の波長用の第1の反射防止構造、特定の波長用の第1の反射防止構造、...及び特定の波長用の第nの反射防止構造を形成する層を堆積することができる。いくつかの実施形態では、薄膜体積時の高い厚さ精度によってDOEの凹凸深さの精度を向上させることができる。

10

【0040】

いくつかの実施形態では、基板はガラス基板、溶融石英基板、入射光の特定の波長に対して透明である基板、等とし得る。いくつかの実施形態では、一組の層は、複数組のシリコン及び二酸化シリコン層を含んでよい。例えば、4レベルのDOEに対して、第1組のシリコン及び二酸化シリコン層は基板上に堆積し、第2組のシリコン及び二酸化シリコン層は第1組のシリコン及び二酸化シリコン層に堆積し、第3組のシリコン及び二酸化シリコン層は第2組のシリコン及び二酸化シリコン層に堆積し、第4組のシリコン及び二酸化シリコン層は第3組のシリコン及び二酸化シリコン層に堆積することができる。この場合には、4レベルのDOEを形成するためのエッチング及びマスク除去を可能にするために、本明細書により詳しく説明するように、他のシリコン層を第4組の上に堆積し、該他のシリコン層上に3つのマスク層の組を堆積することができる。いくつかの実施形態では、DOEレベルの他の数量、例えば2レベルのDOE、3レベルのDOE、5レベルのDOE、6レベルのDOE等、も可能である。

20

30

【0041】

いくつかの実施形態では、反射防止膜は一組の層を用いて形成し得る。例えば、反射防止膜は基板とDOEの応力をバランスさせるDOE反射防止膜とすることができ、よって動作温度範囲に亘り基板の変形を低減することができる。加えて又は代わりに、反射防止層を基板の背面に堆積ことができる（且つDOEを形成する層を基板の前面に堆積することができる）。いくつかの実施形態では、一組の層を基板の複数の面の上に堆積することもできる。例えば、基板の第1の面及び基板の第2の面に反射防止構造を形成するために一組の層を堆積することができ、複数のDOEを支持する基板をもたらすこともできる。いくつかの実施形態では、一組の層の1つの層に対して別の組の材料、例えば水素化シリコンベース材料、五酸化タンタルベース材料、窒化シリコンベース材料、等を使用することもできる。

40

【0042】

図4に更に示すように、プロセス400は一組の層の表面上に一組のマスクを堆積するステップを含むことができる（ブロック420）。例えば、製造中、堆積処理を用いて一組のマスクを一組の層の表面上に堆積することができる。いくつかの実施形態では、複数

50

のマスクを堆積することができる。例えば、4 レベルの D O E を形成するには、第 1 のマスクを一組の層の上面の一部分の上に堆積し、第 2 のマスクを前記上面の一部分の上及び第 1 のマスクの上に堆積し、第 3 のマスクを前記上面の一部分の上及び第 2 のマスクの上に堆積することができる。この場合には、マスク（例えばマスクの各々で覆われる上層の一部分）のパターニングをエッチング及びマスク除去中に 4 レベル D O E の形成が可能になるように選択することができる。

【 0 0 4 3 】

いくつかの実施形態では、マスクの材料は、マスクがシリコンエッチング及び / 又は二酸化シリコンエッチングに対する限界感度又は限界抵抗率と関連するように選択することができる。いくつかの実施形態では、マスクは複数の材料を用いて形成することができる。例えば、第 1 のマスクはアルミニウムマスクとし、第 2 のマスクはフォトレジストマスクとしてよい。このようにすると、これらのマスクは、第 1 のマスクの除去が第 2 のマスクの除去をもたらさないように構成でき、よって D O E の形成を可能にする。このように、エッチング前に複数のマスクを堆積する技術に基づくと、例えば 1 以上のエッチングステップ後に D O E のエッチングされた層上にマスク層を堆積する等の他の技術と比較して、製造精度、製造可能性、及びアライメント精度が改善される。

【 0 0 4 4 】

図 4 に更に示すように、プロセス 4 0 0 は一組の層をエッチングするステップ（ブロック 4 3 0 ）、及び一組のマスクのマスクを除去するステップ（ブロック 4 4 0 ）を含み得る。例えば、製造中、D O E を形成するためにエッチング処理及びマスク除去処理を実行し得る。この場合には、エッチング処理は複数のエッチングステップを含み、マスク除去処理は複数のマスク除去ステップを含み得る。例えば、4 レベル D O E に対しては、本明細書に詳しく説明されるように、第 1 のエッチングステップを実行し、第 1 のマスク除去ステップを実行し、第 2 のエッチングステップを実行し、第 2 のマスク除去ステップを実行し、第 3 のエッチングステップを実行し、第 3 のマスク除去ステップを実行することができる。いくつかの実施形態では、複数の異なるタイプのマスク除去ステップを複数の異なる材料のマスクに対して実行することができる。例えば、アルミニウムマスク除去ステップを第 1 のアルミニウムマスクを除去するために実行し、フォトレジストマスク除去ステップを第 2 のフォトレジストマスクを除去するために実行することができる。いくつかの実施形態では、エッチステップは一組の層の一部の層を除去するために実行することができる。例えば、エッチステップとして構成されている二酸化シリコン層に基づいて、单一エッチステップは、第 1 の二酸化シリコン層を除去する二酸化シリコンエッチ後に第 1 のシリコン層を除去するシリコンエッチが続くため、第 1 のシリコン層の下に配置された第 2 の二酸化シリコン層がシリコンエッチをストップし、第 2 の二酸化シリコン層及び / 又は第 2 のシリコン層を維持することができる。こうして、一組の反射防止構造を D O E のために形成することができる。

【 0 0 4 5 】

図 4 に更に示すように、プロセス 4 0 0 はウェハ仕上げ処理を実行するステップを含む（ブロック 4 5 0 ）。例えば、D O E を試験し、複数の個別の D O E にダイスカットし（例えば、複数の D O E がパターン化されているウェハを複数の個別の D O E にダイスカットし）、D O E を光デバイス内に封入するためにパッケージ化することができる。いくつかの実施形態では、多数の 2 0 0 ミリメートル (mm) × 0 . 7 2 5 mm のダイを形成するにウェハをダイスカットすることができる。

【 0 0 4 6 】

図 4 はプロセス 4 0 0 の例示的なプロックを示すが、いくつかの実施形態では、プロセス 4 0 0 は追加のプロック、もっと少ないプロック、異なるプロック、又は図 4 に示すプロックと異なる配列のプロックを含んでよい。加えて又は代わりに、プロセス 4 0 0 の 2 以上のプロックを並列に実行してもよい。

【 0 0 4 7 】

図 5 A - 5 E は図 4 に示す例示的なプロセス 4 0 0 に関する例示的な実施形態 5 0 0

10

20

30

40

50

を示す図である。図に示すように、図 5 A - 5 E はブロック 430 及び 440 に関して上述した一組の層のエッティングステップ及び一組の層からの一組のマスクの除去ステップを例示する。

【0048】

図 5 A において基準線 502 から基準線 508 の間に示すように、例示的な実施形態 500 は一組の層 512 ~ 528 を含み得る。一組の層 512 ~ 528 はエッティングされてないプレーナ層とし得る。例えば、例示的な実施形態 500 は基板層 514 を含み得る。一組の交互のシリコン層 516, 520, 524 及び 528 及び二酸化シリコン層 518, 522 及び 526 が基板層 514 の 1 つの面上に堆積される。光反射防止膜又は構造 512 が基板層 514 の反対面上に設けられる。

10

【0049】

更に図 5 A に関して示すように、マスク層 536 及び 538 はシリコン層 528 上に、マスク層 536 及び 538 がシリコン層 528 の一部分を覆うように堆積しパターン化することができる。各マスクに使用する材料は、マスク 538 の除去がマスク 536 のパターンに影響を与えないように相違させることができる。マスク層 536 は基準線 506 と 508 の間のシリコン層 528 を覆うように堆積し、一組の層 512 - 528 をエッティング中保護して、基準線 506 と 508 の間に第 3 の反射防止構造を形成するエッティングを可能にすることができる。マスク層 538 は基準線 504 と 506 の間のシリコン層 528 を覆うように堆積し、一組の層 512 - 528 をエッティング中保護して、基準線 504 と 506 の間に第 2 の反射防止構造を形成するエッティングを可能にすることができる。マスク層 536 及び 538 は基準線 502 と 504 の間のシリコン層 528 を覆わないで、一組の層 512 - 528 をエッティング中保護しないため、本明細書により詳しく説明されるように、基準線 502 と 504 の間に第 1 の反射防止構造を形成するエッティングを可能にすることができる。

20

【0050】

図 5 B に示すように、マスク 538 で覆われていないシリコン層 528、二酸化シリコン層 526 及びシリコン層 524 の部分（例えば基準線 502 と 504 の間）を除去するために、エッティング処理の第 1 のエッティングステップを実行することができる。この場合には、二酸化シリコン層 522 は第 1 のエッティングステップに対してエッチストップとして機能し得る。

30

【0051】

図 5 C に示すように、マスク層 538 を除去するためにマスク除去処理の第 1 のマスク除去ステップを実行することができ、それによってシリコン層 528 の一部分（例えば、基準線 504 と 506 の間）及びマスク層 536 の一部分（例えば、基準線 506 と 508 の間）を露出させることができる。

【0052】

図 5 D に示すように、基準線 502 と 504 の間の二酸化シリコン層 522 及びシリコン層 520 を除去するため及び基準線 504 と 506 の間のシリコン層 528、二酸化シリコン層 526 及びシリコン層 524 を除去するために、エッティング処理の第 2 のエッティングステップを実行することができる。この場合には、二酸化シリコン 518 が基準線 502 と 504 の間で第 2 のエッティングステップに対してエッチストップとして機能することができ、且つ二酸化シリコン層 522 が基準線 504 と 506 の間で第 2 のエッティングステップに対してエッチストップとして機能することができる。

40

【0053】

図 5 E に示すように、マスク層 536 を除去するためにマスク除去処理の第 2 のマスク除去ステップを実行することができ、それによって基準線 506 と 508 の間のシリコン層 528 を露出させることができる。このようにして、基準線 502 と 504 の間に特定波長の第 1 の反射防止構造、基準線 504 と 506 の間に特定波長の第 2 の反射防止構造及び基準線 506 と 508 の間に特定波長の第 3 の反射防止構造を有する 3 レベルの凹凸プロフィールを形成することができる。この場合には、基準線 502 と 504 の間の第 1

50

の反射防止構造と基準線 506 と 508 の間の第 3 の反射防止構造との間の位相遅れはの位相遅れとすることができる。

【0054】

上述したように、図 5 A - 5 E は一例として示しされているにすぎない。他の例も可能であり、図 5 A - 5 E に関して記載した例と異なってもよい。

【0055】

図 6 A - 6 G は図 4 に示す例示的なプロセス 400 に関連する例示的な実施形態 600 を示す図である。図に示すように、図 6 A - 6 E はブロック 430 及び 440 に関して上述した一組の層のエッティングステップ及び一組の層からの一組のマスクの除去ステップを例示する。

10

【0056】

図 6 A において基準線 602 から基準線 608までの間に示すように、例示的な実施形態 600 は、一組の層 612 ~ 632 を含み得る。一組の層 612 ~ 632 はエッティングされてないプレーナ層とし得る。例えば、例示的な実施形態 600 は基板層 614 を含み得る。反射防止層 612 が基板層 614 の第 1 の面上に堆積され、一組の交互のシリコン層 616, 620, 624, 628 及び 632 と二酸化シリコン層 618, 622, 626 及び 630 が基板層 614 の第 2 の面上に堆積され得る。

【0057】

更に図 6 A に示すように、基準線 602 と 610 の間に 4 つの反射防止構造の組を形成するために、マスク層 634, 636 及び 638 がシリコン層 632 の所定部分を覆うように堆積されパターン化され、エッティング処理及びマスク除去処理を実行可能にする。各マスク 634, 636, 638 に使用する材料は、1 つのマスクの除去が残りのマスクのパターンに影響を与えないように異ならせることができる。

20

【0058】

図 6 B に示すように、マスク 638 で覆われていないシリコン層 632、二酸化シリコン層 630 及びシリコン層 628 の部分（例えば基準線 602 と 604 の間）を除去するために、エッティング処理の第 1 のエッティングステップを実行することができる。この場合には、二酸化シリコン層 626 が第 1 のエッティングステップに対してエッチストップとして機能し得る。

30

【0059】

図 6 C に示すように、マスク層 638 を除去するためにマスク除去処理の第 1 のマスク除去ステップを実行することができ、それによって基準線 604 と 606 の間のシリコン層 632 の部分及び基準線 606 と 610 の間のマスク層 636 の部分を露出させることができる。

【0060】

図 6 D に示すように、基準線 602 と 604 の間の二酸化シリコン層 626 及びシリコン層 624 を除去するため及び基準線 604 と 606 の間のシリコン層 632、二酸化シリコン層 630 及びシリコン層 628 を除去するため、エッティング処理の第 2 のエッティングステップを実行することができる。この場合には、二酸化シリコン 622 が基準線 602 と 604 の間で第 2 のエッティングステップに対してエッチストップとして機能することができ、且つ二酸化シリコン層 626 が基準線 604 と 606 の間で第 2 のエッティングステップに対してエッチストップとして機能し得る。

40

【0061】

図 6 E に示すように、マスク層 636 を除去するためにマスク除去処理の第 2 のマスク除去ステップを実行することができ、それによって基準線 606 と 608 の間のシリコン層 632 を露出させることができる。

【0062】

図 6 F に示すように、基準線 602 と 604 の間の二酸化シリコン層 622 及びシリコン層 620、基準線 604 と 606 の間の二酸化シリコン層 626 及びシリコン層 624、及び基準線 606 と 608 の間のシリコン層 632、二酸化シリコン層 630 及びシリ

50

コン層 628 を除去するために、エッティング処理の第 3 のエッティングステップを実行することができる。この場合には、二酸化シリコン層 618 が基準線 602 と 604 の間で第 3 のエッティングステップに対してエッチステップとして機能し、二酸化シリコン層 622 が基準線 604 と 606 の間で第 3 のエッティングステップに対してエッチステップとして機能し、且つ二酸化シリコン層 626 が基準線 606 と 608 の間で第 3 のエッティングステップに対してエッチステップとして機能し得る。

【 0063 】

図 6 G に示すように、マスク層 634 を除去するためにマスク除去処理の第 3 のマスク除去ステップを実行することができ、それによって基準線 608 と 610 の間のシリコン層 632 を露出させることができる。

10

【 0064 】

このようにして、基準線 602 と 604 の間に特定波長の第 1 の反射防止構造、基準線 604 と 606 の間に特定波長の第 2 の反射防止構造、基準線 606 と 608 の間に特定波長の第 3 の反射防止構造、及び基準線 608 と 610 の間に特定波長の第 4 の反射防止構造及び別のシリコン層（例えば、シリコン層 628）を有する 4 レベルの凹凸深プロフィールを形成することができる。この場合には、基準線 602 と 604 の間の第 1 の反射防止構造と基準線 608 と 610 の間の第 4 の反射防止構造との間の位相遅れは の位相遅れとすることができます。

【 0065 】

上述したように、図 6 A - 6 G は一例として示しされているにすぎない。他の例も可能であり、図 6 A - 6 G に関して記載した例と異なってもよい。

20

【 0066 】

このように、多レベル（例えば 3 以上のレベル）凹凸プロフィールにエッティングされた交互のシリコン層（例えば、水素化シリコン層）及び二酸化シリコンを含む薄膜スタックを有する DOE を構成し、製造することができる。更に、DOE の層は、反射防止特性、統合エッチステップ特性、等を提供するように設計することができる。更に、設計は薄膜堆積プロセスを用いて行うことができ、0 次パワーを制御することができる。更に、薄膜の堆積及びエッティングの使用に基づいて、DOE を製造する製造ステップの数量を低減することができ、それによって DOE を製造する他の技術と比較して時間及びコストを低減することができる。

30

【 0067 】

図 5 A - 5 E、図 6 A - 6 G 等に示す例示的な実施形態では、凹凸深さ及び反射防止構造は、回折格子に見られるように、周期的又は繰り返しパターン及び一定の断面を有するものとして示されている。不規則又は可変の断面を有する他の非周期的凹凸深さ及び反射防止構造も、以下のものに限定されないが、例えばパターン発生用、デプスマッピングドットプロジェクション用及び構造光用の DOE に等しく意図される。

【 0068 】

以上の開示は例証及び説明のために提示されているが、網羅的な説明を意図するものでも、実施形態を開示の正確な形態に限定することを意図するものでもない。様々な変更や変形が以上の開示に照らして可能であり、また実施形態の実施から得ることができる

40

【 0069 】

いくつかの実施形態は本明細書中に閾値と関連して記載されている。本明細書において、閾値を満たすとは、値が閾値より大きい、閾値を超える、閾値より高い、閾値に等しいかそれより大きい、閾値未満、閾値より少ない、閾値より低い、閾値に等しいかそれより少ない、閾値に等しい、等を意味し得る。

【 0070 】

特定の特徴の組み合わせが請求の範囲に列挙され及び / 又は明細書に開示されているが、これらの組み合わせは可能な実施形態の開示を限定するものではない。実際には、これらの特徴の多くは請求の範囲に明確に列挙されていない及び / 又は明細書に開示されていない方法で組み合わせてもよい。以下に列挙される各從属請求項は一つの請求項にのみ直接

50

従属してよいが、可能な実施形態の開示は各従属請求項と請求の範囲内のすべての他の請求項との組み合わせも含むものである。

【 0 0 7 1 】

本明細書で使用する要素、操作又は指示は、特に明記されない限り、決定的又は本質的と解釈されるべきである。また、冠詞 "a" 及び "an" は一以上の要素を含むことが意図され、「一以上」と互換的に使用され得る。更に、本明細書で使用される「組」は一以上の要素（例えば、関連要素、非関連要素、関連要素及び関連要素の組み合わせ等）を含むことが意図され、「一以上」と互換的に使用され得る。唯一の要素が意図される場合には、「一つ」又は類似の語が使用される。また、本明細書で使用する語「有する」、「有している」等はオープンエンデッドタームであることが意図されている。更に、語句「基づく」は特に明記されない限り「少なくとも部分的に基づく」を意味することが意図されている。

10

20

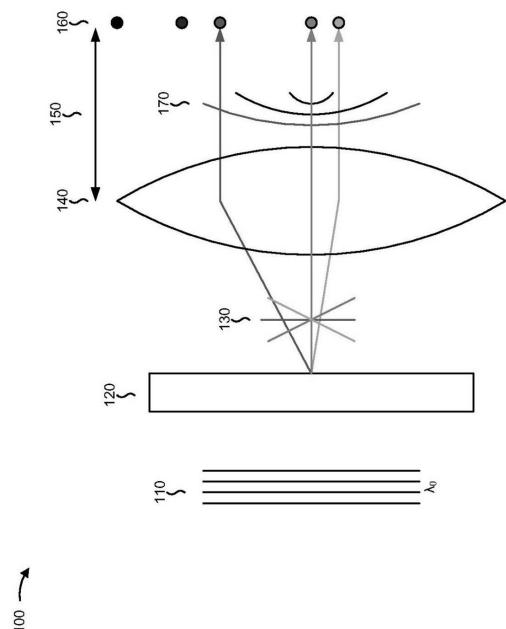
30

40

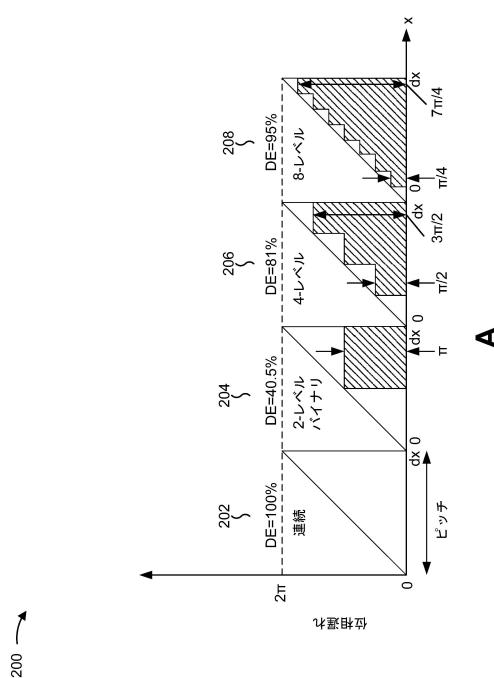
50

【図面】

【図1】



【図2 A】



10

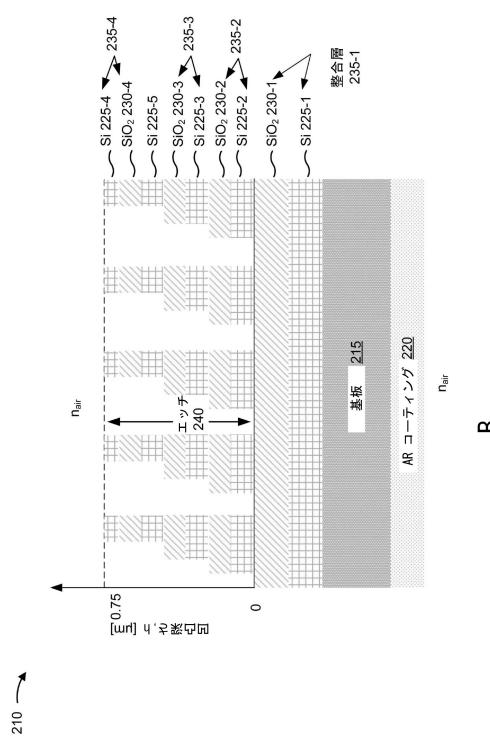
20

30

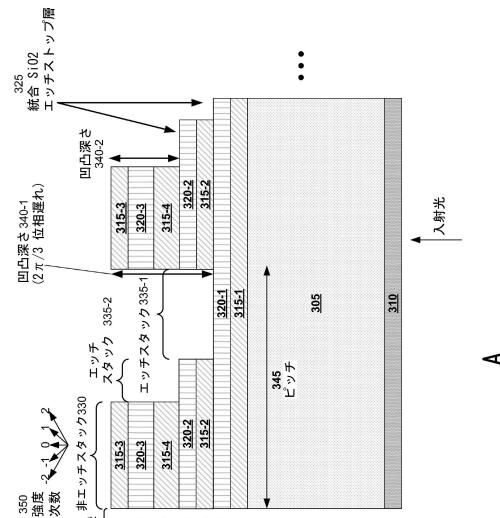
40

50

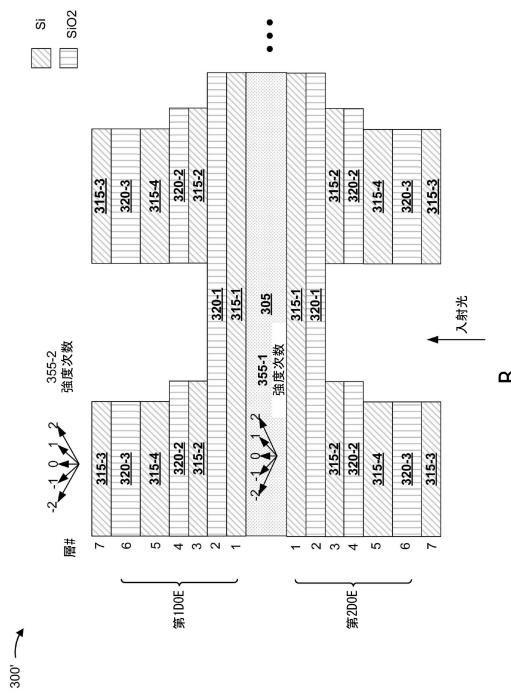
【図2B】



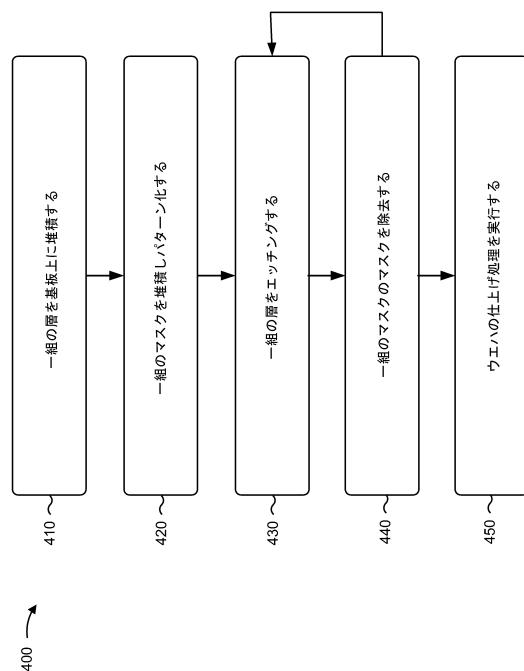
【図3A】



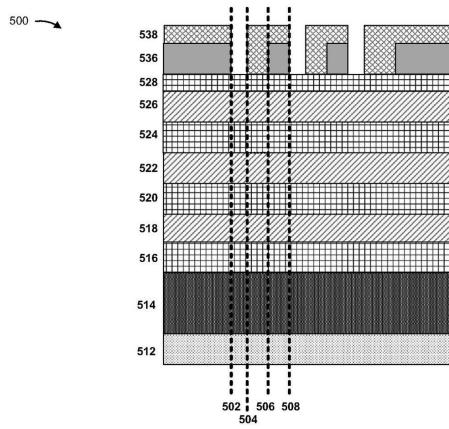
【図3B】



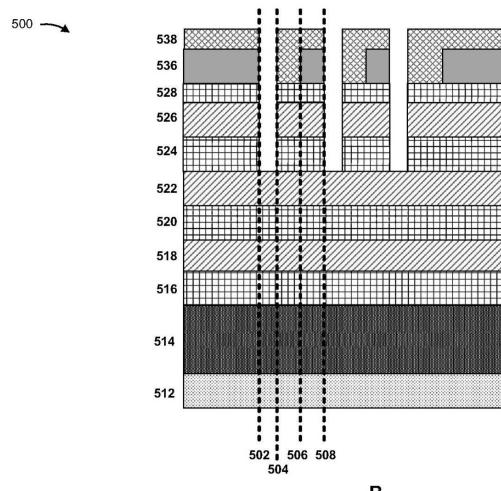
【 四 4 】



【図 5 A】

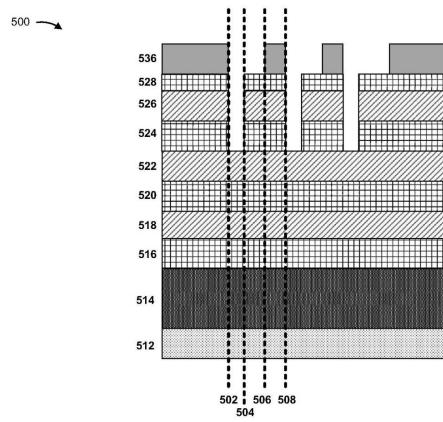


【図 5 B】

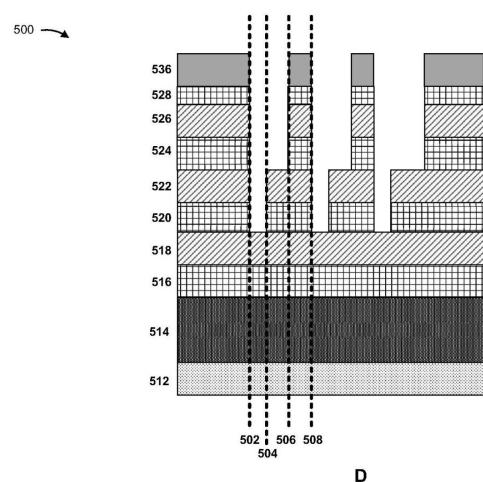


10

【図 5 C】



【図 5 D】



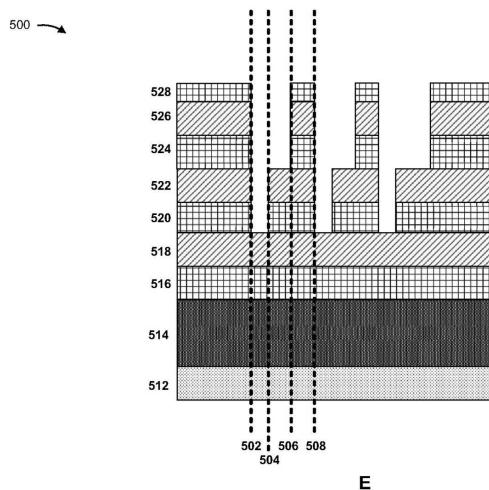
20

30

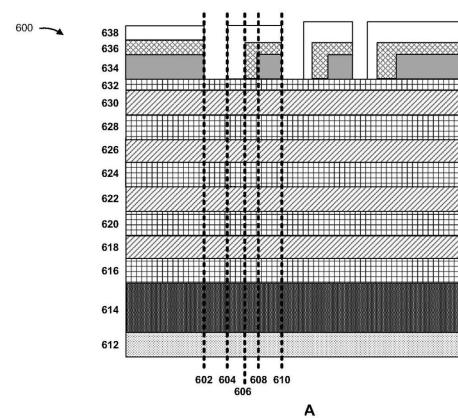
40

50

【図 5 E】



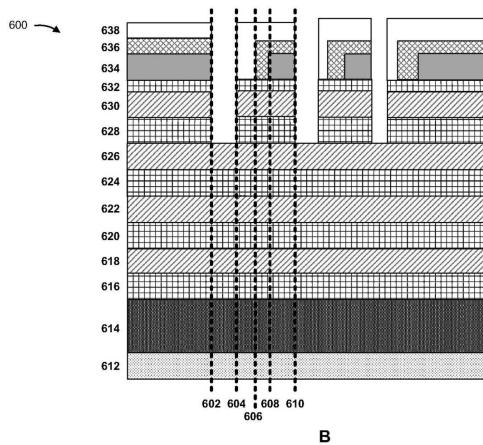
【図 6 A】



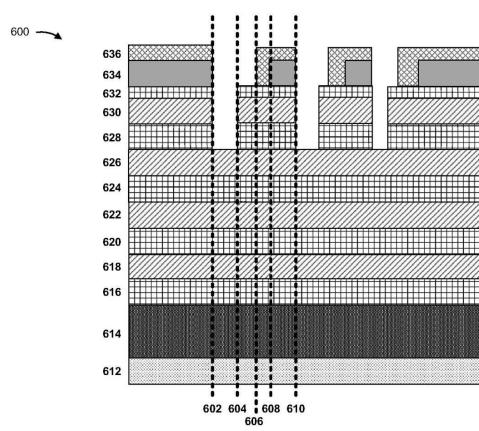
10

A

【図 6 B】



【図 6 C】



20

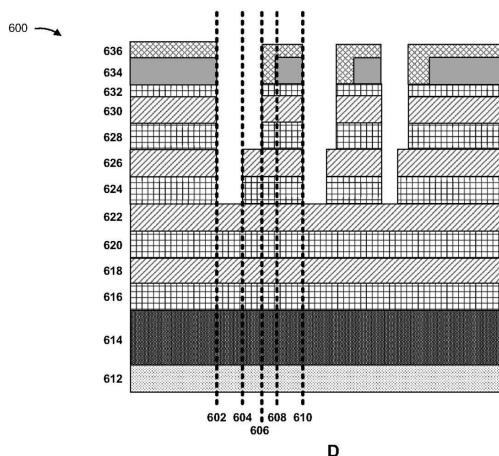
C

30

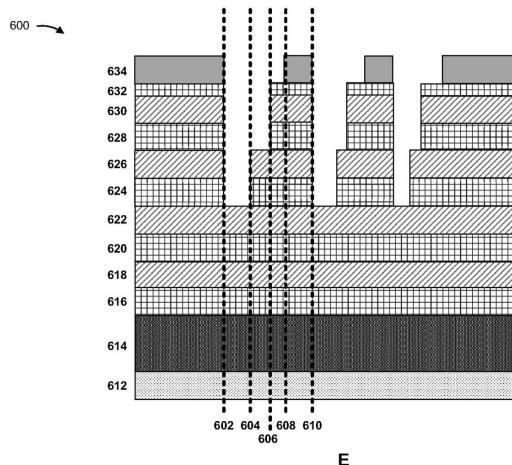
40

50

【図 6 D】

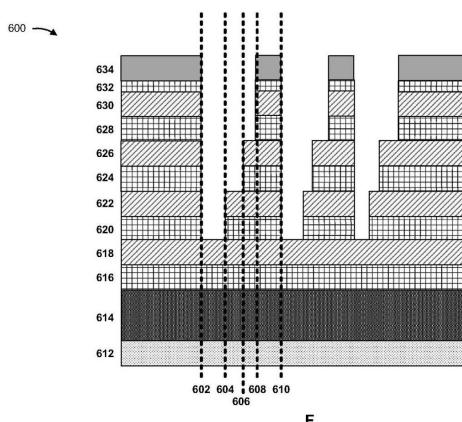


【図 6 E】

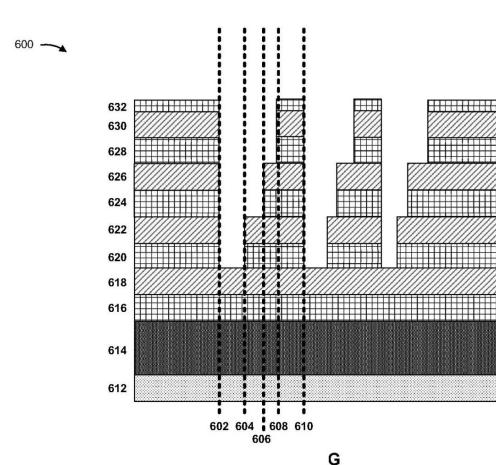


10

【図 6 F】



【図 6 G】



20

30

40

50

フロントページの続き

(72)発明者 ゴンサロ ウィルズ
カナダ国 ケー2ジェイ 0ピーセブン オタワ ビル レザム ドライブ 61

合議体

審判長 松波 由美子

審判官 杉山 輝和

審判官 川口 聖司

(56)参考文献
特開平11-174217(JP,A)
特開2019-28083(JP,A)
特開2017-126742(JP,A)
米国特許第5245468(US,A)

(58)調査した分野 (Int.Cl., DB名)
G02B 1/115
G02B 5/18