【公報種別】特許法第１７条の２の規定による補正の掲載
【部門区分】第６部門第２区分
【発行日】平成22年2月12日(2010.2.12)

【公開番号】特開2008-233399(P2008-233399A)
【公開日】平成20年10月2日(2008.10.2)
【年通号数】公開・登録公報2008-039
【出願番号】特願2007-71257(P2007-71257)
【国際特許分類】
Ｇ０９Ｇ　3/30　(2006.01)
Ｇ０９Ｇ　3/20　(2006.01)
【ＦＩ】
Ｇ０９Ｇ　3/30　Ｊ
Ｇ０９Ｇ　3/20　６２１Ｍ
Ｇ０９Ｇ　3/20　６８０Ｇ
Ｇ０９Ｇ　3/20　６２４Ｂ
Ｇ０９Ｇ　3/20　６１１Ｊ
Ｇ０９Ｇ　3/20　６４２Ａ

【手続補正書】
【提出日】平成21年12月17日(2009.12.17)
【手続補正１】
【補正対象書類名】明細書
【補正対象項目名】００４８
【補正方法】変更
【補正の内容】
【００４８】
画素回路１０１において、パワー駆動線（電源ライン）ＰＳＬ（１０１～１０ｍ）と所定の基準電位Ｖｃａｔ（たとえば接地電位）との間に駆動トランジスタとしてのＴＦＴ１１１、ノードＮＤ１１１、および発光素子（ＯＬＥＤ）１１３が直列に接続されている。
具体的には、発光素子１１３のカソードが基準電位Ｖｃａｔに接続され、アノードが第１のノードＮＤ１１１に接続され、ＴＦＴ１１１のソースが第１のノードＮＤ１１１に接続され、ＴＦＴ１１１のドレインがパワー駆動線ＰＳＬに接続されている。
そして、ＴＦＴ１１１のゲートが第２のノードＮＤ１１２に接続されている。
また、キャパシタＣ１１１の第１電極が第１のノード１１１に接続され、キャパシタＣ１１１の第２電極が第２のノードＮＤ１１２に接続されている。
信号線ＳＧＬと第２のノードＮＤ１１２との間にＴＦＴ１１２のソース・ドレインがそれぞれ接続されている。そして、ＴＦＴ１１２のゲートが走査線ＷＳＬに接続されている。
【手続補正２】
【補正対象書類名】明細書
【補正対象項目名】００５７
【補正方法】変更
【補正の内容】
【００５７】
このような特徴を有する第１の対策例によれば、走査線（ゲートライン）ＷＳＬの抵抗、容量を小さくすることができる。すなわち、電源ラインを形成する配線層は低抵抗金属で形成され、信号線ＳＧＬを形成する配線層も低抵抗金属で形成されることから、２段配線とすることにより、走査線ＷＳＬの抵抗は半分程度にすることが可能である。このため、スイッチングトランジスタとしてのＴＦＴ１１２のゲートラインのトランジェントを早

くすることが可能となる。
　また、ライトスキャナ１０４のゲートパルス（制御信号）ＧＰの走査線ＷＳＬへの出力端側と、この出力端から離れた位置のゲートパルスＧＰのパルス幅の差を小さくすることができ、書込み不足やムラ、シェーディングのない均一な画質を得ることが可能となる。
　そして、ゲートラインのトランジェントを高速化することが可能となり、高精細化が実現可能となる、という利点がある。
【手続補正３】
【補正対象書類名】明細書
【補正対象項目名】００６３
【補正方法】変更
【補正の内容】
【００６３】
　この対策として、図１４（Ａ）～（Ｃ）に示されるようなタイミングで書き込みを行うことが可能である。
　この方法は書き込みと移動度補正を、信号線ＳＧＬの立ち上がりとゲートパルスＧＰの立下りで決めるのではなく、ゲートパルスＧＰの立ち上がりとゲートパルスＧＰの立下りで決定している。
　しかしながら、この方式の書き込みにおいても、図１５（Ａ）～（Ｄ）に示すように、信号の階調によって書き込み時間が、ライトスキャナ１０４のゲートパルスＧＰの出力端側とＧＰ出力端逆側で異なってしまい、シェーディングの原因となってしまう場合がある。
【手続補正４】
【補正対象書類名】明細書
【補正対象項目名】００６５
【補正方法】変更
【補正の内容】
【００６５】
　そこで、本実施形態においては、走査線（ゲートライン）ＷＳＬを、低抵抗な金属、たとえばアルミニウム（Ａｌ）等から形成される電源ライン（パワー信号線）ＰＳＬと同層で同材料の配線として形成している。
　そして、大型化、高精細化を考えた場合、更なる低抵抗化、低容量化が望まれることから、走査線ＷＳＬより下層にある信号線ＳＧＬと同層で同材料の低抵抗配線層１１４とを、ＳＩＮやＳｉＯ$_2$等の層間絶縁膜１１５に形成したコンタクト１１６を通して接続し、２段配線構造とし、および／または、キャパシタＣ１１１を走査線ＷＳＬと層の積層方向において、重ならないような位置にずらして配置している。
【手続補正５】
【補正対象書類名】明細書
【補正対象項目名】００７７
【補正方法】変更
【補正の内容】
【００７７】
　本第５の対策例においては、たとえば上述したように電源ラインＰＳＬを多層配線化した場合等であっても、駆動トランジスタとしてのＴＦＴ１１１の上、すなわち層の積層方向の上層側に電源ラインＰＳＬが配置（形成）されないようにしている。
　換言すれば、本第５の対策例においては、ＴＦＴ１１１の配置領域の上層に電源ラインＰＳＬが重ならないように、また、電源ラインＰＳＬからの電界の影響を受けないような構成としている。
【手続補正６】
【補正対象書類名】明細書
【補正対象項目名】００８６

【補正方法】変更
【補正の内容】
【００８６】
本第６の対策例においては、第５の対策例と同様に、たとえば上述したように電源ラインＰＳＬを多層配線化した場合等であっても、スイッチングトランジスタ(書き込みトランジスタ)としてのＴＦＴ１１２の上、すなわち層の積層方向の上層側に電源ラインＰＳＬが配置（形成）されないようにしている。
換言すれば、本第６の対策例においても、ＴＦＴ１１２の配置領域の上層に電源ラインＰＳＬが重ならないように、また、電源ラインＰＳＬからの電界の影響を受けないような構成としている。
【手続補正７】
【補正対象書類名】明細書
【補正対象項目名】０１０３
【補正方法】変更
【補正の内容】
【０１０３】
本第９の対策例が上記した第６の対策例と異なる点は、書き込みトランジスタとしてのＴＦＴ１１２の配置領域の上層に電源ラインＰＳＬが重ならないように、また、電源ラインＰＳＬからの電界の影響を受けないような構成を採用する代わりに、ＴＦＴ１１２の上層に走査線（ゲートライン）ＷＳＬ１４４を配置（形成）したことにある。
【手続補正８】
【補正対象書類名】明細書
【補正対象項目名】０１０７
【補正方法】変更
【補正の内容】
【０１０７】
本第１０の対策例が上記した第５の対策例と異なる点は、上記した第９の対策例と同様に、駆動トランジスタとしてのＴＦＴ１１１の配置領域の上層に電源ラインＰＳＬが重ならないように、また、電源ラインＰＳＬからの電界の影響を受けないような構成を採用する代わりに、ＴＦＴ１１１の上層にＴＦＴ１１２のゲートが接続される走査線（ゲートライン）ＷＳＬ１４４を配置（形成）したことにある。