

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号
特許第7656150号
(P7656150)

(45)発行日 令和7年4月2日(2025.4.2)

(24)登録日 令和7年3月25日(2025.3.25)

(51)国際特許分類

F I

G 0 6 F 30/392 (2020.01)

G 0 6 F 30/30 (2020.01)

H 0 1 L 21/78 (2006.01)

G 0 6 F 30/392

G 0 6 F 30/30

H 0 1 L 21/80

請求項の数 20 (全19頁)

(21)出願番号	特願2024-548440(P2024-548440)	(73)特許権者	518084257
(86)(22)出願日	令和5年2月6日(2023.2.6)		エックス ディベロップメント エルエル
(65)公表番号	特表2025-508413(P2025-508413		シー
	A)		アメリカ合衆国、9 4 0 4 3 カリフォ
(43)公表日	令和7年3月26日(2025.3.26)		ルニア州、マウンテン ビュー、1 6 0 0
(86)国際出願番号	PCT/US2023/012431		アンフィシアター パークウェイ
(87)国際公開番号	WO2023/158565	(74)代理人	100108453
(87)国際公開日	令和5年8月24日(2023.8.24)		弁理士 村山 靖彦
審査請求日	令和6年9月12日(2024.9.12)	(74)代理人	100110364
(31)優先権主張番号	63/310,675		弁理士 実広 信哉
(32)優先日	令和4年2月16日(2022.2.16)	(74)代理人	100133400
(33)優先権主張国・地域又は機関			弁理士 阿部 達彦
	米国(US)	(72)発明者	シャオキン・シュウ
(31)優先権主張番号	17/957,621		アメリカ合衆国・カリフォルニア・9 4
(32)優先日	令和4年9月30日(2022.9.30)		0 4 3・マウンテン・ビュー・アンフィ
	最終頁に続く		最終頁に続く

(54)【発明の名称】 集積回路の設計のための自動化されたトランジスタレベル配置

(57)【特許請求の範囲】

【請求項1】

トランジスタ配置最適化を使用して集積回路を設計するためのコンピュータ実装方法であって、

コンピューティングシステムによって、前記集積回路の仕様を受信するステップであって、前記仕様が、複数のトランジスタと、前記複数のトランジスタの端子間の接続とを記述したネットリストを含む、ステップと、

前記コンピューティングシステムによって、前記複数のトランジスタ内の各トランジスタのキャンバス上の初期位置および向きを決定するステップと、

前記コンピューティングシステムによって、前記複数のトランジスタの前記初期位置および前記向きに少なくとも部分的に基づく目的関数を使用して、前記複数のトランジスタの大域的に最適化された位置および向きを有する大まかな配置を生成するステップと、

前記コンピューティングシステムによって、局所的精細化技法を使用して、前記大まかな配置を最適化して細かい配置を生成するステップと、

前記コンピューティングシステムによって、ルーティング技法を使用して、前記細かい配置のためのルーティングを生成して完成した設計を生成するステップと、

前記コンピューティングシステムによって、前記完成した設計をレイアウトデータストアに記憶するステップと

を含む、コンピュータ実装方法。

【請求項2】

前記完成した設計を、前記集積回路の製作のための製作システムに提供するステップをさらに含む、請求項1に記載のコンピュータ実装方法。

【請求項3】

前記大まかな配置、前記細かい配置、および前記完成した設計のうちの少なくとも1つに基づいて、ユーザインターフェースを生成するステップと、

前記ユーザインターフェースを介して、1つまたは複数のクエリー用語を含むクエリーを受信するステップと、

前記クエリー用語に一致するトランジスタのサブセットまたはネットのサブセットのうちの少なくとも1つを視覚的に強調するように前記ユーザインターフェースを更新するステップと

をさらに含む、請求項1に記載のコンピュータ実装方法。

【請求項4】

前記ユーザインターフェースを介して、トランジスタを追加する、トランジスタを削除する、前記ネットリストを修正する、トランジスタの位置を修正する、トランジスタの向きを修正する、またはトランジスタのグループの周囲に領域フェンスを追加するための命令を受信するステップと、

前記命令に基づいて、前記大まかな配置、前記細かい配置、および前記完成した設計のうちの少なくとも1つを更新するステップと

をさらに含む、請求項3に記載のコンピュータ実装方法。

【請求項5】

前記目的関数を使用して、前記複数のトランジスタの大域的に最適化された位置および向きを有する前記大まかな配置を生成するステップが、

解析技法を使用して、連続座標空間内の前記複数のトランジスタの位置を最適化するステップと、

前記連続座標空間内の前記複数のトランジスタの前記最適化された位置を離散座標空間内の位置に変換することによって、予備的な離散レイアウトを作成するステップとを含む、請求項1に記載のコンピュータ実装方法。

【請求項6】

前記連続座標空間内の前記複数のトランジスタの前記最適化された位置を前記離散座標空間内の位置に変換することが、

前記キャンパスの各次元について前記複数のトランジスタのソートされたリストを作成するステップであって、前記ソートされたリストが、各トランジスタの前記最適化された位置の対応する次元における位置によって配置される、ステップと、

前記ソートされたリストに従って、前記複数のトランジスタを前記離散座標空間に配置するステップと

を含む、請求項5に記載のコンピュータ実装方法。

【請求項7】

前記解析技法が勾配降下技法を含む、請求項5に記載のコンピュータ実装方法。

【請求項8】

前記目的関数を使用して、前記複数のトランジスタの大域的に最適化された位置および向きを有する大まかな配置を生成するステップが、

シミュレーテッドアニーリング技法を使用して、離散座標空間内の前記複数のトランジスタの位置を最適化するステップ

を含む、請求項1に記載のコンピュータ実装方法。

【請求項9】

前記シミュレーテッドアニーリング技法の少なくとも1つの動きが、少なくとも1つのトランジスタの向きを修正することを含む、請求項8に記載のコンピュータ実装方法。

【請求項10】

前記目的関数が、重み付き半周ワイヤ長(weighted half-perimeter wire length)(HPWL)関数を含む、請求項1に記載のコンピュータ実装方法。

10

20

30

40

50

【請求項 1 1】

コンピューティングシステムの1つまたは複数のプロセッサによる実行に応答して、前記コンピューティングシステムに、トランジスタ配置最適化を使用して集積回路を設計するための動作を実行させるコンピュータ実行可能命令を記憶したコンピュータ可読記憶媒体であって、前記動作が、

前記コンピューティングシステムによって、前記集積回路の仕様を受信することであって、前記仕様が、複数のトランジスタと、前記複数のトランジスタの端子間の接続とを記述したネットリストを含む、前記受信することと、

前記コンピューティングシステムによって、前記複数のトランジスタ内の各トランジスタのキャンパス上の初期位置および向きを決定することと、

前記コンピューティングシステムによって、前記複数のトランジスタの前記初期位置および前記向きに少なくとも部分的に基づく目的関数を使用して、前記複数のトランジスタの大域的に最適化された位置および向きを有する大まかな配置を生成することと、

前記コンピューティングシステムによって、局所的精細化技法を使用して、前記大まかな配置を最適化して細かい配置を生成することと、

前記コンピューティングシステムによって、ルーティング技法を使用して、前記細かい配置のためのルーティングを生成して完成した設計を生成することと、

前記コンピューティングシステムによって、前記完成した設計をレイアウトデータストアに記憶することと

を含む、コンピュータ可読記憶媒体。

【請求項 1 2】

前記動作が、前記完成した設計を前記集積回路の製作のための製作システムに提供することをさらに含む、請求項11に記載のコンピュータ可読記憶媒体。

【請求項 1 3】

前記動作が、

前記大まかな配置、前記細かい配置、および前記完成した設計のうちの少なくとも1つに基づいて、ユーザインターフェースを生成することと、

前記ユーザインターフェースを介して、1つまたは複数のクエリー用語を含むクエリーを受信することと、

前記クエリー用語に一致するトランジスタのサブセットまたはネットのサブセットのうちの少なくとも1つを視覚的に強調するように前記ユーザインターフェースを更新することと

をさらに含む、請求項11に記載のコンピュータ可読記憶媒体。

【請求項 1 4】

前記動作が、

前記ユーザインターフェースを介して、トランジスタを追加する、トランジスタを削除する、前記ネットリストを修正する、トランジスタの位置を修正する、トランジスタの向きを修正する、またはトランジスタのグループの周囲に領域フェンスを追加するための命令を受信することと、

前記命令に基づいて、前記大まかな配置、前記細かい配置、および前記完成した設計のうちの少なくとも1つを更新することと

をさらに含む、請求項13に記載のコンピュータ可読記憶媒体。

【請求項 1 5】

前記目的関数を使用して、前記複数のトランジスタの大域的に最適化された位置および向きを有する前記大まかな配置を生成することが、

解析技法を使用して、連続座標空間内の前記複数のトランジスタの位置を最適化することと、

前記連続座標空間内の前記複数のトランジスタの前記最適化された位置を離散座標空間内の位置に変換することによって、予備的な離散レイアウトを作成することと

を含む、請求項11に記載のコンピュータ可読記憶媒体。

【請求項 16】

前記連続座標空間内の前記複数のトランジスタの前記最適化された位置を前記離散座標空間内の位置に変換することが、

前記キャンパスの各次元について前記複数のトランジスタのソートされたリストを作成することであって、前記ソートされたリストが、各トランジスタの前記最適化された位置の対応する次元における位置によって配置される、前記作成することと、

前記ソートされたリストに従って、前記複数のトランジスタを前記離散座標空間に配置することと

を含む、請求項15に記載のコンピュータ可読記憶媒体。

【請求項 17】

前記解析技法が勾配降下技法を含む、請求項15に記載のコンピュータ可読記憶媒体。

【請求項 18】

前記目的関数を使用して、前記複数のトランジスタの大域的に最適化された位置および向きを有する大まかな配置を生成することが、

シミュレーテッドアニーリング技法を使用して、離散座標空間内の前記複数のトランジスタの位置を最適化すること

を含む、請求項11に記載のコンピュータ可読記憶媒体。

【請求項 19】

前記シミュレーテッドアニーリング技法の少なくとも1つの動きが、少なくとも1つのトランジスタの向きを修正することを含む、請求項18に記載のコンピュータ可読記憶媒体。

【請求項 20】

前記目的関数が、重み付き半周ワイヤ長(HPWL)関数を含む、請求項11に記載のコンピュータ可読記憶媒体。

【発明の詳細な説明】

【技術分野】

【0001】

関連出願の相互参照

本出願は、2022年9月30日に出願された米国特許出願第17/957,621号、および2022年2月16日に出願された米国仮出願第63/310,675号の利益を主張し、その内容は両方とも参照により本明細書に組み込まれる。

【0002】

本開示は、一般に、集積回路設計の技法に関し、特に、限定はされないが、集積回路レイアウトにおけるトランジスタ配置の反復最適化に関する。

【背景技術】

【0003】

集積回路設計の従来のアプローチは、個々のトランジスタではなく、標準セルまたはハードマクロの最適またはほぼ最適な配置を決定する1つまたは複数のソフトウェアアプリケーションを指す、ルールベースの配置エンジンを含む。集積回路設計の文脈では、標準セルは、ブーリアン論理機能(AND、OR、XOR、XNOR、インバータなど)または記憶機能(フリップフロップまたはラッチ)を提供するトランジスタと相互接続構造のグループを表す。同様に、「ハードマクロ」とは、所与の半導体製造プロセスについて(たとえば、設計ルールの観点から)事前に検証されたトランジスタのブロックレベルの配置を指す。このように、従来のトランジスタ配置は個々のトランジスタよりも上の階層レベルで動作し、配置される各オブジェクトは標準セルまたはハードマクロのいずれかであり、各ネットは個々のトランジスタではなく、オブジェクト(セルまたはマクロ)または設計の入力/出力に関連付けられた様々な入力/出力ピン間の論理接続を示す。したがって、個々のトランジスタは、それぞれの標準セルまたはマクロの配置を基準として配置される。さらに、標準セルまたはマクロの外側に接続をホストしないトランジスタについては、ネットルーティングがすでに決定されている。

【0004】

二次計画法および非線形計画法などの解析定式化は、標準セルベースの設計を扱うための商用ツールチェーン内の主流のソリューションとなっている。標準セルまたはハードマクロレベルの配置に重点を置くことによって、トランジスタレベルでの設計を直接かつ自動的に容易にする定式化のニーズが満たされていない。トランジスタレベルの配置は、標準セルおよびハードマクロのレイアウトについて検討されており、標準セルは通常、トランジスタ数、オブジェクト数、および/またはネット数の点で比較的小規模(<100)である。それでも、ルールベースの配置エンジンの従来の技法は、グラフベースの検索または組合せソルバーを優先して、解析定式化をほとんど無視している。したがって、1つまたは複数の解析目的に関して個々のトランジスタ配置を最適化するように構成され、(たとえば、人手を介さずに)自動的に動作することができる集積回路設計用のトランジスタレベル配置エンジンが依然として必要とされている。

10

【発明の概要】

【課題を解決するための手段】

【0005】

いくつかの実施形態では、トランジスタ配置最適化を使用して集積回路を設計するためのコンピュータ実装方法が提供される。コンピューティングシステムは、集積回路の仕様を受信する。仕様は、複数のトランジスタと、複数のトランジスタの端子間の接続とを記述したネットリストを含む。コンピューティングシステムは、複数のトランジスタ内の各トランジスタのキャンパス上の初期位置および向きを決定する。コンピューティングシステムは、複数のトランジスタの大域的に最適化された位置および向きを有する大まかな配置を生成するために、複数のトランジスタの初期位置および向きに少なくとも部分的に基づく目的関数を使用する。コンピューティングシステムは、大まかな配置を最適化して細かい配置を生成するために、局所的精細化技法(local refinement technique)を使用する。コンピューティングシステムは、細かい配置のためのルーティングを生成して完成した設計を生成するために、ルーティング技法を使用する。コンピューティングシステムは、完成した設計をレイアウトデータストアに記憶する。

20

【0006】

いくつかの実施形態では、コンピュータ実行可能命令が記憶された非一時的コンピュータ可読媒体が提供される。命令は、コンピューティングシステムの1つまたは複数のプロセッサによる実行に応答して、コンピューティングシステムに、トランジスタ配置最適化を使用して集積回路を設計するための動作を実行させ、動作は、コンピューティングシステムによって、集積回路の仕様を受信することであって、仕様が、複数のトランジスタと、複数のトランジスタの端子間の接続とを記述したネットリストを含む、前記受信することと、コンピューティングシステムによって、複数のトランジスタ内の各トランジスタのキャンパス上の初期位置および向きを決定することと、複数のトランジスタの大域的に最適化された位置および向きを有する大まかな配置を生成するために、コンピューティングシステムによって、複数のトランジスタの初期位置および向きに少なくとも部分的に基づく目的関数を使用することと、大まかな配置を最適化して細かい配置を生成するために、コンピューティングシステムによって、局所的精細化技法を使用することと、細かい配置のためのルーティングを生成して完成した設計を生成するために、コンピューティングシステムによって、ルーティング技法を使用することと、コンピューティングシステムによって、完成した設計をレイアウトデータストアに記憶することを含む。

30

40

【0007】

本発明の非限定的かつ非網羅的な実施形態を、以下の図を参照して説明し、図中、同様の参照数字は、特に指定しない限り、様々な図全体を通して同様の部品を指す。必要に応じて、図面が乱雑にならないように、必ずしも要素のすべてのインスタンスがラベル付けされているわけではない。図面は必ずしも縮尺通りではなく、代わりに、説明されている原理を示すことに重点が置かれている。

【図面の簡単な説明】

【0008】

50

【図1】本開示の実施形態による、NMOSおよびPMOSトランジスタの概略図である。

【図2】本開示の実施形態による、トランジスタ配置マトリックスの概略図である。

【図3】本開示の様々な態様による、レイアウト・コンピューティングシステムの非限定的な例示的な実施形態の態様を示すブロック図である。

【図4】本開示の様々な態様による、集積回路を製作するための複数のトランジスタをレイアウトする方法の非限定的な例示的な実施形態を示すフローチャートである。

【図5】本開示の様々な態様による、トランジスタの初期位置が決定された後のキャンパスの非限定的な例示的な実施形態の概略図である。

【図6】本開示の様々な態様による、解析技法を使用して大まかなレイアウトを生成する手順の非限定的な例示的な実施形態を示す図である。

【図7】本開示の様々な態様による、離散座標空間内のレイアウトの非限定的な例示的な実施形態の概略図である。

【図8】本開示の様々な態様による、シミュレーテッドアニーリング技法を使用して大まかなレイアウトを生成する手順の非限定的な例示的な実施形態を示すフローチャートである。

【発明を実施するための形態】

【0009】

本明細書に記載するトランジスタレベルオブジェクト配置のためのコンピュータ実装方法の実施形態は、標準セルおよびハードマクロベースのアプローチと比較して、集積回路レイアウトにおけるトランジスタ配置に対する柔軟性および制御を向上させ、その結果、個々のまたは任意にグループ化されたトランジスタのレベルでカスタム集積回路の最適化を向上させることができる。

【0010】

図1は、本開示の実施形態による、NMOSおよびPMOSトランジスタの概略図である。トランジスタ配置の技法は自動的に実装することができ、大域的に最適化されたソリューションを達成するための大規模なトランジスタレベルの配置の技法を含むことができる。そのような定式化の場合、各オブジェクトはトランジスタまたはトランジスタの任意のグループ(機能的または製造可能なグループ分けに制限されるのではなく)であり得ると想定することができ、各ネットはトランジスタもしくはグループ化されたトランジスタまたは設計の入力/出力に関連付けられた様々な入力/出力ピン間の論理接続を示す。

【0011】

図1に示されるように、トランジスタは、図示の3端子NMOSおよびPMOSトランジスタなどの多端子デバイスである。設計の一環として、トランジスタの各端子は、n1、n2、... n5などのそれぞれのネットに接続される。いくつかの実施形態では、n2で示されるように、個々のネットを複数のトランジスタに接続することができる。このようにして、n個のトランジスタのグループを、nから3nまでの数のネットに関連付けることができる。トランジスタのグループは、標準セルまたはハードマクロとは対照的に、トランジスタ配置マトリックス(たとえば、図2のトランジスタ配置マトリックス)を、たとえば、(たとえば、分散コンピューティングシステム、グラフィカルプロセッシングユニット(GPU)、または他の並列コンピューティングリソースの文脈において)計算リソースの並列化または最適化のために、より小さいグループにセグメント化する階層的な最適化戦略を記述することができる。

【0012】

図示されているように、個々のトランジスタの材料特性は、図2を参照して説明した配置の決定にも情報を提供できる。たとえば、トランジスタはN型またはP型(たとえば、NMOSまたはPMOS)とすることができ、これら2つのタイプのトランジスタを単一の集積回路で使用してCMOS集積回路を作成することができる。図2に示されるように、所与のタイプのトランジスタを、トランジスタ配置マトリックスの1つまたは複数の特定の領域に限定することができる。

【0013】

図2は、本開示の実施形態による、トランジスタ配置マトリックスの概略図である。トランジスタ配置マトリックスは、座標空間の1つまたは複数の次元および/または部分次元(部分次元とは、所与のトランジスタの配置を座標のサブセットに制約するコード化された次元を指す)の座標に従ってトランジスタのセットを整理する離散化データ構造の一例である。座標空間は、次に、半導体集積回路の製造の一環として、CMOS基板上の物理的空間にマッピングすることができる。このように、この離散化された座標空間内のトランジスタの配置を最適化することによって、集積回路におけるトランジスタとネットのレイアウトを、1つまたは複数の目的に関して改善することができる。

【0014】

示されるように、トランジスタ配置マトリックスは、離散化されたデカルト座標空間(たとえば、量子化されたx-y空間)に対応することができる。この方式では、任意のi番目のトランジスタが (x_i, y_i) に配置される。示されるように、1組のトランジスタは、実線で示される座標(0,0)のNMOS 202と、破線で示される座標(3,2)のPMOS 204とを含むことができる。

【0015】

トランジスタ配置マトリックスにおける1組のトランジスタの位置の最適化は、結果として得られる集積回路の性能、信頼性、コスト、および製造可能性を向上させるのに役立ち得る。しかしながら、典型的なトランジスタレベルの最適化技法は、トランジスタの総数が少ない(たとえば、100個程度のトランジスタ)場合にはスケールしない組合せ法を使用し、おそらくこれが、過去に、数の少ないセルレベルではなく、トランジスタレベルで最適化技法が広く適用されてこなかった理由の1つであろう。最適化技法は、トランジスタ配置マトリックスの小さいパーティションにおいて依然として使用することはできるが、トランジスタ配置マトリックス全体を一度に考慮しなければ、大域的に最適なソリューションが見つかる可能性は高くない。

【0016】

本開示の実施形態では、離散化された配置マトリックスにおいて最適な大まかなレイアウトを生成するために、ネットリストで指定されたすべてのコンポーネントに効率的に適用することができる最適化技法が提供される(より小さいパーティションに対する操作を必要とする代わりに)。次いで、製作システムに提供するための最適なレイアウトを作成するために、従来する方法を使用して、大まかなレイアウトをパーティショニングし、処理し得る。パーティションを最適化する前に、まずレイアウト全体の最適なソリューションを考慮する技法を使用して大まかなレイアウトを作成することによって、より良い全体的なレイアウトが達成される。

【0017】

図3は、本開示の様々な態様による、レイアウト・コンピューティングシステムの非限定的な例示的な実施形態の態様を示すブロック図である。図示されたレイアウト・コンピューティングシステム310は、限定はされないが、デスクトップ・コンピューティングデバイス、ラップトップ・コンピューティングデバイス、モバイル・コンピューティングデバイス、サーバ・コンピューティングデバイス、クラウド・コンピューティングシステムのコンピューティングデバイス、および/またはそれらの組合せのうちの1つまたは複数を含む、任意のコンピューティングデバイスまたはコンピューティングデバイスの集合によって実装され得る。レイアウト・コンピューティングシステム310は、複数のコンポーネントを指定するネットリストを受信し、ネットリスト内のコンポーネントのレイアウトを最適化するように構成される。いくつかの実施形態では、レイアウト・コンピューティングシステム310は、最適化されたレイアウトの手動修正を可能にするユーザインターフェースを提供することができる。いくつかの実施形態では、レイアウト・コンピューティングシステム310は、表現された集積回路を製作するための製作システムに最適化されたレイアウトを提供することができる。

【0018】

示されるように、レイアウト・コンピューティングシステム310は、1つまたは複数の

プロセッサ302と、1つまたは複数の通信インターフェース304と、レイアウトデータストア308と、コンピュータ可読媒体306とを含む。

【0019】

いくつかの実施形態では、プロセッサ302は、任意の適切なタイプの汎用コンピュータプロセッサを含み得る。いくつかの実施形態において、プロセッサ302は、限定はされないが、グラフィカル処理ユニット(GPU)、視覚処理ユニット(VPT)、およびテンソル処理ユニット(TPU)を含む、特定のコンピューティングタスクに最適化された1つまたは複数の専用コンピュータプロセッサまたはAIアクセラレータを含み得る。

【0020】

いくつかの実施形態では、通信インターフェース304は、コンポーネント間の通信リンクを提供するのに適した1つまたは複数のハードウェアおよび/またはソフトウェアインターフェースを含む。通信インターフェース304は、1つまたは複数の有線通信技術(限定はされないが、Ethernet、FireWire、およびUSBを含む)、1つまたは複数のワイヤレス通信技術(限定はされないが、Wi-Fi、WiMAX、Bluetooth、2G、3G、4G、5G、およびLTEを含む)、および/またはそれらの組合せをサポートし得る。

【0021】

示されるように、コンピュータ可読媒体306は、1つまたは複数のプロセッサ302による実行にตอบสนองして、レイアウト・コンピューティングシステム310に、レイアウト管理エンジン312、解析レイアウトエンジン314、シミュレーテッドアニメーリング・レイアウトエンジン316、およびユーザインターフェースエンジン318を提供させるロジックを記憶している。

【0022】

本明細書で使用される「コンピュータ可読媒体」とは、コンピューティングデバイスのプロセッサによって読み取られるように、揮発性または不揮発性の方法で情報を記憶することができる任意の技術を実装する取外し可能または取外し不可能なデバイスを指し、これは、限定はされないが、ハードドライブ、フラッシュメモリ、ソリッドステートドライブ、ランダムアクセスメモリ(RAM)、読み取り専用メモリ(ROM)、CD-ROM、DVD、または他のディスク記憶装置、磁気カセット、磁気テープ、および磁気ディスク記憶装置を含む。

【0023】

いくつかの実施形態では、レイアウト管理エンジン312は、ネットリストを受信し、最適化されたレイアウトをレイアウトデータストア308に記憶する前に、レイアウト・コンピューティングシステム310の他のコンポーネントによって実行されるレイアウト最適化プロセスを管理するように構成される。いくつかの実施形態では、ユーザインターフェースエンジン318は、レイアウトデータストア308に記憶された最適化されたレイアウトの視覚的プレゼンテーションを生成し、最適化されたレイアウトに対する手動調整を受信して処理するように構成される。

【0024】

いくつかの実施形態では、解析レイアウトエンジン314は、解析技法を使用して大まかなレイアウトを生成するように構成される。いくつかの実施形態では、シミュレーテッドアニメーリング・レイアウトエンジン316は、シミュレーテッドアニメーリング技法を使用して大まかなレイアウトを生成するように構成される。解析技法とシミュレーテッドアニメーリング技法は代替であるので、いくつかの実施形態では、解析レイアウトエンジン314とシミュレーテッドアニメーリング・レイアウトエンジン316の一方または他方のみが存在する場合がある。

【0025】

これらの各コンポーネントの構成について、以下でさらに説明する。

【0026】

本明細書で使用するとき、「エンジン」は、限定はされないが、C、C++、C#、COBOL、JAVA(商標)、PHP、Perl、HTML、CSS、JavaScript、VBScript、ASPX、Go、およ

10

20

30

40

50

びPythonを含む1つまたは複数のプログラミング言語で書くことができる、ハードウェア命令またはソフトウェア命令で具現化されるロジックを指す。エンジンは、実行可能プログラムにコンパイルされてもよく、またはインタープリタ型プログラミング言語で書かれてもよい。ソフトウェアエンジンは、他のエンジンから、またはそれ自体から呼び出され得る。一般に、本明細書に記載するエンジンは、他のエンジンとマージすることができる、またはサブエンジンに分割することができる論理モジュールを指す。エンジンは、任意のタイプのコンピュータ可読媒体またはコンピュータ記憶デバイスに記憶されたロジックによって実装され、1つまたは複数の汎用コンピュータに記憶され、実行され得、したがって、エンジンまたはその機能を提供するように構成された専用コンピュータを作成する。エンジンは、特定用途向け集積回路(ASIC)、フィールドプログラマブルゲートアレイ(FPGA)、または別のハードウェアデバイスにプログラムされるロジックによって実装され得る。

10

【0027】

本明細書で使用する時、「データストア」は、コンピューティングデバイスによるアクセスのためにデータを記憶するように構成された任意の適切なデバイスを指す。データストアの一例は、1つまたは複数のコンピューティングデバイス上で実行され、高速ネットワークを介してアクセス可能な、高信頼性の高速リレーショナルデータベース管理システム(DBMS)である。データストアの別の例は、キー値ストアである。しかしながら、クエリーに応答して記憶されたデータを迅速かつ確実に提供することができる任意の他の適切な記憶技法および/またはデバイスが使用され得、コンピューティングデバイスは、ネットワークを介してではなくローカルにアクセス可能であり得、またはクラウドベースのサービスとして提供され得る。データストアはまた、ハードディスクドライブ、フラッシュメモリ、RAM、ROM、または任意の他のタイプのコンピュータ可読記憶媒体など、コンピュータ可読記憶媒体上に整理された方法で記憶されたデータを含み得る。当業者は、本開示の範囲から逸脱することなく、本明細書に記載する別個のデータストアを単一のデータストアに組み合わせることができ、かつ/または本明細書に記載する単一のデータストアを複数のデータストアに分離することができることを認識するであろう。

20

【0028】

図4は、本開示の様々な態様による、集積回路を製作するための複数のトランジスタをレイアウトする方法の非限定的な例示的な実施形態を示すフローチャートである。方法400では、解析技法またはシミュレーテッドアニーリング技法を使用してトランジスタレイアウト全体を最適化し、大まかな配置を生成する。この大まかな配置は、以前の技法を使用して可能だったものよりも大域的に最適化されており、次いで、製作に適した完成した設計を生成するためにパーティショニングされる。

30

【0029】

開始ブロックから、方法400はブロック402に進み、レイアウト・コンピューティングシステム310のレイアウト管理エンジン312が、ネットリストを含む集積回路の仕様を受信する。いくつかの実施形態では、ネットリストのエントリは、限定はされないが、各トランジスタのタイプ(たとえば、NMOSまたはPMOS)および各トランジスタの各端子に接続されたネットの識別を含む、集積回路内のトランジスタに関する情報を含む。いくつかの実施形態では、仕様は、限定はされないが、集積回路のフットプリント、およびフットプリントの様々な部分に対する物理的制限(たとえば、NMOSTランジスタのみを配置することができる領域、およびPMOSTランジスタのみを配置することができる領域など)を含む、集積回路の追加の特性を識別することもできる。いくつかの実施形態では、仕様は、トランジスタリストを含み、ネットはリスト内のメタデータとして含まれる。いくつかの実施形態では、仕様は、集積回路構成ファイルなどのデータ構造であるか、データ構造を含むか、またはデータ構造に含まれていてもよい。

40

【0030】

ブロック404において、レイアウト管理エンジン312は、ネットリスト内のトランジスタのキャンパス上の初期位置を決定する。いくつかの実施形態では、キャンパスのサイズ

50

および/または次元は、仕様によって提供される情報によって決定され得る。キャンバス上の初期位置は、連続座標系で指定することができる(たとえば、各トランジスタの水平座標および垂直座標は、整数値の代わりに、または整数値に加えて、実数値で指定することができる)。いくつかの実施形態では、初期位置は、キャンバス全体にランダムに分散されるか、一致するネットに接続されたトランジスタに重み付けを適用してランダムに分散されるか、別のタイプの最適化の出力とするか、または他の適切な技法を使用して分散され得る。

【0031】

図5は、本開示の様々な態様による、トランジスタの初期位置が決定された後のキャンバスの非限定的な例示的な実施形態の概略図である。示されるように、NMOSTランジスタ(実線で示される)およびPMOSTランジスタ(破線で示される)がキャンバス502全体にランダムに配置されている。また、示されるように、トランジスタは、連続座標系を使用して配置されており、このことは、位置の水平方向と垂直方向が重なっていることによって明らかである。初期位置は、製作可能性の観点から有効な位置である場合もそうでない場合もあるが、その後の最適化のための初期状態として機能する。

【0032】

図4に戻ると、方法400は次いでサブルーチンブロック406に進み、レイアウト管理エンジン312がレイアウト・コンピューティングシステム310の解析レイアウトエンジン314またはレイアウト・コンピューティングシステム310のシミュレーテッドアニーリング・レイアウトエンジン316にキャンバスを提供して、トランジスタの向きを最適化を含む大まかな配置を生成する手順が行われる。他のタイプのコンポーネント(たとえばセル)のレイアウトと比較したトランジスタのレイアウトの1つの態様は、3端子トランジスタを少なくとも2つの向きのうちの一方に配置できることである。たとえば、図1では、ネットN1に結合されたNMOSTランジスタの左側の端子がソース端子であり、ネットN3に結合されたNMOSTランジスタの右側の端子がドレイン端子であり得る。しかしながら、このトランジスタをレイアウトするとき、N3に結合されたドレイン端子を左に、N1に結合されたソース端子を右に配置するように反転させてもよい。本開示の実施形態では、位置を考慮することに加えて、大まかな配置を生成する最適化は、レイアウト全体を改善するために1つまたは複数のトランジスタを反転させることを考慮することができる。

【0033】

いくつかの実施形態では、大まかな配置は、初期配置に使用される連続座標系ではなく、離散化された座標系(たとえば、各トランジスタの水平座標および垂直座標が整数値で指定される)にある。離散化された座標系は、方法400の将来のステップ(限定はされないが、製作システムを含む)において入力として使用され得るので、サブルーチンブロック406において実行される手順は、連続座標系から離散化された座標系に変換して、方法400の後の動作を可能にするために大まかな配置を生成し得る。

【0034】

解析技法を使用して大まかな配置を生成するために解析レイアウトエンジン314によって行われる適切な手順の非限定的な例示的な実施形態が図6に示される。シミュレーテッドアニーリング技法を使用して大まかな配置を生成するためにシミュレーテッドアニーリング・レイアウトエンジン316によって行われる適切な手順の非限定的な例示的な実施形態が図8に示される。両方の例示的な手順については、以下でさらに詳しく説明する。

【0035】

ブロック408において、レイアウト管理エンジン312は、細かい配置を生成するために、大まかな配置をパーティショニングして最適化する。いくつかの実施形態では、限定はされないが、充足可能性モジュロ理論(SMT)、混合整数計画法(MIP)、グラフ探索、分枝限定法、および動的計画法を含む、限定はされないが、一般的な組合せ探索スキームを含む、トランジスタレベルの最適化に適用される1つまたは複数の従来の技法を使用して、パーティションを最適化することができる。電力、性能、および面積の最適化要因は、限定はされないが、相互接続長および拡散共有を含む、他の目的によって近似することがで

10

20

30

40

50

きる。

【0036】

ブロック410において、レイアウト管理エンジン312は、完成した設計を生成するために、細かい配置をルーティングする。限定はされないが、迷路ルーター、ラインプロブルーター、パターンルーター、チャンネルルーター、またはグリッドレスルーターを含む、任意の適切なルーターを使用することができ、限定はされないが、リップアップおよび再ルート技法または反復改善ルーティング方法を含む、任意の適切なルーティング技法を使用することができる。完成した設計を生成するために細かい配置をルーティングするための技法は、当業者に知られているため、簡潔にするために本明細書ではこれ以上詳細には説明しない。

10

【0037】

トランジスタの位置を決定し、トランジスタ間の接続の経路を決定することは、方法400の2つの目的であるので、わかりやすくするために、配置およびルーティングはブロック406~410で別々のタスクとして説明される。しかしながら、配置およびルーティングは、互いに影響し合う可能性のある、集積回路設計の単一の問題の関連する別々の側面であると考えられる。したがって、いくつかの実施形態では、配置ステップの後にルーティングステップが続く可能性があり、次いで、配置ステップの1つまたは複数の別の反復が続く可能性がある(たとえば、初期配置がルーティングステップでルーティング可能でないと決定された場合など)。さらに、いくつかの実施形態では、配置およびルーティング問題は、組合せ最適化装置によって同時に考慮され、集積回路の少なくともいくつかのブロックが同時に配置され、ルーティングされる。

20

【0038】

ブロック412において、レイアウト管理エンジン312は、完成した設計をレイアウト・コンピューティングシステム310のレイアウトデータストア308に記憶する。いくつかの実施形態では、レイアウト管理エンジン312は、完成した設計をレイアウトデータストア308に記憶せず、代わりにレイアウト・コンピューティングシステム310の他のコンポーネントに即座に渡す場合がある。しかしながら、完成した設計をレイアウトデータストア308に記憶することによって、レイアウト・コンピューティングシステム310は、上述の最適化ステップを繰り返す必要なく、完成した設計を更新または再利用することができ得る。

30

【0039】

ブロック414において、レイアウト・コンピューティングシステム310のユーザインターフェースエンジン318は、完成した設計を提示し、完成した設計に対する1つまたは複数の手動更新を受信し、更新された設計をレイアウトデータストア308に記憶する。多くの場合、完成した設計に手動調整を加えることが望まれる場合がある。たとえば、ユーザは、完成した設計に1つまたは複数のコンポーネントを追加する、完成した設計から1つまたは複数のコンポーネントを削除する、完成した設計に入力ポートもしくは出力ポートまたはビア(via)を追加して、結果として得られる集積回路が他のデバイスと通信できるようにする、他のデバイスとの相互運用性を高めるために1つまたは複数のコンポーネントの位置を調整する、および/または様々な他のタイプの変更を行うことを望み得る。いくつかの実施形態では、ユーザインターフェースエンジン318は、そのような変更の指示を受信し、応答して完成した設計を調整すると同時に任意の設計ルールが満たされていることを確実にする。

40

【0040】

いくつかの実施形態では、ユーザインターフェースは、従来はマッピングでセル表現に置き換えられることになる、接続された、そうでなければ(たとえば、ブール論理関数に)グループ化されたトランジスタを識別するために使用することができる対話型および/または検索可能なトランジスタマップを含むことができる。そのため、ユーザインターフェースは、完成した設計をクエリーし、クエリー用語に従ってトランジスタおよび/またはネットのサブセットを返すように構成された検索ツールを含み得る。ユーザインターフェース

50

は、トランジスタマップの提示を更新して、クエリー用語に一致するトランジスタおよび/またはネットのサブセットを視覚的に強調することができる。追加または代替として、ユーザインターフェースは、収束を判断するための反復回数の関数としての目的関数/損失関数の値、収束の定性的または定量的な決定など、環境のユーザにとって有用なデータまたは情報を含むこともできる。同様に、レイアウト管理エンジン312は、1つまたは複数のトランジスタに関する少なくとも部分的な手動入力を容易にするためにユーザインターフェースと対話することができる。たとえば、自動修正の反復の間に、ユーザは追加のトランジスタを挿入し、トランジスタを削除し、ネットリストを修正し、トランジスタの座標および/または向きを手動で再設定し、および/またはトランジスタグループの周囲にソフトまたはハード領域フェンスを追加することができる。

10

【0041】

ブロック416において、レイアウト管理エンジン312は、集積回路を製作するために、レイアウトデータストア308から製作システムに設計を提供する。限定はされないが、フォトリソグラフィシステムを含む、集積回路を製作することができる任意のタイプの製作システムを使用することができる。

【0042】

次いで、方法400は、終了ブロックに進み、終了する。

【0043】

図6は、本開示の様々な態様による、解析技法を使用して大まかなレイアウトを生成する手順の非限定的な例示的な実施形態を示す。手順600において、解析技法が連続座標空間上の演算の微分可能性を利用してトランジスタの位置を最適化し、次いで、連続座標空間内の位置を、呼出し方法400のさらなる動作によって使用するための離散座標空間内の位置に変換する。

20

【0044】

開始ブロックから、手順600はブロック602に進み、解析レイアウトエンジン314は、トランジスタの向きに関する項を含み得る損失関数を使用して、連続座標空間内のトランジスタ位置の最適化を行う。

【0045】

いくつかの実施形態では、最適化は、値の最小値が見つかるまで(または所定の回数の反復が実行されるまで)設計ポイント(たとえば、連続座標空間内のトランジスタの位置)に摂動させることによって損失関数(目的関数とも呼ばれる)の値を最小化する。いくつかの実施形態では、設計ポイントを摂動させることは、1つまたは複数のトランジスタの向きを反転させることを含む。いくつかの実施形態では、損失関数は、1つまたは複数のトランジスタの向きを表す項を含み得る。後続の設計ポイントは、限定はされないが、勾配降下法、遺伝的アルゴリズム、およびそれらの組合せを含む、任意の適切な最適化技法を使用して見つけることができる。手順600のこの時点で連続座標空間を使用することによって、連続座標空間内の位置を製作に使用することができなくても、勾配降下法などの反復技法を効果的に使用することができる。

30

【0046】

損失関数は、収束目的として1つまたは複数の項を含み得る。最適化の収束目的の実例は、半周ワイヤ長(HPWL)の重み付き和である。重み付け係数に関して、 w_{ij} はネットの重みとして定義され、HPWLの重み付け和は $\sum w_{ij} * (|x_i - x_j| + |y_i - y_j|)$ として定式化され、これは、2次方程式または他の非線形目的を使用して近似することができる(たとえば、距離を直線ルーティング規則に制約することができる、最短直線パスを使用することができる、曲率半径の製造可能性の制限を組み込む曲線規則を含むこともできる、などである)。追加的または代替的な収束目的には、限定はされないが、とりわけ、相互接続長、トランジスタ密度、ルーティング可能性、タイミング、電力、製造可能性などがある。

40

【0047】

目的は、電力、性能、および面積の最適化要因を概算するために使用することができる。重み付け係数 w_{ij} は、トランジスタ「i」と「j」を接続する所与のネットについてネット

50

固有であり得る。いくつかの実施形態では、所与のネットは、2つを超えるトランジスタを接続することができる。したがって、重み付け係数 w_{ijk} は、3つのトランジスタに接続されたネットに対して定義され得、3つを超えるトランジスタを接続するネットに論理的に拡張される。いくつかの実施形態では、トランジスタ固有の重み付けが適用され、所与のトランジスタ「i」に、トランジスタのセットの全体的な配置に対する影響力を相対的に大きくまたは小さくするような重みを割り当てることができる。たとえば、トランジスタ密度が目的関数として使用される場合、個々のトランジスタにそれぞれの重み w_i を与えることができる。

【0048】

いくつかの実施形態では、重み w_i は、トランジスタが所与のマトリックス空間に配置される数値確率を定義する密度関数 d_i の観点から定義することができる。密度関数 d_i はまた、トランジスタ t_i の所与の間隔内のトランジスタ数に少なくとも部分的に依存し得る(たとえば、配置マトリックスの所与の領域内のトランジスタの密度が増加するにつれてトランジスタ t_i を配置する確率が減少するように)。

【0049】

いくつかの実施形態では、トランジスタ配置マトリックスが非物理的なソリューション(たとえば、2つの異なるトランジスタが同じ物理的空間を占める)に収束するのを防止するために、1つまたは複数の制約を適用することができる。たとえば、トランジスタに、座標空間内のサイズおよび/または座標空間内の除外半径(たとえば、除外半径が(1,1)の0次元サイズ)を割り当てることができ、「除外半径」という用語は、他のトランジスタ「j」が許容されない、所与のトランジスタ「i」の周囲の間隔を指す。間隔は、空間次元(たとえば、2次元平面における物理的な用語)または座標空間(たとえば、トランジスタの座標に対する指標的な用語)で定義することができる。実例では、トランジスタ t_i に、x-y空間における2つのグリッド間隔の除外半径を与えることができ、第2のトランジスタ t_j には、トランジスタの位置から最大2単位離れた座標は割り当てられない。いくつかの実施形態では、トランジスタのセット内の各トランジスタに、製作された集積回路内のトランジスタの物理的状态に対応して、同じサイズを割り当てることができる。いくつかの実施形態では、トランジスタに異なるサイズおよび/または除外距離が割り当てられる。

【0050】

制約を適用する計算の複雑さを軽減するアプローチとして、目的関数(たとえば、上述のHPWL)を、ペナルティ項を含むように修正することができる。たとえば、物理的空間に関する制約(たとえば、重複しないトランジスタルール)を、ペナルティ項を使用して目的関数に緩和することができる。同様に、たとえば、電力、性能、および/または面積の最適化の一環として、トランジスタの配置を最適化するために、局所的精細化ステップを含めることができる。実例では、数千個のトランジスタを含む集積回路の全体的な面積を縮小する一環として、トランジスタのサブセットを移動させるか、またはそうでなければずらすことができる。

【0051】

ブロック602において最適化技法によって最適な位置および向きが決定されると、手順600は次いで、位置を連続座標空間から離散座標空間に変換する。したがって、手順600はブロック604に進み、解析レイアウトエンジン314が連続座標空間内のトランジスタを水平方向および垂直方向にソートする。そのために、解析レイアウトエンジン314は、トランジスタの位置を互いに比較し、トランジスタを横軸の位置に基づいて順番にソートした第1のリスト、およびトランジスタを縦軸の位置に基づいて順番にソートした第2のリストの2つのリストを作成することができる。その位置に存在する次元の数が多いまたは少ない場合、追加のリストが使用され得る。

【0052】

ブロック606において、解析レイアウトエンジン314は、垂直方向のソートに従って離散座標空間の複数の行にトランジスタを配置し、水平方向のソートに従って離散座標空間の複数の列にトランジスタを配置して、予備的な離散レイアウトを生成する。いくつかの

10

20

30

40

50

実施形態では、解析レイアウトエンジン314は、離散座標空間内の利用可能な行の数を決定し、行全体にトランジスタを均等に分散させるために各行に配置されるトランジスタ数を、および列全体にトランジスタを均等に分散させるために各列に配置されるトランジスタ数を決定することができる。次いで、解析レイアウトエンジン314は、垂直位置によってソートされたトランジスタのリストを処理して、トランジスタを行に配置し(たとえば、3つのトランジスタが各行に配置される場合、リスト内の最初の3つのトランジスタが第1の行に割り当てられ、リスト内の次の3つのトランジスタが第2の行に割り当てられ、以下同様)、次いで、同様に、水平位置によってソートされたトランジスタのリストを処理して、トランジスタを列に配置する(たとえば、5つのトランジスタが各列に配置される場合、リスト内の最初の5つのトランジスタが第1の列に配置され、次の5つのトランジスタが第2の列に配置され、以下同様)。いくつかの実施形態では、特定の位置が特定のタイプのトランジスタ(たとえば、PMOS対NMOS)に限定される場合があるので、この時点での配置はこれらの制約(および/または他の製作上の制約)を考慮に入れてもよい。

【0053】

図7は、本開示の様々な態様による、離散座標空間内のレイアウトの非限定的な例示的な実施形態の概略図である。レイアウト702では、キャンパスは個別の行および列に分割されている。行は、PMOSTランジスタ(破線で示される)のみが配置され得る行のペア、およびNMOSTランジスタ(実線で示される)のみが配置され得る行のペアを含む。ブロック606の動作は、行および列によって定義された離散的な位置にトランジスタを分散させた。

【0054】

図6に戻ると、ブロック608において、解析レイアウトエンジン314は、トランジスタの向きを考慮し得る組合せオプティマイザを使用して、予備的な離散レイアウトを大まかなレイアウトに変換する。組合せ最適化を妥当な時間で完了するためには、従来の技法と同様に、離散座標空間をより小さいエリアにパーティショニングすることができる。問題を妥当なサイズに縮小するために、大きいレイアウト問題のより小さいパーティションに組合せ最適化技法を適用するとしても、以前の技法では、最初に上述の大域的な最適化を適用せず、そのため、パーティショニングされた最適化は全体的な設計には効果がないので、集積回路設計における多数の個々のトランジスタのレイアウトには使用できない。当業者は、集積回路設計の小さいパーティションに組合せ技法を適用することに精通しているので、簡潔にするために、これらの動作のさらなる詳細については、本明細書では説明しない。

【0055】

次いで、手順600は終了ブロックに進み、呼出し元に制御を返す。

【0056】

図8は、本開示の様々な態様による、シミュレーテッドアニーリング技法を使用して大まかなレイアウトを生成する手順の非限定的な例示的な実施形態を示すフローチャートである。手順800では、トランジスタの位置を最適化するために、離散座標空間上で効率的に動作できるシミュレーテッドアニーリング技法が使用される。

【0057】

開始ブロックから、手順800はブロック802に進み、シミュレーテッドアニーリング・レイアウトエンジン316がトランジスタの初期位置を離散座標空間に変換する。いくつかの実施形態では、図6のブロック604~606で説明されているようなソート技法を使用して、初期位置の連続座標空間から離散座標空間に変換することができる。いくつかの実施形態では、初期位置は離散座標空間に直接提供されてもよい。

【0058】

ブロック804において、シミュレーテッドアニーリング・レイアウトエンジン316は、シミュレーテッドアニーリング技法を使用して、離散座標空間内のトランジスタの位置の最適化を行って予備的な離散レイアウトを作成し、シミュレーテッドアニーリング技法の移動は、トランジスタの向きの変更を含み得る。シミュレーテッドアニーリング技法では

、ブロック602で説明したものと同様の損失関数が最適化され得るが、勾配技法を使用して設計ポイントを摂動させる代わりに、損失関数を使用して現在の状態の1つまたは複数の近傍が評価される反復が実行され、近傍の状態に移動するか現在の状態に留まるかを決定するために確率的決定が行われる。近傍は、1つまたは複数のトランジスタの位置を変更することによって決定され、1つまたは複数のトランジスタの向きの変更も含み得る。

【0059】

ブロック806において、シミュレーテッドアニーリング・レイアウトエンジン316は、組合せオプティマイザを使用して、予備的な離散レイアウトを大まかなレイアウトに変換する。ブロック608のように、従来のパーティショニングおよび組合せ最適化技法を使用して、予備的な離散レイアウトを大まかなレイアウトに変換することができる。

10

【0060】

次いで、手順800は終了ブロックに進み、呼出し元に制御を返す。

【0061】

本明細書に記載する技法の一部として、標準セルベースの配置のための解析的定式化をトランジスタレベルの配置に適合させることができる。たとえば、向き、グループ化、ルーティング可能性の制約、および/またはグループごとの重み付けを実施して、トランジスタ配置に柔軟性を持たせることができる。業界で従来適用されている標準セル階層とは対照的に、トランジスタレベル配置は、ブール論理関数のグループ化からトランジスタ位置を切り離すことによって、最適化プロセスが改善される。このようにして、最適な配置からの局所的偏差と、トランジスタの全体的な配置に対する総合的な改善とのバランスをとることができる。対照的に、従来のツールはトランジスタではなく標準セルの配置に制限されており、集積回路の規模での個々のトランジスタの配置に関する柔軟性が制限され、それによってIC規模の最適化よりもセル規模の最適化が優先される。したがって、1000を超えるトランジスタの規模でトランジスタを直接配置することは、以前はまれで、手作業によるものであった。

20

【0062】

前述の説明では、本開示の様々な実施形態の完全な理解を提供するために、多数の具体的な詳細が記載される。しかしながら、当業者であれば、本明細書に記載された技法は、1つまたは複数の特定の詳細がなくても、または他の方法、構成要素、材料などを用いて実施できることを認識するであろう。他の例では、特定の態様を不明瞭にすることを避けるために、周知の構造、材料、または動作は、詳細には図示または記載されていない。

30

【0063】

本明細書全体にわたって、「1つの実施形態」または「一実施形態」の言及は、実施形態に関連して説明される特定の特徵、構造、または特性が本発明の少なくとも1つの実施形態に含まれることを意味する。したがって、本明細書全体にわたる様々な箇所における「1つの実施形態において」または「一実施形態において」という句の出現は、必ずしもすべてが同じ実施形態を指すわけではない。さらに、特定の特徵、構造、または特性は、1つもしくは複数の実施形態において任意の適切な方法で組み合わせることができる。

【0064】

各方法フローチャートにおいて、いくつかのブロックまたはすべてのブロックが現れる順序は、限定的とみなされないものとする。むしろ、本開示の利益を有する当業者であれば、いくつかのブロックに関連する動作が、図示されていない様々な順序で、あるいは並行して実行されてもよいことを理解するであろう。

40

【0065】

上記で説明したプロセスは、コンピュータソフトウェアおよびハードウェアの観点から説明されている。記載された技法は、有形または非一時的な機械(たとえば、コンピュータ)可読記憶媒体内に具現化された機械実行可能命令を構成することができ、命令は、機械によって実行されると、記載された動作を機械に実行させる。加えて、プロセスは、特定用途向け集積回路(「ASIC」)などのハードウェア内に具現化することもできる。

【0066】

50

要約に記載されている内容を含む、本発明の示された実施形態の上記の説明は、網羅的であることを意図するものではなく、または本発明を開示された正確な形に限定するためのものではない。本明細書には本発明の特定の実施形態および例が例示の目的で記載されているが、当業者が認識するように、本発明の範囲内で様々な修正が可能である。

【0067】

上記の詳細な説明に照らして、本発明にこれらの修正を加えることができる。以下の特許請求の範囲で使用される用語は、本発明を本明細書に開示された特定の実施形態に限定するものと解釈されないものとする。むしろ、本発明の範囲は、確立された特許請求の範囲の解釈の原則に従って解釈される以下の特許請求の範囲によって完全に決定されるものとする。

【符号の説明】

【0068】

- 202 NMOS
- 204 PMOS
- 302 プロセッサ
- 304 通信インターフェース
- 306 コンピュータ可読媒体
- 308 レイアウトデータストア
- 310 レイアウト・コンピューティングシステム
- 312 レイアウト管理エンジン
- 314 解析レイアウトエンジン
- 316 シミュレーテッドアニーリング・レイアウトエンジン
- 318 ユーザインターフェースエンジン
- 400 方法
- 502 キャンバス
- 600 手順
- 702 レイアウト
- 800 手順

10

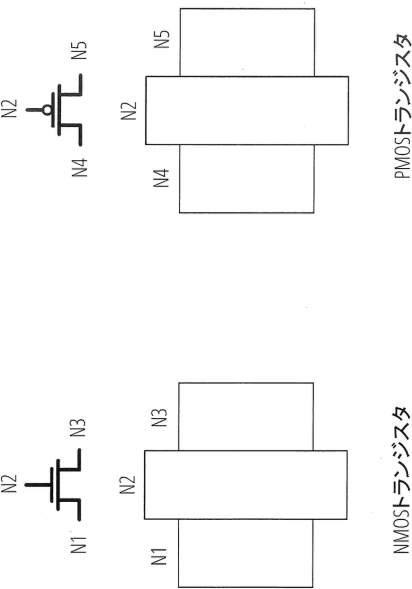
20

30

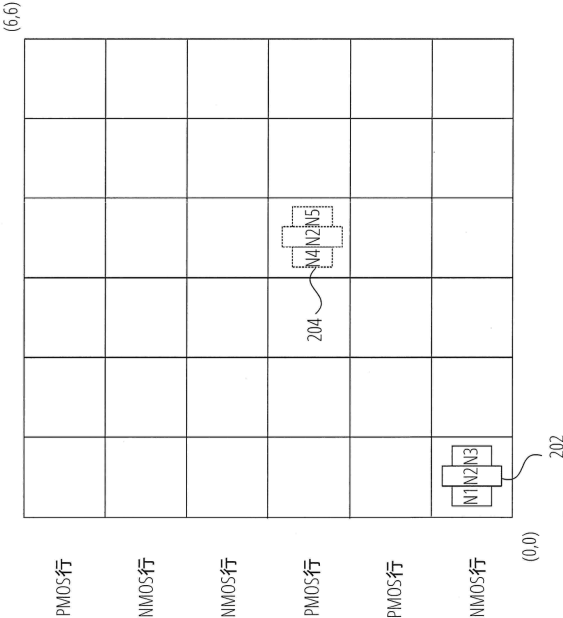
40

50

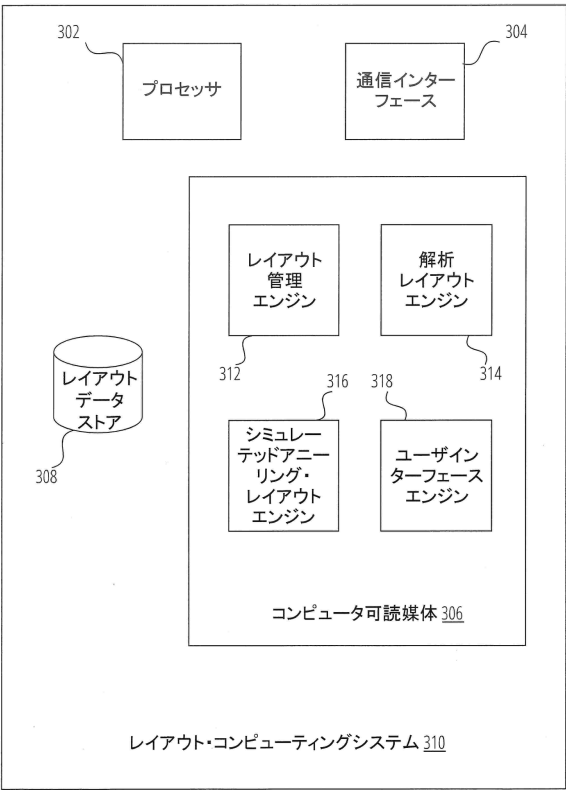
【図面】
【図 1】



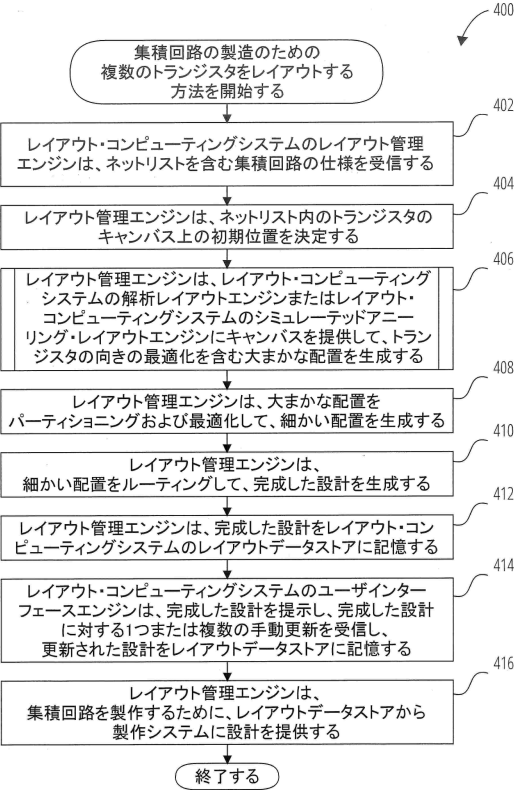
【図 2】



【図 3】



【図 4】



10

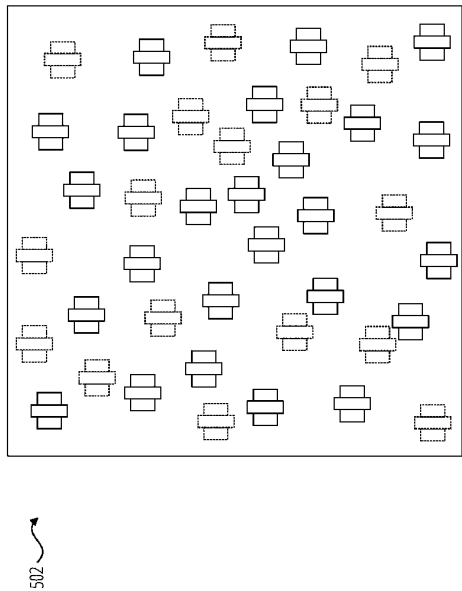
20

30

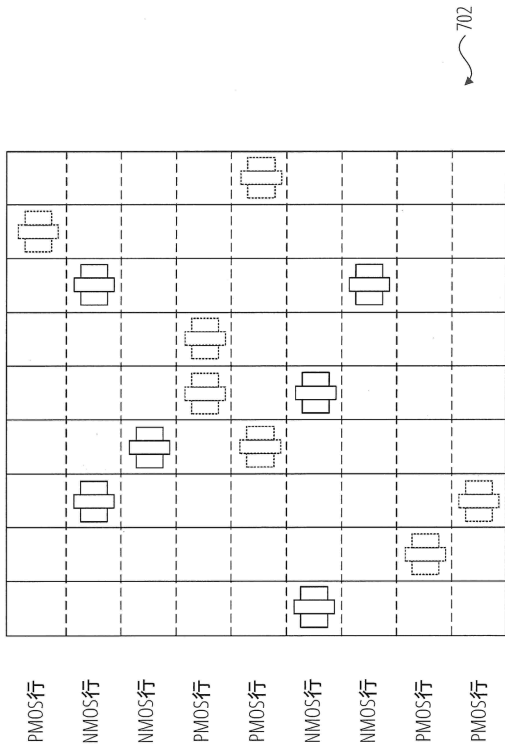
40

50

【図 5】

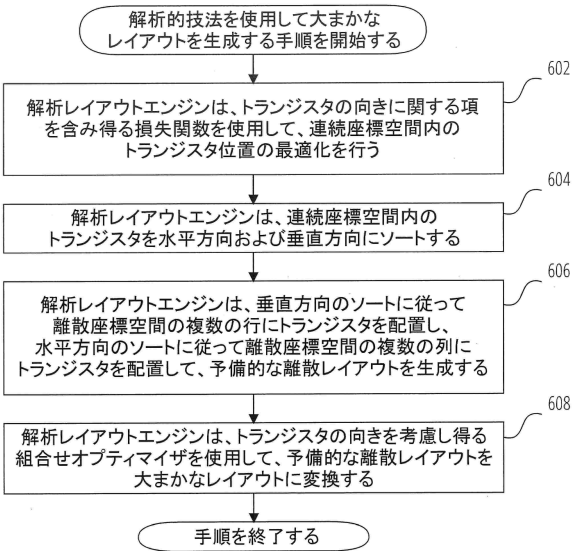


【図 7】

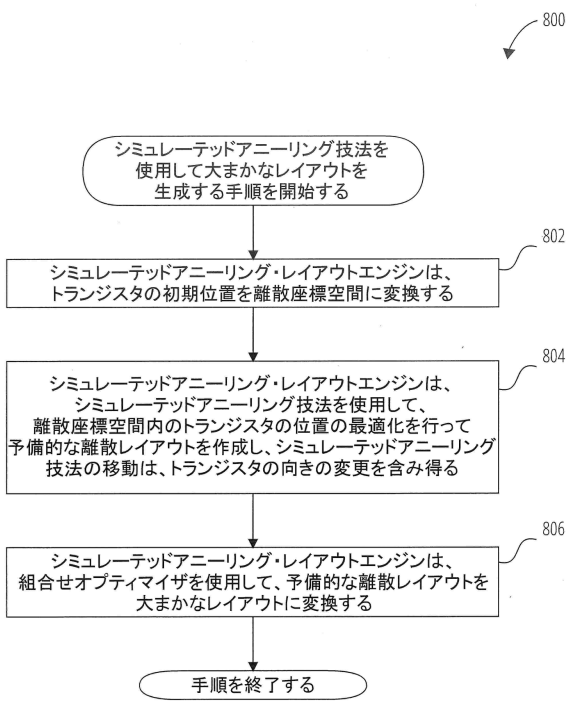


【図 6】

FIG. 5



【図 8】



10

20

30

40

50

フロントページの続き

(33)優先権主張国・地域又は機関

米国(US)

早期審査対象出願

シアター・パークウェイ・1600

(72)発明者 ディノ・ルイック

アメリカ合衆国・カリフォルニア・94043・マウンテン・ビュー・アンフィシアター・パーク
ウェイ・1600

審査官 三沢 岳志

(56)参考文献 特開2000-195958 (JP, A)

特開平09-181185 (JP, A)

特開平08-236732 (JP, A)

特開平10-003491 (JP, A)

米国特許第6209123 (US, B1)

米国特許出願公開第2016/0026749 (US, A1)

韓国公開特許第10-2021-0142543 (KR, A)

(58)調査した分野 (Int.Cl., DB名)

G06F 30/392

30/30

H01L 21/78