(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2024-0070074
(43) 공개일자 2024년05월21일

(51) 국제특허분류(Int. Cl.)
H03H 7/18 (2006.01) *H03H 7/38* (2006.01)
(52) CPC특허분류
H03H 7/18 (2013.01)
H03H 7/38 (2013.01)
(21) 출원번호 10-2022-0151445
(22) 출원일자 2022년11월14일
심사청구일자 없음

(71) 출원인
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
충남대학교산학협력단
대전광역시 유성구 대학로 99 (궁동, 충남대학교)
(72) 발명자
이종민
경기도 수원시 영통구 삼성로 129
김철영
대전광역시 유성구 대학로 99
(뒷면에 계속)
(74) 대리인
이건주, 김정훈

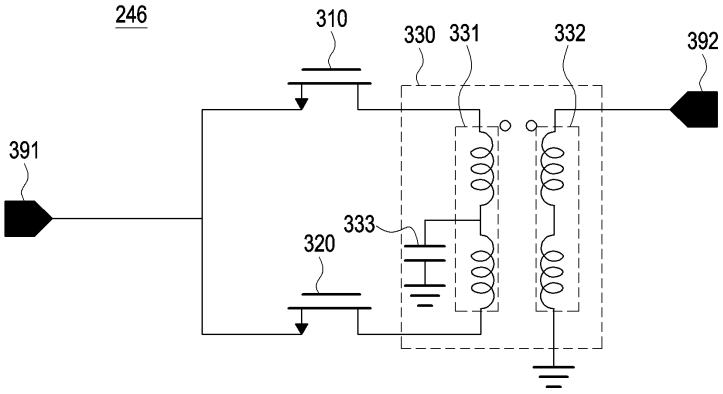
전체 청구항 수 : 총 16 항

(54) 발명의 명칭 **위상 천이기, 위상 천이기를 포함하는 전자 장치 및 그 동작 방법**

(57) 요 약

위상 천이기는, 제 1 차 인덕터, 제 2 차 인덕터, 및 센터탭 커패시터를 포함하는 센터탭 트랜스포머; 상기 제 1 차 인덕터의 제 1 단에 전기적으로 연결되는 제 1 스위치; 및 상기 제 1 차 인덕터의 제 2 단에 전기적으로 연결되는 제 2 스위치를 포함할 수 있다. 상기 제 1 스위치가 온 상태이며 상기 제 2 스위치가 오프 상태인 동안에는, 상기 위상 천이기의 상기 입력단에 입력되는 제 1 RF 신호와 동위상을 가지는 유도된 제 1 RF 신호가 상기 제 2 차 인덕터에 연결되는 상기 위상 천이기의 출력단을 통하여 출력될 수 있다. 상기 제 1 스위치가 오프 상태이며 상기 제 2 스위치가 온 상태인 동안에는, 상기 위상 천이기의 상기 입력단에 입력되는 제 2 RF 신호와 180도의 위상 차이를 가지는 유도된 제 2 RF 신호가 상기 위상 천이기의 상기 출력단을 통하여 출력될 수 있다.

대 표 도 - 도3



(72) 발명자
여성구
경기도 수원시 영통구 삼성로 129
최한웅
대전광역시 유성구 대학로 99
송재혁
대전광역시 유성구 대학로 99
임정택
대전광역시 유성구 대학로 99

명 세 서

청구범위

청구항 1

위상 천이기(246)에 있어서,

제 1 차 인덕터(331), 상기 제 1 차 인덕터(331)와 자기적으로 커플링되는 제 2 차 인덕터(332), 및 상기 제 1 차 인덕터(331)에 연결되는 센터탭 커패시터(333)를 포함하는 센터탭 트랜스포머(330);

상기 제 1 차 인덕터(331)의 제 1 단에 전기적으로 연결되어, 상기 위상 천이기(246)의 입력단(391) 및 상기 제 1 차 인덕터(331)의 상기 제 1 단을 선택적으로(selectively) 연결하는 제 1 스위치(310); 및

상기 제 1 차 인덕터(331)의 제 2 단에 전기적으로 연결되어, 상기 위상 천이기(246)의 상기 입력단(391) 및 상기 제 1 차 인덕터(331)의 상기 제 2 단을 선택적으로 연결하는 제 2 스위치(320)를 포함하고,

상기 제 1 스위치(310)가 온 상태이며 상기 제 2 스위치(320)가 오프 상태인 동안에는, 상기 위상 천이기(246)의 상기 입력단(391)에 입력되는 제 1 RF 신호와 동위상을 가지는 유도된 제 1 RF 신호가 상기 제 2 차 인덕터(332)에 연결되는 상기 위상 천이기(246)의 출력단(392)을 통하여 출력되고,

상기 제 1 스위치(310)가 오프 상태이며 상기 제 2 스위치(320)가 온 상태인 동안에는, 상기 위상 천이기(246)의 상기 입력단(391)에 입력되는 제 2 RF 신호와 180도의 위상 차이를 가지는 유도된 제 2 RF 신호가 상기 위상 천이기(246)의 상기 출력단(392)을 통하여 출력되는,

위상 천이기(246).

청구항 2

제 1 항에 있어서,

상기 센터탭 커패시터(333)는 상기 제 1 차 인덕터(331)의 제 1 지점에 연결되며, 상기 제 1 지점에 의하여 분할되는 상기 제 1 차 인덕터(331)의 제 1 서브 인덕터의 인덕턴스는, 상기 제 1 지점에 의하여 분할되는 상기 제 1 차 인덕터(331)의 제 2 서브 인덕터의 인덕턴스와 실질적으로 동일한,

위상 천이기(246).

청구항 3

제 1 항 또는 제 2 항에 있어서,

상기 제 1 스위치(310) 및 상기 제 2 스위치(320)에 전기적으로 연결되는 제 1 정합 회로(710)를 더 포함하는,

위상 천이기(246).

청구항 4

제 1 항 내지 제 3 항 중 적어도 하나의 항에 있어서,

상기 제 1 정합 회로(710)는 제 1 커패시터(830)를 포함하는,

위상 천이기(246).

청구항 5

제 1 항 내지 제 4 항 중 적어도 하나의 항에 있어서,

상기 제 2 차 인덕터(332)의 제 1 단에 전기적으로 연결되는 제 2 정합 회로(720)를 더 포함하는,

위상 천이기(246).

청구항 6

제 1 항 내지 제 5 항 중 적어도 하나의 항에 있어서,

상기 제 1 스위치(310) 및 상기 제 1 차 인덕터(331)의 상기 제 1 단 사이에 전기적으로 연결되는 제 3 인덕터(810); 및

상기 제 2 스위치(320) 및 상기 제 1 차 인덕터(331)의 상기 제 2 단 사이에 전기적으로 연결되는 제 4 인덕터(820)를 더 포함하는,

위상 천이기(246).

청구항 7

제 1 항 내지 제 6 항 중 적어도 하나의 항에 있어서,

상기 제 3 인덕터(810)의 인덕턴스와 상기 제 4 인덕터(820)의 인덕턴스는 실질적으로 동일한,

위상 천이기(246).

청구항 8

제 1 항 내지 제 7 항 중 적어도 하나의 항에 있어서,

상기 제 1 차 인덕터(331) 및 상기 제 2 차 인덕터(332)의 권선 방향은 동일한,

위상 천이기(246).

청구항 9

전자 장치(100)에 있어서,

안테나들(248, 258, 268);

상기 안테나들(248, 258, 268)에 연결되는 위상 천이기들(240, 250, 260);

상기 위상 천이기들(240, 250, 260)에 연결되는 스플리터/컴바이너(270);

상기 스플리터/컴바이너(270)를 통해 상기 위상 천이기들(240, 250, 260)로 RF 신호를 제공하도록 설정되는 RFIC(220); 및

프로세서(210)를 포함하고,

상기 위상 천이기들(240, 250, 260) 중 제 1 위상 천이기(246)는,

제 1 차 인덕터(331), 상기 제 1 차 인덕터(331)와 자기적으로 커플링되는 제 2 차 인덕터(332), 및 상기 제 1 차 인덕터(331)에 연결되는 센터탭 커패시터(333)를 포함하는 센터탭 트랜스포머(330);

상기 제 1 차 인덕터(331)의 제 1 단에 전기적으로 연결되어, 상기 제 1 위상 천이기(246)의 입력단(391) 및 상기 제 1 차 인덕터(331)의 상기 제 1 단을 선택적으로(selectively) 연결하는 제 1 스위치(310); 및

상기 제 1 차 인덕터(331)의 제 2 단에 전기적으로 연결되어, 상기 위상 천이기의 상기 입력단(391) 및 상기 제 1 차 인덕터(331)의 상기 제 2 단을 선택적으로(selectively) 연결하는 제 2 스위치(320)를 포함하고,

상기 프로세서(210)는, 상기 제 1 스위치(310) 및 상기 제 2 스위치(320)의 온/오프를 제어하도록 설정되고,

상기 제 1 스위치(310)가 온 상태이며 상기 제 2 스위치(320)가 오프 상태인 동안에는, 상기 제 1 위상 천이기(246)의 상기 입력단(391)에 입력되는 제 1 RF 신호와 동위상을 가지는 유도된 제 1 RF 신호가 상기 제 2 차 인덕터(332)에 연결되는 상기 제 1 위상 천이기(246)의 출력단(392)을 통하여 출력되고,

상기 제 1 스위치(310)가 오프 상태이며 상기 제 2 스위치(320)가 온 상태인 동안에는, 상기 제 1 위상 천이기(246)의 상기 입력단(391)에 입력되는 제 2 RF 신호와 180도의 위상 차이를 가지는 유도된 제 2 RF 신호가 상기 제 1 위상 천이기(246)의 상기 출력단(392)을 통하여 출력되는,

전자 장치(100).

청구항 10

제 9 항에 있어서,

상기 센터탭 커패시터(333)는 상기 제 1 차 인덕터(331)의 제 1 지점에 연결되며, 상기 제 1 지점에 의하여 분할되는 상기 제 1 차 인덕터(331)의 제 1 서브 인덕터의 인덕턴스는, 상기 제 1 지점에 의하여 분할되는 상기 제 1 차 인덕터(331)의 제 2 서브 인덕터의 인덕턴스와 실질적으로 동일한,

전자 장치(100).

청구항 11

제 9 항 또는 제 10 항에 있어서,

상기 제 1 위상 천이기(246)는,

상기 제 1 스위치(310) 및 상기 제 2 스위치(320)에 전기적으로 연결되는 제 1 정합 회로(710)를 더 포함하는,

전자 장치(100).

청구항 12

제 9 항 내지 제 11 항 중 적어도 하나의 항에 있어서,

상기 제 1 정합 회로(710)는 제 1 커패시터(830)를 포함하는,

전자 장치(100).

청구항 13

제 9 항 내지 제 12 항 중 적어도 하나의 항에 있어서,

상기 제 1 위상 천이기(246)는,

상기 제 2 차 인덕터(332)의 제 1 단에 전기적으로 연결되는 제 2 정합 회로(720)를 더 포함하는,

전자 장치(100).

청구항 14

제 9 항 내지 제 13 항 중 적어도 하나의 항에 있어서,

상기 제 1 위상 천이기(246)는,

상기 제 1 스위치(310) 및 상기 제 1 차 인덕터(331)의 상기 제 1 단 사이에 전기적으로 연결되는 제 3 인덕터

(810); 및

상기 제 2 스위치(320) 및 상기 제 1 차 인덕터(331)의 상기 제 2 단 사이에 전기적으로 연결되는 제 4 인덕터(820)를 더 포함하는,

전자 장치(100).

청구항 15

제 9 항 내지 제 14 항 중 적어도 하나의 항에 있어서,

상기 제 3 인덕터(810)의 인덕턴스와 상기 제 4 인덕터(820)의 인덕턴스는 실질적으로 동일한,

전자 장치(100).

청구항 16

제 9 항 내지 제 15 항 중 적어도 하나의 항에 있어서,

상기 제 1 차 인덕터(331) 및 상기 제 2 차 인덕터(332)의 권선 방향은 동일한,

전자 장치(100).

발명의 설명

기 술 분 야

[0001] 본 발명의 실시 예들은, 위상 천이기, 위상 천이기를 포함하는 전자 장치 및 그 동작 방법에 관한 것이다.

배 경 기 술

[0002] 빔포밍 기술 또는 위상 배열(phased-array) 시스템은 안테나 어레이를 포함하는 전자 장치를 이용하는 분야(예: 통신, 충전)에 적용될 수 있다. 위상 천이기는 전자 장치의 빔포밍 기술 또는 위상 배열(phased-array) 시스템을 구현하는 데 있어서 필수적인 회로이다. 5G 통신 기술의 경우 mm-Wave 대역 (20GHz 이상)에서 동작하고 요구되는 대역폭이 넓기 때문에, 위상 천이기의 광대역 동작이 요구된다. 위상 천이기를 포함하는 전자 장치의 정밀한 동작을 위하여, 위상 천이기는 적은 오류의 위상 변화를 가져야 하고, 위상 천이기의 손실은 최소화 되어야 한다. 위상 천이기를 구성하는 여러 단위 중에서 180도 위상 천이기의 위상 오류와 손실이 위상 천이기의 단위 중에서 가장 크므로 개선이 요구된다.

발명의 내용

해결하려는 과제

과제의 해결 수단

[0003] 실시예에 따라서, 위상 천이기는, 제 1 차 인덕터, 상기 제 1 차 인덕터와 자기적으로 커플링되는 제 2 차 인덕터, 및 상기 제 1 차 인덕터에 연결되는 센터탭 커패시터를 포함하는 센터탭 트랜스포머; 상기 제 1 차 인덕터의 제 1 단에 전기적으로 연결되어, 상기 위상 천이기의 입력단 및 상기 제 1 차 인덕터의 상기 제 1 단을 선택적으로(selectively) 연결하는 제 1 스위치; 및 상기 제 1 차 인덕터의 제 2 단에 전기적으로 연결되어, 상기 위상 천이기의 상기 입력단 및 상기 제 1 차 인덕터의 상기 제 2 단을 선택적으로 연결하는 제 2 스위치를 포함할 수 있다. 상기 제 1 스위치가 온 상태이며 상기 제 2 스위치가 오프 상태인 동안에는, 상기 위상 천이기의 상기 입력단에 입력되는 제 1 RF 신호와 동위상을 가지는 유도된 제 1 RF 신호가 상기 제 2 차 인덕터에 연결되는 상기 위상 천이기의 출력단을 통하여 출력될 수 있다. 상기 제 1 스위치가 오프 상태이며 상기 제 2 스위치가 온 상태인 동안에는, 상기 위상 천이기의 상기 입력단에 입력되는 제 2 RF 신호와 180도의 위상 차이를 가지

는 유도된 제 2 RF 신호가 상기 위상 천이기의 상기 출력단을 통하여 출력될 수 있다.

[0004] 실시예에 따라서, 전자 장치는, 안테나들; 상기 안테나들에 연결되는 위상 천이기들; 상기 위상 천이기들에 연결되는 스플리터/컴바이너; 상기 스플리터/컴바이너를 통해 상기 위상 천이기들로 RF 신호를 제공하도록 설정되는 RFIC; 및 프로세서를 포함할 수 있다. 상기 위상 천이기들 중 제 1 위상 천이기는, 제 1 차 인덕터, 상기 제 1 차 인덕터와 자기적으로 커플링되는 제 2 차 인덕터, 및 상기 제 1 차 인덕터에 연결되는 센터탭 커패시터를 포함하는 센터탭 트랜스포머; 상기 제 1 차 인덕터의 제 1 단에 전기적으로 연결되어, 상기 제 1 위상 천이기의 입력단 및 상기 제 1 차 인덕터의 상기 제 1 단을 선택적으로(selectively) 연결하는 제 1 스위치; 및 상기 제 1 차 인덕터의 제 2 단에 전기적으로 연결되어, 상기 위상 천이기의 상기 입력단 및 상기 제 1 차 인덕터의 상기 제 2 단을 선택적으로(selectively) 연결하는 제 2 스위치를 포함할 수 있다. 상기 프로세서는, 상기 제 1 스위치 및 상기 제 2 스위치의 온/오프를 제어하도록 설정될 수 있다. 상기 제 1 스위치가 온 상태이며 상기 제 2 스위치가 오프 상태인 동안에는, 상기 제 1 위상 천이기의 상기 입력단에 입력되는 제 1 RF 신호와 동위상을 가지는 유도된 제 1 RF 신호가 상기 제 2 차 인덕터에 연결되는 상기 제 1 위상 천이기의 출력단을 통하여 출력될 수 있다. 상기 제 1 스위치가 오프 상태이며 상기 제 2 스위치가 온 상태인 동안에는, 상기 제 1 위상 천이기의 상기 입력단에 입력되는 제 2 RF 신호와 180도의 위상 차이를 가지는 유도된 제 2 RF 신호가 상기 제 1 위상 천이기의 상기 출력단을 통하여 출력될 수 있다.

발명의 효과

도면의 간단한 설명

[0005] 도 1은 실시예에 따른 시스템에 포함되는 전자 장치의 동작을 설명하는 도면이다.

도 2는 실시예에 따른 전자 장치에 포함되는 위상 천이기를 설명하는 도면이다.

도 3은 실시예에 따른 위상 천이기의 회로도이다.

도 4는 실시예에 따른 위상 천이기 및 위상 천이기를 포함하는 전자 장치의 동작 방법의 흐름도이다.

도 5는 실시예에 따른 위상 천이기 및 위상 천이기를 포함하는 전자 장치의 동작을 설명하는 도면이다.

도 6은 실시예에 따른 위상 천이기 및 위상 천이기를 포함하는 전자 장치의 동작을 설명하는 도면이다.

도 7은 실시예에 따른 위상 천이기의 회로도이다.

도 8은 실시예에 따른 위상 천이기의 회로도이다.

도 9는 실시예에 따른 위상 천이기의 회로를 설명하는 도면이다.

도 10은 실시예에 따른 위상 천이기의 입력 반사 손실의 그래프이다.

도 11은 실시예에 따른 위상 천이기의 출력 반사 손실의 그래프이다.

도 12는 실시예에 따른 위상 천이기의 삽입 손실의 그래프이다.

도 13은 실시예에 따른 위상 천이기에서 출력되는 신호의 위상의 그래프이다.

도 14는 실시예에 따른 위상 천이기의 입력 반사 손실의 그래프이다.

도 15는 실시예에 따른 위상 천이기의 출력 반사 손실의 그래프이다.

도 16은 실시예에 따른 위상 천이기의 삽입 반사 손실의 그래프이다.

도 17은 실시예에 따른 위상 천이기의 위상 오류의 RMS 평균 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0006] 도 1은 실시예에 따른 시스템에 포함되는 전자 장치의 동작을 설명하는 도면이다.

[0007] 실시예에 따라, 도 1을 참조하면, 전자 장치(100)는 빔포밍(beam forming) 기술을 이용하여 기지국(예: 제 1 기지국(110) 또는 제 2 기지국(220))과 통신을 수행할 수 있다. 또는, 도시되지는 않았지만, 실시예에 따라, 전자 장치(100)는 빔포밍 기술을 이용하여 다른 전자 장치로 충전 전력을 송신할 수 있다. 전자 장치(100)는 빔포밍

기술을 이용하여 다른 전자 장치로부터 충전 전력을 수신할 수 있다. 전자 장치(100)의 빔포밍 기술이 이용되는 분야는 통신 분야 또는 충전 분야로 제한되지 않는다.

[0008] 실시예에 따라, 전자 장치(100)는 안테나 어레이(109)를 포함할 수 있다. 전자 장치(100)는 안테나 어레이(109)에 포함되는 안테나들 각각에 전기적으로 연결되는 위상 천이기들을 포함할 수 있다. 위상 천이기의 개수에는 제한이 없다. 복수의 위상 천이기들은 안테나 어레이(109)에 포함되는 복수의 안테나들에 각각 전기적으로 연결될 수 있다. 전자 장치(100)는 안테나 어레이(109)에 포함되는 복수 개의 안테나들을 통해 각각의 RF(radio frequency) 신호를 발생시킬 수 있다. 특정 지점에서 RF 신호가 보강 간섭되도록 제어하는 기술을 빔포밍이라 할 수 있다. 전자 장치(100)는 안테나 어레이(109)에 연결되는 위상 천이기들 각각의 제어에 기반하여 빔포밍 동작을 수행할 수 있다. 안테나 어레이(109)에 포함되는 복수 개의 안테나들이 발생시키는 RF 신호의 진폭 및 위상 중 적어도 하나는 전자 장치(100)에 의하여 조정될 수 있다. 설명의 편의를 위하여, 안테나 어레이(109)에 포함되는 복수 개의 안테나들이 각각 발생시키는 RF 신호를 서브 RF 신호라 명명하도록 한다. 전자 장치(100)는 안테나 어레이(109)에 포함되는 복수 개의 안테나들에서 발생되는 서브 RF 신호 각각의 진폭 및 위상 중 적어도 하나를 조정할 수 있다. 한편, 서브 RF 신호들은 서로 간섭될 수 있다. 예를 들어, 어느 한 지점에서는 서브 RF 신호들이 서로 보강 간섭될 수 있으며, 또 다른 지점에서는 서브 RF 신호들이 서로 상쇄 간섭될 수 있다. 전자 장치(100)는 특정 지점에서 서브 RF 신호들이 서로 보강 간섭될 수 있도록, 안테나 어레이(109)에 포함되는 복수 개의 안테나들에서 발생되는 서브 RF 신호 각각의 진폭 및 위상 중 적어도 하나를 조정할 수 있다. 전자 장치(100)는 특정 지점에서 서브 RF 신호들이 서로 보강 간섭이 되도록 안테나 어레이(109)에 포함되는 복수 개의 안테나들을 제어할 수 있다. 여기에서, 안테나 어레이(109)에 포함되는 복수 개의 안테나들을 제어한다는 것은, 안테나 어레이(109)에 포함되는 복수 개의 안테나들로 입력되는 신호의 크기를 제어하거나 또는 안테나 어레이(109)에 포함되는 복수 개의 안테나들로 입력되는 신호의 위상(또는 딜레이)을 제어하는 것을 의미할 수 있다. 전자 장치(100)는 위상 천이기를 이용하여 복수 개의 안테나들로 입력되는 신호의 위상(또는 딜레이)을 제어할 수 있다. 전자 장치(100)가 복수 개의 안테나들로 입력되는 신호의 위상(또는 딜레이)을 제어하는 방식에 대해서는 도 2를 참조하여 후술하도록 한다.

[0009] 도 1을 참조하여, 전자 장치(100)의 빔포밍 기술에 대하여 통신 분야를 예시로 설명하도록 한다. 도 1에서 전자 장치(100)는 제 1 기지국(110)과 통신을 수행할 수 있는 범위(119) 내에 위치한 상태에서 제 1 기지국(110)과 통신을 수행할 수 있다. 전자 장치(100)는 안테나 어레이(109)를 통한 빔포밍 기술을 이용하여 제 1 주파수(f_1)를 중심 주파수로 하는 제 1 주파수 대역을 이용하여 제 1 기지국(110)과 통신을 수행할 수 있다. 전자 장치(100)는 이동(108)할 수 있다. 전자 장치(100)는 제 2 기지국(120)과 통신을 수행할 수 있는 범위(129) 내에 위치한 상태에서 제 2 기지국(120)과 통신을 수행할 수 있다. 전자 장치(100)는 안테나 어레이(109)를 통한 빔포밍 기술을 이용하여 제 2 주파수(f_2)를 중심 주파수로 하는 제 2 주파수 대역을 이용하여 제 2 기지국(120)과 통신을 수행할 수 있다. 전자 장치(100)와 제 1 기지국(110) 사이의 제 1 주파수(f_1)와 전자 장치(100)와 제 2 기지국(120) 사이의 제 2 주파수(f_2)는 상이할 수 있다. 한편, 제 1 주파수(f_1) 및 제 2 주파수(f_2)의 차이는 상대적으로 클 수 있다. 예를 들어, 3GPP에서 제안되는 NR(New Radio)의 FR(frequency range) 2의 n257 대역의 중심주파수는 28GHz일 수 있으며, n258 대역의 중심주파수는 26GHz이고, n259 대역의 중심주파수는 41GHz이고, n260 대역의 중심주파수는 39GHz일 수 있다. 예를 들어, n257 대역 및 n258 대역의 중심주파수의 차이는 2GHz일 수 있으며, 전자 장치(101)가 커버하여야 하는 주파수의 범위는 상대적으로 클 수 있다. 이에 따라, 전자 장치(100)는 광대역 동작이 요구될 수 있다. 전자 장치(100)의 광대역 동작은, 넓은 범위에 포함되는 상이한 주파수(예: 제 1 주파수(f_1) 및 제 2 주파수(f_2))에서 전자 장치(100)가 정상적으로(또는, 지정된 수준 이상의 능력으로) 동작하는 것을 의미할 수 있다. 전자 장치(100)의 광대역 동작은 후술하는 위상 천이기를 통해 달성될 수 있다. 전자 장치(100)의 광대역 동작이 적용되는 분야에는 제한이 없다.

[0010] 도 2는 실시예에 따른 전자 장치에 포함되는 위상 천이기를 설명하는 도면이다.

[0011] 도 2를 참조하면, 전자 장치(100)는 RF 신호(예: 서브 RF신호)를 발생시키는 안테나들(248, 258, 268)을 포함할 수 있다. 전자 장치(100)는 안테나들(248, 258, 268)로 입력되는 신호의 위상(또는 딜레이)을 조정하는 위상 천이기들(240, 250, 260)을 포함할 수 있다. 전자 장치(100)는 안테나들(248, 258, 268)로 입력되는 RF 신호를 증폭하는 증폭기들(247, 257, 267)을 포함할 수 있다. 증폭기들(247, 257, 267)은 안테나들(248, 258, 268)을 통해 수신되는 RF 신호를 증폭할 수도 있다. 전자 장치(100)는 무선 주파수(RF) 신호를 제공하는 RFIC(radio frequency integrated circuit)(220)를 포함할 수 있다. 전자 장치(100)는 RFIC(220)로부터 제공되는 RF 신호를 위상 천이기들(240, 250, 260)로 분기하는 스플리터/컴바이너(270)를 포함할 수 있다. 안테나들(248, 258,

268)을 통해 수신되는 RF 신호들은 스플리터/컴바이너(270)에 의해 결합되어 RFIC(220)로 제공될 수도 있다. RF 신호(예: 서브 RF 신호)의 위상 각각은, 빔포밍을 위하여 조정될 수 있다. 여기에서, RF 신호(예: 서브 RF 신호)는, 컴바이너/스플리터(270)에 의하여 분기된 이후에 위상 천이기들(240, 250, 260) 각각으로 입력되는 송신되는 RF 신호 및/또는 컴바이너/스플리터(270)에 의하여 결합되기 이전의 위상 천이기들(240, 250, 260) 각각에 인가되는 수신되는 RF 신호를 의미할 수 있다.

[0012] RFIC(220)는 지정된 고주파 대역(예: mmWave 대역)을 지원할 수 있다. 도 2에는 하나의 RFIC(220)만이 도시되어 있으나, 전자 장치(100)에 포함되는 RFIC(220)의 개수에는 제한이 없다. 프로세서(210)(예: 모뎀)는 기저대역(baseband) 신호를 제공할 수 있다. RFIC(220)는, 송신 시에, 프로세서(210)에 의해 생성된 기저대역 신호를 지정된 고주파 대역의 RF 신호로 변환할 수 있다. RFIC(220)는, 수신 시에, 스플리터/컴바이너(270)를 통해 제공되는 RF 신호(예: 안테나들(248, 258, 268)을 통해 수신되는 RF 신호들이 스플리터/컴바이너(270)에 의해 결합된 RF 신호)를 프로세서(210)에 의해 처리될 수 있도록 기저대역 신호로 변환할 수 있다. 전자 장치(100)는, 실시예에 따라, RFIC(220)와 별개로 또는 적어도 그 일부로서, IFIC(intermediate frequency integrated circuit)를 포함할 수 있다. 이런 경우, IFIC는 프로세서(210)에 의해 생성된 기저대역 신호를 중간(intermediate) 주파수 대역의 RF 신호(이하, IF 신호)로 변환한 뒤, 상기 IF 신호를 RFIC(220)로 전달할 수 있다. RFIC(220)는 IF 신호를 지정된 고주파 대역의 RF 신호로 변환할 수 있다. 수신 시에, RF 신호가 안테나들(248, 258, 268)을 통해 외부로부터 수신되고 RFIC(220)에 의해 IF 신호로 변환될 수 있다. IFIC는 IF 신호를 프로세서(210)가 처리할 수 있도록 기저대역 신호로 변환할 수 있다.

[0013] 위상 천이기들(240, 250, 260)은 스플리터/컴바이너(270)에 의해 분기된 RF 신호의 위상을 조정할 수 있다. 안테나들(248, 258, 268)은 위상 천이기들(240, 250, 260)에 의해 위상이 조정된 송신되는 RF 신호를 입력 받을 수 있다. 위상 천이기들(240, 250, 260)은 안테나들(248, 258, 268)을 통해 수신된 RF 신호의 위상을 조정할 수 있다. 스플리터/컴바이너(270)는 위상 천이기들(240, 250, 260)에 의해 위상이 조정된 수신되는 RF 신호들을 결합할 수 있다. 위상 천이기들(240, 250, 260) 각각은 안테나들(248, 258, 268) 각각에 전기적으로 연결될 수 있다.

[0014] 위상 천이기들(240, 250, 260)은 여러 단위로 구성될 수 있다. 예를 들어, 도 2를 참조하면 위상 천이기들(240, 250, 260)은 6 비트(bit) 단위로 제어될 수 있다. 비트는 위상 천이기들(240, 250, 260) 각각에 포함되는 위상 천이기(예: 서브 위상 천이기(241, 242, 243, 244, 245, 246, 251, 252, 253, 254, 255, 256, 261, 262, 263, 264, 265, 266)일 수 있다. 예를 들어, 위상 천이기가 6 비트 단위로 제어된다는 것은, 위상 천이기에 포함되는 6개의 서브 위상 천이기가 6비트의 제어 신호에 의하여 동작하는 것을 의미할 수 있다. 다만, 위상 천이기들(240, 250, 260) 각각에 포함되는 서브 위상 천이기의 개수 및/또는 제어 신호의 비트의 수에는 제한이 없다. 도 2에서, 제 1 위상 천이기(240)는, 제 1 서브 위상 천이기(241), 제 2 서브 위상 천이기(242), 제 3 서브 위상 천이기(243), 제 4 서브 위상 천이기(244), 제 5 서브 위상 천이기(245), 및 제 6 서브 위상 천이기(246)를 포함할 수 있다. 제 1 서브 위상 천이기(241), 제 2 서브 위상 천이기(242), 제 3 서브 위상 천이기(243), 제 4 서브 위상 천이기(244), 제 5 서브 위상 천이기(245), 및 제 6 서브 위상 천이기(246)는 각각 지정된 위상만큼 RF 신호의 위상을 조정할 수 있다. 예를 들어, 제 1 서브 위상 천이기(241)는 제 1 위상(예: 90도)만큼 위상을 조정할 수 있다. 제 1 서브 위상 천이기(241)는, 제 1 서브 위상 천이기(241)에 입력된 RF 신호와 동위상의 RF 신호를 출력하거나, 제 1 서브 위상 천이기(241)에 입력된 RF 신호의 위상에서 제 1 위상(예: 90도)만큼 조정된 위상을 가지는 RF 신호를 출력할 수 있다. 예를 들어, 제 2 서브 위상 천이기(242) 제 2 위상(예: 45도)만큼 위상을 조정할 수 있다. 제 2 서브 위상 천이기(242)는, 제 2 서브 위상 천이기(242)에 입력된 RF 신호와 동위상의 RF 신호를 출력하거나, 제 2 서브 위상 천이기(242)에 입력된 RF 신호의 위상에서 제 2 위상(예: 45도)만큼 조정된 위상을 가지는 RF 신호를 출력할 수 있다. 예를 들어, 제 3 서브 위상 천이기(243)는 제 3 위상(예: 11.25도)만큼 위상을 조정할 수 있다. 제 3 서브 위상 천이기(243)는, 제 3 서브 위상 천이기(243)에 입력된 RF 신호와 동위상의 RF 신호를 출력하거나, 제 3 서브 위상 천이기(243)에 입력된 RF 신호의 위상에서 제 3 위상(예: 11.25도)만큼 조정된 위상을 가지는 RF 신호를 출력할 수 있다. 예를 들어, 제 4 서브 위상 천이기(244)는 제 4 위상(예: 5.625도)만큼 위상을 조정할 수 있다. 제 4 서브 위상 천이기(244)는, 제 4 서브 위상 천이기(244)에 입력된 RF 신호와 동위상의 RF 신호를 출력하거나, 제 4 서브 위상 천이기(244)에 입력된 RF 신호의 위상에서 제 4 위상(예: 5.625도)만큼 조정된 위상을 가지는 RF 신호를 출력할 수 있다. 예를 들어, 제 5 서브 위상 천이기(245)는 제 5 위상(예: 22.5도)만큼 위상을 조정할 수 있다. 제 5 서브 위상 천이기(245)는, 제 5 서브 위상 천이기(245)에 입력된 RF 신호와 동위상의 RF 신호를 출력하거나, 제 5 서브 위상 천이기(241)에 입력된 RF 신호의 위상에서 제 5 위상(예: 22.5도)만큼 조정된 위상을 가지는 RF 신호를 출력할 수 있다. 예를 들어, 제 6 서브 위상 천이기(246)는 제 6 위상(예: 180도)만큼 위상을 조정할 수 있다. 제 6 서브 위상 천이기

(246)는, 제 6 서브 위상 천이기(246)에 입력된 RF 신호와 동위상의 RF 신호를 출력하거나, 제 6 서브 위상 천이기(246)에 입력된 RF 신호의 위상에서 제 6 위상(예: 180도)만큼 조정된 위상을 가지는 RF 신호를 출력할 수 있다. 제 1 위상 천이기(240)는, 제 1 서브 위상 천이기(241), 제 2 서브 위상 천이기(242), 제 3 서브 위상 천이기(243), 제 4 서브 위상 천이기(244), 제 5 서브 위상 천이기(245), 및 제 6 서브 위상 천이기(246)를 통해, 지정된 위상만큼 위상을 조정할 수 있다. 프로세서(210)는 위상 천이기들(240, 250, 260)에 의해 조정될 위상을 결정할 수 있다. 프로세서(210)는 위상 천이기들(240, 250, 260)로 제어 신호를 제공할 수 있다. 위상 천이기들(240, 250, 260)은 프로세서(210)에 의해 제공되는 제어 신호에 따라 지정된 위상만큼 위상을 조정할 수 있다. 예를 들어, 도 2에서, 프로세서(210)는 제 1 서브 위상 천이기(241), 제 4 서브 위상 천이기(244), 및 제 6 서브 위상 천이기(246)에서 위상을 조정하도록 하는 제어 신호(예: 1, 0, 0, 1, 0, 1)를 제공할 수 있다. 예를 들어, 제어 신호가 1인 경우, 제어 신호에 대응하는 서브 위상 천이기는 위상 조정을 수행할 수 있다. 제어 신호가 0이 경우, 제어 신호에 대응하는 서브 위상 천이기는 위상 조정을 수행하지 않고, 입력 RF 신호와 동위상의 출력 RF 신호를 출력할 수 있다. 도 2에서, 프로세서(210)에 의해 제공되는 제어 신호(예: 1, 0, 0, 1, 0, 1)에 따라, 제 1 서브 위상 천이기(241), 제 4 서브 위상 천이기(244), 및 제 6 서브 위상 천이기(246)에서는 입력 RF 신호의 위상에서 위상이 조정된 출력 RF 신호가 출력되고, 제 2 서브 위상 천이기(242), 제 3 서브 위상 천이기(243), 및 제 5 서브 위상 천이기(245)에서는 입력 RF 신호와 동위상의 출력 RF 신호가 출력될 수 있다. 결과적으로, 제 1 위상 천이기(240)의 출력 RF 신호의 위상은 입력 RF 신호의 위상에서, 제 1 서브 위상 천이기(241), 제 4 서브 위상 천이기(244), 및 제 6 서브 위상 천이기(246) 각각에 의해 조정되는 위상만큼(예: 제 1 위상(예: 90도), 제 4 위상(예: 5.625도), 및 제 6 위상(예: 180도)의 합인 275.625도만큼) 지연될 수 있다. 마찬가지로, 프로세서(210)는, 제 2 위상 천이기(250)(예: 제 2 위상 천이기(250)에 포함되는 서브 위상 천이기들(251, 252, 253, 254, 255, 256)) 및/또는 제 3 위상 천이기(260)(예: 제 3 위상 천이기(260)에 포함되는 서브 위상 천이기들(261, 262, 263, 264, 265, 266))로도 제어 신호를 제공할 수 있다.

[0015] 도 2에는 제 1 위상 천이기(240)에 포함되는 제 6 서브 위상 천이기(246)의 회로도가 도시되어 있다. 도 3을 참조하여 제 6 서브 위상 천이기(246)(이하, 위상 천이기(246))의 회로도를 설명하도록 한다.

[0016] 도 3은 실시예에 따른 위상 천이기의 회로도이다.

[0017] 도 3의 위상 천이기(246)는, 도 2의 제 1 위상 천이기(240)에 포함되는 제 6 서브 위상 천이기(246)일 수 있다. 도 3의 위상 천이기(246)는 지정된 위상만큼 위상을 조정할 수 있다. 도 3의 위상 천이기(246)는 180도만큼 위상을 조정할 수 있다. 위상 천이기(246)는, 위상 천이기(246)에 입력된 RF 신호와 동위상의 RF 신호를 출력하거나, 위상 천이기(246)에 입력된 RF 신호의 위상에서 180도만큼 조정된 위상을 가지는 RF 신호를 출력할 수 있다.

[0018] 도 3을 참조하면, 위상 천이기(246)는, 센터탭 트랜스포머(330), 제 1 스위치(310), 및 제 2 스위치(320)를 포함할 수 있다.

[0019] 센터탭 트랜스포머(330)는, 제 1 차 인덕터(331), 제 1 차 인덕터(331)와 자기적으로 커플링되는 제 2 차 인덕터(332), 및 제 1 차 인덕터(331)에 연결되는 센터탭 커패시터(333)를 포함할 수 있다. 센터탭 커패시터(333)는 제 1 차 인덕터(331)의 제 1 지점에 연결될 수 있다. 제 1 차 인덕터(331)는 센터탭 커패시터(333)가 연결되는 제 1 지점을 기준으로 제 1 서브 인덕터와 제 2 서브 인덕터로 분할될 수 있다. 제 1 지점에 의하여 분할되는 제 1 차 인덕터(331)의 제 1 서브 인덕터의 인덕턴스는, 제 1 지점에 의하여 분할되는 제 1 차 인덕터(331)의 제 2 서브 인덕터의 인덕턴스와 실질적으로 동일할 수 있다.

[0020] 도 3의 위상 천이기(246)와 달리, 인덕터와 커패시터 만으로 구성되는 필터 구조를 이용하는 위상 천이기는, 필터 구조가 협대역 동작을 하기 때문에, 광대역 동작을 수행하기 어려울 수 있다. 도 3의 위상 천이기(246)는, 센터탭 트랜스포머(330)를 포함함으로써, 광대역 동작이 가능할 수 있다. 트랜스포머(예: 센터탭 트랜스포머(330))의 양 포트 사이의 전달함수는, 인덕터와 커패시터 만으로 구성되는 필터 구조의 양 포트 사이의 전달함수에 비하여 극점(pole)이 하나 추가되기 때문에, 센터탭 트랜스포머(330)를 포함하는 위상 천이기(246)는 광대역 동작을 수행할 수 있다. 위상 천이기(246)는 센터탭 트랜스포머(330)를 이용하여 균등한 위상의 RF 신호를 출력할 수 있다. 위상 천이기(246)는 제 1 스위치(310), 제 2 스위치(320), 및 센터탭 트랜스포머(330)를 이용하여, 광대역으로 일정한 위상 지연을 수행할 수 있다. 위상 천이기(246)의 광대역 동작에 대해서는 도 10 내지 도 17에서 추가적으로 설명하도록 한다.

[0021] 도 3을 참조하면, 제 1 스위치(310)는 제 1 차 인덕터(331)의 제 1 단에 전기적으로 연결될 수 있다. 제 1 스위치(310)는 위상 천이기(246)의 입력단(391) 및 제 1 차 인덕터(331)의 제 1 단을 선택적으로 연결할 수 있다.

예를 들어, 제 1 스위치(310)의 온 상태에서, 위상 천이기(246)의 입력단(391) 및 제 1 차 인덕터(331)의 제 1 단은 전기적으로 연결될 수 있다. 제 1 스위치(310)의 온 상태에서, 위상 천이기(246)의 입력단(391)을 통해 입력되는 RF 신호는 제 1 차 인덕터(331)의 제 1 단으로 전달될 수 있다. 제 1 스위치(310)의 오프 상태에서, 위상 천이기(246)의 입력단(391) 및 제 1 차 인덕터(331)의 제 1 단은 전기적으로 연결되지 않을 수 있다. 전기적으로 연결되지 않는 것을 전기적으로 차단되었다고 표현할 수 있다. 제 1 스위치(310)의 오프 상태에서, 위상 천이기(246)의 입력단(391)을 통해 입력되는 RF 신호는 제 1 차 인덕터(331)의 제 1 단으로 전달되지 않을 수 있다.

[0022] 제 2 스위치(320)는 제 1 차 인덕터(331)의 제 2 단에 전기적으로 연결될 수 있다. 제 2 스위치(320)는 위상 천이기(246)의 입력단(391) 및 제 1 차 인덕터(331)의 제 2 단을 선택적으로 연결할 수 있다. 예를 들어, 제 2 스위치(320)의 온 상태에서, 위상 천이기(246)의 입력단(391) 및 제 1 차 인덕터(331)의 제 2 단은 전기적으로 연결될 수 있다. 제 2 스위치(320)의 온 상태에서, 위상 천이기(246)의 입력단(391)을 통해 입력되는 RF 신호는 제 1 차 인덕터(331)의 제 2 단으로 전달될 수 있다. 제 2 스위치(320)의 오프 상태에서, 위상 천이기(246)의 입력단(391) 및 제 1 차 인덕터(331)의 제 2 단은 전기적으로 연결되지 않을 수 있다. 제 2 스위치(320)의 오프 상태에서, 위상 천이기(246)의 입력단(391)을 통해 입력되는 RF 신호는 제 1 차 인덕터(331)의 제 2 단으로 전달되지 않을 수 있다.

[0023] 제 1 차 인덕터(331)와 제 2 차 인덕터(322)는 자기적으로 커플링 될 수 있다. 제 1 차 인덕터(331)에 제공되는 RF 신호에 기반하여, 제 1 차 인덕터(331)의 주변에 자기장이 제공될 수 있다. 제 1 차 인덕터(331)의 주변에 제공되는 자기장에 기반하여, 제 2 차 인덕터(332)에 RF 신호가 유도될 수 있다. 제 1 차 인덕터(331)에 제공되는 RF 신호의 방향(또는 위상)에 기반하여, 제 1 차 인덕터(331)의 주변에 제공되는 자기장의 방향이 결정될 수 있다. 제 1 차 인덕터(331)의 주변에 제공되는 자기장의 방향에 기반하여, 제 2 차 인덕터(332)에 유도되는 RF 신호의 방향(또는 위상)이 결정될 수 있다. 예를 들어, 후술하는 도 5와 같이 제 1 차 인덕터(331)의 권선 방향과 제 2 차 인덕터(322)의 권선 방향은 동일할 수 있다. 도 5와 같이 제 1 차 인덕터(331)의 권선 방향과 제 2 차 인덕터(322)의 권선 방향은 동일함에 따라, 제 1 스위치(310)를 통해 제 1 차 인덕터(331)로 전류가 흐르면, 제 2 차 인덕터(332)에는 출력단(392)에서 접지 방향으로 전류가 흐를 수 있다. 도 5와 같이 제 1 차 인덕터(331)의 권선 방향과 제 2 차 인덕터(322)의 권선 방향은 동일함에 따라, 제 2 스위치(320)를 통해 제 1 차 인덕터(331)로 전류가 흐르면, 제 2 차 인덕터(332)에는 접에서 출력단(392) 방향으로 전류가 흐를 수 있다.

[0024] 위상 천이기(246)는, 제 1 스위치(310) 및 제 2 스위치(320)의 온/오프에 따라, 위상 천이기(246)의 입력단(391)으로 입력되는 RF 신호와 동위상을 가지는 유도된 RF 신호, 또는 입력단(391)으로 입력되는 RF 신호와 180도의 위상 차이를 가지는 유도된 RF 신호가 출력단(392)을 통하여 출력될 수 있다. 도 4를 참조하여 더욱 자세히 설명하도록 한다.

[0025] 도 4는 실시예에 따른 위상 천이기 및 위상 천이기를 포함하는 전자 장치의 동작 방법의 흐름도이다. 도 4는 도 3, 도 5 및 도 6을 참조하여 설명할 수 있다. 도 5는 실시예에 따른 위상 천이기 및 위상 천이기를 포함하는 전자 장치의 동작을 설명하는 도면이다. 도 6은 실시예에 따른 위상 천이기 및 위상 천이기를 포함하는 전자 장치의 동작을 설명하는 도면이다.

[0026] 도 4를 참조하면, 401 동작에서, 실시예에 따라, 전자 장치(100)(예: 프로세서(210))는, 위상 천이기(246)의 입력단(391)으로 제 1 RF 신호가 입력되는 동안, 위상 천이기(246)에 포함되는 제 1 스위치(310)를 온 상태로 제어하고 위상 천이기(246)에 포함되는 제 2 스위치(320)를 오프 상태로 제어할 수 있다. 프로세서(210)는 제 1 스위치(310)를 온 상태로 제어하고 제 2 스위치(320)를 오프 상태로 제어하도록 하는 제어 신호를 제공할 수 있다. 예를 들어, 도 5에서, 제 1 스위치(310)는 제 1 제어 신호(501)(예: 1)에 의해 온 상태로 제어될 수 있다. 제 1 스위치(310)의 온 상태에서, 제 1 스위치(310)는 전기적으로 단락될 수 있다. 제 1 스위치(310)의 온 상태에서, 위상 천이기(246)의 입력단으로 입력된 RF 신호는 제 1 차 인덕터(331)의 제 1 단으로 제공될 수 있다. 제 2 스위치(320)는 제 2 제어 신호(502)(예: 0)에 의해 오프 상태로 제어될 수 있다. 제 2 스위치(320)의 오프 상태에서, 제 2 스위치(320)는 전기적으로 개방될 수 있다. 제 2 스위치(320)의 오프 상태에서, 위상 천이기(246)의 입력단으로 입력된 RF 신호는 제 1 차 인덕터(331)의 제 2 단으로 제공되지 않을 수 있다. 제 1 스위치(310)가 온 상태이며 제 2 스위치(320)가 오프 상태인 동안에는, 위상 천이기(246)의 입력단(391)에 입력되는 제 1 RF 신호는, 제 1 스위치(310)를 통해, 제 1 차 인덕터(331)의 제 1 단으로 제공될 수 있다. 제 1 스위치(310)가 온 상태이며 제 2 스위치(320)가 오프 상태인 동안에는, 위상 천이기(246)의 입력단(391)에 입력되는 제 1 RF 신호는, 제 1 스위치(310)에 전기적으로 연결되는 제 1 차 인덕터(331)의 제 1 단에서 센터탭 커패시터(333)를 향하는 제 1 방향(510)으로 제공될 수 있다. 따라서, 제 1 스위치(310)가 온 상태이며 제 2 스위치

(320)가 오프 상태인 동안에는, 제 1 차 인덕터(331) 중에서, 센터탭 커패시터(333)가 연결되는 제 1 지점에 의하여 분할되는 제 1 차 인덕터(331)의 제 1 서브 인덕터에만 RF 신호가 제공될 수 있고, 제 1 지점에 의하여 분할되는 제 1 차 인덕터(331)의 제 2 서브 인덕터에는 RF 신호가 제공되지 않을 수 있다.

[0027] 403 동작에서, 실시예에 따라, 위상 천이기(246)의 입력단(391)에 제 1 RF 신호가 입력되고, 제 1 스위치(310)가 온 상태이고, 제 2 스위치(320)가 오프 상태인 동안에는, 위상 천이기(246)의 입력단(391)에 입력되는 제 1 RF 신호와 동위상을 가지는 유도된 제 1 RF 신호(520)가 제 2 차 인덕터(332)에 연결되는 위상 천이기(246)의 출력단(392)을 통하여 출력될 수 있다.

[0028] 403 동작에서, 실시예에 따라, 전자 장치(100)(예: 프로세서(210))는, 위상 천이기(246)의 입력단(391)으로 제 2 RF 신호가 입력되는 동안, 위상 천이기(246)에 포함되는 제 1 스위치(310)를 오프 상태로 제어하고 위상 천이기(246)에 포함되는 제 2 스위치(320)를 온 상태로 제어할 수 있다. 프로세서(210)는 제 1 스위치(310)를 오프 상태로 제어하고 제 2 스위치(320)를 온 상태로 제어하도록 하는 제어 신호를 제공할 수 있다. 예를 들어, 도 6에서, 제 1 스위치(310)는 제 3 제어 신호(601)(예: 0)에 의해 오프 상태로 제어될 수 있다. 제 1 스위치(310)는 전기적으로 개방될 수 있다. 제 1 스위치(310)의 오프 상태에서, 위상 천이기(246)의 입력단으로 입력된 RF 신호는 제 1 차 인덕터(331)의 제 1 단으로 제공되지 않을 수 있다. 제 2 스위치(320)는 제 4 제어 신호(602)(예: 1)에 의해 온 상태로 제어될 수 있다. 제 2 스위치(320)는 전기적으로 단락될 수 있다. 제 2 스위치(320)의 온 상태에서, 위상 천이기(246)의 입력단으로 입력된 RF 신호는 제 1 차 인덕터(331)의 제 2 단으로 제공될 수 있다. 제 1 스위치(310)가 오프 상태이며 제 2 스위치(320)가 온 상태인 동안에는, 위상 천이기(246)의 입력단(391)에 입력되는 제 2 RF 신호는, 제 2 스위치(320)를 통해, 제 1 차 인덕터(331)의 제 2 단으로 제공될 수 있다. 제 1 스위치(310)가 오프 상태이며 제 2 스위치(320)가 온 상태인 동안에는, 위상 천이기(246)의 입력단(391)에 입력되는 제 2 RF 신호는, 제 2 스위치(320)에 전기적으로 연결되는 제 1 차 인덕터(331)의 제 2 단에서 센터탭 커패시터(333)를 향하는 제 2 방향(610)으로 제공될 수 있다. 따라서, 제 1 스위치(310)가 오프 상태이며 제 2 스위치(320)가 온 상태인 동안에는, 제 1 차 인덕터(331) 중에서, 센터탭 커패시터(333)가 연결되는 제 1 지점에 의하여 분할되는 제 1 차 인덕터(331)의 제 2 서브 인덕터에만 RF 신호가 제공될 수 있고, 제 1 지점에 의하여 분할되는 제 1 차 인덕터(331)의 제 1 서브 인덕터에는 RF 신호가 제공되지 않을 수 있다.

[0029] 407 동작에서, 실시예에 따라, 위상 천이기(246)의 입력단(391)에 제 2 RF 신호가 입력되고, 제 1 스위치(310)가 오프 상태이고, 제 2 스위치(320)가 온 상태인 동안에는, 위상 천이기(246)의 입력단(391)에 입력되는 제 2 RF 신호와 180도의 위상 차이를 가지는 유도된 제 2 RF 신호(620)가 제 2 차 인덕터(332)에 연결되는 위상 천이기(246)의 출력단(392)을 통하여 출력될 수 있다. 401 동작에서 입력되는 제 1 RF 신호의 위상과 405 동작에서 입력되는 제 2 RF 신호의 위상이 동일한 경우, 407 동작에서 출력되는 유도된 제 2 RF 신호의 위상은, 403 동작에서 출력되는 유도된 제 1 RF 신호의 위상 보다 180도 지연된 위상일 수 있다.

[0030] 도 7은 실시예에 따른 위상 천이기의 회로도이다. 도 8은 실시예에 따른 위상 천이기의 회로도이다.

[0031] 도 7을 참조하여, 정합 회로(예: 제 1 정합 회로(710), 및/또는 제 2 정합 회로(720))를 포함하는 위상 천이기(예: 위상 천이기(246))를 설명할 수 있다. 도 8을 참조하여, 정합 회로(예: 제 1 정합 회로(710), 및/또는 제 2 정합 회로(720))의 예시를 설명할 수 있다. 도 8을 참조하여, 추가적인 인덕터(예: 제 3 인덕터(810), 및 제 4 인덕터(820))를 포함하는 위상 천이기(예: 위상 천이기(246))를 설명할 수 있다.

[0032] 도 7을 참조하면, 위상 천이기(246)는, 센터탭 트랜스포머(330), 제 1 스위치(310), 제 2 스위치(320), 및 정합 회로(예: 제 1 정합 회로(710), 및/또는 제 2 정합 회로(720))를 포함할 수 있다. 도 7은, 제 1 정합 회로(710), 및 제 2 정합 회로(720)를 모두 포함하는 것으로 도시되어 있으나, 위상 천이기(246)는, 제 1 정합 회로(710) 또는 제 2 정합 회로(720) 중 하나만을 포함할 수도 있다. 위상 천이기(246)는, 제 1 스위치(310) 및 제 2 스위치(320)에 전기적으로 연결되는 제 1 정합 회로(710)를 포함할 수 있다. 위상 천이기(246)는, 제 2 차 인덕터(332)의 제 1 단에 전기적으로 연결되는 제 2 정합 회로(720)를 포함할 수 있다. 제 2 차 인덕터(332)의 제 2 단은 그라운드에 연결될 수 있다.

[0033] 정합 회로(예: 제 1 정합 회로(710), 및/또는 제 2 정합 회로(720))는 인덕터 및/또는 커패시터를 포함할 수 있다. 정합 회로(예: 제 1 정합 회로(710), 및/또는 제 2 정합 회로(720))는 인덕터 및/또는 커패시터를 직렬/병렬 연결하여 조합할 수 있는 회로일 수 있다. 제 1 정합 회로(710)는, 위상 천이기(246)의 입력단(391) 방향의 임피던스 정합(예: 50옴[ohm])을 위한 회로일 수 있다. 제 2 정합 회로(720)는, 위상 천이기(246)의 출력단(392) 방향의 임피던스 정합(예: 50옴[ohm])을 위한 회로일 수 있다. 예를 들어, 도 8을 참조하면, 제 1 정합 회로(710)는 제 1 커패시터(830)를 포함할 수 있다. 제 1 커패시터(830)의 커패시턴스에 기반하여, 위상 천이기

(246)의 입력단(391) 방향의 임피던스 정합이 될 수 있다. 제 2 정합 회로(720)는 제 2 커패시터(840)를 포함할 수 있다. 제 2 커패시터(840)의 커패시턴스에 기반하여, 위상 천이기(246)의 출력단(392) 방향의 임피던스 정합이 될 수 있다.

[0034] 도 8을 참조하면, 위상 천이기(246)는, 추가적인 인덕터(예: 제 3 인덕터(810), 및 제 4 인덕터(820))를 포함할 수 있다. 예를 들어, 도 8에서, 위상 천이기(246)는, 제 1 스위치(310) 및 제 1 차 인덕터(331)의 제 1 단 사이에 전기적으로 연결되는 제 3 인덕터(810), 및 제 2 스위치(320) 및 제 1 차 인덕터(331)의 제 2 단 사이에 전기적으로 연결되는 제 4 인덕터(820)를 포함할 수 있다. 제 3 인덕터(810)의 인덕턴스와 제 4 인덕터(820)의 인덕턴스는 실질적으로 동일할 수 있다. 위상 천이기(246)는, 인덕턴스가 실질적으로 동일한 제 3 인덕터(810) 및 제 4 인덕터(820)를 포함함으로써, 대칭 구조를 형성할 수 있다. 제 3 인덕터(810) 및 제 4 인덕터(820)는, 위상 천이기(246)의 임피던스 정합을 용이하게 할 수 있다. 도시하지는 않았지만, 위상 천이기(246)는 센터탭 트랜스포머(330)의 제 1 차 인덕터(331)에 병렬 연결되는 커패시터를 포함할 수도 있다.

[0035] 도 9는 실시예에 따른 위상 천이기의 회로를 설명하는 도면이다.

[0036] 도 9는, 도 3의 위상 천이기(246)의 회로도에 대응하는 회로를 나타내는 도면이다.

[0037] 도 9를 참조하면, 위상 천이기(246)는, 도 3에서 설명한 바와 같이, 센터탭 트랜스포머(330), 제 1 스위치(310), 제 2 스위치(320)를 포함할 수 있다. 센터탭 트랜스포머(330)의 제 1 차 인덕터(예: 도 3의 331) 및 제 2 차 인덕터(예: 도 3의 332)는 하나의 기판의 동일한 레이어에 형성될 수 있다. 센터탭 트랜스포머(330)의 제 1 차 인덕터(예: 도 3의 331) 및 제 2 차 인덕터(예: 도 3의 332)는 각각 다른 레이어에 형성될 수도 있다. 센터탭 트랜스포머(330)에 포함되는 센터탭 커패시터(333)는, 도 9와 같이 두 개의 등가 커패시터로 구현될 수도 있다. 센터탭 커패시터(333)는, 복수 개의 커패시터로 구현될 수 있으며, 센터탭 커패시터(333)에 포함되는 복수 개의 커패시터의 개수, 및 연결 관계에는 제한이 없다. 도 9에서, 933 부분은 제 1 차 인덕터(예: 도 3의 331)의 제 1 지점과 센터탭 커패시터(333)가 연결되는 부분일 수 있다. 도 9의 회로는 예시적인 것으로서, 위상 천이기(246)의 회로의 실제 구성에는 제한이 없다.

[0038] 도 10은 실시예에 따른 위상 천이기의 입력 반사 손실의 그래프이다. 도 11은 실시예에 따른 위상 천이기의 출력 반사 손실의 그래프이다. 도 12는 실시예에 따른 위상 천이기의 삽입 손실의 그래프이다. 도 13은 실시예에 따른 위상 천이기에서 출력되는 신호의 위상의 그래프이다.

[0039] 도 10, 11, 12, 및 13을 참조하여, 도 3, 도 7, 및 도 8의 위상 천이기(246)의 단일 비트에 의한 위상 천이기의 설계 결과를 설명할 수 있다. 예를 들어, 전자 장치(100)는, 위상 천이기(246)를 이용하여 위상을 조정할 수 있다.

[0040] 도 10은, 위상 천이기(246)의 입력 반사 손실(1000)을 나타내는 그래프이다. 도 11은, 위상 천이기(246)의 출력 반사 손실(1100)을 나타내는 그래프이다. 위상 천이기(예: 위상 천이기(246))의 입출력 반사 손실이 10dB 이하인 주파수 대역을 동작 주파수 대역이라고 할 수 있다. 도 10 및 도 11을 참조하면, 도 3, 도 7, 및 도 8의 위상 천이기(246)의 동작 주파수 대역은 22GHz 내지 32GHz인 것을 확인할 수 있다. 도 12는, 위상 천이기(246)의 삽입 손실(1200)을 나타내는 그래프이다. 도 12를 참조하면, 위상 천이기(246)의 동작 주파수 대역 22GHz 내지 32GHz에서, 위상 천이기(246)의 삽입 손실은 2.8dB 이하인 것을 확인할 수 있다. 도 13은, 위상 천이기(246)에서 출력되는 신호의 위상의 그래프이다. 도 13의 1310 및 1320의 차이를 참조하면, 위상 천이기(246)에서 출력되는 신호의 위상 변화(180도)를 확인할 수 있다. 결과적으로, 위상 천이기(246)는, 22GHz 내지 32GHz의 동작 주파수 대역에서, 180도의 위상을 조정할 수 있는 회로임을 알 수 있다.

[0041] 도 14는 실시예에 따른 위상 천이기의 입력 반사 손실의 그래프이다. 도 15는 실시예에 따른 위상 천이기의 출력 반사 손실의 그래프이다. 도 16은 실시예에 따른 위상 천이기의 삽입 반사 손실의 그래프이다. 도 17은 실시예에 따른 위상 천이기의 위상 오류의 RMS(root mean square) 평균 그래프이다.

[0042] 도 14, 15, 16, 및 17을 참조하여, 도 3, 도 7, 및 도 8의 위상 천이기(246)가 포함된 6 비트 위상 천이기의 설계 결과를 설명할 수 있다. 예를 들어, 전자 장치(100)는, 위상 천이기(246)를 포함하는 6비트의 위상 천이기(예: 도 2의 제 1 위상 천이기(240))를 이용하여 위상을 조정할 수 있다. 도 14, 15, 및 16의 그래프 각각에 표시되는 복수 개의 결과값들(결과 그래프)은, 도 3, 도 7, 및 도 8의 위상 천이기(246)가 포함된 6 비트 위상 천이기에 포함되는 서브 위상 천이기를 각각 조정했을 때의 결과값들이다.

[0043] 도 14는, 위상 천이기(246)를 포함하는 6비트의 위상 천이기(예: 도 2의 제 1 위상 천이기(240))의 입력 반사 손실을 나타내는 그래프이다. 도 15는, 위상 천이기(246)를 포함하는 6비트의 위상 천이기(예: 도 2의 제 1 위

상 천이기(240))의 출력 반사 손실을 나타내는 그래프이다. 전술한 바와 같이, 위상 천이기(246)를 포함하는 6비트의 위상 천이기(예: 도 2의 제 1 위상 천이기(240))의 입출력 반사 손실이 10dB 이하인 주파수 대역을 동작 주파수 대역이라고 할 수 있다. 도 14 및 도 15를 참조하면, 도 3, 도 7, 및 도 8의 위상 천이기(246)를 포함하는 6비트의 위상 천이기(예: 도 2의 제 1 위상 천이기(240))의 동작 주파수 대역은 24GHz 내지 30GHz인 것을 확인할 수 있다. 도 16은, 위상 천이기(246)를 포함하는 6비트의 위상 천이기(예: 도 2의 제 1 위상 천이기(240))의 삽입 손실(1200)을 나타내는 그래프이다. 도 16을 참조하면, 위상 천이기(246)를 포함하는 6비트의 위상 천이기(예: 도 2의 제 1 위상 천이기(240))의 동작 주파수 대역 24GHz 내지 30GHz에서, 위상 천이기(246)를 포함하는 6비트의 위상 천이기(예: 도 2의 제 1 위상 천이기(240))의 삽입 손실은 6.9dB 내지 10.3dB인 것을 확인할 수 있다. 도 17은, 위상 천이기(246)를 포함하는 6비트의 위상 천이기(예: 도 2의 제 1 위상 천이기(240))의 위상 오류(phase error)의 RMS 평균 값을 나타낸 그래프이다. 위상 오류는 위상 천이기의 위상 변위의 목표 값과 실제 값이 얼마나 차이나는지를 나타낼 수 있다. 도 17의 1700는, 위상 천이기(246)를 포함하는 6비트의 위상 천이기(예: 도 2의 제 1 위상 천이기(240))의 제어 신호(예: 6비트의 제어 신호) 각각의 high와 low를 조절하는 모든 경우(예: 64개 동작)에 대한 위상 오류를 RMS(root mean square) 평균값으로 나태는 그래프이다. 도 17의 1700을 참조하면, 위상 천이기(246)를 포함하는 6비트의 위상 천이기(예: 도 2의 제 1 위상 천이기(240))의 위상 오류는, 동작 주파수 대역 24GHz 내지 30GHz에서, 2.8도 이하인 것을 확인할 수 있다. 결과적으로, 위상 천이기(246)를 포함하는 6비트의 위상 천이기(예: 도 2의 제 1 위상 천이기(240))는, 24GHz 내지 30GHz의 동작 주파수 대역에서 동작하는 것을 확인할 수 있다.

[0044] 본 명세서에 기재된 실시예들은, 적용 가능한 범위 내에서, 상호 유기적으로 적용될 수 있음을 당업자는 이해할 수 있다. 예를 들어, 본 명세서에 기재된 일 실시예의 적어도 일부 동작이 생략되어 적용될 수도 있고, 일 실시예의 적어도 일부 동작과 다른 실시예의 적어도 일부 동작이 유기적으로 연결되어 적용될 수도 있음을 당업자는 이해할 수 있다.

[0045] 실시예에 따라서, 위상 천이기(246)는, 제 1 차 인덕터(331), 상기 제 1 차 인덕터(331)와 자기적으로 커플링되는 제 2 차 인덕터(332), 및 상기 제 1 차 인덕터(331)에 연결되는 센터탭 커패시터(333)를 포함하는 센터탭 트랜스포머(330); 상기 제 1 차 인덕터(331)의 제 1 단에 전기적으로 연결되어, 상기 위상 천이기(246)의 입력단(391) 및 상기 제 1 차 인덕터(331)의 상기 제 1 단을 선택적으로(selectively) 연결하는 제 1 스위치(310); 및 상기 제 1 차 인덕터(331)의 제 2 단에 전기적으로 연결되어, 상기 위상 천이기(246)의 상기 입력단(391) 및 상기 제 1 차 인덕터(331)의 상기 제 2 단을 선택적으로 연결하는 제 2 스위치(320)를 포함할 수 있다. 상기 제 1 스위치(310)가 온 상태이며 상기 제 2 스위치(320)가 오프 상태인 동안에는, 상기 위상 천이기(246)의 상기 입력단(391)에 입력되는 제 1 RF 신호와 동위상을 가지는 유도된 제 1 RF 신호가 상기 제 2 차 인덕터(332)에 연결되는 상기 위상 천이기(246)의 출력단(392)을 통하여 출력될 수 있다. 상기 제 1 스위치(310)가 오프 상태이며 상기 제 2 스위치(320)가 온 상태인 동안에는, 상기 위상 천이기(246)의 상기 입력단(391)에 입력되는 제 2 RF 신호와 180도의 위상 차이를 가지는 유도된 제 2 RF 신호가 상기 위상 천이기(246)의 상기 출력단(392)을 통하여 출력될 수 있다.

[0046] 실시예에 따라서, 상기 센터탭 커패시터(333)는 상기 제 1 차 인덕터(331)의 제 1 지점에 연결될 수 있다. 상기 제 1 지점에 의하여 분할되는 상기 제 1 차 인덕터(331)의 제 1 서브 인덕터의 인덕턴스는, 상기 제 1 지점에 의하여 분할되는 상기 제 1 차 인덕터(331)의 제 2 서브 인덕터의 인덕턴스와 실질적으로 동일할 수 있다.

[0047] 실시예에 따라서, 위상 천이기(246)는 상기 제 1 스위치(310) 및 상기 제 2 스위치(320)에 전기적으로 연결되는 제 1 정합 회로(710)를 포함할 수 있다.

[0048] 실시예에 따라서, 상기 제 1 정합 회로(710)는 제 1 커패시터(830)를 포함할 수 있다.

[0049] 실시예에 따라서, 위상 천이기(246)는 상기 제 2 차 인덕터(332)의 제 1 단에 전기적으로 연결되는 제 2 정합 회로(720)를 포함할 수 있다.

[0050] 실시예에 따라서, 위상 천이기(246)는 상기 제 1 스위치(310) 및 상기 제 1 차 인덕터(331)의 상기 제 1 단 사이에 전기적으로 연결되는 제 3 인덕터(810); 및 상기 제 2 스위치(320) 및 상기 제 1 차 인덕터(331)의 상기 제 2 단 사이에 전기적으로 연결되는 제 4 인덕터(820)를 포함할 수 있다.

[0051] 실시예에 따라서, 상기 제 3 인덕터(810)의 인덕턴스와 상기 제 4 인덕터(820)의 인덕턴스는 실질적으로 동일할 수 있다.

[0052] 실시예에 따라서, 상기 제 1 차 인덕터(331) 및 상기 제 2 차 인덕터(332)의 권선 방향은 동일할 수 있다.

[0053] 실시예에 따라서, 전자 장치(100)는, 안테나들(248, 258, 268); 상기 안테나들(248, 258, 268)에 연결되는 위상 천이기들(240, 250, 260); 상기 위상 천이기들(240, 250, 260)에 연결되는 스플리터/컴바이너(270); 상기 스플리터/컴바이너(270)를 통해 상기 위상 천이기들(240, 250, 260)로 RF 신호를 제공하도록 설정되는 RFIC(220); 및 프로세서(210)를 포함할 수 있다. 상기 위상 천이기들(240, 250, 260) 중 제 1 위상 천이기(246)는, 제 1 차 인덕터(331), 상기 제 1 차 인덕터(331)와 자기적으로 커플링되는 제 2 차 인덕터(332), 및 상기 제 1 차 인덕터(331)에 연결되는 센터탭 커패시터(333)를 포함하는 센터탭 트랜스포머(330); 상기 제 1 차 인덕터(331)의 제 1 단에 전기적으로 연결되어, 상기 제 1 위상 천이기(246)의 입력단(391) 및 상기 제 1 차 인덕터(331)의 상기 제 1 단을 선택적으로(selectively) 연결하는 제 1 스위치(310); 및 상기 제 1 차 인덕터(331)의 제 2 단에 전기적으로 연결되어, 상기 위상 천이기의 상기 입력단(391) 및 상기 제 1 차 인덕터(331)의 상기 제 2 단을 선택적으로(selectively) 연결하는 제 2 스위치(320)를 포함할 수 있다. 상기 프로세서(210)는, 상기 제 1 스위치(310) 및 상기 제 2 스위치(320)의 온/오프를 제어하도록 설정될 수 있다. 상기 제 1 스위치(310)가 온 상태이며 상기 제 2 스위치(320)가 오프 상태인 동안에는, 상기 제 1 위상 천이기(246)의 상기 입력단(391)에 입력되는 제 1 RF 신호와 동위상을 가지는 유도된 제 1 RF 신호가 상기 제 2 차 인덕터(332)에 연결되는 상기 제 1 위상 천이기(246)의 출력단(392)을 통하여 출력될 수 있다. 상기 제 1 스위치(310)가 오프 상태이며 상기 제 2 스위치(320)가 온 상태인 동안에는, 상기 제 1 위상 천이기(246)의 상기 입력단(391)에 입력되는 제 2 RF 신호와 180도의 위상 차이를 가지는 유도된 제 2 RF 신호가 상기 제 1 위상 천이기(246)의 상기 출력단(392)을 통하여 출력될 수 있다.

[0054] 실시예에 따라서, 상기 센터탭 커패시터(333)는 상기 제 1 차 인덕터(331)의 제 1 지점에 연결될 수 있다. 상기 제 1 지점에 의하여 분할되는 상기 제 1 차 인덕터(331)의 제 1 서브 인덕터의 인덕턴스는, 상기 제 1 지점에 의하여 분할되는 상기 제 1 차 인덕터(331)의 제 2 서브 인덕터의 인덕턴스와 실질적으로 동일할 수 있다.

[0055] 실시예에 따라서, 상기 제 1 위상 천이기(246)는, 상기 제 1 스위치(310) 및 상기 제 2 스위치(320)에 전기적으로 연결되는 제 1 정합 회로(710)를 포함할 수 있다.

[0056] 실시예에 따라서, 상기 제 1 정합 회로(710)는 제 1 커패시터(830)를 포함할 수 있다.

[0057] 실시예에 따라서, 상기 제 1 위상 천이기(246)는, 상기 제 2 차 인덕터(332)의 제 1 단에 전기적으로 연결되는 제 2 정합 회로(720)를 포함할 수 있다.

[0058] 실시예에 따라서, 상기 제 1 위상 천이기(246)는, 상기 제 1 스위치(310) 및 상기 제 1 차 인덕터(331)의 상기 제 1 단 사이에 전기적으로 연결되는 제 3 인덕터(810); 및 상기 제 2 스위치(320) 및 상기 제 1 차 인덕터(331)의 상기 제 2 단 사이에 전기적으로 연결되는 제 4 인덕터(820)를 포함할 수 있다.

[0059] 실시예에 따라서, 상기 제 3 인덕터(810)의 인덕턴스와 상기 제 4 인덕터(820)의 인덕턴스는 실질적으로 동일할 수 있다.

[0060] 실시예에 따라서, 상기 제 1 차 인덕터(331) 및 상기 제 2 차 인덕터(332)의 권선 방향은 동일할 수 있다.

[0061] 본 문서에 개시된 실시예들에 따른 전자 장치는 다양한 형태의 장치가 될 수 있다. 전자 장치는, 예를 들면, 휴대용 통신 장치(예: 스마트폰), 컴퓨터 장치, 휴대용 멀티미디어 장치, 휴대용 의료 기기, 카메라, 웨어러블 장치, 또는 가전 장치를 포함할 수 있다. 본 문서의 실시예에 따른 전자 장치는 전술한 기기들에 한정되지 않는다.

[0062] 본 문서의 실시예들 및 이에 사용된 용어들은 본 문서에 기재된 기술적 특징들을 특정한 실시예들로 한정하려는 것이 아니며, 해당 실시예의 다양한 변경, 균등물, 또는 대체물을 포함하는 것으로 이해되어야 한다. 도면의 설명과 관련하여, 유사한 또는 관련된 구성요소에 대해서는 유사한 참조 부호가 사용될 수 있다. 아이템에 대응하는 명사의 단수 형은 관련된 문맥상 명백하게 다르게 지시하지 않는 한, 상기 아이템 한 개 또는 복수 개를 포함할 수 있다. 본 문서에서, "A 또는 B", "A 및 B 중 적어도 하나", "A 또는 B 중 적어도 하나", "A, B 또는 C", "A, B 및 C 중 적어도 하나", 및 "A, B, 또는 C 중 적어도 하나"와 같은 문구들 각각은 그 문구들 중 해당하는 문구에 함께 나열된 항목들 중 어느 하나, 또는 그들의 모든 가능한 조합을 포함할 수 있다. "제 1", "제 2", 또는 "첫째" 또는 "둘째"와 같은 용어들은 단순히 해당 구성요소를 다른 해당 구성요소와 구분하기 위해 사용될 수 있으며, 해당 구성요소들을 다른 측면(예: 중요성 또는 순서)에서 한정하지 않는다. 어떤(예: 제 1) 구성요소가 다른(예: 제 2) 구성요소에, "기능적으로" 또는 "통신적으로"라는 용어와 함께 또는 이런 용어 없이, "커플드" 또는 "커넥티드"라고 언급된 경우, 그것은 상기 어떤 구성요소가 상기 다른 구성요소에 직접적으로(예: 유선으로), 무선으로, 또는 제 3 구성요소를 통하여 연결될 수 있다는 것을 의미한다.

[0063] 본 문서의 실시예들에서 사용된 용어 "모듈"은 하드웨어, 소프트웨어 또는 펌웨어로 구현된 유닛을 포함할 수 있으며, 예를 들면, 로직, 논리 블록, 부품, 또는 회로와 같은 용어와 상호 호환적으로 사용될 수 있다. 모듈은, 일체로 구성된 부품 또는 하나 또는 그 이상의 기능을 수행하는, 상기 부품의 최소 단위 또는 그 일부가 될 수 있다. 예를 들면, 일실시예에 따르면, 모듈은 ASIC(application-specific integrated circuit)의 형태로 구현될 수 있다.

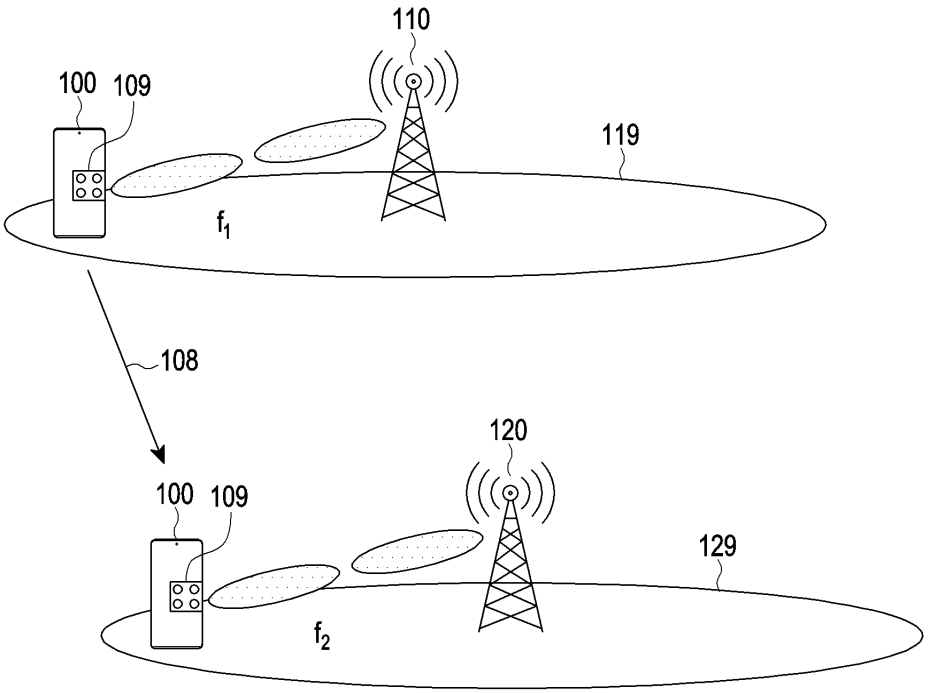
[0064] 본 문서의 실시예들은 기기(machine)(예: 무선 전력 송신 장치(100)) 의해 읽을 수 있는 저장 매체(storage medium)(예: 내장 메모리 또는 외장 메모리)에 저장된 하나 이상의 명령어들을 포함하는 소프트웨어(예: 프로그램)로서 구현될 수 있다. 예를 들면, 기기(예: 무선 전력 송신 장치(100))의 프로세서(예: 프로세서(201))는, 저장 매체로부터 저장된 하나 이상의 명령어들 중 적어도 하나의 명령을 호출하고, 그것을 실행할 수 있다. 이것은 기기가 상기 호출된 적어도 하나의 명령어에 따라 적어도 하나의 기능을 수행하도록 운영되는 것을 가능하게 한다. 상기 하나 이상의 명령어들은 컴파일러에 의해 생성된 코드 또는 인터프리터에 의해 실행될 수 있는 코드를 포함할 수 있다. 기기로 읽을 수 있는 저장 매체는, 비일시적(non-transitory) 저장 매체의 형태로 제공될 수 있다. 여기서, '비일시적'은 저장 매체가 실재(tangible)하는 장치이고, 신호(signal)(예: 전자기파)를 포함하지 않는다는 것을 의미할 뿐이며, 이 용어는 데이터가 저장 매체에 반영구적으로 저장되는 경우와 임시적으로 저장되는 경우를 구분하지 않는다.

[0065] 일실시예에 따르면, 본 문서에 개시된 실시예들에 따른 방법은 컴퓨터 프로그램 제품(computer program product)에 포함되어 제공될 수 있다. 컴퓨터 프로그램 제품은 상품으로서 판매자 및 구매자 간에 거래될 수 있다. 컴퓨터 프로그램 제품은 기기로 읽을 수 있는 저장 매체(예: compact disc read only memory(CD-ROM))의 형태로 배포되거나, 또는 어플리케이션 스토어(예: 플레이 스토어TM)를 통해 또는 두 개의 사용자 장치들(예: 스마트 폰들) 간에 직접, 온라인으로 배포(예: 다운로드 또는 업로드)될 수 있다. 온라인 배포의 경우에, 컴퓨터 프로그램 제품의 적어도 일부는 제조사의 서버, 어플리케이션 스토어의 서버, 또는 중계 서버의 메모리와 같은 기기로 읽을 수 있는 저장 매체에 적어도 일시 저장되거나, 임시적으로 생성될 수 있다.

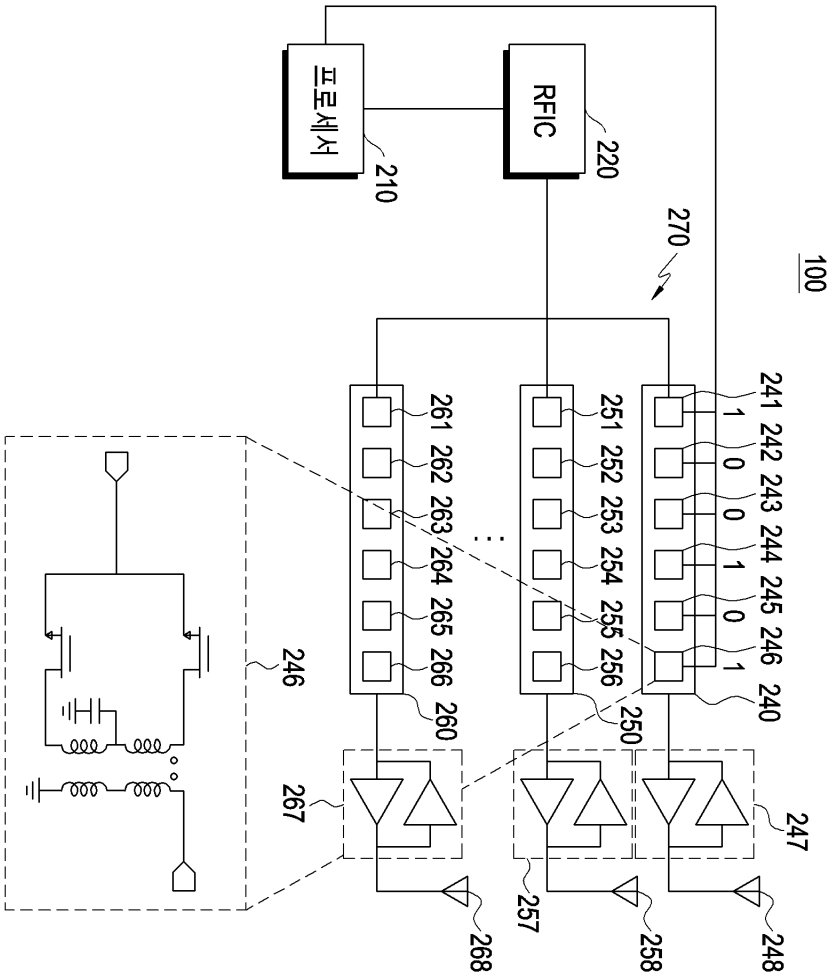
[0066] 실시예들에 따르면, 상기 기술한 구성요소들의 각각의 구성요소(예: 모듈 또는 프로그램)는 단수 또는 복수의 개체를 포함할 수 있으며, 복수의 개체 중 일부는 다른 구성요소에 분리 배치될 수도 있다. 실시예들에 따르면, 전술한 해당 구성요소들 중 하나 이상의 구성요소들 또는 동작들이 생략되거나, 또는 하나 이상의 다른 구성요소들 또는 동작들이 추가될 수 있다. 대체적으로 또는 추가적으로, 복수의 구성요소들(예: 모듈 또는 프로그램)은 하나의 구성요소로 통합될 수 있다. 이런 경우, 통합된 구성요소는 상기 복수의 구성요소들 각각의 구성요소의 하나 이상의 기능들을 상기 통합 이전에 상기 복수의 구성요소들 중 해당 구성요소에 의해 수행되는 것과 동일 또는 유사하게 수행할 수 있다. 실시예들에 따르면, 모듈, 프로그램 또는 다른 구성요소에 의해 수행되는 동작들은 순차적으로, 병렬적으로, 반복적으로, 또는 휴리스틱하게 실행되거나, 상기 동작들 중 하나 이상이 다른 순서로 실행되거나, 생략되거나, 또는 하나 이상의 다른 동작들이 추가될 수 있다.

도면

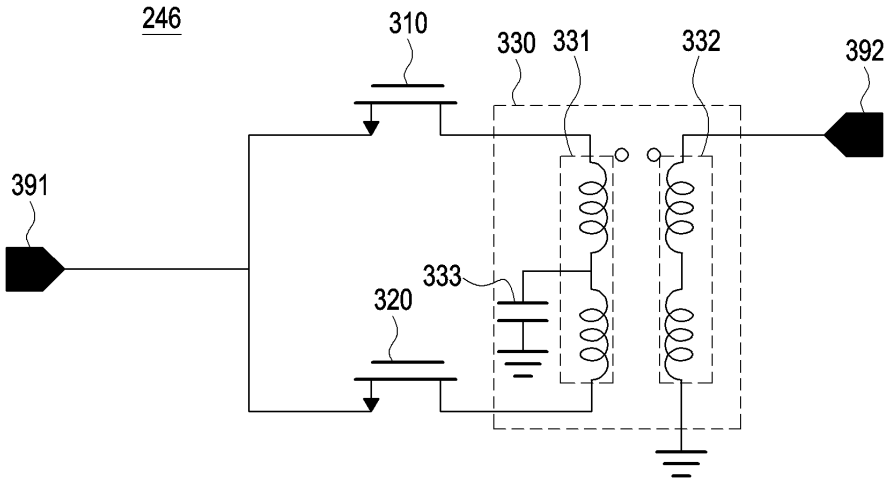
도면1



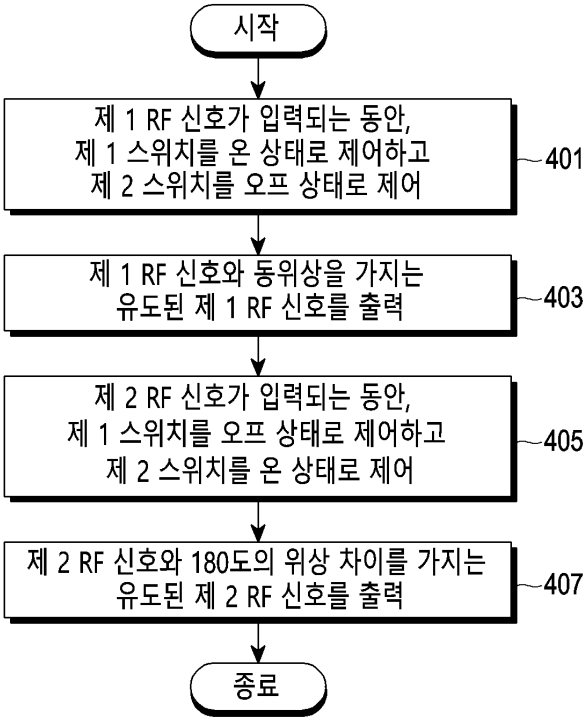
도면2


100
프로세서
210
RFIC
220
270
241 242 243 244 245 246
1 0 0 1 0 1
240
251 252 253 254 255 256
250
261 262 263 264 265 266
260
246
247
248
257
258
267
268

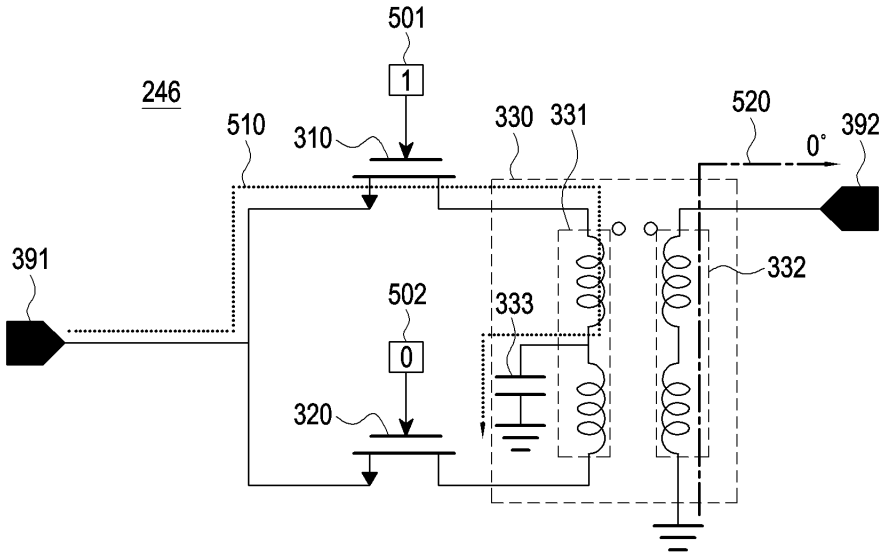
도면3


246
310
330
331
332
392
391
333
320

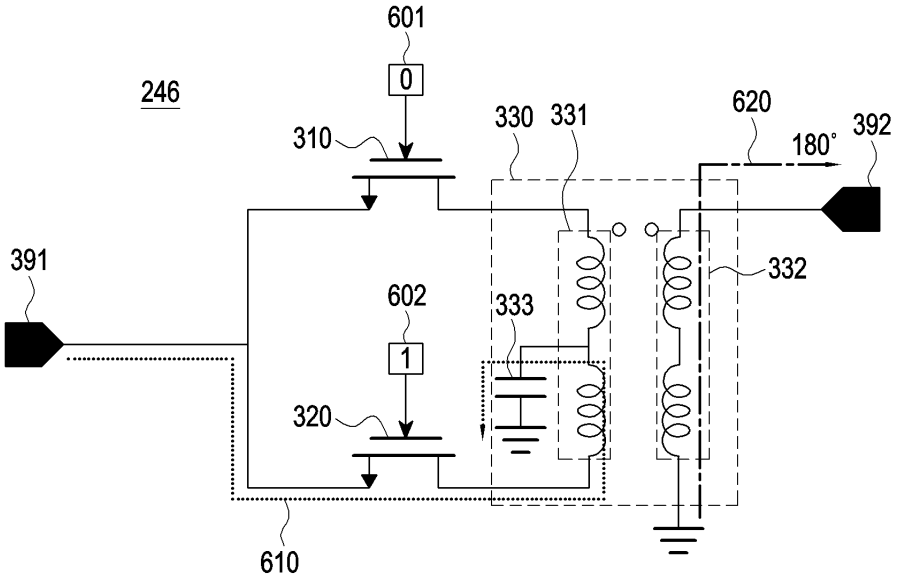
도면4


시작
제 1 RF 신호가 입력되는 동안,
제 1 스위치를 온 상태로 제어하고
제 2 스위치를 오프 상태로 제어
401
제 1 RF 신호와 동위상을 가지는
유도된 제 1 RF 신호를 출력
403
제 2 RF 신호가 입력되는 동안,
제 1 스위치를 오프 상태로 제어하고
제 2 스위치를 온 상태로 제어
405
제 2 RF 신호와 180도의 위상 차이를 가지는
유도된 제 2 RF 신호를 출력
407
종료

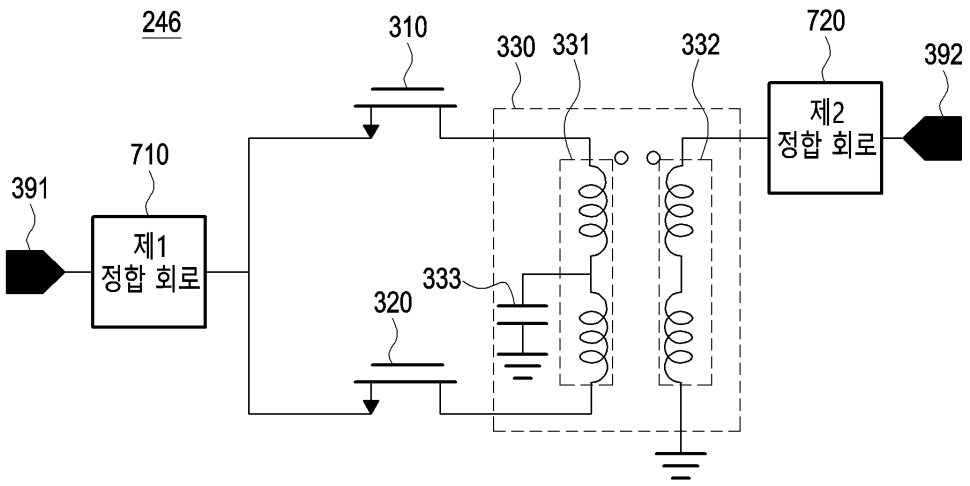
도면5


501
1
246
510
310
330
331
520
0°
392
391
332
502
333
0
320

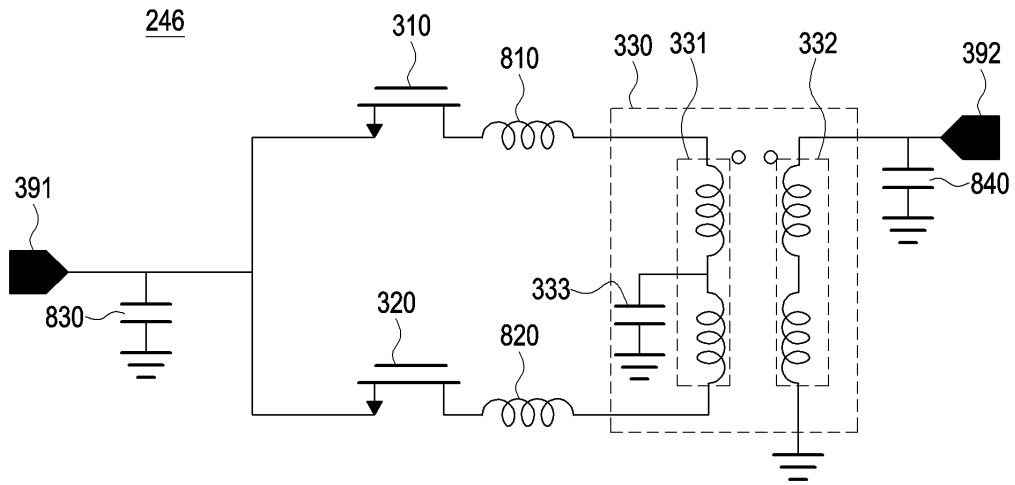
도면6


601
0
246
310
330
331
620
180°
392
391
332
602
333
1
320
610

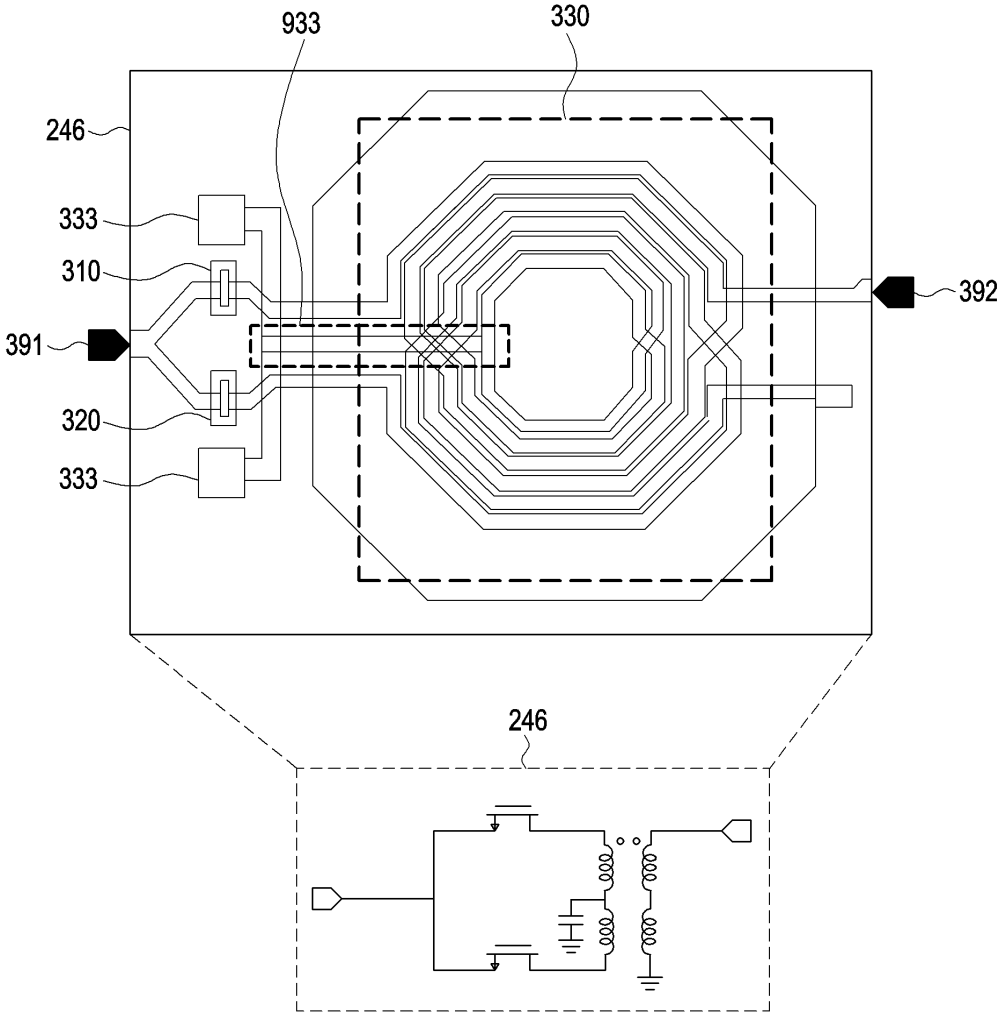
도면7


246
310
330
331
332
720
392
제2
정합 회로
710
391
제1
정합 회로
333
320

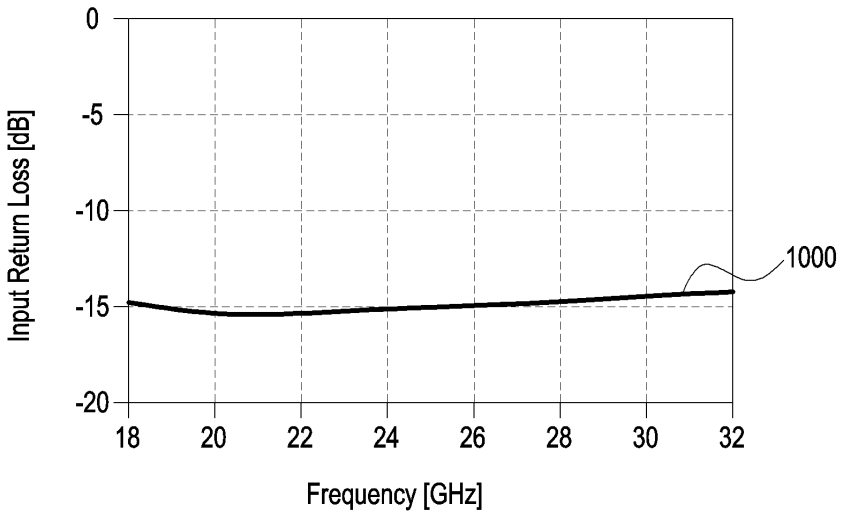
도면8


246
310
810
330
331
332
392
840
391
830
333
320
820

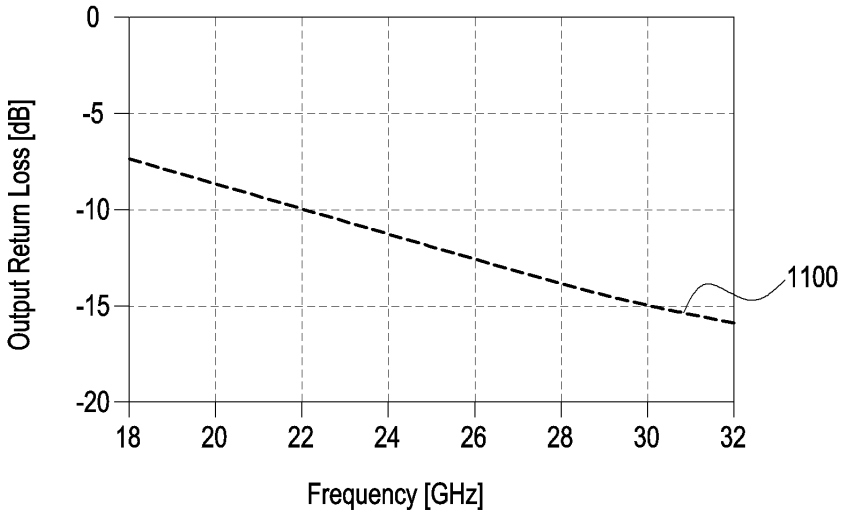
도면9



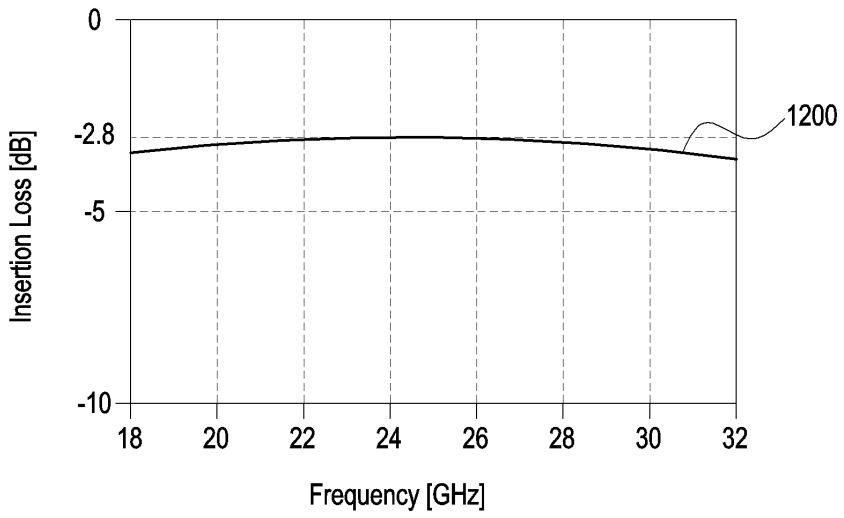
도면10


0
-5
-10
-15
-20
Input Return Loss [dB]
18
20
22
24
26
28
30
32
Frequency [GHz]
1000

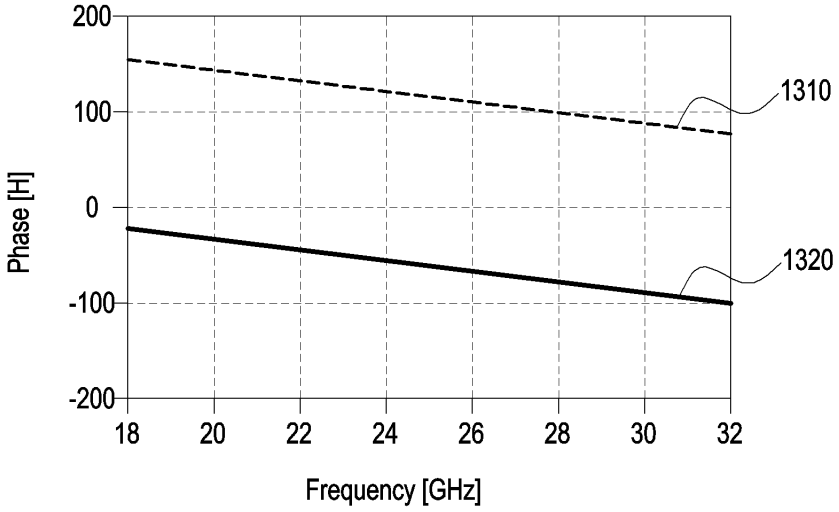
도면11


0
-5
-10
-15
-20
Output Return Loss [dB]
18
20
22
24
26
28
30
32
Frequency [GHz]
1100

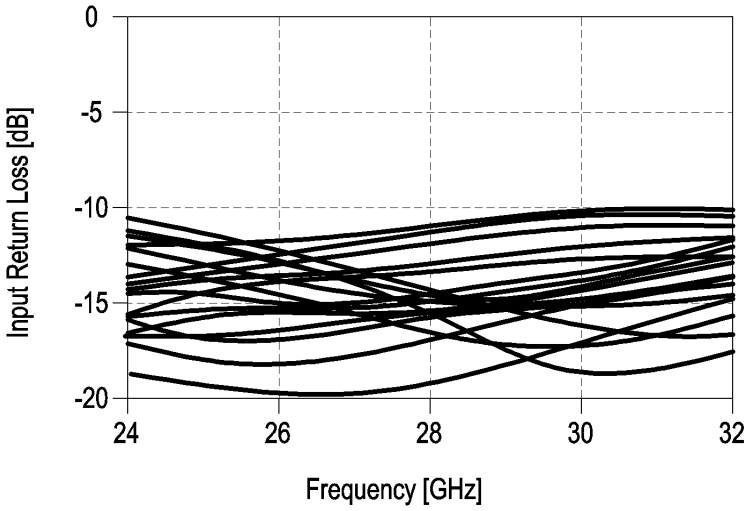
도면12


0
-2.8
-5
-10
Insertion Loss [dB]
18
20
22
24
26
28
30
32
Frequency [GHz]
1200

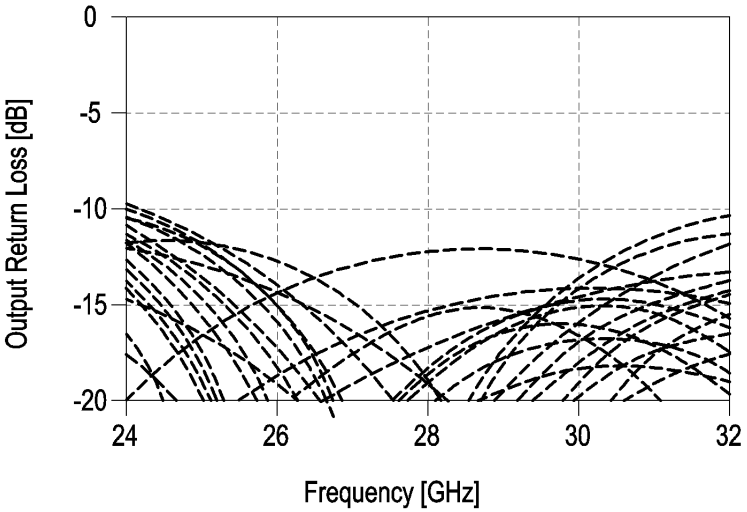
도면13


200
100
0
-100
-200
Phase [H]
18
20
22
24
26
28
30
32
Frequency [GHz]
1310
1320

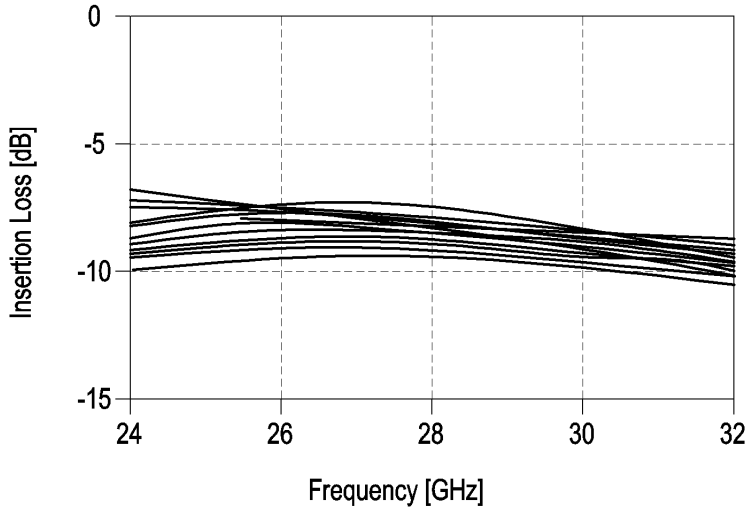
도면14


0
-5
-10
-15
-20
Input Return Loss [dB]
24
26
28
30
32
Frequency [GHz]

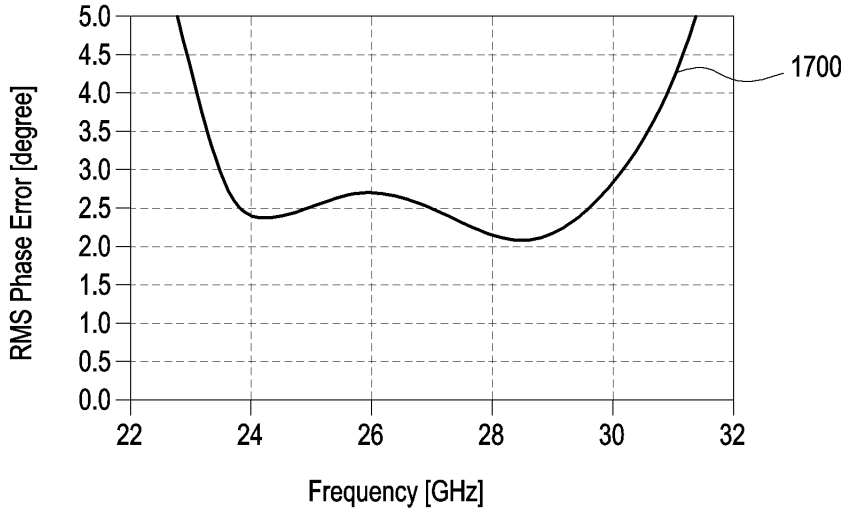
도면15


0
-5
-10
-15
-20
Output Return Loss [dB]
24
26
28
30
32
Frequency [GHz]

도면16


0
-5
-10
-15
Insertion Loss [dB]
24
26
28
30
32
Frequency [GHz]

도면17


5.0
4.5
4.0
3.5
3.0
2.5
2.0
1.5
1.0
0.5
0.0
RMS Phase Error [degree]
22
24
26
28
30
32
Frequency [GHz]
1700