

發明專利說明書

103年1月21日修正替換頁

中文說明書替換頁(103年01月)

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※ 申請案號：096119019

※ 申請日期：96年5月28日

※IPC 分類：H05K 1/16(2006.01)

H05K 3/30(2006.01)

一、發明名稱：(中文/英文)

電子組件

ELECTRICAL ASSEMBLY

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商博蘭智塗裝控股公司

FINISHING BRANDS HOLDINGS INC.

代表人：(中文/英文)

凱倫 帕克 加利文

GALLIVAN, KAREN PARK

住居所或營業所地址：(中文/英文)

美國明尼蘇達州明尼阿波里斯市東北第11大道88號

88 - 11TH AVENUE NE, MINNEAPOLIS, MINNESOTA, 55413, U.S.A.

國籍：(中文/英文)

美國/USA

三、發明人：(共 2 人)

姓名：(中文/英文)

1. 葛勒利布萊恩/GORRELL, BRIAN

2. 沙勒奧思丁 A/SAYLOR, AUSTIN A.

國籍：(中文/英文)

1. 美國/USA

2. 美國/USA

四、聲明事項：

☐ 主張專利法第二十二條第二項 ☐ 第一款或 ☐ 第二款規定之事實，其事實發生日期為： 年 月 日。

☒ 申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

☒ 有主張專利法第二十七條第一項國際優先權：

1. 美國；2006 年 5 月 26 日；60/808,763
2. 美國；2007 年 5 月 16 日；11/749,480

☐ 無主張專利法第二十七條第一項國際優先權：

☐ 主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

☐ 主張專利法第三十條生物材料：

☐ 須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

☐ 不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

五、中文發明摘要：

一種電子組件，包括：一實質上平面的基板，其具有至少一凹槽和複數電子元件。該電子元件位於該至少一凹槽內，且包含一第一電子元件與一第二電子元件。每一個電子元件都有一本體和一電連接。當該第一電子元件的該本體在一凹槽內，且該第二電子元件的該本體在一凹槽內時，該第一電子元件的該電連接和該第二電子元件的該電連接相互對齊。

六、英文發明摘要：

An electrical assembly including a substantially planar substrate having at least one recess therein and a plurality of electrical components. The electrical components are positioned in the at least one recess and include a first electrical component and a second electrical component. Each of the electrical components has a body and an electrical connection. The electrical connection of the first electrical component and the electrical connection of the second electrical component are aligned with each other when the body of the first electrical component is in a recess and the body of the second electrical component is in a recess.

七、指定代表圖：

(一)、本案指定代表圖為：第(1)圖。

(二)、本代表圖之元件代表符號簡單說明：

- 10 電子組件
- 12 二極體
- 14 電容器
- 16 基板
- 18 導線
- 20 焊接球
- 22 導電片
- 24 阻抗路徑
- 26 凹槽
- 28 交會點
- 30 寬度

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：

無

九、發明說明：

【發明所屬之技術領域】

本發明係關於電子組件，尤其是有關一修正基板(modified substrate)上的一電子組件。

【先前技術】

在基板上印上導電油墨再加以處理以製造電子組件是眾知的技術。使用不同電阻係數的導電油墨，再將電子元件裝在基板上，即可製成電路。聚合物厚膜電路(polymer thick film circuits)可用一聚酯介電基板(polyester dielectric substrate)，和篩印厚膜導電油墨(screen printed thick film conductive inks)來製造。可使用高速印膜技術，且可利用介電材料做為絕緣層以製作多層電路。主動和被動表面安裝元件皆可添加至基板上，可將具有安裝元件之基板予以密封，使組件不受潮溼影響。

氧化鋁(Al_2O_3)通常被用作一陶瓷基板，用以在其中印刷厚膜電路。可安裝主動和被動元件在篩印在基板上的導電片狀。氧化鋁基板的形狀經常是一長方形的平面基板。因為易得、價格相對低廉、且穩定的物理特性，使得氧化鋁成為人們廣泛使用的材料。它相對容易製造且在高溫下能維持其強度。氧化鋁的厚度能做到 0.5 毫米至 12.5 毫米。氧化鋁的電功率密度大約是 23.25 瓦特/平方公分。氧化鋁也具有一相對高的介電強度 2.39×10^5 伏特/英吋，及一電阻率 3.28×10^{13} 歐姆英尺。

如眾所周知，要封裝或容納高電壓電路在一容器內，

須將該容器注滿具高介電及不易被電穿透特性的油，以允許接近組件內的高電壓元件。高壓電路可藉由將一印刷電路板、或點對點線接來預先定位，以及將完成的組件予以密封，以允許安全地裝到其他組件。

習知組合電路元件的方法，包括將電子元件的導線連接到一中介體，如印刷電路板上的焊接樁或焊接片。通常將電子元件的導線做成能直接插入印刷電路板的洞內，然後將導線焊接到電路板上預先鍍錫的焊接片。如果導線必須連接到一焊接樁，則將導線彎繞該樁再焊接至該處。焊接樁通常有其他元件的導線或其他電路焊接在那裡。

雖然在生產電子組件時很少用到，但電子元件的導線，能夠在沒有焊接樁或印刷電路板的支撐下，直接焊接在一起。通常用手將導線纏捲在一起，然後將纏捲在一起的導線焊接。以確保電的接通。

無導線之電子元件，係使用少量的黏著劑，使其附著於表面安裝電路板上。無導線電子元件的端點則焊接在電路板的焊接片上，其給予無導線電子元件力學支撐及電流連接。

以上所述之各種已知的方法，在焊接前都需要導線或電子元件之一機械性附加動作。

在此技術上，我們所需要的是一種由預先安置電子元件促成的組件方法，而無需附加程序。

【發明內容】

此發明提供一修正基板其用於電路組件。

本發明之一態樣，包括一電子組件，其包含一實質平面基板，其內具有至少一凹槽，以及複數電子元件。該等電子元件被放置在該凹槽裏，且包含一第一電子元件和一第二電子元件。每一電子元件都有一本體和一電連接。當該第一電子元件的該本體被置入一凹槽時，和該第二電子元件的該本體被置一凹槽時，該第一電子元件的該電連接和第二電子元件的電連接相互對齊。

本發明之另一態樣，包括一電子組件，其包含一基板，其內具有複數塑形凹槽，以及複數電子元件。該等電子元件具有外形特性，其藉由置入複數塑形凹槽之一對應者來放置。每一電子元件中都有一個電連接，其藉由該等塑形凹槽對齊，以接觸該複數電子元件之至少一其他電子元件之一電連接。

本發明之一進一步態樣，包含一個建構一電路的方法，其包括下列幾個步驟：提供一基板；在該基板內形成複數凹溝；在該複數凹溝內使複數電子元件的電連接對齊；電連接在凹溝內複數電子元件；以及用一絕緣塗料塗覆該基板和該複數電子元件。

本發明的一個優點，是將電子元件放在凹槽裡，據以將導線和/或電子元件放在適當的位置，以使它們可以電連接。

本發明的另一個優點，是在密封電路之前，以具有高介電係數的材料將複數電子元件分開。

本發明還有另一個優點，它能接觸基板上的厚膜印刷

電路。

本發明尚有另一個優點，它用一種與氧化鋁基板及基板內電子元件相容的絕緣化合物來塗覆。

對熟悉該項技藝者，在看完以下的詳細描述，申請專利範圍及圖式後，將更明白本發明的其他特色與優點。在圖式中，相同組件以相同號碼表示。

【實施方式】

在詳細說明本發明的實施例之前，必須瞭解本發明的應用並不局限於下列的描述或圖式中所提到的電子元件架構與安排的細目。本發明能夠用於其他實施例，也能以不同的方式來應用或執行。再者，本文所用的措辭與術語，只為記述之目的。不應以局限視之。在本文中所用「包含」、「包括」等類似字眼是意指涵括其後所列項目與其均等物，以及額外項目及其均等物。

請參考圖式，尤其是第 1 至 3 圖，其顯示一電子組件 10，它包含了組裝在基板 16 上的一第一元件 12 和一第二元件 14。該元件 12 和該元件 14 可能是一二極體 12 和一電容器 14，其係具有數級倍增之電壓倍增電路的一部分，以及許多與元件 12 和 14 實質上類似的元件。雖然為清楚起見，元件 12 和元件 14 被稱為二極體 12 和電容器 14。也能以本發明的方法來使用其他電子元件包括主動元件和未包裝元件。

二極體 12 有伸延出去的導線 18。二極體 12 有一個實質上圓筒狀的本體，導線 18 由此本體突出。導線 18 提供

二極體 12 的電連接。

電容器 14 的本體兩端有焊接球 20，其與電容器 14 電連接。在將二極體 12 和電容器 14 組裝於基板 16 內之前，可用已知的厚膜建構技術，將電導路徑 22 和阻抗路徑 24 印刷或烙燒在基板 16 上。

基板 16 可用氧化鋁來製造，氧化鋁具有高電阻性及不易被電穿透等特性。因為取得容易，價格相對低廉，且物理特性穩定，氧化鋁成為被廣泛使用的材料。它相對容易製造，且能在高溫下維持其強度。氧化鋁能被製造和鑄造成各種形狀與厚度。它的電功率密度大約是 23.25 瓦特/平方公分。氧化鋁也具有相對高的介電強度，其值為 2.39×10^5 伏特/英吋，以及高電阻係數 3.28×10^{13} 歐姆英尺。氧化鋁的這些特性與優點使它適用於本發明。氧化鋁基板 16 容易導熱，因此對裝在基板上和基板內的元件有轉換熱量之功能。氧化鋁基板 16 也能夠用來與電場絕緣，可被視為一電場隔離材料。但除了氧化鋁以外，其他材料也可被用來做本發明的基板 16。

基板 16 包含複數凹槽 26，也可被稱為凹溝 26。凹槽或凹溝 26 在交會點 28 交會。在基板 16 裏，可用研磨法、機械製造法、蝕割法、和雷射技術等不同程序，做出凹槽 26。另一種方法，凹槽 26 也能在基板 16 的塑製過程中被做成。凹槽 26 可有一半圓筒狀的底部，以適合放置實質上圓筒狀的元件。凹槽 26 的深度 32 與元件的寬度 30 是相當的。在實施例中，深度 32 等於或大於寬度 30，所以元件

12 和 14 剛好達到或低於基板 16 的上表平面。凹槽 26 是依照幾何原理製造成形，使得它們的中心線相合於交會點 28，也因此使電子組件 10 容易建構。二極體 12 的導線 18 可被堆積在交會點 28，然後用諸如雷射之方法將焊接球 20 加熱，這將融合相鄰的焊接球 20，而使導線 18 跟相鄰的電容器在交會點 28 結合。本發明的一有利態樣是，藉由焊接技術，可在凹槽 26 中放置元件 12 和 14，不需以任何工作夾具或任何黏劑固定元件 12 和 14，即可進行電連接。凹槽 26 之間的材料允許構建高伏特電路，其藉由將元件 12 和 14 放置在凹槽 26 內，實質上將電路內的元件相互隔開。

雖然，凹槽 26 被繪示為實質上平行的牆面與半圓筒狀的底部。其他幾何圖形也被考慮，譬如與電子元件外形相當的形狀。而且沿著凹槽 26 的形狀也不需要一致。譬如沿著二極體 12 的軸長，凹槽 26 的底部在離開二極體 12 的本體後，可於導線 18 之區域上升。凹槽 26 中放置元件 12 和 14，以使導線 18 與焊接球 20 彼此電連接。基板 16 中不但放置元件 12 和 14，而且以高介電材料隔開元件，而提供電絕緣的功能。基板 16 為置於它裡面的元件，提供了一個堅強的結構骨架。以此方法進行組件之製作，使其成為一獨立自主的模組，藉著降低用以往技術製造時所發生的污染及無法維持完整性等問題，本方法能有利地維持組件的品質。

另外參考第 4 圖，其顯示在基板 16 的反面，印製了一

個阻抗性反饋電路，它包括一個阻抗路徑 24 和一個阻抗路徑 34。在基板 16 正面繪示的電路是一個電壓倍增電路。以及，高電壓輸出經由阻抗路徑 24 和 34 被反饋，以便監視和控制電壓的輸出。第 4 圖省略了導線 36，以顯示出如第 1 圖中基板 16 尚未組裝的狀況。導電片 22 和阻抗路徑 24 及 34 連接，它是用印墨在基板 16 上的厚膜電路法製作的。以焙燒含有釘的油墨，使膜與基板 16 黏合，也穩定膜的電特性。這過程是在元件 12 和 14 被放進基板 16 之前完成。在基板 16 的兩端，可置放導電片 22。這樣，從基板 16 一邊的導電片 22，到基板 16 另一邊的導電片，導線 36 均可提供一電連接。導線 36 係一導體，延伸至覆層 38 之外，以提供與圖中未顯示出的其他電路元件之間的電連接。導線 36 能有部分做成 C 形，以提供與基板 16 兩邊的焊接連接。

雖然在圖中沒有畫出，其他電路元件，例如非導線電容器、電阻、電晶體、積體電路等，均可利用厚膜電路技術，放在基板 16 反面平面上。導線 36 被附在部分的基板 16 上，而且延伸至基板 16 之外，以使基板 16 在覆層 38 塗上之後，仍能有電連接。

另外，參考第 5 圖，其顯示本發明另一實施例，圖示從電子組件 10 的一邊延伸出來的四組導線 36。絕緣覆層 38 被塗在電子組件 10 上當作外覆層。此覆層與電子組件 10 結合得很好，且提供組件 10 高電絕緣屬性。絕緣覆層 38 結合放在凹槽 26 內的元件 12 和 14，使得我們能有一電

路結構。允許我們在一密集的空間，建構高電壓元件，而不再需用傳統的元件放置方法。塗覆上絕緣覆層 38 使得整個外表大體上是平面的，雖然有部分的絕緣覆層 38 填滿部分的凹槽 26，也塗覆置於凹槽 26 內的元件 12 和 14 的部分。然後藉由導線 36，電子組件 10 與其他圖形未顯示的電路進行電連接。第 3 圖只顯示沿著電子組件 10 邊緣的片段覆層 38。

對前述技術的變動與修正仍落入本發明範圍之內。應明白這裡所敘和界定的發明涵蓋來自文中和/或圖中所揭示者的個別特徵和事物之二或以上可替代結合。所有這些不同的結合構成本發明各種其他不同的態樣。在此所描述的實施例說明實施本發明之已知最好的模型。這也讓其他熟悉該項技藝者能利用本發明。申請專利的範圍將在先前技術允許的範圍內包括其他替代性實施例。

本發明的各種特徵將在下列申請專利範圍中說明

【圖式簡單說明】

第 1 圖是一個透視分解圖，其顯示本發明一實施例的一電路。

第 2 圖是一個局部圖，顯示第 1 圖電路中電子元件的細部。

第 3 圖是一個局部側邊斷面圖，顯示放在第 1 圖和第 2 圖中的基板凹槽內之第 1 圖和第 2 圖中的電路電子元件，同時加上一個外部導體。

第 4 圖是第 1 圖至第 3 圖所示的基板的反面圖。

第 5 圖圖示本發明的另一實施例，其顯示一個密封的基板，及從其中延伸出來的導線。

【主要元件符號說明】

- 10 電子組件
- 12 二極體
- 14 電容器
- 16 基板
- 18 導線
- 20 焊接球
- 22 導電片
- 24 阻抗路徑
- 26 凹槽
- 28 交會點
- 30 寬度
- 32 深度
- 34 阻抗路徑
- 36 導線
- 38 覆層

102年10月7日修正

十、申請專利範圍：

1. 一種電子組件，包括：

一實質上平面的介電單體基板，該介電單體基板具有複數個相互連結的凹槽，該等凹槽包含至少一第一凹槽及一第二凹槽，該第一凹槽與該第二凹槽相互連結於一凹槽交會處；以及

複數個電子元件，置於該等複數個相互連結的凹槽內，該等複數個電子元件包含一第一電子元件於該第一凹槽內與一第二電子元件於該第二凹槽內，該等電子元件之每一者都有一本體和一電連接，該第一電子元件的該電連接和該第二電子元件的該電連接各者均為以下其中一者：從該電子元件之本體延伸的一導線及位於該電子元件之本體之一端處的一焊接球，而當該第一電子元件的該本體在該第一凹槽內且該第二電子元件的該本體在該第二凹槽內時，該第一電子元件的該電連接和該第二電子元件的該電連接相互對齊且彼此電性連接於該第一凹槽與該第二凹槽之該凹槽交會內；

該實質上平面的介電單體基板為一電場隔離材料，該電場隔離材料為易導熱的，用以形成該第一及第二電子元件之散熱；且該實質上平面的介電單體基板具有一上表面及與該上表面相對的一反面，該上表面其中形成有該第一及第二凹槽，該上表面與該反面之間具有的一單一材料之厚度足以提供該等凹槽底部及凹槽深度，該等凹槽深度足以將該第一及第二電子元件容納在該等凹槽中而位於或在

該上表面之下；其中該第一電子元件的該電連接被焊接至該第二電子元件的該電連接。

2. 如申請專利範圍第1項所述之電子組件，其中在該基板內的該等凹槽是以切割法和研磨法中之一形成的。

3. 如申請專利範圍第1項所述之電子組件，其中各該凹槽被塑造，以符合與各該凹槽關聯的該電子元件的該本體。

4. 如申請專利範圍第1項所述之電子組件，進一步包括：

至少一導體，該導體從該基板延伸出；及

一絕緣化合物層，該絕緣化合物層實質上覆蓋了該基板與該複數個電子元件，該絕緣化合物層只覆蓋該至少一導體的一部分。

5. 一種電子組件，包括：

一單體介電基板，該單體介電基板裡面有複數個塑形相互連結的凹槽，該等相互連結的凹槽形成至少一凹槽交會；及

複數個電子元件，該等電子元件每一者有一外形特質為，安裝置入該複數個塑形凹槽之一對應凹槽，該等複數個電子元件的每一者具有一本體且有電連接，該等電連接藉由該等塑形相互連結的凹槽相互對齊，以與該等複數個電子元件中至少一另一電子元件的該電連接接觸且電性連接於該等相互連結的凹槽之交會內；

該單體介電基板為一電場隔離材料，該電場隔離材料

為易導熱的，用以形成該等電子元件之散熱；且該單體介電基板具有一上表面及與該上表面相對的一反面，該上表面界定一平面並於該上表面中形成有該等複數個塑形相互連結的凹槽，該上表面與該反面之間具有的一單一材料之厚度足以提供該等凹槽底部及凹槽深度，該等凹槽深度足以將該等電子元件容納在該等凹槽中而位於或在該上表面之下；

其中該等複數個電子元件的各者之該電連接被焊接至該等複數個電子元件中該至少一另一電子元件之該電連接。

6. 如申請專利範圍第5項所述之電子組件，且包含一絕緣化合物，該絕緣化合物實質上塗覆了該基板與該等複數個電子元件，該絕緣化合物的一表面界定一另一平面，該另一平面實質上與該平面平行。

7. 一種建構電路的方法，包括以下步驟：

提供一實質上平面的介電單體基板；

在該基板內形成複數個相互連結的凹槽，該等相互連結的凹槽包含至少一第一凹槽及一第二凹槽，該第一凹槽與該第二凹槽相互連結於一凹槽交會處；

使在該等複數個相互連結的凹槽內的複數個電子元件的電連接對齊於該第一凹槽與該第二凹槽之該凹槽交會處；

在該等相互連結的凹槽內電連接該等複數個電子元件；及

以一絕緣塗料，塗覆該基板和該等複數個電子元件；

該介電單體基板為一電場隔離材料，該電場隔離材料為易導熱的，用以形成該等電子元件之散熱；且該介電單體基板具有一上表面及與該上表面相對的一反面，該上表面界定一平面且該上表面中形成有該等複數個相互連結的凹槽，該上表面與該反面之間具有的一單一材料之厚度足以提供該等凹槽底部及凹槽深度，該等凹槽深度足以將該等電子元件容納在該等凹槽中而位於或在該上表面之下；其中藉由雷射焊接，該等複數個電子元件的各者之該電連接被焊接至該等複數個電子元件中至少一另一電子元件之該電連接。

8. 如申請專利範圍第7項所述之方法，其中該提供步驟，提供一氧化鋁基板。

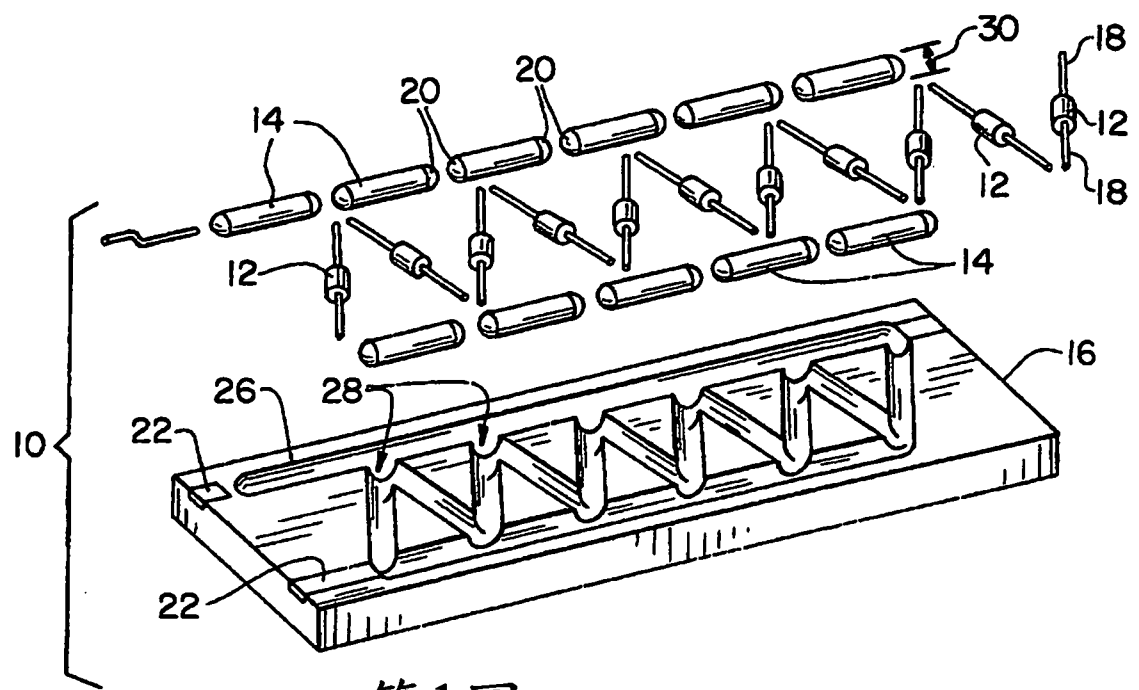
9. 如申請專利範圍第7項所述之方法，其中該形成步驟的執行，是藉著將該等複數個凹槽之每一者擴大至該基板之一深度，以使該深度等於或大於該等複數個電子元件中一對應電子元件的一寬度。

10. 如申請專利範圍第7項所述之方法，進一步包括：從該基板延伸一導體的步驟，該塗覆步驟排除該導體的絕大部分。

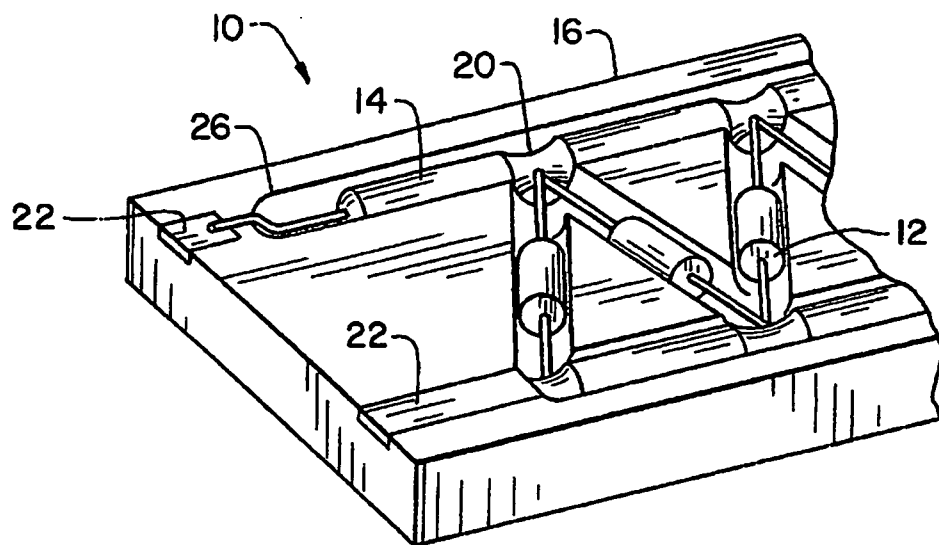
11. 如申請專利範圍第10項所述之方法，其中該塗覆步驟的執行是藉由塗上一絕緣化合物的塗料。

12. 如申請專利範圍第7項所述之方法，進一步包括：黏合一導電材料到該基板的一部分的步驟，該導電材料電

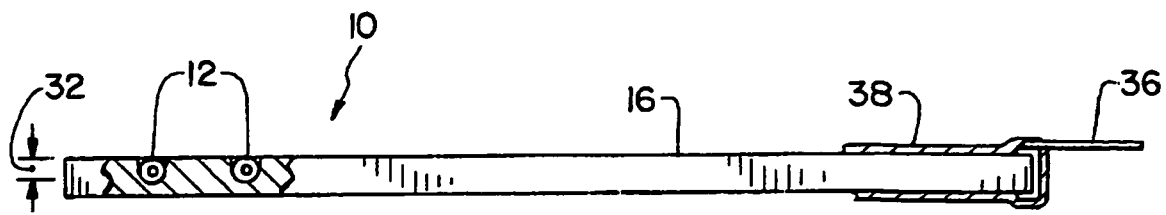
連接到該等複數個電子元件的至少一者。



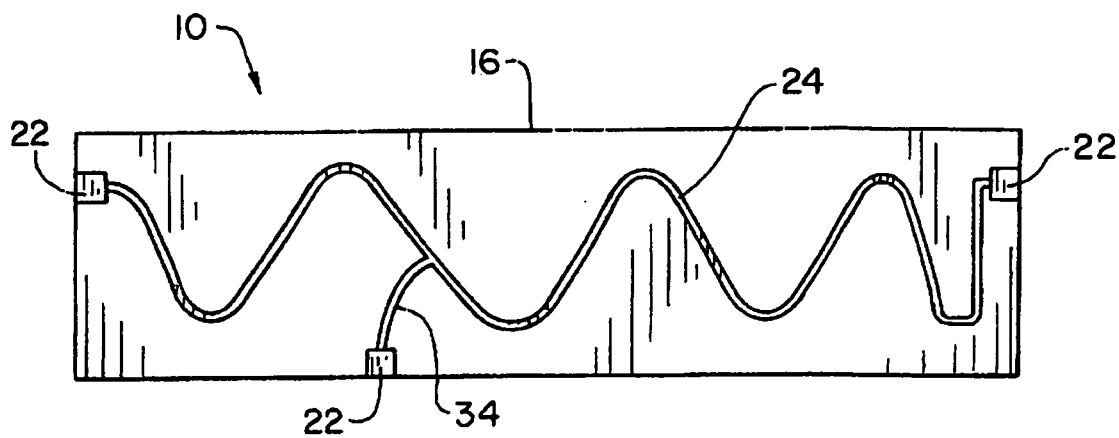
第1圖



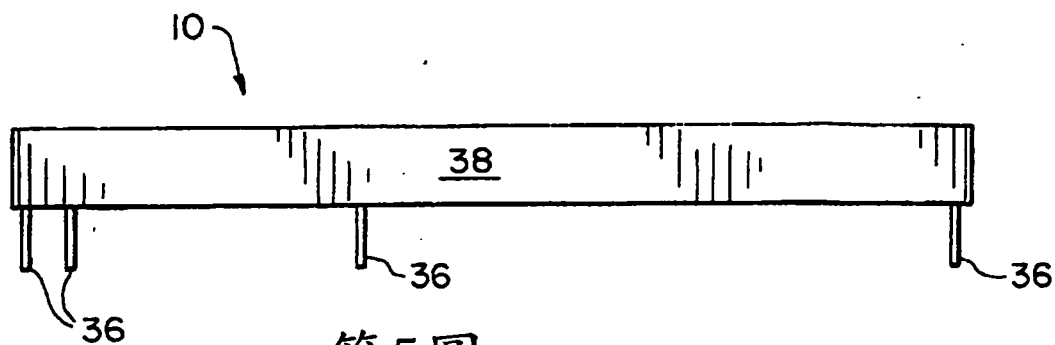
第2圖



第3圖



第4圖



第5圖