



(12) 发明专利

(10) 授权公告号 CN 101408703 B

(45) 授权公告日 2012. 06. 13

(21) 申请号 200810170145. 0

(22) 申请日 2008. 10. 13

(30) 优先权数据

103180/07 2007. 10. 12 KR

(73) 专利权人 三星电子株式会社

地址 韩国京畿道

(72) 发明人 金勋 柳在镇 刘惠兰

(74) 专利代理机构 北京市柳沈律师事务所

11105

代理人 邵亚丽

(51) Int. Cl.

G02F 1/1362 (2006. 01)

G09G 3/36 (2006. 01)

(56) 对比文件

CN 1693945 A, 2005. 11. 09,

CN 1603929 A, 2005. 04. 06,

US 2006231838 A1, 2006. 10. 19,

US 2005179631 A1, 2005. 08. 18,

CN 101017299 A, 2007. 08. 15,

CN 1991965 A, 2007. 07. 04,

CN 1866350 A, 2006. 11. 22,

CN 1808552 A, 2006. 07. 26,

CN 1776492 A, 2006. 05. 24,

审查员 李慧

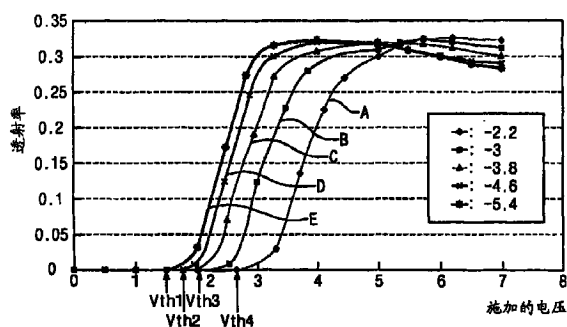
权利要求书 2 页 说明书 9 页 附图 6 页

(54) 发明名称

液晶显示器

(57) 摘要

本发明提供了一种液晶显示器和用于改善液晶显示器中的侧视可视性的方法。在液晶显示器中,图像定义数据电压被同时施加到主像素电极(MPE)和电隔离的子像素电极(SPE),由此分别定义主像素电压和子像素电压。MPE定义了第一电容器的一个板,该第一电容的另一个板接收第一公共电压,该第一公共电压的电压电平可以在图像定义数据电压被施加后发生变化。于是,主像素电压根据第一公共电压的电压变化而上移或下移。SPE定义了第二电容器的一个板,该第二电容器的另一个板接收第二公共电压。通过使主像素电压具有比子像素电压更大的绝对幅度,可以提高液晶显示器的侧面可视性。



1. 一种液晶显示器,包括:

阵列基板,包括像素电极结构和薄膜晶体管(TFT),该 TFT 能操作以选择性地将所供应的数据电压耦接到像素电极结构的电极;

面向阵列基板的相对基板;和

插入在阵列基板和相对基板之间的液晶材料层;其中:

所述像素电极结构包括:

主存储电极(MSE),接收其电压电平能变化的第一公共电压;

主像素电极(MPE),与所述主存储电极重叠并耦接到所述 TFT,从而接收数据电压作为主像素电压,该主像素电压随后能根据所述第一公共电压的电压变化而改变;

子像素电极(SPE),与所述主存储电极隔开并耦接到所述 TFT,从而接收数据电压作为子像素电压,该子像素电压不会根据所述第一公共电压的电压变化而改变,并且

其中,液晶材料层的液晶具有在 -3.8 到 -2.2 的范围内的介电各向异性($\Delta \epsilon$)。

2. 如权利要求 1 所述的液晶显示器,其中,所述液晶具有在 -3.6 到 -2.7 的范围内的介电各向异性($\Delta \epsilon$)。

3. 如权利要求 1 所述的液晶显示器,其中,所述液晶具有在 1.154 到 1.5 的范围内的弹性常数比率 $K33/K11$ 。

4. 如权利要求 1 所述的液晶显示器,其中,所述液晶具有在 1.155 到 1.385 的范围内的弹性常数比率 $K33/K11$ 。

5. 如权利要求 2 所述的液晶显示器,其中,所述液晶具有在 1.154 到 1.5 的范围内的弹性常数比率 $K33/K11$ 。

6. 如权利要求 2 所述的液晶显示器,其中,所述液晶具有在 1.155 到 1.385 的范围内的弹性常数比率 $K33/K11$ 。

7. 如权利要求 1 所述的液晶显示器,其中,所述主像素电极的面积与所述子像素电极的面积的比率在 $1:1$ 到 $1:1.2$ 的范围内。

8. 一种液晶显示器,包括:

阵列基板,包括像素电极结构和薄膜晶体管(TFT),该 TFT 被操作性地耦接以切换地将所供应的数据电压传送到像素电极结构;

面向阵列基板的相对基板;和

插入在阵列基板和相对基板之间的液晶材料层;其中:

所述像素电极结构包括:

主存储电极(MSE),接收其电压和/或脉冲边缘的定时能变化的、具有脉冲波形的第一公共电压;

主像素电极(MPE),与所述主存储电极重叠并耦接到所述 TFT,以在该 TFT 被切换为传导模式时接收数据电压作为主像素电压,其中,如果存在所述第一公共电压的电压变化,则该主像素电压然后能根据该电压变化而改变;以及

子像素电极(SPE),与所述主存储电极隔开并耦接到所述 TFT,以在该 TFT 被切换为传导模式时接收数据电压作为子像素电压,如果存在所述第一公共电压的电压变化,则该子像素电压不响应于该电压变化而改变,

其中,液晶材料层的液晶具有在 -3.8 到 -2.2 的范围内的介电各向异性($\Delta \epsilon$)。

9. 如权利要求 8 所述的液晶显示器,其中,所述液晶具有在 1.154 到 1.5 的范围内的弹性常数比率 K_{33}/K_{11} 。

10. 如权利要求 8 所述的液晶显示器,其中,所述液晶具有在 1.155 到 1.385 的范围内的弹性常数比率 K_{33}/K_{11} 。

11. 如权利要求 10 所述的液晶显示器,其中,所述主像素电极的面积与所述子像素电极的面积在 1 : 1 到 1 : 1.2 的范围内。

12. 如权利要求 8 所述的液晶显示器,其中,所述 TFT 是双漏极晶体管。

13. 一种用于改善液晶显示器 (LCD) 中的侧视可视性的方法,包括:

提供具有像素电极结构和薄膜晶体管 (TFT) 的阵列基板,该 TFT 在线扫描时间段期间被操作性地耦接以切换地将所供应的数据电压传送到像素电极结构的多个电极;

其中,所述像素电极结构具有主存储电极 (MSE),该主存储电极接收其电压和 / 或脉冲边缘的定时能变化的、具有脉冲波形的第一公共电压;

其中,所述像素电极结构具有主像素电极 (MPE),该主像素电极与所述主存储电极重叠并耦接到所述 TFT,以在该 TFT 被切换为传导模式时接收数据电压作为主像素电压,其中,如果存在所述第一公共电压的电压变化,则该主像素电压然后能根据该电压变化而改变;

其中,所述像素电极结构具有子像素电极 (SPE),该子像素电极与所述主像素电极隔开并耦接到所述 TFT,以在该 TFT 被切换为传导模式时接收数据电压作为子像素电压,其中,如果存在所述第一公共电压的电压变化,则该子像素电压不响应于该电压变化而改变,该方法还包括:

引起所述第一公共电压中的电压变化,

其中,液晶材料层的液晶具有在 -3.8 到 -2.2 的范围内的介电各向异性 ($\Delta \epsilon$)。

14. 如权利要求 13 所述的方法,其中,促使所述电压变化的方向对应于所供应的数据电压的极性。

15. 如权利要求 13 所述的方法,还包括:

提供与所述阵列基板相邻的液晶材料层,该液晶材料层包括具有在 1.154 到 1.5 的范围内的弹性常数比率 K_{33}/K_{11} 的液晶或液晶混合物。

液晶显示器

[0001] 相关申请的交叉引用

[0002] 本申请要求 2007 年 10 月 12 日提交的韩国专利申请号 2007-103180 的优先权,其公开内容通过引用全部结合于此。

技术领域

[0003] 本发明的公开内容涉及液晶显示器 (LCD)。更具体地,本公开内容涉及能够实现宽视角的液晶显示器。

背景技术

[0004] 最近,为了对传统液晶显示设备的窄视角进行改善,已经发展了用于液晶显示设备的各种驱动方法,包括图案垂直取向 (PVA: patterned vertical alignment) 模式、多象限垂直取向 (MVA) 模式、以及超图案垂直取向 (S-PVA) 模式。

[0005] 使用 S-PVA 模式的 LCD 设备典型地包括各自具有两个子像素的像素区域,且两个子像素中的每个包括被施加不同电压的主像素电极和子像素电极,以在像素区域中形成具有相互不同灰度的液晶域。由于观看 S-PVA 模式 LCD 设备的人类观众察觉到在主像素电极和子像素电极之间存在的两个灰度级的幻影 (phantom) 中间值,所以该 S-PVA 模式 LCD 设备有助于防止或减少由在中间灰度级下的伽马曲线失真导致的所显示图像的侧面可视性方面的退化,由此改善 S-PVA 模式 LCD 设备的侧面可视性。

[0006] S-PVA 模式 LCD 设备根据其驱动方法而可以被分类为耦接电容器型 (CC 型) 和双晶体管型 (TT 型)。

[0007] CC 型 S-PVA 模式 LCD 设备还包括在主像素电极和子像素电极之间插入的耦接电容器。这个耦接电容器降低施加到主像素电极的主数据电压的电压电平,从而将降低的数据电压施加到子像素电极作为子像素电压,该子像素电压具有比主像素电压的电压电平低的电压电平。

[0008] TT 型 S-PVA 模式 LCD 设备使用两个分离的薄膜晶体管,将具有不同电压电平的主像素电压和子像素电压分别施加到主像素电极和子像素电极。

[0009] 与 TT 型 S-PVA 模式 LCD 设备相比,CC 型 S-PVA 模式 LCD 设备具有例如亮度退化和相对差的侧面可视性的劣势。另一方面,TT 型 S-PVA 模式 LCD 设备具有比传统 CC 型 S-PVA 模式 LCD 设备更好的亮度特性和侧面可视性。然而,由于在 TT 型 S-PVA 模式中需要两个晶体管,其制造成本大大地增加,并且由于必须被各个栅极控制信号单独控制的 TFT 的数量是存在于 CC 型 S-PVA 模式 LCD 设备中的两倍,所以难以使 TT 型 S-PVA 模式采用高速驱动方法。

[0010] 同时,在通过改变施加到与像素电极重叠的存储电极的电压而实现宽视角的存储摆动 (swing) 方法的情况下,亮度和侧面可视性特性更好,且制造成本低。在存储摆动方法中,亮度和侧面可视性特性随电压变化增加而改善;然而,当存储电极的电压变化增加时,在黑色亮度范围内的透射率不希望地增加,并因此导致对比度的急剧降低。

发明内容

[0011] 本公开提供了一种采用存储摆动方法的液晶显示器,其能够增加亮度和侧面可视性并同时防止对比度的过度降低。

[0012] 在示例性实施例中,液晶显示器包括阵列基板,该阵列基板具有像素电极结构和薄膜晶体管(TFT),该 TFT 在水平扫描时间段(1H)期间切换地将所供应的数据电压传送到像素电极结构的电极。所述实施例还包括面向阵列基板的相对基板和插入在阵列基板和相对基板之间的液晶材料层。所述像素电极结构包括:主存储电极(MSE),接收其电压电平变化(例如在脉冲状态中)的第一公共电压;主像素电极(MPE),与所述主存储电极重叠以定义第一存储电容器,当 TFT 切换为传导状态时,所述 MPE 接收数据电压作为主像素电压,该主像素电压随后根据所述第一公共电压的电压变化而改变。所述像素电极结构包括在显示器的平面图中与主存储电极隔开的子像素电极(SPE),在 TFT 被切换为传导状态时该 SPE 也接收数据电压作为子像素电压,但是该子像素电压之后不会根据第一公共电压的电压变化而改变。

[0013] 在一个实施例中,液晶显示材料层的液晶具有在大约 -3.8 到大约 -2.2 的范围内的介电各向异性($\Delta \epsilon$)。

[0014] 此外,该液晶具有在大约 1.155 到大约 1.385 的范围内的弹性常数比率(K_{33}/K_{11})。

[0015] 介电各向异性和弹性常数比率中的至少一个可以在上述范围内选择。

[0016] 在一个示例性实施例中,主像素电极的面积与子像素电极的面积的比率在 1:1 到 1:1.2 的范围内。

[0017] 根据上述,由于液晶显示器利用了具有介电各向异性和/或弹性常数比率的液晶,主存储电极的电压变化范围可以被最大化,同时防止由于第一公共电压的施加而导致的不想要的黑色亮度的增加。于是,作为结果的液晶显示器可以展现出增加的亮度,由此改善侧面可视性并同时可以保持高的对比度。

附图说明

[0018] 通过参考接下来的结合附图考虑的详细描述,本公开的以上和其它优点将变得更明显,其中:

[0019] 图 1 是示出根据本公开的液晶显示器的示例性实施例的分解透视图;

[0020] 图 2 是示出图 1 的液晶显示器的布局图;

[0021] 图 3 是沿图 2 的 I-I' 线的剖面图;

[0022] 图 4 是图 1 的等效电路的波形图;

[0023] 图 5 是示出根据本公开的液晶显示器的透光特性相对于第一公共电压的电压变化量的计算机仿真结果的曲线图;

[0024] 图 6 是示出了根据液晶的介电各向异性在像素电压和透射率之间的关系的曲线图;

[0025] 图 7 是示出了根据介电各向异性在第一公共电压的变化量与移位电压之间的关系的仿真结果的曲线图;以及

[0026] 图 8 是示出了根据液晶的弹性常数比率在透射率和灰度级电压之间的关系的曲线图。

[0027] 具体实施方法

[0028] 将理解, 当一个元件或层被称为“在”另一个元件或层“上”、“连接到”或“耦接到”另一个元件或层, 它可以直接在其它元件或层上、连接到或耦接到其它元件或层, 或可以存在居间的元件或层。相反, 当一元件被称为“直接在”另一个元件或层“上”、“直接连接到”或“直接耦接到”另一个元件或层时, 不存在居间的元件或层。在整篇说明书中, 相同的标号表示相同的元件。如这里所使用, 术语“和 / 或”包括相关联罗列项的一个或更多个的任意或所有组合。

[0029] 将理解, 尽管这里可以使用术语第一、第二等来描述各种元件、组件、区域、层和 / 或部件, 这些元件、组件、区域、层和 / 或部件不应该限于这些术语。这些术语仅用于区分一个元件、组件、区域、层或部件和另一个区域、层或部件。因此, 在不偏离本发明的示教的情况下, 以下讨论的第一元件、组件、区域、层或部件可以被称为第二元件、组件、区域、层或部件。

[0030] 为了便于描述, 可以在这里使用与空间相关的术语, 例如“在... 之下”、“在... 下面”、“低于”、“在... 之上”、“高于”等, 来描述如图中所图示的一个元件或特征与另一个 (多个) 元件或 (多个) 特征之间的关系。将理解, 与空间相关的术语旨在包含使用或操作的设备除图中描绘的方位之外的不同方位。例如, 如果图中的设备被翻过来, 被描述为“在”其它元件或特征“之下”或“下面”的元件将然后被定向为“在”其它元件或特征“之上”。因此, 示例性术语“在... 之下”可以包括上面和下面二者的方位。设备还可以另外地定位 (旋转 90 度或位于其它方位), 并相应地解释这里使用的与空间相关的描述符。

[0031] 这里使用的术语仅用于描述特定的实施例而不是为了限制本发明。如这里所使用, 单数形式, “一 (a)” “一 (an)” 和“该”意欲也包括复数形式, 除非上下文另外明确说明。还将理解, 术语“包括 (includes)” 和 / 或“包括 (including)” 在本说明书中使用, 表示存在所陈述的特征、整数、步骤、操作、元件和 / 或组件, 但不排除存在或增加一个或更多个其它特征、整数、步骤、操作、元件、组件和 / 或其组。

[0032] 除非另外定义, 这里使用的所有术语 (包括技术和科学术语) 具有和本发明所属领域的普通技术人员一般理解的相同含义。还将理解, 例如那些在一般使用的字典中所定义的术语应该被解释为具有与相关领域的上下文的含义一致的含义, 而不能以理想化或过分正式的意义来解释, 除非这里明确这样定义。

[0033] 图 1 是示出了根据本公开的液晶显示器的示例性实施例的分解透视图。

[0034] 参考图 1, 液晶显示器 100 包括 TFT 阵列基板 110、面向阵列基板 110 的相对基板 120、以及插入在阵列基板 110 和相对基板 120 之间的液晶材料材料层 (在图 1 中未示出)。

[0035] 阵列基板 110 包括栅极线 GLn、数据线 DLm、主存储线 MSL、子存储线 SSL、双漏极薄膜晶体管 TFT、以及像素电极结构 PX。

[0036] 栅极线 GLn 在第一方向 D1 上延伸并接收栅极脉冲 Gn。栅极脉冲 Gn 包括在 1H 水平扫描时间段期间维持的栅极导通电压、和在除 1H 时间段之外的其余垂直扫描时间段期间维持的栅极截止电压。

[0037] 数据线 DLm 在与第一方向 D1 基本垂直的第二方向 D2 上延伸。数据线 DLm 与栅极

线 GLn 绝缘并与之交叉,并接收数据电压 Vd。

[0038] 主存储线 MSL 与栅极线 GLn 基本平行地延伸,并接收交流电或脉冲形式的第一公共电压 Vcom1。

[0039] 子存储线 SSL 与主存储线 MSL 基本平行地延伸,并接收直流电 (DC) 形式的第二公共电压 Vcom2。

[0040] 薄膜晶体管 TFT 电连接到栅极线 GLn 和数据线 DLm,以响应于栅极脉冲 Gn 而将数据电压 Vd 施加到像素结构 PX。如上所提及,薄膜晶体管 TFT 是双漏极的配置,并因此包括第一漏极电极 DE1 和第二漏极电极 DE2。

[0041] 像素结构 PX 包括主像素子结构 MP 和子像素子结构 SP。

[0042] 主像素子结构 MP 连接到薄膜晶体管 TFT 的第一漏极电极 DE1,而子像素子结构 SP 连接到薄膜晶体管 TFT 的第二漏极电极 DE2。

[0043] 主像素子结构 MP 包括第一存储电容器 Cst1 和第一液晶电容器 Clc1。第一存储电容器 Cst1 由主存储电极 MSE、绝缘层和主像素电极 MPE 构成。主存储电极 MSE 被形成为与主像素电极 MPE 重叠的主存储线 MSL 的一部分。因此,主存储电极 MSE 接收交流电形式的第一公共电压 Vcom1。第一液晶电容器 Clc1 由主像素电极 MPE、液晶层和公共电极 CE 构成。在 1H 时间段期间通过 TFT 而将数据电压 Vd 施加到主像素电极 MPE,并在同时,将直流电形式的第二公共电压 Vcom2 施加到公共电极 CE。

[0044] 子像素子结构 SP 包括第二存储电容器 Cst2 和第二液晶电容器 Clc2。第二存储电容器 Cst2 由子存储电极 SSE、绝缘层和子像素电极 SPE 构成。子存储电极 SSE 被形成为与子像素电极 SPE 重叠的子存储线 SSL 的一部分。因此,子存储电极 SSE 接收直流电形式的第二公共电压 Vcom2。第二液晶电容器 Clc2 由子像素电极 SPE、液晶层和公共电极 CE 构成。在 1H 时间段期间将数据电压 Vd 施加到子像素电极 SPE,且直流电形式的第二公共电压 Vcom2 被施加到公共电极 CE。

[0045] 相对基板 120 与阵列基板 110 耦接并同时面向阵列基板 110。相对基板 120 包括透明公共电极层(在图 1 中未示出)以接收第二公共电压 Vcom2。分别排列在第一和第二液晶电容器 Clc1 和 Clc2 的一端的公共电极 CE 由分别与主像素电极 MPE 和子像素电极 SPE 重叠的公共电极层的部分形成。因此,公共电极 CE 接收第二公共电压 Vcom2。

[0046] 液晶材料层位于阵列基板 110 和相对基板 120 之间,以与阵列基板 110 和相对基板 120 一起形成液晶显示器 100。

[0047] 在本示例性实施例中,子像素 SP 包括第二存储电容器 Cst2,然而,第二存储电容器 Cst2 可以被可选地从子像素 SP 中移除。此外,在所描述的实施例中,第二公共电压 Vcom2 被施加到公共电极 CE 和子存储电极 SSE 二者,然而,两个不同的电压可以被分别施加到公共电极 CE 和子存储电极 SSE。

[0048] 以下,将参考图 2 和图 3 进一步详细地描述图 1 的液晶显示器 100。

[0049] 图 2 是示出了图 1 的液晶显示器的布局图,而图 3 是沿图 2 所示的 I-I' 线的剖面图。在图 2 中,为了更好的理解,将省略在图 3 中示出的黑矩阵,以而简化布局图。

[0050] 参考图 2 和图 3,液晶显示器 100 包括阵列基板 110、相对基板 120、以及插入在阵列基板 110 和相对基板 120 之间的液晶材料层 130(在图 3 中未示出)。

[0051] 阵列基板 110 包括第一基础基板 111 以及在第一基础基板 111 上排列的栅极线

GLn、数据线 DLm、薄膜晶体管 TFT 和像素结构 PX。

[0052] 栅极线 GLn 在第一方向 D1 上延伸,且数据线 DLm 在与第一方向 D1 基本垂直的第二方向 D2 上延伸。数据线 DLm 与栅极线 GLn 绝缘并与之交叉。

[0053] 薄膜晶体管 TFT 电连接到栅极线 GLn 和数据线 DLm。薄膜晶体管 TFT 包括从栅极线 GLn 分出支路的栅极电极 GE 和从数据线 DLm 分出支路的源极电极 SE。薄膜晶体管 TFT 的第一漏极电极 DE1 电连接到主像素电极 MPE,且薄膜晶体管 TFT 的第二漏极电极 DE2 电连接到子像素电极 SPE。注意,在图 2 中,分别将 TFT 源极区域 (SE) 耦接到漏极区域 DE1 和 DE2 的晶体管沟道都是由相同的栅极电压所控制 (施加在 GE 电极上)。因此单个栅极控制信号施加到 DE1 和 DE2。

[0054] 响应于通过栅极线 GLn 施加的处于 Von 状态栅极脉冲 Gn,薄膜晶体管 TFT 将施加到数据线 DLm 的数据电压 Vd 耦接到第一和第二漏极电极 DE1 和 DE2 (将晶体管沟道切换为相应传导模式)。因此,当薄膜晶体管 TFT 导通时,主像素电极 MPE 和子像素电极 SPE 通过薄膜晶体管 TFT 耦接到源极数据电压 Vd。

[0055] 如图 1 所示,主像素结构 MP 被提供并包括用于形成第一存储电容器 Cst1 的主像素电极 MPE 和主存储电极 MSE。如图 1 所示,子像素结构 SP 被提供并包括用于形成第二存储电容器 Cs12 的子像素电极 SPE 和子存储电极 SSE。

[0056] 在图 2 中,主像素电极 MPE 被视为通过第一接触孔 C1 电连接到薄膜晶体管 TFT 的第一漏极电极 DE1,由此切换地耦接以接收数据电压 Vd。子像素电极 SPE 被视为通过第二接触孔 C2 电连接到薄膜晶体管 TFT 的第二漏极电极 DE2,由此切换地耦接以接收数据电压 Vd。

[0057] 主像素电极 MPE 以预定的距离与子像素电极 SPE 分隔。当 TFT 中的两个沟道都表现为传导 (导通) 时,在通过栅极 Gn 施加导通栅极脉冲 Von 的 1H 时间段期间,主像素电极 MPE 通过导通的薄膜晶体管 TFT 有效地电连接到子像素电极 SPE。但是,当薄膜晶体管 TFT 后来在 1H 时间段后被截止,主像素电极 MPE 从子像素电极 SPE 电隔离。在本示例性实施例中,主像素电极 MPE 和子像素电极 SPE 之间的区域被定义为图 3 中所示的第一隔开口 O1,并且第一开口 O1 在大规模生产期间通过选择性地移除 (例如,蚀刻) 最初整体的 (在 PX 结构中的) 像素电极层的一部分而形成。

[0058] 主存储电极 MSE 在第一方向 D1 上延伸并与主像素电极 MPE 重叠。

[0059] 关于参考电压 Vr 具有不同极性的第一公共电压 Vcom1 (在图 4 中所示) 被施加到主存储电极 MSE。施加到主存储电极 MSE 的第一公共电压 Vcom1 的极性周期性地反转。

[0060] 子存储电极 SSE 排列在主存储电极 MSE 和栅极电极 GE 之间,并与子像素电极 SPE 重叠。具有与参考电压 Vr 基本相等的电压电平的第二公共电压 Vcom2 (在图 4 中示出) 被施加到子存储电极 SSE。

[0061] 相对基板 120 包括黑矩阵 (black matrix) 122、滤色器层 123 和公共电极层 124。黑矩阵 122 包括阻光材料,并在像素的无效区域中排列,以防止相邻像素区域之间的光泄露。滤色器层 123 包括红色、绿色和蓝色滤色器并排列在对应像素的有效区域中。公共电极层 124 形成在黑矩阵 122 和滤色器层 123 上,以接收直流电形式的第二公共电压 Vcom2。在本示例性实施例中,滤色器层 123 排列在相对基板 120 中,然而,滤色器层 123 可以排列在阵列基板 110 中。

[0062] 图 4 是施加到图 1 到图 3 中所示的像素结构 PX 的信号的波形图。

[0063] 参考图 4, 当薄膜晶体管 TFT 在 1H 时间段期间响应于栅极脉冲 Gon 而导通时, 施加到源极电极 SE 的数据电压 Vd 耦接到第一和第二漏极电极 DE1 和 DE2。

[0064] 在 1H 时间段之后, 薄膜晶体管 TFT 截止, 且第一和第二漏极电极 DE1 和 DE2 然后被有效地互相电隔离。

[0065] 交流电形式的第一公共电压 Vcom1 被施加到主存储电极 MSE。数据电压 Vd 在 1H 时间段期间被施加到主像素电极 MPE。直流电形式的第二公共电压 Vcom2 被施加到公共电极 CE。

[0066] 第一公共电压 Vcom1 是交流电电压, 其在高于参考电压 Vr 的预定第二电压 V2 和低于参考电压 Vr 的预定第一电压 V1 之间摆动。第一公共电压 Vcom1 波形的时间段对应于两帧。第二公共电压 Vcom2 被均匀地维持在参考电压 Vr 的电压电平上。

[0067] 第一公共电压 Vcom1 受栅极脉冲的产生定时 (generation timing) 和数据电压 Vd 的极性的影响。当在栅极导通脉冲 Gon 产生后经过预定的时间时, 第一公共电压 Vcom1 的电压电平从较低的第一电压 V1 移位到较高的第二电压 V2。

[0068] 第一公共电压 Vcom1 的移位定时 Ts 在从第一定时点 T1 到第二定时点 T2 的范围内, 在该第一定时点 T1 栅极脉冲 Gn 从栅极导通电压 Gon 降低到栅极截止电压 Goff; 在该第二定时点 T2 在第一定时点 T1 开始之后经过了一帧的跨度。在本示例性实施例中, 移位定时 Ts 在从第一定时 T1 到从第一定时 T1 开始经过了半帧的第三定时 T3 的范围内。

[0069] 同时, 第一公共电压 Vcom1 的电压电平根据数据电压 Vd 的极性而上移或下移。特别地, 当数据电压 Vd 具有关于第二公共电压 Vcom2 的正极性时, 第一公共电压 Vcom1 从第一电压 V1 上移到第二电压 V2。相反, 当数据电压 Vd 具有关于第二公共电压 Vcom2 的负极性时, 第一公共电压 Vcom1 从第二电压 V2 下移到第一电压 V1。

[0070] 当栅极导通电压 Gon 在 1H 时间段期间产生时, 数据电压 Vd 被分别充电到 (MP 结构的) 第一液晶电容器 Clc1 和 (SP 结构的) 第二液晶电容器 Clc2 作为主像素电压 Vp-m 和子像素电压 Vp-s。假设数据电压 Vd 具有正极性, 如图 4 所示, 第一公共电压 Vcom1 在移位定时 Ts 被上移, 且 Vp-m 上移 Vs 的量。换句话说, 由于施加到主存储电极 MSE 的第一公共电压 Vcom1 的电压电平在定时点 Ts 增加, 在第一液晶电容器 Clc1 上发展形成的主像素电压 Vp-m 增加了对应的移位电压 Vs。

[0071] 于是, 在移位定时 Ts 之后, 充电到第一液晶电容器 Clc1 的主像素电压 Vp-m 具有比充电到第二液晶电容器 Clc2 的子像素电压 Vp-s 高的电压电平。

[0072] 尽管在图中未示出, 应该理解, 当 Vd 在负极性模式时, 发生了相反的极性操作。假设数据电压 Vd 具有负极性, 第一公共电压 Vcom1 将替代地在移位定时 Ts 被下移。因此, 当施加到主存储电极 MSE 的第一公共电压 Vcom1 的电压电平降低时, 充电到第一液晶电容器 Clc1 的主像素电压 Vp-m 降低了移位电压 Vs。

[0073] 于是, 在移位定时 Ts 之后, 充电到第一液晶电容器 Clc1 的主像素电压 Vp-m 具有比充电到第二液晶电容器 Clc2 的子像素电压 Vp-s 低的电压电平。

[0074] 如上所述, 液晶显示器 100 将交流电形式 (或数字脉冲电压形式) 的第一公共电压 Vcom1 施加到在主像素 MP 中排列的第一存储电容器 Cst1 的主存储电极 MSE, 从而充电到第一液晶电容器 Clc1 的主像素电压 Vp-m 和充电到第二液晶电容器 Clc2 的子像素电压

Vp-s 将在时间点 Ts 和 T2 之间发展形成互相不同的电压电平。

[0075] 结果,当给定的数据电压 Vd 被施加时,包括在液晶材料层 130 中的对应于主像素 MP 的液晶分子、和包括在液晶材料层 130 中的对应于子像素 SP 的液晶分子将具有互相不同的取向 (alignment) 方向。因此,主像素 MP 和子像素 SP 将显示不同的灰度级图像。通常,用户察觉到了通过混合在主像素 MP 和子像素 SP 中分别显示的两个相邻图像而得到的图像。因此,液晶显示器 100 的侧面可视性可以通过该混合现象而得到改善。

[0076] 同时,液晶显示器 100 的透射率特性根据第一公共电压 Vcom1 的变化量而确定。参考图 5,在液晶显示器 100 中,透光率随第一公共电压 Vcom1 脉冲的变化量 (绝对幅度) 的增加而增加。在图 5 中,x 轴表示第一公共电压 Vcom1 的变化量,即,图 4 中所示的第二电压 V2 和第一电压 V1 之间的差值的绝对值 ($|V2-V1|$)。y 轴表示透射率量,其中 y 轴的值 100 表示相同尺寸的传统 TT 型液晶显示器的透射率。

[0077] 如图 5 所示,根据本示例性实施例的液晶显示器 100 与传统 TT 型液晶显示器相比具有改善的亮度。因此,当第一公共电压 Vcom1 的变化量增加时,可以改善白色亮度特性。但是,由于对应于黑色亮度的黑色电压的电压电平随第一公共电压 Vcom1 的脉冲幅度的增加而增加,所以黑色亮度可能退化。

[0078] 因此,在本示例性实施例中,提出了一种能够防止由于第一公共电压 Vcom1 的变化量引起的黑色亮度退化的结构。为了防止黑色亮度的退化,建议提高液晶的门限电压。因此,在本示例性实施例中,应该为液晶显示器 100 采用具有各自有下面建议的特定值的介电各向异性 $\Delta \epsilon$ 和弹性常数比率 K33/K11 的液晶,以降低所显示图像的黑色强度方面的退化。 $\Delta \epsilon$ 是 $\epsilon_{\parallel}$ (平行) 和 $\epsilon_{\perp}$ 之间的差值,其中 $\epsilon_{\parallel}$ 符号表示液晶的长轴方向的介电常数,而 $\epsilon_{\perp}$ 表示液晶的短轴方向的介电常数。此外,K33/K11 通过将 K33 除以 K11 得到,并且 K33 表示液晶的弯曲弹性常数,而 K11 表示液晶的斜展 (splay) 弹性常数。

[0079] 图 6 是示出了根据液晶的介电各向异性在像素电压和透射率之间的关系的曲线图。

[0080] 参考图 6,曲线 A、B、C、D 和 E 分别对应于 -2.2、-3、-3.8、-4.6 和 -5.4 的介电各向异性 $\Delta \epsilon$ 。如图 6 所示,值增加的门限电压电平出现,并在从实施例 E 的制图到实施例 A 的制图的顺序制图中逐渐增加。因此,对应于曲线图 A 到 C 的液晶具有比对应于曲线图 D 和 E 的液晶更高的门限电压 (即, $V_{th1} < V_{th2} < V_{th3} < V_{th4}$)。该结果表明,液晶的门限电压随着介电各向异性 $\Delta \epsilon$ 绝对值的减少而变得更高。

[0081] 此外,当介电各向异性 $\Delta \epsilon$ 的绝对值降低时,透射率在表示黑色亮度的透光时间段中慢慢地增加。通常,在垂直取向型液晶显示器中采用的液晶具有大约 -3.8 的介电各向异性 $\Delta \epsilon$ 并对应于曲线图 C。于是,当为液晶显示器 100 采用具有高于 -3.8 的更高介电各向异性 $\Delta \epsilon$ 的液晶时 (换句话说,相对低的绝对值),可以防止或降低由于主储存电压的电压变化引起的黑色亮度的增加。因此,介电各向异性 $\Delta \epsilon$ 在 $-3.8 < \Delta \epsilon < -2.2$ 的范围内,并优选地,建议 $-3.2 < \Delta \epsilon < -2.2$,来发展作为低各向异性的液晶,以改善黑色强度。

[0082] 图 7 是示出了根据介电各向异性在第一公共电压的变化量和移位电压之间的关系的仿真结果的曲线图。

[0083] 在图 7 中,曲线 A'、B'、C'、D' 和 E' 的每一个具有与图 6 中的曲线 A、B、C、D 和 E 相同的介电各向异性 $\Delta \epsilon$ 。此外,在图 7 中,x 轴表示第一公共电压 Vcom1 的变化量 $|V2-V1|$,

而 y 轴表示图 4 中所示的移位电压 V_s 。

[0084] 参考图 7, 移位电压 V_s 的变化量从曲线 E' 到曲线 A' 逐渐变化。也就是说, 在第一公共电压 V_{com1} 的变化量为大约 1.5V 的点上, 移位电压 V_s 的变化量从曲线 E' 到曲线 A' 增加。因此, 第一液晶电容器 C_{lc1} 的主像素电压 V_{p-m} 的变化量随着介电各向异性 $\Delta\epsilon$ 的绝对值的减少而增加, 结果, 液晶显示器 100 的透射率和侧面可视性得到改善。再次参考图 6, 当具有低绝对值的介电各向异性 $\Delta\epsilon$ 的液晶被应用到液晶显示器 100 时, 由于液晶的门限电压的增加, 可以防止黑色亮度问题增加, 但是, 对应于相同灰度级电压的透射率可能降低。但是, 如图 7 所示, 移位电压 V_s 随着介电各向异性 $\Delta\epsilon$ 的绝对值减少而增加, 由此防止如上所述的透射率的降低。

[0085] 结果, 根据本公开的液晶显示器 100 可以采用具有在大约 -2.2 到大约 -3.8 (优选地, $-2.7 > \Delta\epsilon > -3.6$) 的范围内的介电各向异性的液晶, 从而可以防止 (或减少) 黑色亮度的退化, 并可以同时改善透射率和侧面可视性。

[0086] 图 8 是示出了根据液晶的变化的弹性常数比率在透射率和灰度级电压之间的关系的关系的曲线图。

[0087] 在图 8 中, 制图 F 对应于第一液晶的弹性常数比率 ($K_{33}/K_{11} = 1.154$), 而制图 G 对应于更优选的第二液晶的弹性常数比率 ($K_{33}/K_{11} = 1.385$)。

[0088] 如在图 8 中看出的, 在透射率低于大约 0.05 的范围内 (即, 在有问题的黑色亮度可能出现的透射率范围内), 制图 G 的优选实施例具有比制图 F 的实施例更小的斜率。换句话说, 对于所施加电压的大致相等的小变化, 在低于 0.05 的透射率的范围内的响应的透射率变化对于制图 G 的优选实施例相对较小, 而对于制图 F 的实施例则较大。由此可以推出, 斜率随着弹性常数比率 (K_{33}/K_{11}) 的增加而减小。于是, 通过调整弹性常数比率 (K_{33}/K_{11}), 可以获得在有问题的黑色亮度范围内 (即, 透射率小于大约 0.05) 的针对电压变化的想要的响应率 (在可用的限度内)。

[0089] 因此, 当液晶显示器采用具有等于或大于 1.154 的弹性常数比率 (K_{33}/K_{11}) 的液晶时, 与更传统的液晶相比, 在较黑或较黑范围内的透射率的变化范围减小, 结果, 即使对应于黑色亮度的黑色电压提高了移位电压 V_s , 也可以防止或降低不想要的黑色亮度的增加。但是, 当弹性常数比率 (K_{33}/K_{11}) 过度地增加, 灰度级电压也增加以获得相同的透射率。因此, 在根据本公开的示例性实施例的一类中, 期望使用具有在大约 1.155 到大约 1.385 的范围内的弹性常数比率、并更优选的 $1.154 < (K_{33}/K_{11}) < 1.5$ 的液晶, 作为使用的范围。

[0090] 此外, 相信可以通过适当地调整介电各向异性 $\Delta\epsilon$ 和弹性常数比率 K_{33}/K_{11} 两者的值来最大化透射率, 同时防止不想要的黑色亮度的增加。

[0091] 由于难以产生带有上述属性的任意选择 (值) 的单一液晶材料, 液晶混合物可以通过混合 10 到 20 种不同的液晶中的多个液晶而形成。在用实际的实验验证之前, 可以使用不同的计算机程序来预测混合液晶的特性。

[0092] 在运行生成图 5 到图 8 中的值的计算机仿真中, 仿真结果是在主像素电极 MPE 的面积与子像素电极 SPE 的面积比率是 1:1.1 的条件下取得的。然而, 也可以期望选择在大约 1:1 到 1:1.2 的范围内的、主像素电极 MPE 和子像素电极 SPE 的其它面积比率。

[0093] 根据上面的公开, 当液晶显示器利用表现出上述介电各向异性和弹性常数比率的

一个或更多个液晶时,主存储电极的电压变化范围可以被最大化,同时防止在黑色亮度范围内的不想要的透射率增加。于是,这样的液晶显示器可以展现出在白色亮度范围内的增加的亮度并具有提高的侧面可视性,而不会展现出在黑色亮度范围内的充分增加的亮度,由此维持高的对比度。

[0094] 尽管这里描述了该示例性实施例,应当理解本公开不是意欲限于这些示例性实施例,并且本领域的普通技术人员鉴于上面的示教和在根据以上宗旨和本公开的精神和范围内可以进行各种修改和调整。

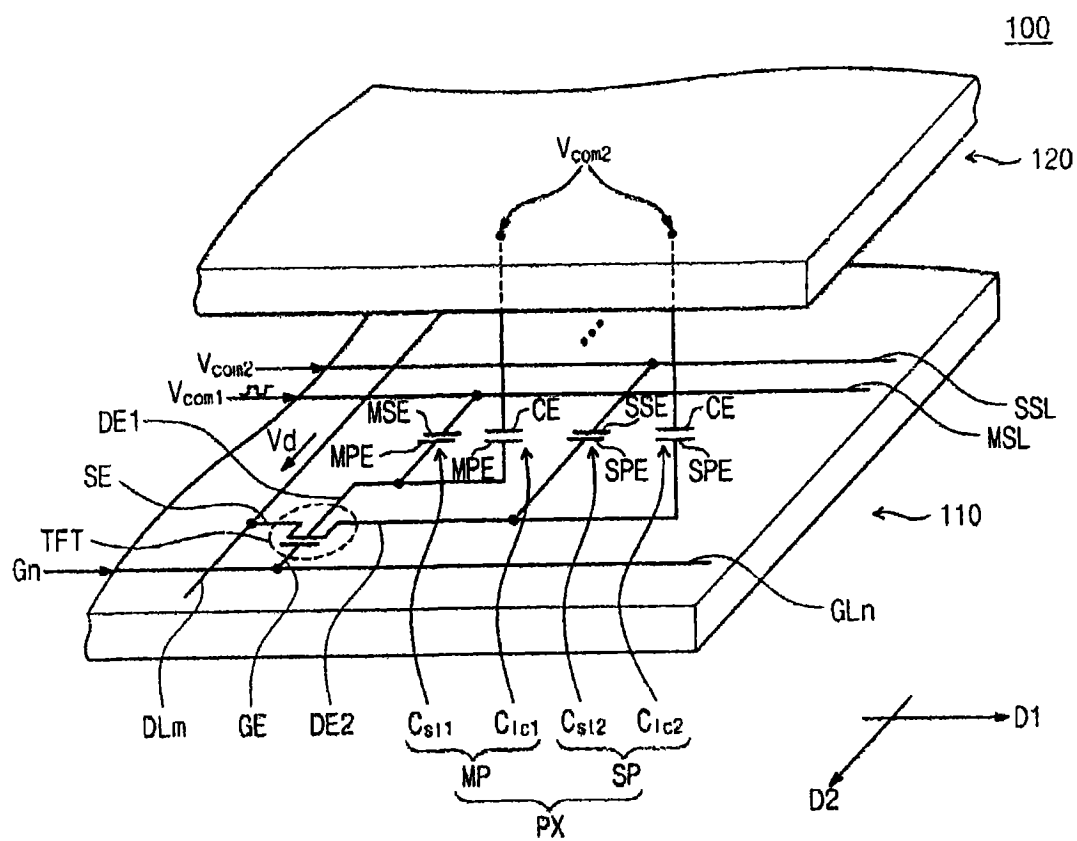


图 1

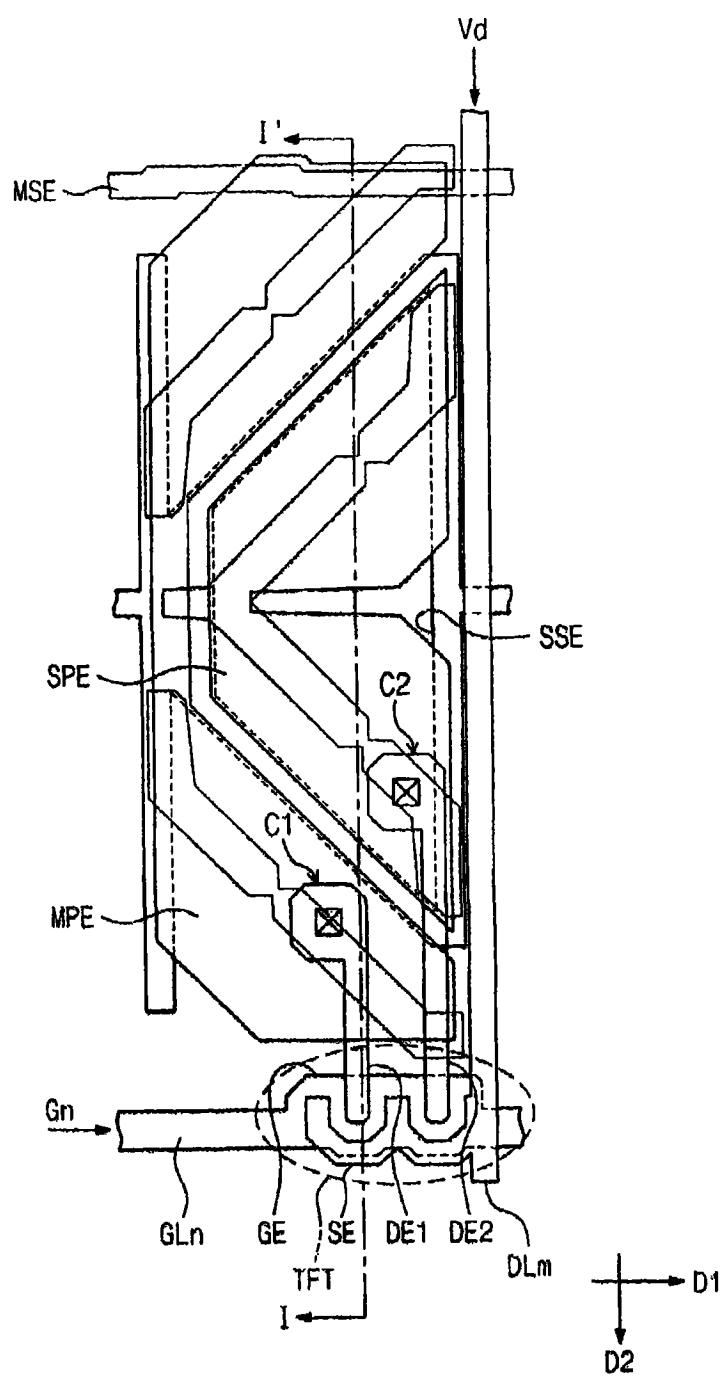


图 2

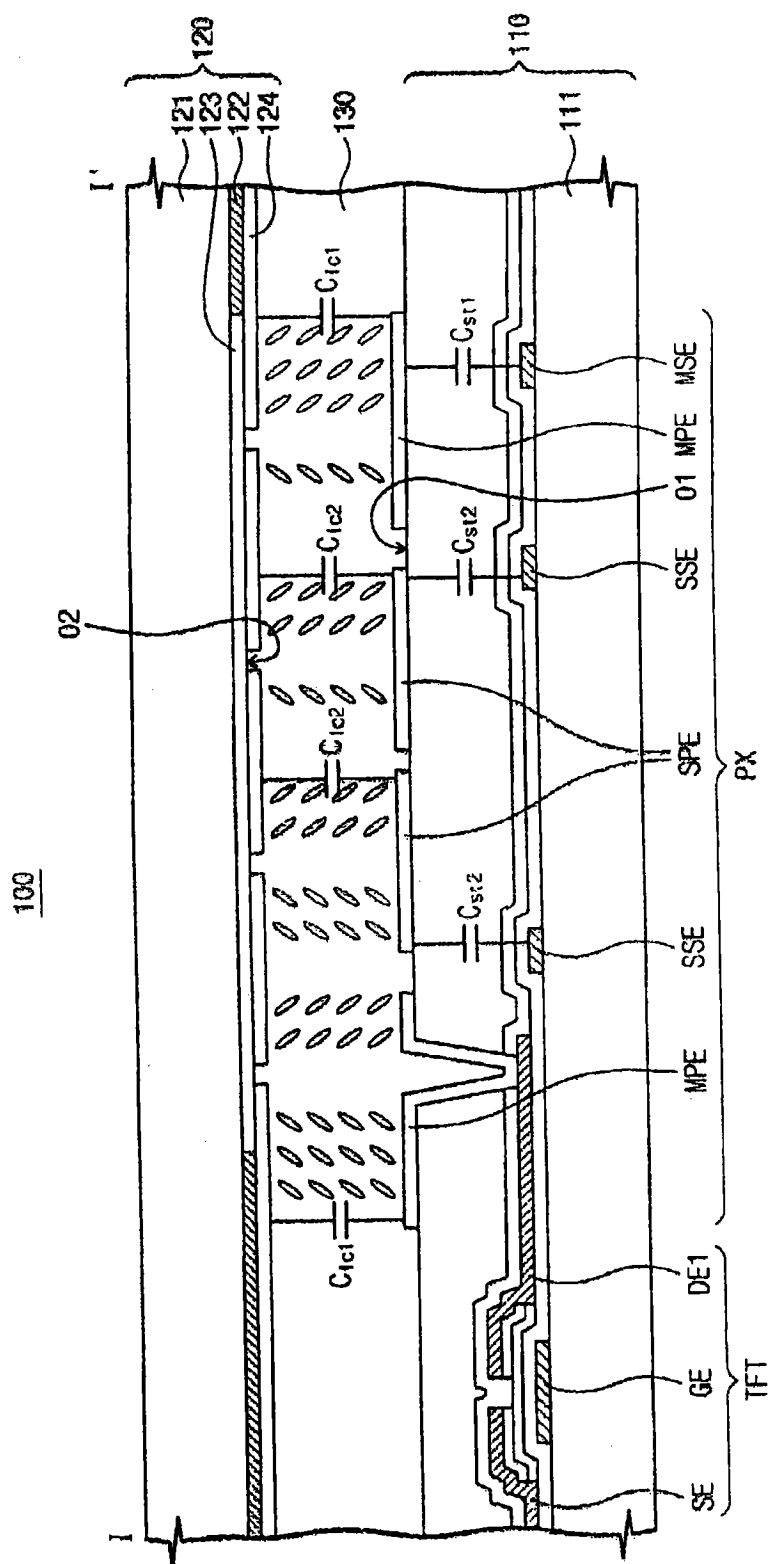


图 3

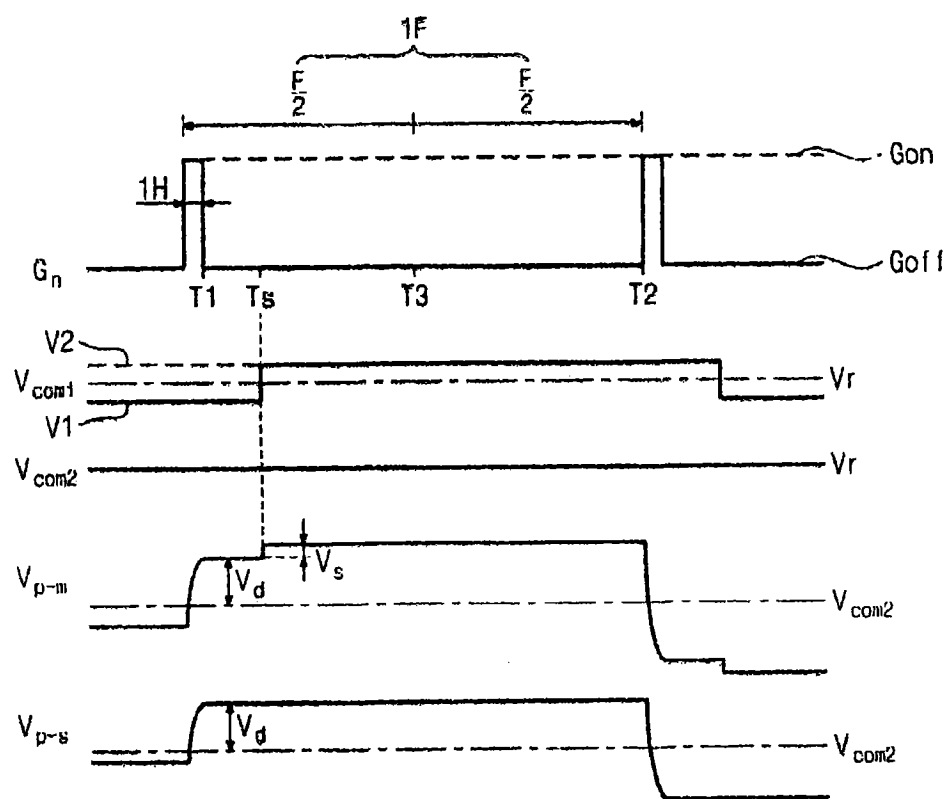


图 4

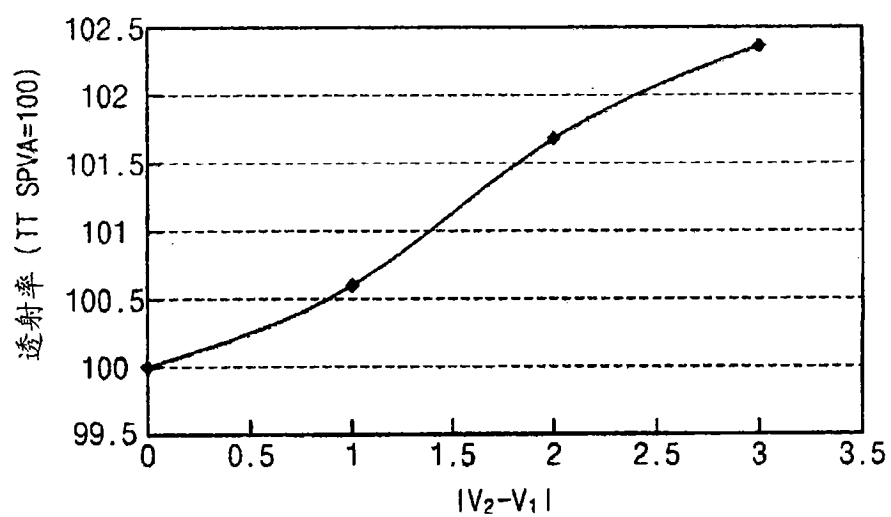


图 5

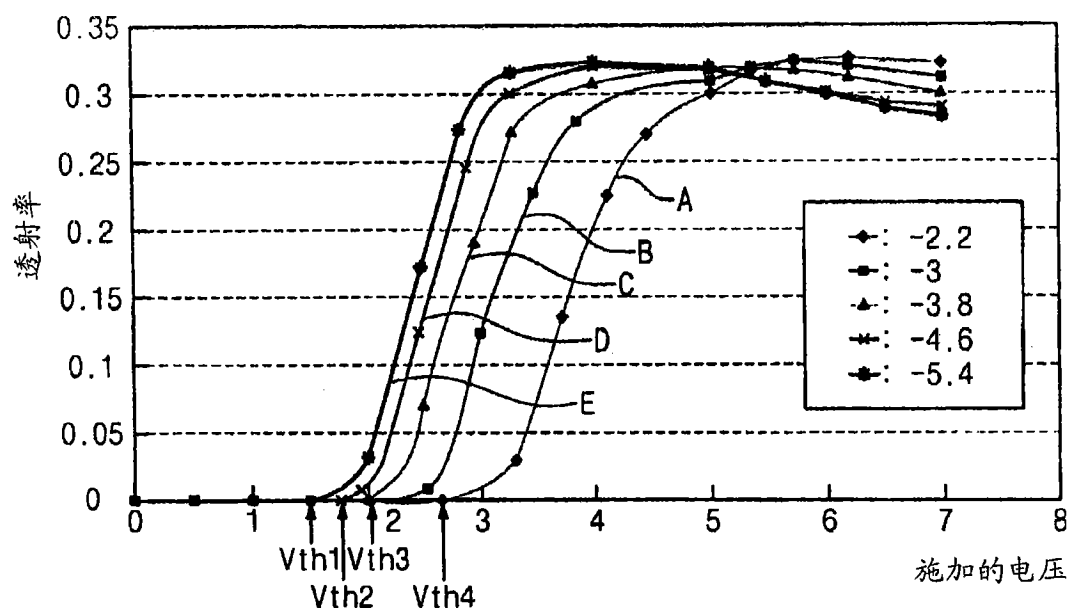


图 6

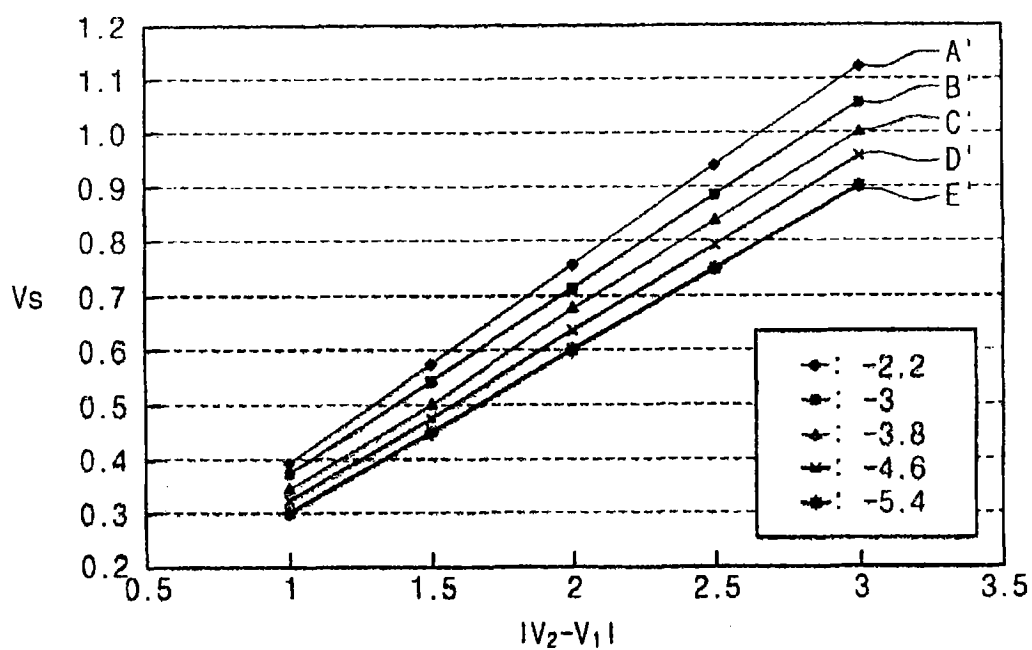


图 7

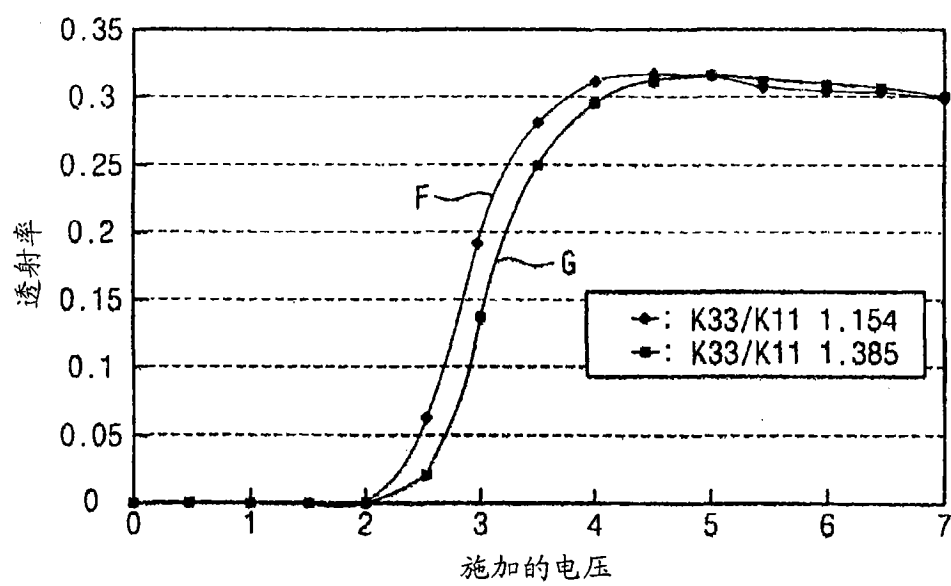


图 8