

公告本

409430

申請日期	88 年 3 月 3 日
案 號	88103247
類 別	H01L 31/10

A4
C4

(以上各欄由本局填註)

發 明 專 利 說 明 書

409430

一、發明 名稱	中 文	具光接收元件之半導體裝置，光拾取裝置及製造具有光接收元件之 半導體裝置之方法
	英 文	Semiconductor device having a light-receiving element, optical pickup device and method of manufacturing a semiconductor device having a light-receiving element
二、發明 創作人	姓 名	background of the invention (1) 荒井千廣
	國 籍	(1) 日本 (1) 日本國東京都品川區北品川六丁目七番三五號 蘇妮股份有限公司
	住、居所	
三、申請人	姓 名 (名稱)	(1) 蘇妮股份有限公司 ソニー株式会社
	國 籍	(1) 日本 (1) 日本國東京都品川區北品川六丁目七番三五號
	住、居所 (事務所)	
	代 表 人 姓 名	(1) 出井伸之

裝
訂
線

經濟部智慧財產局員工消費合作社印製

409430

(由本局填寫)

承辦人代碼：
大類：
IPC分類：

A6
B6

本案已向：

國(地區) 申請專利, 申請日期: 案號: , 有 無主張優先權
 日本 1998年3月17日 10-067145 有主張優先權

有關微生物已寄存於: , 寄存日期: , 寄存號碼:

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

經濟部智慧財產局員工消費合作社印製

五、發明說明 ()

發明領域

本發明與具有光接收元件之半導體裝置，光拾取裝置與製造具有光接收元件之半導體裝置的方法有關。

相關技術描述

光電二極體可做為將光信號轉換成電信號的光接收元件，廣泛用於各種光電轉換器中的光控制偵感器，例如供偵測資訊信號（後文中稱為 R F 信號）、追蹤誤差信號、聚焦誤差信號等的感應器，在所謂的光拾取裝置中供在光學記憶媒體上光學記錄或再生，或光學記錄與再生。

光接收元件與其它電路元件一起混合構裝在相同的半導體基體上，例如各種電路元件，諸如雙極電晶體、電阻器、電容器等，藉以構成所謂的光 - I C（光積體電路）。製造此類光 - I C 的方法，一般與製造做為上述其它電路元件之用的雙極電晶體的方法相同。

在光 - I C 中有一高速且高靈敏度的光接收元件，所提出的此類光 - I C 具有一層高電阻的晶膜半導體層。

圖 1 是傳統光 - I C 的截面圖，它的光電二極體 P D 做為光接收元件，與雙極電晶體 T R 以混合狀態構裝。在此例中，其架構是一個做為光 - I C 的雙極電晶體，n p n - 型的電晶體 T R 與共陽極型的光電二極體 P D 成形於同一半導體基體 1 上。

在此雙極 I C 上，在 p - 型矽半導體基底 2 主表面的整個表面上成形一層高雜質濃度的 p - 型埋入層 3，包括

(請先閱讀背面之注意事項)
寫本頁)

裝

訂

線

五、發明說明(2)

光電二極體 P D 陽極區 4 的低雜質濃度 p - 型第一層半導體 3 1 是磊晶生長在埋入層 3 上。接著，高雜質濃度的集極隱埋區 5 成形於第一層半導體 3 1 上，電晶體 T R 也成形在此部分。高雜質濃度的隱埋隔離層 6 選擇性地沈積在各電路元件間，以及光電二極體 P D 的分隔部分上，此點將在後文中說明等。此外，在沈積此隱埋隔離層 6 的同時，p - 型高雜質濃度的隱埋隔離層 8 成形在關於光電二極體 P D 之陽極電極 7 接點部分的下方。

在第一層半導體 3 1 上還磊晶沈積一層低雜質濃度的 n - 型第二層半導體 3 2，構成光電二極體 P D 的陰極區 9 與電晶體 T R 的集極區 1 0。

在半導體基底 2 上磊晶沈積第一與第二層半導體 3 1、3 2 成爲半導體基體 1，在矽半導體基體 1 的表面上，即第二層半導體 3 2 上要電氣隔離的半導體電路元件間沈積一層二氧化矽構成的隔離與絕緣層 1 1，或是以局部加熱氧化的區域，即所謂的 L O C O S (Local Oxidation of Silicon)。

p - 型高雜質濃度隔離區 1 2 成形於隔離與絕緣層 1 1 下方電路元件間之絕緣與隔離部分，在隔離與絕緣層 1 1 與成形於隔離與絕緣層下方的隱埋隔離區 6 之間。在高雜質濃度的埋入層 8 上沈積高雜質濃度的 p - 型陽極電極驅動區 1 3，在陽極電極驅動區上沈積高雜質濃度的陽極接點區 1 4。在隱埋隔離區 6 上沈積 p - 型高雜質濃度的分隔區 3 0，成形在陽極區 4 的分隔部分上與區域 6 接

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(3)

觸。

接著，n-型高雜質濃度集極電極驅動區15與p-型基極區16沈積於集極區10上，n-型射極區17沈積於基極區16上。

同樣地，在光電二極體PD的每一個陽極4沈積高雜質濃度的陰極區18，陰極電極19以歐姆方式與其接觸。

在半導體基體1的表面沈積一層由二氧化矽或類似材料構成的絕緣層21。此絕緣層構成電晶體TR之射極、基極與集極電極20E、20B、20C的電極接觸窗口。接著，在絕緣層上沈積一層如二氧化矽或類似材料的層間絕緣層22。在此層間絕緣層上成形一層由鋁或類似材料構成的遮光層23，其上有受光窗口。在遮光層上再沈積一層保護膜24。

絕緣層21與22做為抗反射膜，以使偵測光經過遮光層23的受光窗口照射到光電二極體PD上。

上述IC中的光電二極體PD可以配置在光拾取裝置中偵測RF信號、追蹤誤差信號與聚焦誤差信號的偵感器，例如它可以光學方式記錄、再生，或記錄與再生光學記錄媒體。

圖2A顯示光電二極體PD的平面圖，例如用於光拾取裝置中偵測RF信號、追蹤誤差信號與聚焦誤差信號的偵感器。在本例中，從光記錄媒體(例如光碟)來的三個光點，中央光點SP₀以及兩側的光點SP_{s1}與SP_{s2}，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(4)

例如，照射在象限式光電二極體 $P D_0$ ，以及在它兩側的光電二極體 $P D_{s1}$ 與 $P D_{s2}$ ，經由計算 $(A + C) - (B + D)$ 得到聚焦誤差信號，其中 A 到 D 分別代表象限式光電二極體 $P D$ 的 A、B、C、D 各部分的光電轉換輸出，追蹤誤差信則是計算 $(E - F)$ 得到，其中 E 與 F 分別代表另外兩個光電二極體 $P D_{s1}$ 與 $P D_{s2}$ 的輸出，計算 $(A + C + B + D)$ 則可得到信號輸出，即 R F 信號。

圖 2 B 同樣是顯示光電二極體 $P D$ 用於光拾取裝置的範例。在此例中，光點 $S P_1$ 與 $S P_2$ 照射在光電二極體 $P D_1$ 與 $P D_2$ 上， $P D_1$ 與 $P D_2$ 分別平行劃分成四個部分，A、B、C、D 與 A'、B'、C'、D'。在此情況，兩個光電二極體的 B、C 與 B'、C' 部分分別位於光電二極體的中央，構成例如間距為 m 的極窄條狀圖案。光電二極體 $P D_1$ 與 $P D_2$ 的 A、B、C、D 與 A'、B'、C'、D' 各部分的輸出分別假設為 A、B、C、D 與 A'、B'、C'、D'，計算 $(B + C) - (A + D) - \{ (B' + C') - (A' + D') \}$ 可得到聚焦誤差信號，計算 $(A + B + C' + D') - (C + D + A' + B')$ 可得到追蹤誤差信，而計算 $(A + B + C + D) + (A' + B' + C' + D')$ 可得到 R F 信號。

在半導體裝置中的光電二極體被分成許多部分的情況，如上述圖 1 中所示的象限式光電二極體，陰極區 9 沿著整個厚度被分隔區 30 與成形於隔離區下方的隱埋隔離區 6 隔開。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(5)

亦即，在傳統半導體裝置的配置中，當光電二極體 P D 不工作時，沒有逆向偏壓施加於光電二極體 P D，陰極區 9 被分隔區 3 0 與成形於分隔區下方的隱埋隔離區 6 完全隔開。然而，當光電二極體 P D 工作時，有逆向偏壓施加於此光電二極體，陽極區 4 與陰極區 9 中的空乏層從陽極區 4 與陰極區 9 所構成的 p - n 接面，以及分隔區 3 0 與陰極區 9 所構成的 p - n 接面延展開，如圖 1 中點虛線 a 與 a' 所示。

不過，當半導體裝置包括上述圖 2 A 與 2 B 之型式的受光元件時，即構成所謂的光 - I C，光點照射在 A、B、C、D 與 A'、B'、C'、D' 各部分，即各分隔區 3 0 與成形於分隔區下方的隱埋隔離區 6，光電二極體的頻率特性被劣化。

光電二極體內的頻率特性主要是由 C R 時間常數決定，C R 時間常數視它的寄生電容 (C) 與寄生電阻 (R) 而定，包括載子在光電二極體空乏層中行進的時間，以及載子在半導體層 (非空乏) 中擴散的時間。

因此，例如在上述的象限式光電二極體中，分隔區 3 0 與隱埋隔離區 6 附近位置，與距離上述位置夠遠的位置的頻率特性不同。

現將參考圖 1 說明。以少數載子而言，即隱埋隔離區 6 內以及陽極區 4 附近受照射產生的電子 e，此隱埋隔離區 6 的電位的作用是阻擋少數載子之電子 e 的壁障，俾使這些電子 e 如圖中箭頭 b 所示地受力離開空乏層。結果，

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(6)

這些電子 e 無法直線行進到空乏層，並因此沿著曲線路徑行進。另一方面，在距離隱埋隔離區 6 夠遠處所產生的電子 e 不受或幾乎不受此電位影響，因此這些電子以直線路徑朝空乏層行進，如箭頭 c 所示。亦即，隱埋隔離區 6 及其附近所產生的電子朝空乏層行進所走的距離，比距離隱埋隔離區 6 夠遠處電子所走的距離長。因此，載子的擴散時間拉長，俾使頻率特性惡化。

因此，如前所言，例如使用象限或光電二極體時，光點照射的區域包括隱埋隔離區 6 與分隔區，由於分隔區的面積佔據了一大部分的光照面積，因此發生頻率特性的問題。特別是，由於所偵測到的 R F 信號是各獨立區之信號的和，使得頻率特性惡化的問題更形嚴重。因此，這在 R F 信號中變得十分嚴重，它的高速效率是最重要的要求之一。

發明概述

根據本發明，即使是當光照射在光電二極體上，即光接收元件的分隔或各單獨部分及附近部分，頻率特性能夠增進。

根據本發明，在具有光接收元件的半導體裝置中，以及使用此具有光接收元件之半導體裝置的光拾取裝置中，當光照射在光接收元件上所產生之少數載子的行進距離實質上是均一的，且可以避免壁障電位出現致使少數載子迂迴的情況。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(7)

特別是，在具有根據本發明之光接收元件的半導體裝置中，光接收元件是由第一種導電類型的第一半導體部分與第二種導電類型的第二半導體部分所構成的接面部分，即 p - n 接面成形於半導體基體上。

接著，第二種導電類型的分隔或分割區成形於第一半導體部分的部分區域，當光接收元件工作時，應用光接收元件的逆向偏壓比施加於接面部分的逆向偏壓低，第一半導體部分被構成光接收元件的接面部分，以及從分隔區接面部分伸展開的空乏層部分分隔成許多部分。

此外，根據本發明的光拾取裝置是具有半導體光發射元件，具有光接收元件的半導體裝置以及光學系統的光拾取裝置。具有光接收元件的半導體裝置是按本發明前述配置之具有光接收元件的半導體裝置。

此外，根據本發明，提供一種製造具有光接收元件之半導體裝置的方法，其步驟包括在半導體基體的主要表面內或半導體基體的主要表面上成形第二種導電類型的高雜質濃度埋入層，在高雜質濃度隱埋區上成形包括構成光接收元件之第二種導電類型之第一半導體部分的第二層半導體，在第二層半導體上成形包括構成光接收元件之第一種導電類型的第一半導體部分的第二層半導體，在第一層半導體上選擇性地成形第二種導電類型的分隔或分割區，它將光接收元件分隔成許多光接收元件，同時留下第一層半導體的部分厚度，並選擇性地在第一半導體部分的表面上或附近成形第一種導電類型的高雜質濃度第三半導體部

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(8)

分，藉以得到具有根據本發明之光接收元件的半導體裝置。

如前所述，根據本發明的裝置，當光接收元件工作時，光接收元件是被所施加的逆向偏壓產生的空乏層隔開。按照此種配置，所存在的分隔區不會出現電位壁障，當光照射到半導體的光接收元件部分時，所產生的少數載子不會因電位壁障而迂迴前進。

圖式概述

圖 1 是傳統裝置的截面示意圖；

圖 2 是光電二極體範例圖案的示意圖；

圖 3 是根據本發明實施例之裝置的截面示意圖；

圖 4 是根據本發明另一種實施例之裝置主要部分的截面示意圖；

圖 5 是根據本發明另一種實施例之裝置主要部分的截面示意圖；

圖 6 是以圖表顯示逆向偏壓與 p - n 接面中空乏層之延展與雜質濃度相依的關係；

圖 7 顯示根據本發明之實施例的拾取裝置；以及

圖 8 A 與 8 B 是根據本發明實施例之製造方法的製程圖。

主要元件對照表

1 半導體基體

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(9)

- | | |
|-------|----------|
| 3 | 埋入層 |
| 2 | 半導體基底 |
| 3 1 | 第一層半導體 |
| 4 | 陽極區 |
| 5 | 集極隱埋區 |
| 6 | 隱埋隔離層 |
| 8 | 隱埋隔離層 |
| 3 2 | 第二層半導體 |
| 7 | 陽極電極 |
| 9 | 陰極區 |
| 1 0 | 集極區 |
| 1 1 | 隔離與絕緣層 |
| 1 2 | 高雜質濃度隔離區 |
| 1 3 | 陽極電極驅動區 |
| 1 4 | 陽極接點區 |
| 3 0 | 分隔區 |
| 1 5 | 集極電極驅動區 |
| 1 6 | 基極區 |
| 1 7 | 射極區 |
| 1 8 | 陰極區 |
| 1 9 | 陰極電極 |
| 2 1 | 絕緣層 |
| 2 0 E | 射極電極 |
| 2 0 B | 基極電極 |

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(10)

- | | |
|-------|----------|
| 2 0 C | 集極電極 |
| 2 2 | 層間絕緣層 |
| 2 3 | 遮光層 |
| 2 4 | 保護膜 |
| 4 0 | 分隔區 |
| 4 1 | 空乏層 |
| 5 1 | 半導體雷射 |
| 5 2 | 半導體裝置 |
| 5 3 | 光學系統 |
| 5 7 | 方塊 |
| 5 4 | 光偵檢監視元件 |
| 5 5 | 微稜鏡 |
| 5 6 | 光學記錄媒體 |
| 6 1 | 第一多晶半導體層 |
| 1 6 i | 本徵基極區 |
| 6 2 | 第二多晶半導體層 |
| 1 6 g | 接枝基極區 |

較佳實施例描述

以下將描述本發明的實施例。

在具有根據本發明之光接收元件的半導體裝置中，光接收元件是以第一種導電類型的第一半導體部分與第二種導電類型的第二半導體部分所構成的接面部分，即 p - n 接面成形於半導體基體上。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (11)

接著，在第一半導體部分的部分位置成形第二種導電類型的分隔區。當該光接收元件工作時，應用逆向偏壓比施加於接面部分的逆向偏壓低，明確的是從 0.3 伏到 11.0 伏，更典型的是 0.5 伏到 1.5 伏，第一半導體部分被從構成光接收元件的接面部分以及隔離區接面部分延展開的空乏層部分區隔成許多部分。

當施加到構成光接收元件之接面部分的電壓比光接收元件工作時所得到的逆向偏壓充分低時，第一半導體部分不會被空乏層分隔成許多部分。

為達此目的，在第一半導體部分上距離第二半導體部分一段既定距離的位置成形分隔或分割區。

或者，分隔區可成形在第一半導體部分朝第二半導體部分側位移的位置。

或者，分隔區可成形在第一半導體部分厚度方向的有限中間部分。

高雜質濃度的第三半導體部分的導電類型與第一半導體部分相同，成形在第一半導體基體之表面上被空乏層隔開的部分。

第三半導體部分的厚度可選擇自 0.01 微米到 0.2 微米的範圍。

第四半導體部分具有比第二半導體部分高的雜質濃度，成形在第二半導體基體上位於構成光接收元件之接面部分的對側，按此方法變成毗鄰於第二半導體部分。

當此情況，從半導體基體表面到第四半導體部分所選

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (12)

擇的長度，要大於入射光在光接收元件上的吸收長度。

此外，根據本發明的光拾取裝置是具有半導體光發射元件、具有光接收元件的半導體裝置與光學系統的光拾取裝置。具有光接收元件的半導體裝置是按本發明之具有光接收元件之半導體裝置的配置。

此外，本發明提供一種製造具有光接收元件之半導體裝置的方法，包括的步驟有：在半導體基體的主表面內或半導體基體的主表面上成形第二種導電類型的高雜質濃度埋入層，在高雜質濃度隱埋區上成形包括構成光接收元件之第二種導電類型之第一半導體部分的第二層半導體，在第二層半導體上成形包括構成光接收元件之第一種導電類型的第二層半導體，在第一層半導體上選擇性地成形第二種導電類型的分隔或分割區，它將光接收元件分隔成許多光接收元件，同時留下第一層半導體部分厚度，並選擇性地在第一半導體部分的表面上或附近成形第一種導電類型的高雜質濃度第三半導體部分，藉以得到具有根據本發明之光接收元件的半導體裝置。

以下將參考圖 3 說明根據本發明之具有光接收部分的半導體裝置的實施例。不過，根據本發明的裝置並不限於此種配置。

圖 3 之截面示意圖所說明的情況是本發明應用於光 - I C，光電二極體 P D 做為光接收元件，與雙極電晶體 T R 是以混合狀態構裝，與圖 1 相同。此外，在本例中的配置是雙極 I C 做為光 - I C，n p n - 型的電晶體 T R

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (13)

與共陽極型的光電二極體 P D 成形於同一半導體基體 1 上。在本例中，光電二極體 P D 被分割成如圖 2 A 或 2 B 所示的許多部分。圖 3 所顯示的形態是光電二極體被分割成兩部分。

在此雙極 I C 中，在 p - 型的矽半導體基底，即基體 2 的主表面上完整地沈積一層高雜質濃度的 p - 型埋入層 3，對應於前述的第四半導體部分。在此埋入層 3 上，磊晶沈積一層低雜質濃度的 p - 型第一層半導體 3 1，包括光電二極體 P D 的陽極區 4，對應於前述的第二半導體部分。接著，在此第一層半導體 3 1 上成形高雜質濃度的集極隱埋區 5，電晶體 T R 即成形於此部分。高雜質濃度的隱埋隔離區 6 成形各電路元件之間。

不過，在此情況，它不像圖 1 所示的傳統結構，在光電二極體 P D 的分割部分並未成形有隱埋區 6。

p - 型高雜質濃度隱埋區 8 成形於光電二極體 P D 要成形陽極電極 7 的下方部分。

在第一層半導體 3 1 上磊晶沈積低雜質濃度的 n - 型第二層半導體 3 2，構成光電二極體 P D 的陰極區 9，對應於前述第一半導體部分以及電晶體 T R 的集極區 1 0。

在此方法中，矽半導體基體 1 是在半導體基底 2 上磊晶沈積第一與第二層半導體 3 1、3 2。在此表面上，即第二層半導體 3 2 表面上的半導體電路元件或各區域間以 L O C O S 法沈積二氧化矽隔離與絕緣層 1 1，使其相互間電氣絕緣。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(14)

p - 型高雜質濃度隔離區 1 2 成形於第二層半導體 3 2 的隔離與絕緣層 1 1 下方電路元件間的隔離與絕緣部分內，隔離與絕緣層 1 1 與隔離與絕緣層下方的隱埋隔離區 6 之間。在高雜質濃度隱埋區 8 上，陽極電極 7 下方部分沈積形成 p - 型雜質濃度陽極電極驅動區 1 3，在其上沈積高雜質濃度的陽極接觸區 1 4。

接著，根據本發明的裝置，在光電二極體 P D 的分割位置沈積雜質濃度比陽極區 4 (第二半導體部分) 高的 p - 型隔離或分割區 4 0。

當分隔區是被分割成如圖 2 A 與 2 B 所示的 4 個部分，如果光電二極體 P D 0 是按圖 2 A 的配置，此分隔區 4 0 的圖案設計成十字形圖案，如果光電二極體 P D 1 或 P D 2 是如圖 2 B 所示的配置，此分隔區就是 3 條平行直條的圖案。

接下來，在距離陽極區 4 (即第二半導體部分) 一段距離 d 的位置成形分隔區 4 0，如圖 3 所示。

或者，如圖 4 所示根據本發明之主要部分的截面圖，分隔區 4 0 移到陽極區 (第二半導體部分)。

另者，如圖 5 所示根據本發明之主要部分的截面圖，分隔區 4 0 成形於陰極區 9，即第一半導體部分內之厚度方向的中間部分，即分隔區所在部分沒有到達第一半導體部分的表面，也沒有觸及陽極區 4 (第二半導體部分)。在圖 4 及 5 中，與圖 3 中相同之元件與部分標註相同參考編號，重覆的解釋將予節略。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明 (15)

接下來，如圖 3 所示，在集極區 1 0 沈積 n - 型高雜質濃度的集極電極驅動區 1 5 以及 p - 型的基極區 1 6 。 n - 型的射極區 1 7 沈積於基極區 1 6 上。

同樣地，在光電二極體 P D 被分隔區 4 0 隔開的每一段陽極區 4 沈積雜質濃度比陰極區 9 高的高濃度陰極區 1 8 ，此區相當於前述的第三半導體部分。陰極電極 1 9 以歐姆方式接觸此陰極區。

在半導體基體 1 的表面沈積二氧化矽或類似物的絕緣層 2 1 。此絕緣層構成電極的接觸窗口，分別接觸到電晶體 T R 的射極、基極、與集極電極 2 0 E 、 2 0 B 、 2 0 C 。接下來，在絕緣層上沈積二氧化矽或類似物的中間絕緣層。成形於中間絕緣層上的是由鋁或類似物構成的遮光層 2 3 ，它具有受光窗口。在此遮光層上沈積保護膜 2 4 。

於是，絕緣層 2 1 與 2 2 做為抗反射膜，俾使偵測光能經過遮光層 2 3 的受光窗口照射到光電二極體 P D 上。

在上述的配置中，當光電二極體 P D 工作時，在陽極電極 7 與陰極電極 1 9 上施加既定的逆向偏壓。在根據本發明的裝置中，在施加了此逆向偏壓，在電壓低於此逆向偏壓的情況下，陰極區 9 （即第三半導體部分）被分隔成許多部分，所分隔的各部分即相關於被空乏層 4 1 所分割的各個光電二極體，在圖中以點 - 虛線 a ' 與 a 顯示，空乏層 4 1 從分隔區 4 0 與陰極區 9 間的 p - n 界面 j 及陰極區 9 與陽極區 4 間的 p - n 界面 J 延展開。不過，在不

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(16)

施加上述逆向偏壓的情況下，即光電二極體 P D 不工作的情況下，分隔區 4 0 的位置與深度，以及第一與第二半導體部分即陰極區 9 與陽極區 4 的厚度及雜質濃度經過選擇，按此方法，光電二極體 P D 各個被分割的部分不會被分隔區 4 0 隔開。

舉例來說，陰極區（第一半導體部分）9 厚度的選擇範圍從 0.01 到 10 微米，它的雜質濃度的選擇範圍從 1×10^{11} 到 1×10^{16} 原子 / cm^3 。

舉例來說，陽極區（第二半導體部分）4 厚度的選擇範圍從 0.01 到 600 微米，它的雜質濃度的選擇範圍從 1×10^{11} 到 1×10^{16} 原子 / cm^3 。

舉例來說，高濃度陰極區（第三半導體部分）18 厚度的選擇範圍從 0.01 到 0.2 微米，它的雜質濃度的選擇範圍從 1×10^{15} 到 1×10^{21} 原子 / cm^3 。

舉例來說，隱埋區（第四半導體部分）3 厚度的選擇範圍從 1 到 30 微米，它的雜質濃度的選擇範圍從 1×10^{16} 到 1×10^{21} 原子 / cm^3 。

舉例來說，隱埋隔離區（第四半導體部分）6 厚度的選擇範圍從 0.1 到 10 微米，它的雜質濃度選擇範圍從 1×10^{11} 到 1×10^{21} 原子 / cm^3 。

就上述的配置，為使空乏層 4 1 可以完全空乏陽極區 4（第二半導體部分），即可空乏陽極區一直到埋入層 3（第四半導體部分）部分，所選擇的第二半導體部分雜質濃度最好低於 2×10^{14} 原子 / cm^3 。為使空乏層可以完

（請先閱讀背面之注意事項再填寫本頁）

裝

訂

線

五、發明說明(17)

全空乏陰極區 9 (第一半導體部分)，所選擇的第一半導體部分雜質濃度最好低於 5×10^{14} 原子 / cm^3 。

在此關連中，施加的逆向偏壓與 p-n 介面中空乏層延展的關係視雜質濃度而定，如圖 6 所示，例見於 Yonezu 所著 "OPTICAL COMMUNICATION ELEMENT OPTICS", p329, KOGAKU TOSYO KABUSHIKI KAISHA 出版等。

此外，從半導體基體表面到第四半導體部分所選擇的距離也必須比光接收元件上入射光的吸收長度長，俾能有效率地進行光電轉換。

根據本發明的上述裝置，在操作時，光電二極體 P D 被空乏層 4 1 分隔成許多部分。光照射到分隔部分，即圖 3 到 5 中成形分隔區 4 0 或附近部分。即使當少數載子，即此例中的電子 e 在陽極區 4 的此分隔部分產生，由於在此分隔區內沒有如圖 1 所示的埋入層 6 產生壁障電位，電子 e 不會像圖 1 中箭頭 b 所示的路徑，電子會以直線直接朝向空乏層 4 1，與其它部分產生的電子 e 相同，如箭頭 c 所示。因此，內部所產生之少數載子間行進距離不同的現象得以避免，藉以增進頻率特性。

雖然電晶體與光接收元件共同成形於共用半導體基體 1 上，即光電二極體如同前述的其它電路元件，但本發明並不限於此，由半導體區構成的 npn - 型電晶體、電阻器元件、電容器等都可以是其它的電路元件，與光接收元件共同構成 IC。

雖然圖 3 中的光接收元件僅只有一個被分隔成如圖

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(18)

2 A 與 2 B 所示許多部分的光電二極體 P D，本發明也可應用於光電二極體沒有被分割，或由分割的光電二極體構成的許多光電二極體與一個分割的光電二極體共同成形於共用半導體基體 1 上的光 - I C 或類似裝置。

圖 7 顯示本發明的光拾取裝置示意圖，它使用具有本發明之光接收元件的半導體裝置。

此光拾取裝置包括所謂的雷射耦合器，與半導體光接收元件積體在一起，即半導體雷射 5 1 與具有根據本發明之光接收元件的半導體裝置 5 2 以及光學系統 5 3，即物鏡。

半導體裝置 5 2 是由本發明的半導體裝置所構成，舉例來說，它有兩個如圖 2 B 所示的光電二極體 P D₁ 與 P D₂。特別是在此情況，所準備的半導體裝置 5 2 是光電二極體 P D₁ 與 P D₂，以圖 3 之光電二極體 P D 的方式成形，與其它電路元件共同成形於半導體基體 1 上。在半導體基體 1 上，構裝了一個方塊 5 7，舉例來說，其內是半導體雷射 5 1 以及光偵檢監視元件 5 4，供監視半導體雷射的輸出及供偵檢返回的發射光，它可以是組裝或構裝的普通光電二極體。

另一方面，微稜鏡 5 5 構裝於半導體裝置 5 2 的半導體基體 1 上，光電二極體 P D₁ 與 P D₂ 配置於其內。

於是，從半導體雷射 5 1 向前發射的雷射光 L 從微稜鏡 5 5 上的斜面 5 5 M 反射，經過光學系統 5 3 照射到光學記錄媒體 5 6，例如光碟。返回的光回到微稜鏡 5 5 被

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(19)

斜面 5 5 M 轉向引入微稜鏡 5 5，變為入射到半導體裝置 5 2 的一個光電二極體 P D₁ 上。它的反射光再被引入另一個光電二極體 P D₂。舉例來說，光學記錄媒體 5 6 上有記錄資訊的蝕坑，得到追蹤信號的溝等。因此，經由計算光電二極體 P D₁ 與 P D₂ 所偵測到之返回光的前述各輸出 A 到 D 與 A' 到 D'，即可得到追蹤誤差信號、聚焦誤差信號與 R F 信號。接著，雖然未顯示，藉著追蹤誤差信號，即可根據習知的方法控制光學記錄媒體與雷射光照射到此光學記錄媒體上的位置。同樣地，光學系統 5 3 的位置也可經由聚焦誤差信號調整，藉以得到聚焦控制。

另一方面，從半導體雷射 5 1 向後發射的光被引入光偵檢監視元件 5 4。被偵測的向前雷射光束 L 的輸出與光偵檢監視元件的輸出一致，藉以控制施加於雷射 5 2 上的驅動電壓，以使雷射的輸出保持在既定的輸出。

由於它的光接收元件即光電二極體具有如前所述的極佳頻率特性，因此，按此配置的拾取裝置可以很精確地執行追蹤與聚焦，且可輸出高 S / N 的 R F 信號。

製造具有根據本發明如圖 3 所示之光接收元件的半導體裝置的方法，將參考圖 8 說明。

一開始，如圖 8 A 所示，準備第一種導電類型，例如 p - 型矽半導體基底 2。接著以熱氧化法在它的表面沈積一層厚度約 1 2 0 奈米的氧化物膜（圖中未顯示）。接著以 3 0 K e V 的能量以 $2.5 \times 10^{15} / \text{cm}^2$ 的劑量在半導體基底 2 的主表面的整個表面穿過氧化物膜植入硼離子

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(20)

(B')。

接下來，為活化植入的硼離子，該產品在 1200°C 的氮氣中退火80分鐘。

此外，為移去離子植入帶來之損壞造成的瑕疵，該產品要在 1200°C 所謂的濕氧中熱處理20分鐘。按此方法，形成p-型埋入層3。之後，使用氫氟酸去掉氧化物膜。

在半導體基底2的主表面內形成埋入層3之後，磊晶沈積與埋入層3相同導電類型的p-型的第一層半導體31，舉例來說，厚度20微米，電阻係數 $50\ \Omega\cdot\text{cm}$ 。

接下來，雖然圖中未顯示，舉例來說，在熱氧化此第一層半導體31的表面使其形成厚度120奈米的氧化物膜之後，在此氧化物膜上塗布光阻、圖案曝光、顯影，以在氧化物膜上成形具有既定圖案的光阻層。接下來，以該光阻做為遮罩，蝕刻成形於第一層半導體31表面上的氧化物膜形成開口。之後，去除光阻。為去除光阻，需要使用過氧化氫溶液與硫酸的混合溶液。接著，以30KeV的植入能量與 $2.5 \times 10^{15} / \text{cm}^2$ 的條件下，在成形的光電二極體的四周以及其它電路元件的隔離部分植入硼離子B'。

接下來，為活化植入硼離子，該產品在氮氣中以 1200°C 退火80分鐘。

此外，為移去離子植入帶來之損壞造成的瑕疵，該產品要在 1200°C 所謂的濕氧中熱處理20分鐘。按此方

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(21)

法，在光電二極體的陽極區成形 p - 型隱埋隔離區 6 以及電極衍生高濃度隱埋區 8。

此外，成形既定圖案的光阻，其開口的位置相當於要在第一層半導體 3 1 上成形電晶體的部分。用此光阻做為遮罩，蝕去成形於半導體層 3 1 表面上氧化物膜，在氧化物膜上形成開口。之後，可以使用過氧化氫溶液與硫酸的混合溶液去除光阻。

接著，透過在氧化物膜上成形的開口在第一層半導體 3 1 上沈積第二種導電類型，在本例中是 n - 型集極隱埋區 5，使用固態的 Sb_2O_3 源在 $1200^\circ C$ 下熱擴散 60 分鐘。

之後，使用氫氟酸熱處理去掉氧化物膜。

之後，如圖 8 B 所示，例如磊晶沈積第二種導電類型，即 n - 型的第二層半導體 3 2，厚度 3 微米，電阻係數 $1 \Omega \cdot cm$ ，藉以構成半導體基體 1。在此時，由於磊晶沈積第二層半導體 3 2 時產生的熱，使得雜質分別從成形於第一層半導體 3 1 的集極隱埋區 5、隱埋隔離區 6、及高濃度隱埋區 8 擴散進入第二層半導體 3 2，藉以致使 5、6、8 各區分別伸入第二層半導體 3 2。

接著，以 LOCOS 法成形隔離與絕緣層 1 1。形成隔離與絕緣層 1 1 的方法如下。一開始，以熱氧化法在第二層半導體 3 2 的表面沈積例如厚度 20 奈米的二氧化矽氧化物膜。在此氧化物膜上，以低壓 CVD 法堆疊一層厚度 65 奈米的氮化矽膜 SiO_xN_y 膜。接著，以反應離子

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(22)

蝕刻(RIE)法選擇性地蝕刻氧化物膜、氮化物膜及第二層半導體32，按此方法，它們可能伸入第二層半導體32大約400奈米的深度。之後，以剩下來的氮化物膜做為抗氧化遮罩，在1050℃的濕氧中熱氧化第二層半導體32以形成隔離與絕緣層11，例如厚度800奈米。

之後，例如以磷酸在150℃選擇性地蝕刻氮化物膜，藉以在第二層半導體32內的集極隱埋區5上某部分成形第一種導電類型，即n-型高雜質濃度的集極電極驅動區15。當此區形成，以70KeV的植入能量與 $1 \times 10^{16} / \text{cm}^2$ 的條件下植入磷離子。

接著，在氮氣中以1050℃熱處理60分鐘以使雜質活化。

同樣地，分別成形p-型高雜質濃度的隔離區12、陽極電極驅動區13、分割或分隔區40、以及n-型高濃度陰極區18。

隔離區12、陽極電極驅動區13、分隔區40是以400KeV的能量在 $1 \times 10^{14} / \text{cm}^2$ 下選擇性地植入硼離子(B⁺)。高濃度陰極區18是以70KeV的能量在 $1 \times 10^{15} / \text{cm}^2$ 下植入砷離子(As⁺)。接著在1000℃下熱處理30分鐘以使各種離子活化，藉以得到p-型高雜質濃度的隔離區12、陽極電極驅動區13、分割或分隔區40、以及n-型高濃度陰極區18。

當此情況，雖然p-型高雜質濃度的隔離區12、陽

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(23)

極電極驅動區 1 3、分割區 4 0 是在同一時間成形，但如前所述，在成形隔離區 1 2 與陽極電極驅動區 1 3 這些部分下方的隱埋隔離區 6 與高濃度隱埋區 8 會伸入第二層半導體 3 2。因此，被成形的隔離區 1 2 與陽極電極驅動區 1 3 與其接觸，而分隔區 4 0 成形的深度則無法到達第一層半導體 3 1 所構成的陽極區 4。亦即，分隔區 4 0 成形的的位置與陽極區 4 (第二半導體部分) 間隔一既定距離。

之後，即按一般雙極電晶體 IC 的製程製造該半導體裝置。明確地說，在半導體基體 1 的第二層半導體 3 2 的表面成形較低層的絕緣層，諸如氧化物膜或類似之物。接著以光製版術在電晶體要形成基極區的部分蝕刻開口。在形成此開口的同時，例如也在陽極電極驅動區 1 3 處形成開口。接著成形第一多晶半導體層 6 1 以便封閉這些開口。此第一多晶半導體層 6 1 是矽多晶，內含高濃度的 p - 型雜質。

以光製版術蝕刻此第一多晶半導體層 6 1，只留下電晶體成形基極區的部分，在該處的電極衍生部分，陽極電極驅動區 1 3 及在該處的電極衍生部分。

同樣地，在第一多晶半導體層 6 1 的基極區成形部分上形成開口，在此部分成形本徵基極區，藉擴散 p - 型雜質形成本徵基極區 1 6 i。進一步，具有既定厚度的二氧化矽或之類物的表面絕緣層 2 1，與先前成形的低絕緣層成形在一起。接著，在本徵基極區 1 6 i 上的絕緣層 2 1 開口，並成形第二多晶半導體層 6 2 以便封住這些開口。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(24)

此第二多晶半導體層 6 2 是矽多晶，內含高濃度的 n - 型雜質。

接著以光製版術蝕刻此第二多晶半導體層 6 2，以便留下射極衍生部分。

接著，將成形第一與第二多晶半導體層 6 1、6 2 的雜質擴散到半導體層 3 2，在本徵基極區 1 6 i 的四周成形 p - 型高濃度的接枝基極區 1 6 g。在此同時，在陽極電極驅動區 1 3 上成形陽極接觸區 1 4 以及在本徵基極區 1 6 i 上成形高濃度的 n - 型射極區 1 7。

絕緣層 2 1 上成形電極接觸窗口供分別接觸到電晶體 T R 的射極、基極、集極 2 0 E、2 0 B、2 0 C。接下來如圖 3 所示，在絕緣層上沈積二氧化矽或之類物的中間絕緣層 2 2。此中間絕緣層上成形由鋁或之類物製成的遮光層 2 3，遮光層上有受光窗口。保護膜沈積於此遮光層上。

絕緣層 2 1 與 2 2 做為抗反射膜，使照射到光電二極體 P D 的偵檢光能穿過遮光層 2 3 上的受光窗口。

按此方法所成形的半導體裝置，其電晶體 T R 與共陽極型光電二極體 P D 都成形在共用（相同）半導體基體 1 之上。

如前所描述，根據本發明的裝置，光電二極體是被來自光電二極體 P D 之分隔區 4 0 所構成的界面 j 與構成光電二極體的 p - n 界面 J 的空乏層分割成許多部分。明確地說，在此分隔區沒有如圖 1 所示之傳統結構中的隱埋區

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(25)

6。因此，照射到此分隔區或分隔附近的光經光—電轉換所產生的載子可避免受到壁障電位的影響。因此，載子可以從產生的位置經由最短的距離行進到空乏層，因此，無論光照射到何位置，載子行進的時間都實質上相等。因此，即使是照射在光電二極體 P D 的分隔區上，所得到的 R F 信號也具有滿意的頻率特性。

雖然雙極電晶體 T R 如前所述是使用第一與第二多晶矽層 6 1、6 2 所謂的雙複矽晶結構，但本發明並不限於此，且可做可能的修改，諸如雙極電晶體是根據離子植入法或之類方法所謂的單複矽晶射極結構，或射極區是由離子植入成形。

此外，分隔區 4 0 也不一定要與隔離區 1 2 同時成形，各區可以不同的製程成形。

同樣地，第二半導體部分（即上述實施例中的陽極區 4）也不一定是用磊晶沈積，也可以用半導體基底 2 本身成形。

此外，雖然第一種導電類型是 n - 型，第二種導電類型是 p - 型，即如前述之光接收元件的光電二極體是陽極共用型的配置，陰極是沈積在受光表面側。但本發明並不限於上述的實施例，諸如每一部分的導電類型相反等。因此，具有光接收元件之半導體裝置的製造方法與根據本發明的光拾取裝置並不侷限於上述的實施例。

根據前述的本發明，在它工作時，光電二極體 P D 即光接收元件被空乏層分隔成許多部分。不過，由於它可避

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

五、發明說明(26)

免出現壁障電位致阻擋照射在分隔部分上或附近之光所產生的載子，因此半導體任何位置所產生的載子都可以實質地均勻擴散。因此，即使當半導體裝置有分隔的配置，它也可以使具有光接收元件的半導體裝置具有絕佳的頻率特性。

因此，在光拾取裝置中，當光照射的區域包括將光電二極體分割成許多部分的分隔區藉以輸出需要變成高速的RF信號，或當光照射到雷射耦合器中所使用的極窄直條圖案時，它都可以實現滿意的頻率特性。

接下來，與習知技術的製程相比，製造根據本發明的半導體裝置與使用半導體裝置的光拾取裝置所需的步驟並不會增加。

現已參考附圖對本發明的較佳實施例加以說明，但必須瞭解，本發明並不限於上述的實施例，熟悉此方面技術的人士可對其做各種變化與改變，都不會偏離所附申請專利範圍中所定義之本發明的範圍或精神。

(請先閱讀背面之注意事項再填寫本頁)

裝

訂

線

四、中文發明摘要(發明之名稱:

具光接收元件之半導體裝置、光拾取裝置及製造具有光接收元件之半導體裝置之方法)

當光照射到光接收元件的分隔部分上或附近時，頻率特性會轉劣。根據本發明，光接收元件是由第一種導電類型的第一半導體部分與第二種導電類型的第二半導體部分的接面部分，即 p-n 接面成形於半導體基體上。接下來，在第一半導體部分的某部分成形第二種導電類型的分隔區。應用當光接收元件被驅動時逆向偏壓低於施加於接面部分的逆向偏壓，第一半導體部分從構成光接收元件之接面部分以及分隔區所構成之接面部分，被空乏層範圍所分隔成許多部分，藉以增進頻率特性。

(請先閱讀背面之注意事項再填寫本頁各欄)

裝

訂

線

英文發明摘要(發明之名稱: SEMICONDUCTOR DEVICE HAVING A LIGHT-RECEIVING ELEMENT, OPTICAL PICKUP DEVICE AND METHOD OF MANUFACTURING A SEMICONDUCTOR DEVICE HAVING A LIGHT-RECEIVING ELEMENT BACKGROUND OF THE INVENTION

ABSTRACT OF THE DISCLOSURE

When a light is irradiated on and near separated portions of a light-receiving element, a frequency characteristic grows worse. According to the present invention, a light-receiving element is formed on a semiconductor substrate by a junction portion of a first conductivity-type first semiconductor portion and a second conductivity-type second semiconductor portion, i.e. p-n junction. Then, a second conductivity-type separating region is formed on a part of the first semiconductor portion. With application of a reverse-bias voltage lower than a reverse-bias voltage applied to the junction portion when the light-receiving element is driven, the first semiconductor portion is separated into a plurality of portions by a spread of a depletion layer from the junction portion comprising the light-receiving element and the junction portion comprised of the separating region, whereby the frequency characteristic is improved.

六、申請專利範圍

1. 一種具有光接收元件的半導體裝置，其特徵在於半導體基體上的光接收元件是由第一種導電類型的第一半導體部分與第二種導電類型的第二半導體部分所形成的接面部分構成，第二種導電類型的分隔區成形在該第一半導體部分上的某部分，及在於應用當該光接收元件作動時，逆向偏壓比施加於接面部分的逆向偏壓低，第一半導體部分被構成該光接收元件的接面部分，以及為該分隔區從接面部分分散開的空乏層部分所分隔成許多部分。

2. 根據申請專利範圍第1項具有光接收元件的半導體裝置，其中當未在構成該光接收元件的接面部分施加逆向偏壓的情況時，該第一半導體部分不會被該空乏層分隔成許多部分。

3. 根據申請專利範圍第1項具有光接收元件的半導體裝置，其中該分隔區是成形在該第一半導體部分，距離該第二半導體部分一既定的間距。

4. 根據申請專利範圍第1項具有光接收元件的半導體裝置，其中該分隔區成形在該第一半導體部分，朝該第二半導體部分的側邊位移。

5. 根據申請專利範圍第1項具有光接收元件的半導體裝置，其中該隔離區成形在該第一半導體部分，位於它厚度方向有限的中間部分。

6. 根據申請專利範圍第1項具有光接收元件的半導體裝置，其中進一步包括第一種導電類型的第三半導體部分，它具有的高雜質濃度高於該第一半導體部分，成形於

(請先閱讀背面之注意事項再為本頁)

裝

訂

線

六、申請專利範圍

該半導體基體的表面部分，被成形在該第一種導電類型之第一半導體部分的空乏層分隔。

7. 根據申請專利範圍第1項具有光接收元件的半導體裝置，其中進一步包括第四半導體部分，具有的高雜質濃度高於該第二半導體部分，成形在該半導體基體上，位於該第二種導電類型之第二半導體部分構成的該光接收元件之接面部分的對側，按此方法變成毗鄰於該第二半導體部分。

8. 根據申請專利範圍第4項具有光接收元件的半導體裝置，其中從該半導體基體的表面到該第四半導體部分所選擇的長度要大於在該光接收元件的入射光之吸收長度。

9. 根據申請專利範圍第3項具有光接收元件的半導體裝置，其中該第三半導體部分的厚度選擇自0.01微米到0.2微米的範圍。

10. 根據申請專利範圍第1項具有光接收元件的半導體裝置，其中構成該光接收元件的該第二半導體部分具有的雜質濃度範圍從 1×10^{11} 到 1×10^{16} 原子/ cm^3 。

11. 根據申請專利範圍第1項具有光接收元件的半導體裝置，其中構成該光接收元件的該第一與第二半導體部分具有的雜質濃度範圍從 1×10^{11} 到 1×10^{16} 原子/ cm^3 。

12. 一種包括具有半導體光發射元件、具有光接收

(請先閱讀背面之注意事項再為本頁)

裝

訂

線

六、申請專利範圍

元件之半導體裝置與光學系統的光拾取裝置，光拾取裝置的特徵是具有光接收元件的該半導體裝置具有半導體基體，其上的該光接收元件是由第一種導電類型的第一半導體部分與第二種導電類型的第二半導體部分的接面部分所構成，第二種導電類型的分隔區成形在該第一半導體部分上的某部分，當該光接收元件工作時，應用逆向偏壓比施加於接面部分的逆向偏壓低，第一半導體部分被構成該光接收元件的接面部分以及被從該分隔區接面部分所散布開的空乏層部分區隔成許多部分。

13. 一種製造具有光接收元件之半導體裝置的方法，其步驟包括：

在半導體基體與主表面有關的面內或半導體基體的主表面上成形第二種導電類型的高雜質濃度埋入層；

在高雜質濃度隱埋區上成形包括構成光接收元件之第二種導電類型之第一半導體部分的第二層半導體；

在第二層半導體上成形包括構成光接收元件之第一種導電類型的第一半導體部分的第二層半導體；

在該第一層半導體選擇性地成形第二種導電類型的分隔區，它將該光接收元件分隔成許多光接收元件，同時留下該第一層半導體的部分厚度；及

在該第一半導體部分的表面上或表面附近選擇地成形高雜質濃度的第一種導電類型之第三半導體部分，

其中所得到的半導體裝置具有光接收元件，它的光接收元件是由該第一種導電類型的第一半導體部分與該第二

(請先閱讀背面之注意事項再為本頁)

裝

訂

線

六、申請專利範圍

種導電類型的第二半導體部分所構成的接面部分成形在半導體基體上，第二種導電類型的分隔區成形在該第一半導體部分的某部分，應用當該光接收元件工作時，逆向偏壓比施加於該接面部分的逆向偏壓低，該第一半導體部分被構成該光接收元件的接面部分以及被從分隔區之接面部分分散開的空乏層部分分隔成許多部分。

(請先閱讀背面之注意事項再為本頁)

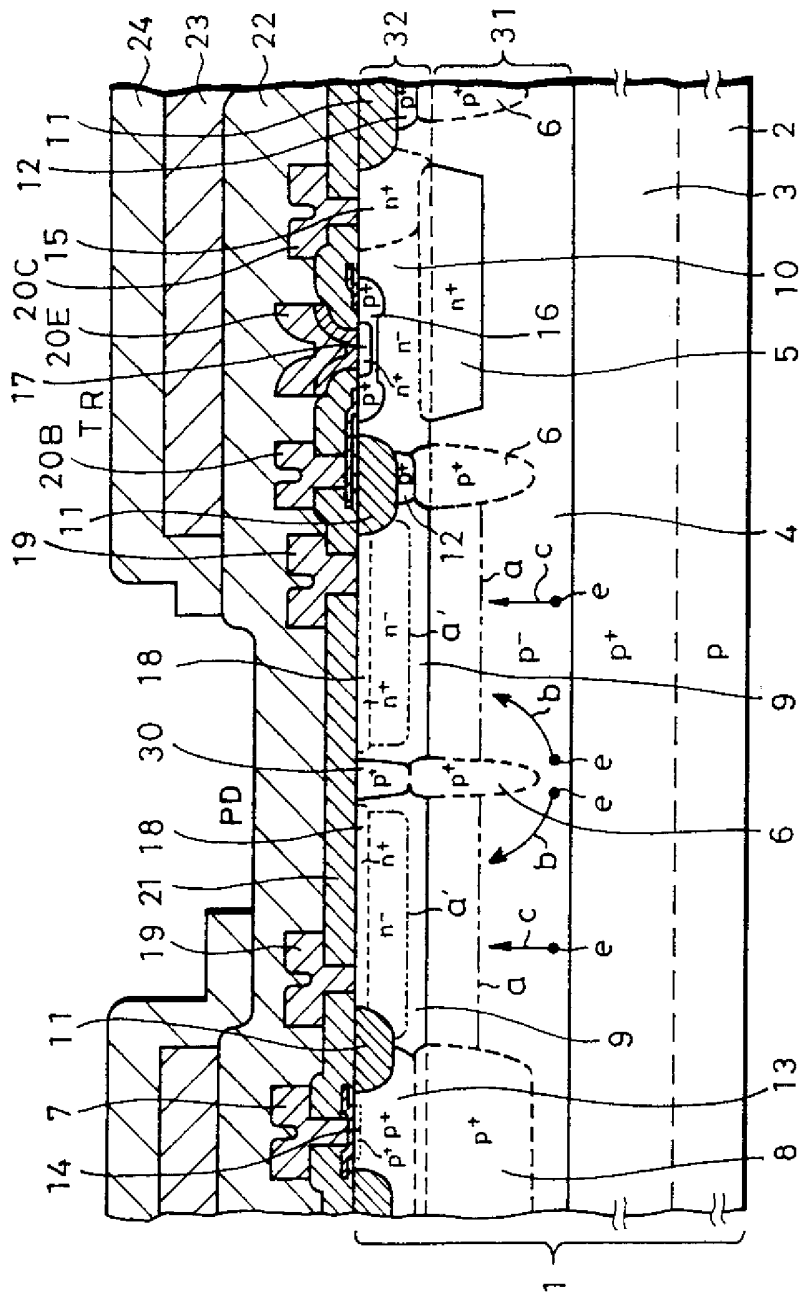
裝

訂

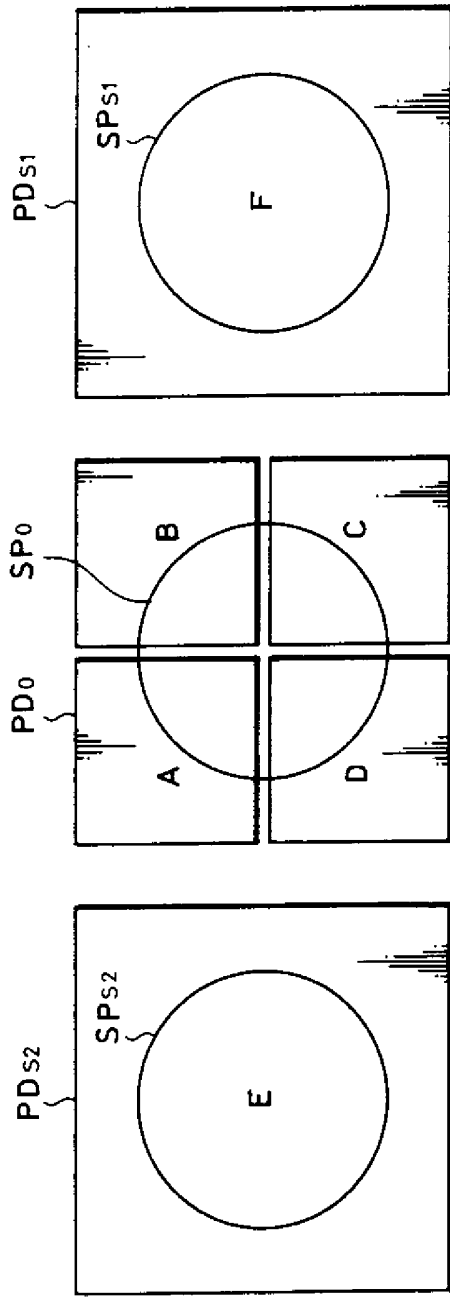
線

409430
88103247

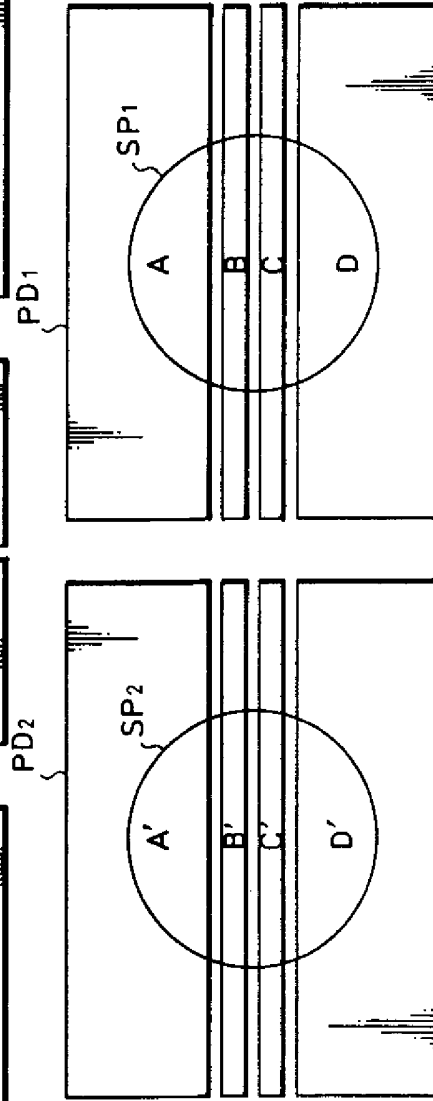
733331



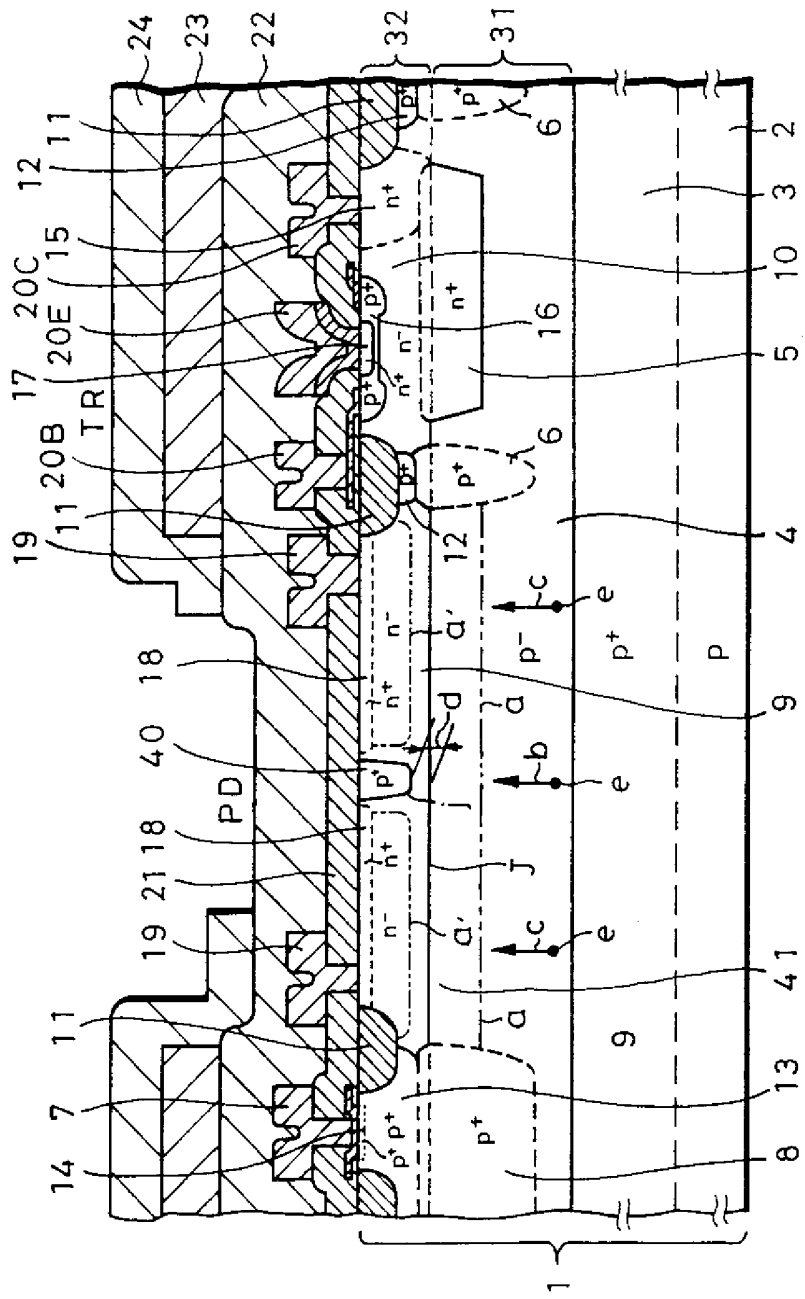
第1圖



第 2 圖 A

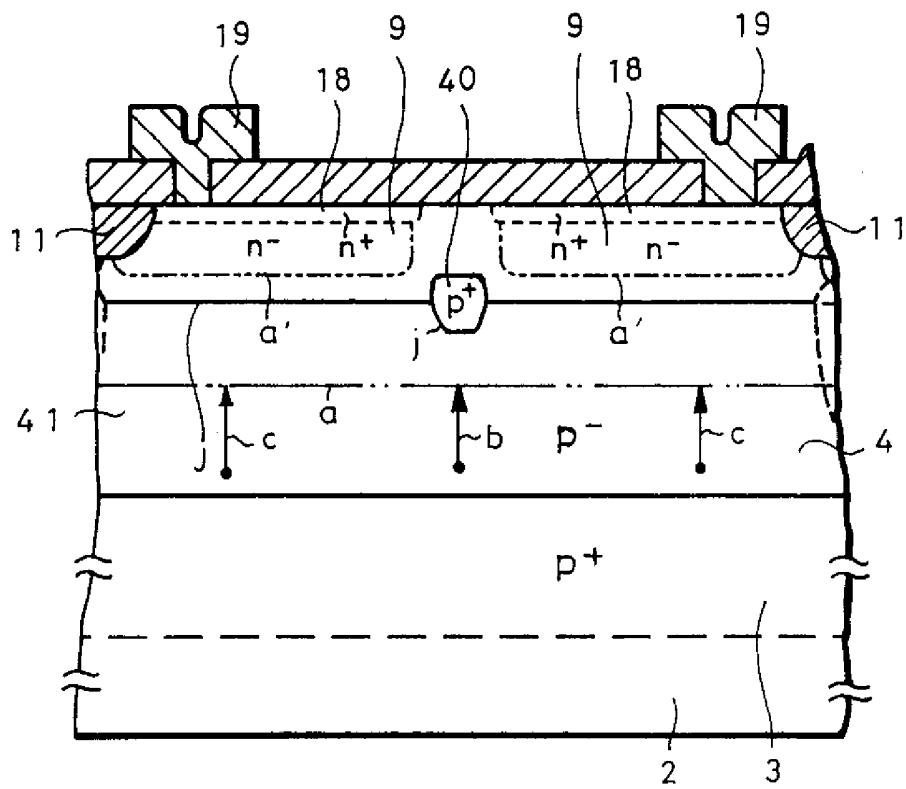


第 2 圖 B



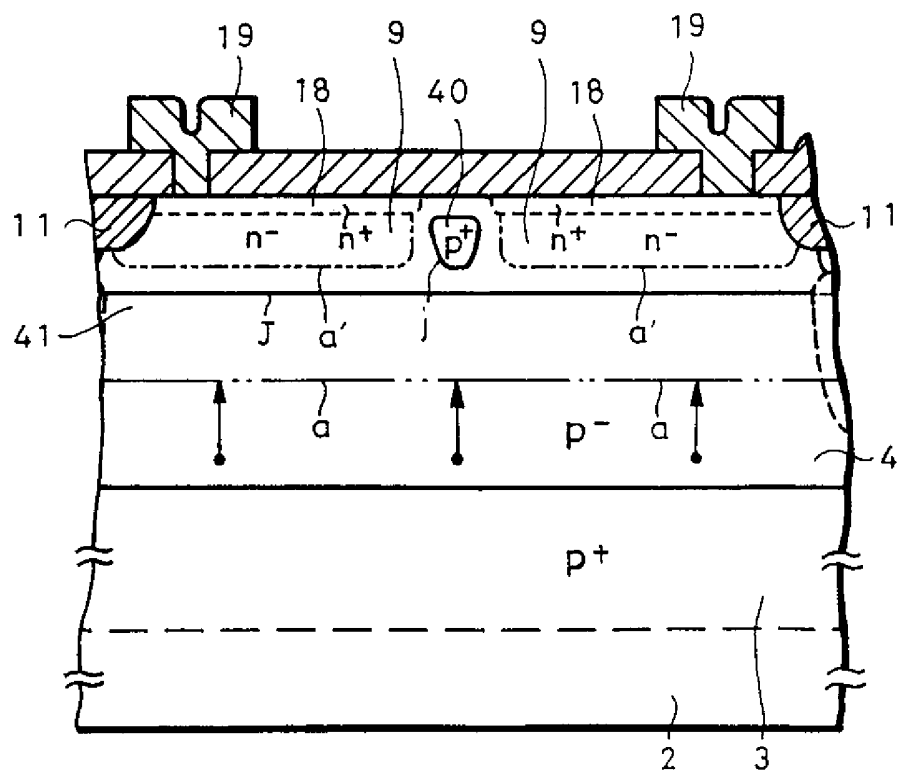
第3圖

409430

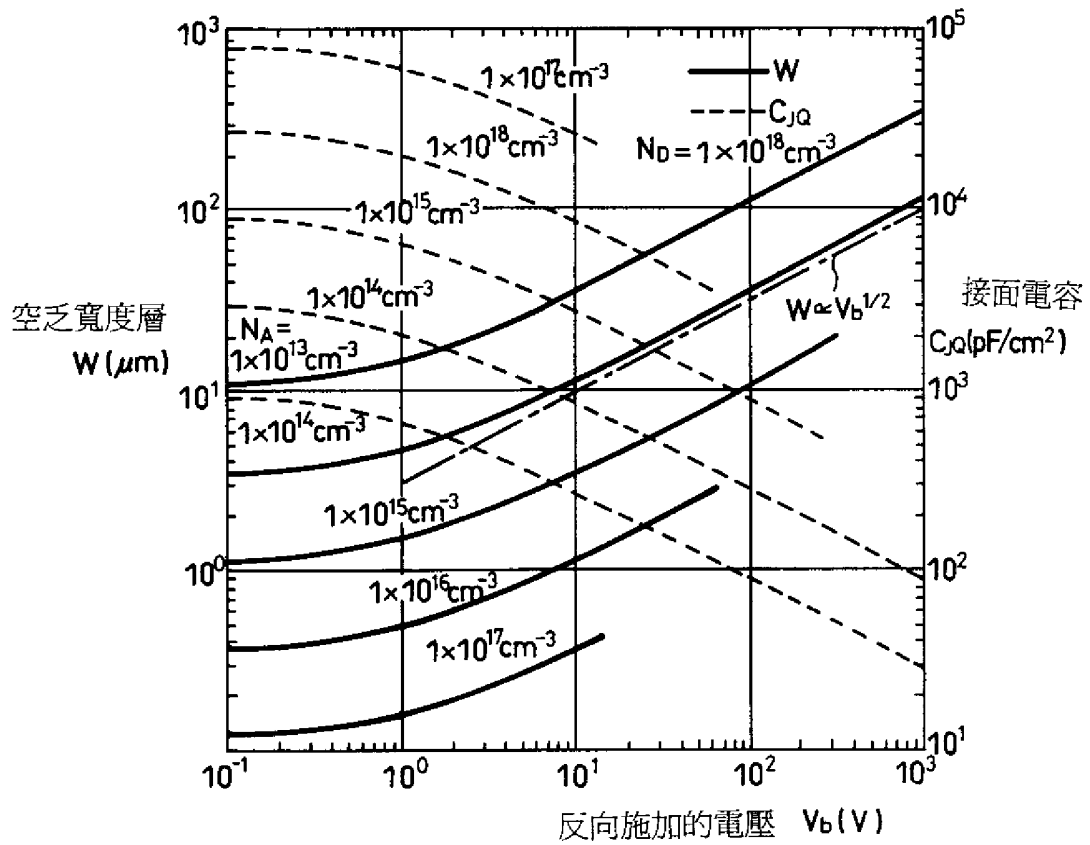


第4圖

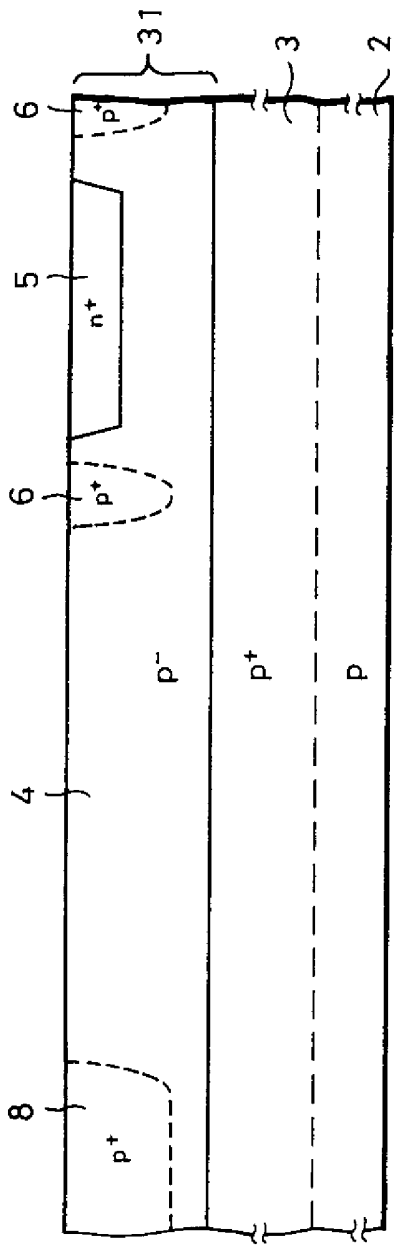
409430



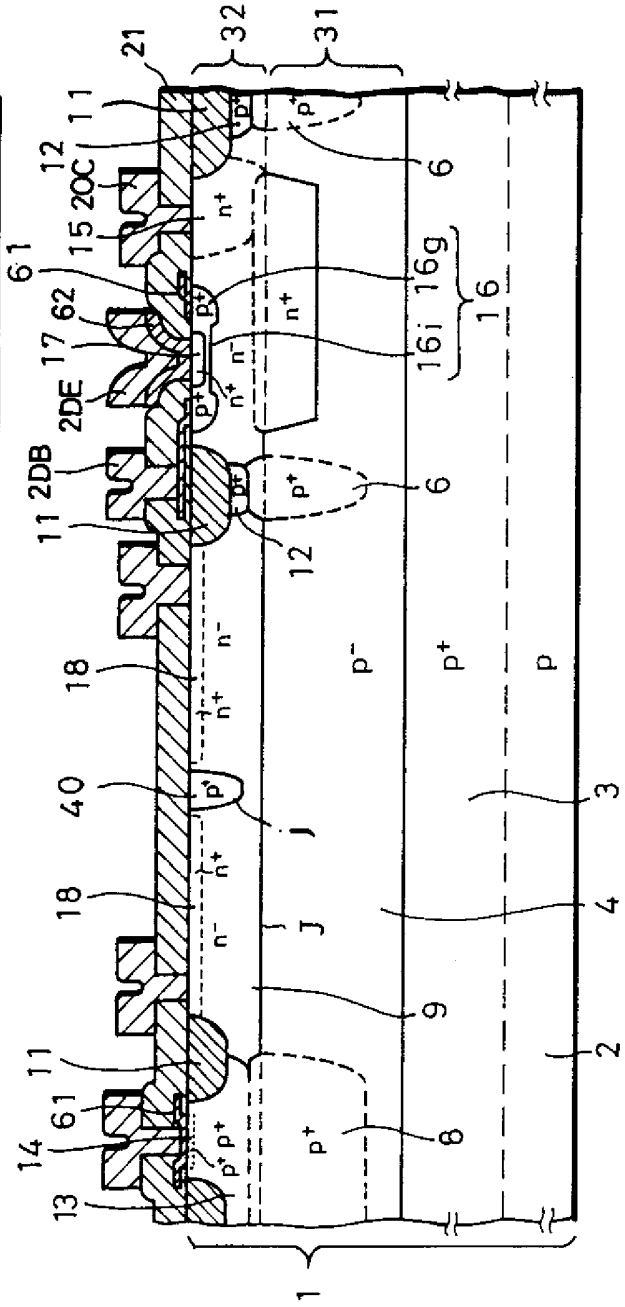
第5圖



第 6 圖



第8圖A



第8圖B