

【公報種別】特許法第 17 条の 2 の規定による補正の掲載

【部門区分】第 7 部門第 2 区分

【発行日】平成 29 年 9 月 28 日 (2017.9.28)

【公表番号】特表 2016-534572 (P2016-534572A)

【公表日】平成 28 年 11 月 4 日 (2016.11.4)

【年通号数】公開・登録公報 2016-062

【出願番号】特願 2016-540379 (P2016-540379)

【国際特許分類】

H 0 1 L 21/336 (2006.01)

H 0 1 L 29/78 (2006.01)

H 0 1 L 21/8234 (2006.01)

H 0 1 L 27/088 (2006.01)

【F I】

H 0 1 L 29/78 3 0 1 J

H 0 1 L 29/78 3 0 1 X

H 0 1 L 29/78 3 0 1 C

H 0 1 L 27/08 1 0 2 E

【手続補正書】

【提出日】平成 29 年 8 月 18 日 (2017.8.18)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

基板表面から突出するフィン構造であって、

前記基板表面に最も近いベース部分と、

上部部分と、

前記ベース部分から前記上部部分へ延びる側壁の第 1 のペアであって、前記フィン構造の長さに対応する長さを有する側壁の第 1 のペアと、

第 1 の材料を含み、第 1 のドーパント濃度を前記フィン構造の前記ベース部分に有する第 1 のドーブ領域と、

第 2 の材料を含み、第 2 のドーパント濃度を前記フィン構造の前記上部部分に有する第 2 のドーブ領域であって、前記第 1 の材料は前記第 2 の材料と異なる、第 2 のドーブ領域とを備える、フィン構造と、

前記側壁の第 1 のペアの第 1 の側壁の付近の第 1 の導電性構造を備えるゲートであって、誘電体層が前記第 1 の導電性構造を前記第 1 の側壁から電気的に分離するゲートとを備えるトンネル電界効果トランジスタ、T F E T、デバイス。

【請求項 2】

前記ゲートは、前記側壁の第 1 のペアの第 2 の側壁の付近の第 2 の導電性構造をさらに備え、前記誘電体層が前記第 2 の導電性構造を前記第 2 の側壁から電気的に分離する、請求項 1 に記載の T F E T デバイス。

【請求項 3】

前記ゲートは、前記上部部分の付近の第 3 の導電性構造をさらに備え、前記誘電体層が前記第 3 の導電性構造を前記上部部分から電気的に分離し、前記第 3 の導電性構造が前記第 1 の導電性構造および前記第 2 の導電性構造に結合される、請求項 2 に記載の T F E T デバイス。

## 【請求項 4】

前記フィン構造は、前記ベース部分と前記上部部分との間に中央部分をさらに備え、前記中央部分は前記フィン構造のチャンネル領域に相当する、請求項 1 に記載の T F E T デバイス。

## 【請求項 5】

チャンネル長は前記中央部分の高さに相当する、請求項 4 に記載の T F E T デバイス。

## 【請求項 6】

前記ベース部分は前記フィン構造のドレインに相当し、前記上部部分は前記フィン構造のソースに相当する、請求項 1 に記載の T F E T デバイス。

## 【請求項 7】

前記第 1 のドーパント濃度は n - 型濃度を含み、前記第 2 のドーパント濃度は p - 型濃度を含む、または

前記第 1 のドーパント濃度は p - 型濃度を含み、前記第 2 のドーパント濃度は n - 型濃度を含む、請求項 6 に記載の T F E T デバイス。

## 【請求項 8】

前記ベース部分は前記フィン構造のソースに相当し、前記上部部分は前記フィン構造のドレインに相当する、請求項 1 に記載の T F E T デバイス。

## 【請求項 9】

前記第 1 のドーパント濃度は n - 型濃度を含み、前記第 2 のドーパント濃度は p - 型濃度を含む、または

前記第 1 のドーパント濃度は p - 型濃度を含み、前記第 2 のドーパント濃度は n - 型濃度を含む、請求項 8 に記載の T F E T デバイス。

## 【請求項 10】

縦型トンネル電界効果トランジスタ、T F E T、デバイスを製作するステップを備える方法であって、

前記縦型 T F E T デバイスを製作するステップは、

ウェル領域、ベース部分、中央部分、および上部部分を基板内に形成するステップであって、前記ベース部分が前記ウェル領域の表面から突出しおよび第 1 の材料を含み、前記上部部分が前記第 1 の材料と異なる第 2 の材料を含み、前記中央部分が前記ベース部分と前記上部部分との間に形成されるステップと、

縦型フィン構造を形成するために前記基板をエッチングするステップであって、前記縦型フィン構造が、前記ベース部分、前記中央部分、および前記上部部分を含むステップと、

誘電体層を前記縦型フィン構造の上に堆積するステップと、

第 1 のゲート材料を前記誘電体層の上に堆積するステップと  
を備える方法。

## 【請求項 11】

前記縦型 T F E T デバイスを製作するステップは、

前記ウェル領域、前記ベース部分、前記中央部分、および前記上部部分を注入するのに先立ち、前記基板の上にフォトレジストをパターニングするステップと、

前記上部部分を露光するために前記フォトレジストを除去するステップであって、前記フォトレジストがフォトレジストストリッピングを介して除去されるステップと、

ハードマスク膜を前記上部部分の上に堆積するステップと、

前記縦型フィン構造を前記基板からエッチングするのに先立ち、前記ハードマスク膜をパターニングするステップと

をさらに備える、請求項 10 に記載の方法。

## 【請求項 12】

前記縦型 T F E T デバイスを製作するステップは、

酸化物層を形成するステップと、

前記酸化物層を形成した後、前記誘電体層を前記縦型フィン構造の上に堆積するのに先

立ち、前記ハードマスク膜を除去するステップと、  
をさらに備える、請求項 1 1 に記載の方法。

【請求項 1 3】

前記酸化物層を形成するステップは、  
前記酸化物層を堆積するステップと、  
化学機械研磨、C M P、を前記酸化物層の上で実施するステップと、  
前記酸化物層をエッチングするステップと  
を含む、請求項 1 2 に記載の方法。

【請求項 1 4】

前記縦型 T F E T デバイスを製作するステップは、  
層間誘電体酸化物を前記第 1 のゲート材料の上に堆積するステップと、  
化学機械研磨、C M P、を前記層間誘電体酸化物の上で実施するステップと、  
前記第 1 のゲート材料を除去するステップと、  
ゲートメタルを堆積するステップと、  
C M P を前記ゲートメタルの上で実施するステップと  
をさらに含む、請求項 1 0 に記載の方法。

【請求項 1 5】

命令を備えるコンピュータ可読記憶媒体であって、前記命令は、プロセッサによって実行された時に、前記プロセッサに、

縦型トンネル電界効果トランジスタ、T F E T、デバイスを製作することを開始させ、  
前記縦型 T F E T デバイスを製作することは、

ウェル領域、ベース部分、中央部分、および上部部分を基板内に形成することであって、前記ベース部分が前記ウェル領域の表面から突出しおよび第 1 の材料を含み、前記上部部分が前記第 1 の材料と異なる第 2 の材料を含み、前記中央部分が前記ベース部分と前記上部部分との間に形成されることと、

縦型フィン構造を形成するために前記基板をエッチングすることであって、前記縦型フィン構造が、前記ベース部分、前記中央部分、および前記上部部分を含むことと、

誘電体層を前記縦型フィン構造の上に堆積することと、

第 1 のゲート材料を前記誘電体層の上に堆積することと

を備える、コンピュータ可読記憶媒体。