

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2010年8月26日(26.08.2010)

PCT

(10) 国際公開番号
WO 2010/095504 A1

(51) 国際特許分類:

H01L 29/786 (2006.01) H01L 21/368 (2006.01)
H01L 21/312 (2006.01) H01L 51/05 (2006.01)
H01L 21/336 (2006.01) H01L 51/40 (2006.01)

(21) 国際出願番号: PCT/JP2010/051340

(22) 国際出願日: 2010年2月1日(01.02.2010)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:

特願 2009-039217 2009年2月23日(23.02.2009) JP

(71) 出願人(米国を除く全ての指定国について): コニカミノルタホールディングス株式会社(Konica Minolta Holdings, Inc.) [JP/JP]; 〒1000005 東京都千代田区丸の内一丁目6番1号 Tokyo (JP).

(72) 発明者: および

(75) 発明者/出願人(米国についてのみ): 森本 隆史(MORIMOTO Takashi) [JP/JP]; 〒1918511 東京都日野市さくら町1番地コニカミノルタテクノロジーセンター株式会社内 Tokyo (JP). 山田 潤(YAMADA Jun) [JP/JP]; 〒1918511 東京都日野市さくら町1番地コニカミノルタテクノロジーセンター株式会社内 Tokyo (JP).

(81) 指定国(表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PE, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) 指定国(表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ(AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

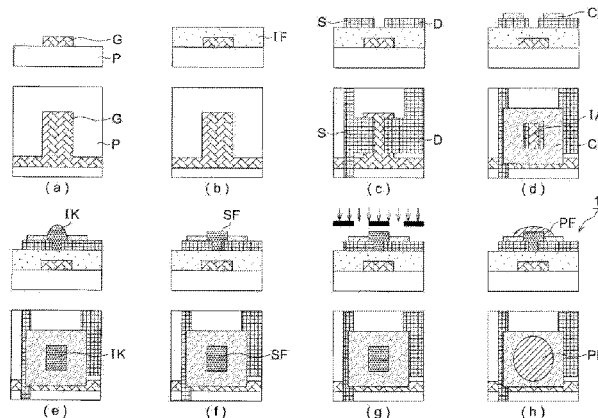
添付公開書類:

— 国際調査報告(条約第21条(3))

(54) Title: METHOD OF PRODUCING THIN-FILM TRANSISTOR

(54) 発明の名称: 薄膜トランジスタの製造方法

[図2]



(57) Abstract: A method of producing a thin-film transistor able to precisely form a semiconductor film and a protective film with appropriate thicknesses at predetermined locations, and having excellent productivity. The method produces a thin-film transistor, which has a protective film protecting a semiconductor film, and comprises: a step of forming a solution repellent layer on the surface of an underlayer so as to surround a predetermined region on the surface of the underlayer, said solution repellent layer having higher repellency to a semiconductor solution than the predetermined region; a step of coating a semiconductor solution on the predetermined region and forming a semiconductor film; a step of lowering the repellency of the solution repellent layer after the semiconductor film is formed; and a step of coating, after lowering the repellency of the solution repellent layer, a protective film material solution and forming a protective film so as to cover the semiconductor film.

(57) 要約:

[続葉有]

WO 2010/095504 A1

本発明は、半導体膜、及び保護膜を適正な膜厚で所定の位置に精度良く形成することができ、且つ、生産性の優れた薄膜トランジスタの製造方法を提供する。半導体膜を保護する保護膜を有する薄膜トランジスタの製造方法において、下地層の表面に、該下地層の表面の所定の領域を囲むように、半導体溶液に対し該所定の領域よりも高い撥液性を有する撥液層を形成する工程と、前記所定の領域に、半導体溶液を塗布し、半導体膜を形成する工程と、半導体膜が形成された後、撥液層の撥液性を低下させる工程と、撥液層の撥液性が低下された後、半導体膜を覆うように、保護膜材料溶液を塗布し、保護膜を形成する工程と、を有する。

明 細 書

発明の名称： 薄膜トランジスタの製造方法

技術分野

[0001] 本発明は、薄膜トランジスタの製造方法に関し、特に半導体保護膜を有する薄膜トランジスタの製造方法に関する。

背景技術

[0002] 近年、基板上に薄膜トランジスタ（以下、TFTとも記す）を形成する技術が大幅に進歩し、特にアクティブマトリクス型の大画面表示装置の駆動素子への応用開発が進められている。現在実用化されているTFTは、半導体材料としてa-Siやpoly-SiといったSi系の無機材料を用いて製造されているが、このような無機材料を用いたTFTの製造においては、真空プロセスや高温プロセスを必要とし、製造コストに大きく影響を及ぼしている。

[0003] そこで、このような問題に対応する為、近年、有機材料を用いたTFT（以下、有機TFTとも記す）が種々検討されている。有機材料は無機材料に比べ、材料の選択肢が広く、また、有機TFTの製造工程においては、前述の真空プロセスや高温プロセスに代えて、印刷や塗布といった生産性に優れたプロセスが用いられる為、製造コストを抑えることができる。さらに、有機TFTは、耐熱性の乏しい、例えばプラスチックフィルム等の可撓性を有する基板にも形成することができる可能性があり、曲面ディスプレイ等多方面への応用が期待されている。

[0004] 有機半導体材料の塗布方法としては、有機半導体材料を溶解又は分散した溶液（以下、インクとも記す）を基板に直接塗布するインクジェット法やディスペンサ法等の液滴塗布技術が知られている。これらの技術は、1. 真空プロセスが不要、2. 材料の浪費がない、3. 直接パターニングできる為、フォトリソグラフィー法と比べてエッチング工程が不要、といった利点がある。

[0005] このような有機ＴＦＴにおいて、優れた電気特性と高い信頼性を得る為には、有機半導体膜を適正な膜厚で所定の位置に精度良く形成する必要がある。しかしながら、有機ＴＦＴの有機半導体膜を前述のインクジェット法やディスペンサ法等を用いて形成する際、塗布されたインクが乾燥し固形化するまでに基板の表面状態（撥液性・親液性）や乾燥雰囲気等の影響により濡れ広がり、周縁の不要な領域まで到達する場合がある。この場合、パターンング不良や十分な膜厚が得られなくなり、有機ＴＦＴの良好な特性が得られないといった問題が発生する。このため、塗布されたインクが所望の領域から濡れ広がるのを防止することが望ましい。

[0006] 一方、特許文献１は、有機ＥＬ装置の製造方法として、発光材料を含有する液体の液滴を塗布する際に、液体を配置すべき基板面に対して撥液化処理を施すことで、液体が塗布位置から外に濡れ広がるのを防止する方法が提案されている。

先行技術文献

特許文献

[0007] 特許文献１：特開２００２－１２４３８１号公報

発明の概要

発明が解決しようとする課題

[0008] ところで、半導体材料、特に有機半導体材料は、化学的に不安定な材料であり、可視光、紫外線の照射や、有機溶剤、酸素、水分等との接触によって特性の変化や、性能の劣化が起こる。そこで、有機半導体膜をこのような性能に影響を及ぼす要因から保護する為、遮光性とガスバリア性を備えた保護膜が有機半導体を覆うように形成されていることが望ましい。

[0009] 特許文献１の有機ＥＬ装置の製造方法のように、基板面に撥液化処理を行う技術を、有機ＴＦＴのインクの塗布方法へ応用した場合には、保護膜の形成に問題が生じる。つまり、保護膜材料溶液が撥液領域に弾かれ有機半導体膜を十分に被覆することができなくなるおそれがある。

[0010] 本発明は、上記課題を鑑みてなされたもので、半導体膜、及び保護膜を適正な膜厚で所定の位置に精度良く形成することができ、且つ、生産性の優れた薄膜トランジスタの製造方法を提供することを目的とする。

課題を解決するための手段

[0011] 上記目的は、下記の 1 から 9 の何れか 1 項に記載の発明によって達成される。

[0012] 1. 半導体膜を保護する保護膜を有する薄膜トランジスタの製造方法において、

下地層の表面に、該下地層の表面の所定の領域を囲むように、半導体溶液に対し該所定の領域よりも高い撥液性を有する撥液層を形成する工程と、

前記所定の領域に、前記半導体溶液を塗布し、前記半導体膜を形成する工程と、

前記半導体膜が形成された後、前記撥液層の撥液性を低下させる工程と、

前記撥液層の撥液性が低下された後、前記半導体膜を覆うように、保護膜材料溶液を塗布し、保護膜を形成する工程と、を有することを特徴とする薄膜トランジスタの製造方法。

[0013] 2. 前記半導体溶液は、有機半導体材料を溶解した溶液であることを特徴とする前記 1 に記載の薄膜トランジスタの製造方法。

[0014] 3. 前記半導体溶液および保護膜材料溶液は、インクジェット法を用いて塗布されることを特徴とする前記 1 または 2 に記載の薄膜トランジスタの製造方法。

[0015] 4. 前記撥液層の撥液性を低下させる工程では、前記撥液層に紫外線を照射することを特徴とする前記 1 から 3 の何れか 1 項に記載の薄膜トランジスタの製造方法。

[0016] 5. 前記撥液層の撥液性を低下させる工程では、前記撥液層を溶剤に浸漬させることを特徴とする前記 1 から 3 の何れか 1 項に記載の薄膜トランジスタの製造方法。

[0017] 6. 前記薄膜トランジスタは、ボトムゲートボトムコンタクト構造であり

、

前記下地層は、ソース電極およびドレイン電極が形成された基板であり、
前記所定の領域は、前記ソース電極と前記ドレイン電極の間のチャンネル領域であることを特徴とする前記 1 から 5 の何れか 1 項に記載の薄膜トランジスタの製造方法。

[0018] 7. 前記薄膜トランジスタは、ボトムゲートトップコンタクト構造であり

、

前記下地層は、ゲート電極を覆うゲート絶縁膜であり、
前記所定の領域は、前記ゲート電極に対応する領域であることを特徴とする前記 1 から 5 の何れか 1 項に記載の薄膜トランジスタの製造方法。

[0019] 8. 前記薄膜トランジスタは、トップゲートボトムコンタクト構造であり

、

前記下地層は、ソース電極およびドレイン電極が形成された基板であり、
前記所定の領域は、前記ソース電極と前記ドレイン電極の間のチャンネル領域であることを特徴とする前記 1 から 5 の何れか 1 項に記載の薄膜トランジスタの製造方法。

[0020] 9. 前記薄膜トランジスタは、トップゲートトップコンタクト構造であり

、

前記下地層は、ソース電極およびドレイン電極が形成されるべき基板であり、

前記所定の領域は、前記基板に形成される前記ソース電極と前記ドレイン電極の間のチャンネル領域に対応する領域であることを特徴とする前記 1 から 5 の何れか 1 項に記載の薄膜トランジスタの製造方法。

発明の効果

[0021] 本発明によれば、半導体膜及び保護膜を適正な膜厚で所定の位置に精度良く形成することができ、保護膜により半導体膜を十分に被覆することができるとともに、生産性に優れた薄膜トランジスタの製造方法を提供することができる。

図面の簡単な説明

- [0022] [図1]本発明の実施形態に係るTFTの概略構成を示す断面模式図である。
- [図2]本発明の実施形態に係るボトムゲートボトムコンタクト型のTFTの製造工程の一例を示す模式図である。
- [図3]本発明の実施形態に係るボトムゲートボトムコンタクト型のTFTの製造工程の別例を示す模式図である。
- [図4]本発明の実施形態に係るボトムゲートトップコンタクト型のTFTの製造工程を示す模式図である。
- [図5]本発明の実施形態に係るトップゲートボトムコンタクト型のTFTの製造工程を示す模式図である。
- [図6]本発明の実施形態に係るトップゲートトップコンタクト型のTFTの製造工程を示す模式図である。
- [図7]撥液領域を設けて有機半導体膜を成膜した後、液滴塗布法を用いて保護膜を成膜した場合の参考例を説明する模式図である。

発明を実施するための形態

- [0023] まず、図7を用いて、撥液領域を設けて有機半導体膜を形成した後、液滴塗布法を用いて保護膜を成膜した場合の参考例を説明する。尚、図7(a)～図7(d)において、上図は断面模式図、下図は平面模式図である。
- [0024] 最初に、下地層LFの上に、インク塗布領域IAを囲むように撥液層CFを形成する(図7(a))。次に、インクIKをインク塗布領域IAに塗布し(図7(b))、乾燥させて有機半導体膜SFを成膜する(図7(c))。その後、有機半導体膜SFの上に、保護膜材料溶液を塗布し保護膜PFを成膜する(図7(d))。
- [0025] 図7(d)において、有機半導体膜SFの中央部Aは、保護膜PFに十分覆われているが、周縁部Bは、撥液層CFの影響により保護膜PFの膜厚が薄くなる。図7(e)は、図7(d)における周縁部B付近の拡大図である。このため、撥液層CFの存在により、有機半導体膜SFを保護膜PFによって十分に被覆することができなくなるおそれがある。一方、保護膜PFの

膜厚を厚くするため、保護膜材料溶液の量を多くすると、その溶液が塗布された場所に留まることができなくなり、撥液層CFから外に流れ出すことになる。その結果、やはり保護膜PFによる被覆が十分に行えなくなり、有機半導体膜SFを十分に保護することができない。

[0026] 以下に説明する本発明の実施の形態においては、上記のような問題を解決することができる。

[0027] 以下図面に基づいて、本発明に係るTF Tの製造方法の実施の形態を説明する。尚、図示の実施の形態に基づいて説明するが、本発明は該実施の形態に限られない。

[0028] 図1は、本発明の実施の形態に係るTF Tの概略構成を示す断面模式図である。図1 (a) は、ボトムゲートボトムコンタクト型TF T 1、図1 (b) は、ボトムゲートトップコンタクト型TF T 1、図1 (c) は、トップゲートボトムコンタクト型TF T 1、図1 (d) は、トップゲートトップコンタクト型TF T 1の概略構成を示す断面模式図である。

[0029] TF T 1は、図1 (a) ~図1 (d) に示すように、基板P、ゲート電極G、ゲート絶縁膜IF、ソース電極S、ドレイン電極D、半導体膜SF、保護膜PF、及び撥液層CF等から構成される。尚、図1 (c) に示すトップゲートボトムコンタクト型TF T 1、及び図1 (d) に示すトップゲートトップコンタクト型TF T 1の場合は、ゲート絶縁膜IFが保護膜PFとして機能する。

[0030] 基板Pの材料としては、ポリイミドやポリアミド、ポリエチレンテレフタレート (PET)、ポリエチレンナフタレート (PEN)、ポリエーテルスルホン (PES)、ガラス等を用いることができる。

[0031] ゲート電極Gの形成方法としては、図1 (a) や図1 (b) の場合であれば、基板Pの上にスパッタ法、蒸着等を用いてゲート電極材料を成膜した後、フォトリソグラフィ法を用いてパターニングすることで形成することができる。また、マスク蒸着法、印刷法や液滴塗布法等を用いて形成することもできる。ゲート電極Gの材料としては、Al、Au、Ag、Pt、Pd、

Cu、Cr、Mo、In、Zn、Mg等やこれらを含む合金または酸化物等、またはカーボンナノチューブ等の有機導電体等を用いることができる。

[0032] ゲート絶縁膜 I F の成膜方法としては、スパッタ法、蒸着、CVD法、スピンコート法、インクジェット法等を用いることができる。ゲート絶縁膜 I F の材料としては、酸化ケイ素、酸化アルミニウム、酸化タンタル、酸化チタン等の無機酸化物や、窒化ケイ素、窒化アルミニウム等の無機窒化物を用いることができる。あるいは、ポリイミド、ポリアミド、ポリエステル、ポリアクリレート、光ラジカル重合系、光カチオン重合系の光硬化性樹脂、アクリロニトリル成分を含有する共重合体、ポリビニルフェノール、ポリビニルアルコール、ノボラック樹脂、シアノエチルプルラン等の有機化合物等も用いることができる。

[0033] ソース電極 S ・ドレイン電極 D の形成方法としては、ゲート電極 G の形成方法と同様に、フォトリソグラフィ法や、種々の印刷法や液滴塗布法等を用いて形成することができる。ソース電極 S ・ドレイン電極 D の電極材料としては、ゲート電極 G の場合と同様の電極材料を用いることができる。

[0034] 撥液層 C F の形成方法としては、スピンコート法等を用いて撥液層材料を成膜した後、フォトリソグラフィ法を用いてパターニングすることで形成することができる。また、印刷法や液滴塗布法等を用いて形成することもできる。撥液層 C F は、後述のように、下地層（ソース電極 S ・ドレイン電極 D、またはゲート絶縁膜 I F、または基板 P）の表面の半導体溶液（インク I K）が塗布されるべき領域（インク塗布領域 I A）を囲むように、形成する。また、撥液層 C F は、インク I K に対しインク塗布領域 I A よりも高い撥液性を有する。

[0035] 撥液層 C F の材料としては、フッ素系撥液材やシリコーン系撥液材等によって撥液性を付与した高分子材料を用いることができ、特にパターン形成を容易にできる点で感光性を有するレジスト材料を用いることが好ましい。感光性レジスト材料としては、例えば、アクリル系、フェノール系、ポリイミド系、PVA系の樹脂が挙げられる。

- [0036] また、撥液層CFの材料として、感光性を有しない高分子材料を用いることも可能であり、例えば、アクリル系、エポキシ系、ポリイミド系、フェノール系、アリル系、ウレタン系、シリコン系樹脂を用いることができる。この場合には、高分子材料を印刷法にてパターン状に塗布した後、その表面に撥液処理を行うことで撥液層CFを形成することができる。撥液処理としては、例えば、 SF_4 、 SF_6 、 C_2F_6 、 CHF_3 などのフッ素を含有するガス雰囲気下におけるプラズマ処理等が挙げられる。この場合のプラズマ処理は、減圧下で実施しても、大気圧下で実施しても構わない。
- [0037] また、撥液層CFの高分子材料に撥液性を付与する方法としては、上述のように高分子材料に撥液材を混合する代わりに、撥液性を有する置換基を持つ高分子材料を用いても構わない。撥液性を有する置換基としては、例えば、フルオロアルキル基など少なくとも一部がフッ素置換された置換基が挙げられる。
- [0038] 半導体膜SFの成膜方法としては、半導体材料を溶解または分散した溶液を液滴として塗布するインクジェット法を用いることができる。半導体膜SFの材料としては、多環芳香族化合物や共役系高分子等を用いることができるが、特に限定されない。高分子材料、オリゴマー、低分子材料でもよく、塗布後に分子が分子間相互作用により規則正しく配列し結晶となるものが特に好ましい。ペンタセン、ポルフィリン、フタロシアニン、オリゴチオフェン、オリゴフェニレン、ポリチオフェン、ポリフェニレン、及びこれら誘導体などを用いることができる。具体的には、ペンタセン、6, 13-ビス（トリイソプロピルシリルエチニル）ペンタセン、テトラベンゾポルフィリン、ポリ（3-ヘキシルチオフェン）等を用いることができる。また、半導体材料の溶液の溶媒としては、有機溶媒を用いることができ、例えば、トルエン、キシレンなどの炭化水素類、メタノール、エタノールなどのアルコール類、アセトン、メチルエチルケトンなどのケトン類、ジエチレングリコールモノメチルエーテルなどのエーテル類、酢酸エチル、酢酸ブチルなどのエステル類、クロロホルム、トリクロロエチレンなどのハロゲン化炭化水素類等

から半導体材料に適した溶媒を選択することができる。

[0039] 保護膜PFの成膜方法としては、インクジェット法を用いることができる。保護膜PFの材料としては、ポリビニルアルコール、メタクリル酸2-ヒドロキシエチル（HEMA）、アクリル酸、アクリルアミド等を用いることができる。

[0040] このような構成のTF T1において、本実施形態においては、半導体膜SFを適正な膜厚で所定の位置に精度良く形成する為に、半導体溶液（インクIK）を塗布する領域（インク塗布領域IA）を囲むように、インクIKに対しインク塗布領域IAよりも高い撥液性を有する撥液層CFを形成する。そして、保護膜材料溶液が撥液層CFに弾かれることなく半導体膜SFを十分に被覆することができるように、半導体膜SFを保護する保護膜PFを成膜する際には、撥液層CFの撥液性を低下させるものである。

[0041] 撥液層CFの撥液性を低下させる方法としては、紫外線（UV光）照射、溶剤への浸漬、溶剤中での超音波処理、プラズマ処理等を用いることができる。これらの方法は、前述したようないずれの材料にも用いることができ、要求される撥液性の程度により処理方法や処理強度を選択すればよい。

[0042] 撥液層CFとして撥液材を混合した高分子材料を用いる場合は、溶剤への浸漬や溶剤中での超音波が特に有効である。撥液性の置換基を有する高分子材料を用いる場合は、プラズマ処理により高分子の結合を切るのが撥液性低下の効果が高い。また、表面に撥液処理を施した高分子材料を用いる場合は、紫外線照射による方法や溶剤への浸漬が特に有効である。

[0043] また、撥液層CFの撥液性を低下させるために用いられる溶剤としては、有機溶剤を用いることができ、例えば、トルエン、キシレンなどの炭化水素類、メタノール、エタノールなどのアルコール類、アセトン、メチルエチルケトンなどのケトン類、ジエチレングリコールモノメチルエーテルなどのエーテル類、酢酸エチル、酢酸ブチル、安息香酸エチルなどのエステル類、クロロホルム、トリクロロエチレンなどのハロゲン化炭化水素類等を用いることができる。撥液層CFとして高分子材料に撥液材を混合している場合には

、混合している撥液材が溶解しやすい溶剤を用いることで撥液性を低下させることができる。また、撥液材によっては水によって撥液性を低下させることも可能である。

[0044] 以下、実施例によりその詳細を説明する。

実施例

[0045] (実施例 1-1)

ボトムゲートボトムコンタクト型の TFT 1 の製造方法の実施例 1-1 を図 2 を用いて説明する。図 2 (a) ~ 図 2 (h) は、実施例 1-1 におけるボトムゲートボトムコンタクト型の TFT 1 の製造工程を示す模式図である。尚、各図において、上図は断面模式図、下図は平面模式図である。

[0046] 最初に、基板 P としてガラスを用い、その上に、スパッタ法を用いて Cr 膜を厚み 50 nm で成膜した後、フォトリソグラフィ法を用いてパターニングし、ゲート電極 G を形成した (図 2 (a))。

[0047] 次に、TEOS・CVD 法を用い、SiO₂ 膜を成膜し厚み 500 nm のゲート絶縁膜 IF を形成した (図 2 (b))。なお、図 2 (b)、図 2 (c) 及び図 2 (d) の下図 (平面模式図) においては、ゲート絶縁膜 IF を透過した図として、ゲート電極 G を図示している。

[0048] 次に、スパッタ法を用いて Cr 膜を厚み 5 nm、Au 膜を 50 nm で成膜した後、フォトリソグラフィ法を用いてパターニングし、ソース電極 S・ドレイン電極 D を形成した (図 2 (c))。

[0049] 次に、感光性バンク剤 NPAR-502 (日産化学社製: アクリル樹脂にフッ素系界面活性材を添加したもの) をスピコートを用いて塗布した後、フォトリソグラフィ法を用いてパターニングし、撥液層 CF を形成した (図 2 (d))。この時、撥液層 CF は、ソース電極 S・ドレイン電極 D の間のチャネル領域を囲むように形成した。

[0050] 次に、6, 13-ビストリエチルシリルエチニルペンタセンをテトラヒドロナフタレンに溶解した溶液 (インク IK) をインクジェット法を用いて、撥液層 CF に囲まれた領域 IA に塗布し (図 2 (e))、乾燥させて半導体

膜S Fを形成した（図2（f））。

[0051] 次に、マスク露光法により、撥液層C Fの表面にUV光を照射することで、撥液層C Fの撥液性を低下させた（図2（g））。

[0052] 次に、ポリビニルアルコール水溶液をインクジェット法を用いて半導体膜S Fの上に塗布、乾燥させて、保護膜P Fを形成し、T F T 1を完成させた（図2（h））。

[0053] このようにして完成させたT F T 1を光学顕微鏡及びA F M（キーエンス社製）にて観察したところ、半導体膜S F、及び保護膜P Fが適正な膜厚で所定の位置に精度良く形成されていることが確認できた。

（実施例1－2）

次に、ボトムゲートボトムコンタクト型のT F T 1の製造方法の実施例1－2を図3を用いて説明する。図3（a）～図3（h）は、実施例1－2におけるボトムゲートボトムコンタクト型のT F T 1の製造工程を示す模式図である。尚、各図において、上図は断面模式図、下図は平面模式図である。

[0054] 最初に、基板Pとしてガラスを用い、その上に、スパッタ法を用いてCr膜を厚み50nmで成膜した後、フォトリソグラフィ法を用いてパターニングし、ゲート電極Gを形成した（図3（a））。

[0055] 次に、スピコート法を用い、感光性アクリレート材料であるオプトマーPC403を成膜し厚み500nmのゲート絶縁膜I Fを形成した（図3（b））。なお、図3（b）、図3（c）及び図3（d）の下図（平面模式図）においては、ゲート絶縁膜I Fを透過した図として、ゲート電極Gを図示している。

[0056] 次に、スパッタ法を用いてCr膜を厚み5nm、Au膜を50nmで成膜した後、フォトリソグラフィ法を用いてパターニングし、ソース電極S・ドレイン電極Dを形成した（図3（c））。

[0057] 次に、感光性バンク剤NPAR-502（日産化学社製）をスピコートを用いて塗布した後、フォトリソグラフィ法を用いてパターニングし、撥液層C Fを形成した（図3（d））。この時、撥液層C Fは、ソース電極S

・ドレイン電極Dの間のチャネル領域を囲むように形成した。

[0058] 次に、テトラベンゾポルフィリン前駆体溶液（インク I K）をインクジェット法を用いて、撥液層 C F に囲まれた領域 I A に塗布し（図 3（e））、加熱焼成して半導体膜 S F を形成した（図 3（f））。

[0059] 次に、安息香酸エチルに浸漬することで、撥液層 C F の撥液性を低下させた（図 3（g））。

[0060] 次に、ポリビニルアルコール水溶液をインクジェット法を用いて半導体膜 S F の上に塗布、乾燥させて、保護膜 P F を形成し、T F T 1 を完成させた（図 3（h））。

[0061] このようにして完成させた T F T 1 を光学顕微鏡及び A F M（キーエンス社製）にて観察したところ、実施例 1 の場合と同様に、半導体膜 S F、及び保護膜 P F が適正な膜厚で所定の位置に精度良く形成されていることが確認できた。

（実施例 2）

ボトムゲートトップコンタクト型の T F T 1 の製造方法の実施例 2 を図 4 を用いて説明する。図 4（a）～図 4（h）は、実施例 2 におけるボトムゲートトップコンタクト型の T F T 1 の製造工程を示す模式図である。尚、各図において、上図は断面模式図、下図は平面模式図である。

[0062] 最初に、基板 P としてガラスを用い、その上に、スパッタ法を用いて C r 膜を厚み 50 nm で成膜した後、フォトリソグラフィ法を用いてパターニングし、ゲート電極 G を形成した（図 4（a））。

[0063] 次に、スピコート法を用い、感光性アクリレート材料であるオプトマー P C 403 を成膜し、厚み 500 nm のゲート絶縁膜 I F を形成した（図 4（b））。なお、図 4（b）及び図 4（c）の下図（平面模式図）においては、ゲート絶縁膜 I F を透過した図として、ゲート電極 G を図示している。

[0064] 次に、感光性バンク剤 N P A R - 502（日産化学社製）をスピコートを用いて塗布した後、フォトリソグラフィ法を用いてパターニングし、撥液層 C F を形成した（図 4（c））。この時、撥液層 C F は、下層に形成さ

れているゲート電極Gに対応する領域を囲むように形成した。

[0065] 次に、6, 13-ビストリエチルシリルエチニルペンタセンをテトラヒドロナフタレンに溶解した溶液（インク I K）をインクジェット法を用いて、撥液層 C F に囲まれた領域 I A に塗布し（図 4（d））、乾燥させて半導体膜 S F を形成した（図 4（e））。

[0066] 次に、マスク蒸着法を用いて C r 膜を厚み 5 n m、A u 膜を 5 0 n m で成膜し、ソース電極 S ・ドレイン電極 D を形成した（図 4（f））。

[0067] 次に、マスク露光法により、撥液層 C F の表面に U V 光を照射することで、撥液層 C F の撥液性を低下させた（図 4（g））。

[0068] 次に、ポリビニルアルコール水溶液をインクジェット法を用いて半導体膜 S F の上に塗布、乾燥させて、保護膜 P F を形成し、T F T 1 を完成させた（図 4（h））。

[0069] このようにして完成させた T F T 1 を光学顕微鏡及び A F M（キーエンス社製）にて観察したところ、実施例 1 の場合と同様に、半導体膜 S F、及び保護膜 P F が適正な膜厚で所定の位置に精度良く形成されていることが確認できた。

（実施例 3）

トップゲートボトムコンタクト型の T F T 1 の製造方法の実施例 3 を図 5 を用いて説明する。図 5（a）～図 5（g）は、実施例 3 におけるトップゲートボトムコンタクト型の T F T 1 の製造工程を示す模式図である。尚、各図において、上図は断面模式図、下図は平面模式図である。

[0070] 最初に、基板 P としてガラスを用い、その上に、スパッタ法を用いて C r 膜を厚み 5 n m、A u 膜を 5 0 n m で成膜した後、フォトリソグラフィー法を用いてパターニングし、ソース電極 S ・ドレイン電極 D を形成した（図 5（a））。

[0071] 次に、感光性バンプ剤 N P A R - 5 0 2（日産化学社製）をスピンコートを用いて塗布した後、フォトリソグラフィー法を用いてパターニングし、撥液層 C F を形成した（図 5（b））。この時、撥液層 C F は、ソース電極 S

・ドレイン電極Dの間のチャネル領域を囲むように形成した。

[0072] 次に、6, 13-ビストリエチルシリルエチニルペンタセンをテトラヒドロナフタレンに溶解した溶液（インク I K）をインクジェット法を用いて、撥液層 C F に囲まれた領域 I A に塗布し（図 5（c））、乾燥させて半導体膜 S F を形成した（図 5（d））。

[0073] 次に、マスク露光法を用いて、撥液層 C F の表面に UV 光を照射することで、撥液層 C F の撥液性を低下させた（図 5（e））。

[0074] 次に、インクジェット法を用い、感光性アクリレート材料であるオプトマー PC403 を半導体膜 S F の表面に塗布、加熱し、ゲート絶縁膜 I F を形成した（図 5（f））。この場合、ゲート絶縁膜 I F が保護膜 P F を兼ねている。

[0075] 次に、マスク蒸着法を用いて Cr 膜を厚み 50 nm で形成し、ゲート電極 G を形成し、T F T 1 を完成させた（図 5（g））。

[0076] このようにして完成させた T F T 1 を光学顕微鏡及び A F M（キーエンス社製）にて観察したところ、実施例 1 の場合と同様に、半導体膜 S F、及び保護膜 P F（ゲート絶縁膜 I F）が適正な膜厚で所定の位置に精度良く形成されていることが確認できた。

（実施例 4）

トップゲートトップコンタクト型の T F T 1 の製造方法の実施例 4 を図 6 を用いて説明する。図 6（a）～図 6（g）は、実施例 4 におけるトップゲートトップコンタクト型の T F T 1 の製造工程を示す模式図である。尚、各図において、上図は断面模式図、下図は平面模式図である。

[0077] 最初に、基板 P としてガラスを用い、その上に、感光性バンク剤 N P A R-502（日産化学社製）をスピコートを用いて塗布した後、フォトリソグラフィ法を用いてパターニングし、撥液層 C F を形成した（図 6（a））。この時、撥液層 C F は、後の工程で形成されるソース電極 S・ドレイン電極 D の間のチャネル領域に対応する領域を囲むように形成した。

[0078] 次に、テトラベンゾポルフィリン前駆体溶液（インク I K）をインクジェ

ット法を用いて、撥液層C Fに囲まれた領域I Aに塗布し（図6（b））、加熱焼成して半導体膜S Fを形成した（図6（c））。

[0079] 次に、マスク蒸着法を用いて、Cr膜を厚み5 nm、Au膜を厚み50 nmで成膜し、ソース電極、ドレイン電極を形成した（図6（d））。

[0080] 次に、安息香酸エチルに浸漬することで、撥液層C Fの撥液性を低下させた（図6（e））。

[0081] 次に、インクジェット法を用い、感光性アクリレート材料であるオプトマーPC403を半導体膜S Fの表面に塗布、加熱し、ゲート絶縁膜I Fを形成した（図6（f））。この場合、ゲート絶縁膜I Fが保護膜P Fを兼ねている。

[0082] 次に、マスク蒸着法を用いてCr膜を厚み50 nmで形成し、ゲート電極Gを形成し、TF T 1を完成させた（図5（g））。

[0083] このようにして完成させたTF T 1を光学顕微鏡及びAFM（キーエンス社製）にて観察したところ、実施例1の場合と同様に、半導体膜S F、及び保護膜P F（ゲート絶縁膜I F）が適正な膜厚で所定の位置に精度良く形成されていることが確認できた。

[0084] このように、本実施形態に係るTF T 1の製造方法においては、半導体溶液（インクI K）を塗布する領域I Aを囲むように、インクI Kに対しインク塗布領域I Aよりも高い撥液性を有する撥液層C Fを形成したので、液滴が塗布領域I Aから外に濡れ広がるが防止され、半導体膜S Fを適正な膜厚で所定の位置に精度良く形成することができる。また、半導体膜S Fを保護する保護膜P Fを成膜する際には、撥液層C Fの撥液性を低下させた後、保護膜材料溶液を塗布するようにしたので、保護膜材料溶液が撥液層C Fに弾かれることなく半導体膜S Fを十分に被覆することができる。

[0085] さらに、半導体溶液（インクI K）、及び保護膜材料溶液は、インクジェット法に代表される液滴塗布法を用いて塗布するので生産性を高めることができる。

符号の説明

- [0086] 1 T F T (薄膜トランジスタ)
- C F 撥液層
- D ドレイン電極
- G ゲート電極
- I F ゲート絶縁膜
- I K インク (有機半導体溶液)
- L F 下地層
- P 基板
- P F 保護膜
- S ソース電極
- S F 半導体膜

請求の範囲

- [請求項1] 半導体膜を保護する保護膜を有する薄膜トランジスタの製造方法において、
- 下地層の表面に、該下地層の表面の所定の領域を囲むように、半導体溶液に対し該所定の領域よりも高い撥液性を有する撥液層を形成する工程と、
- 前記所定の領域に、前記半導体溶液を塗布し、前記半導体膜を形成する工程と、
- 前記半導体膜が形成された後、前記撥液層の撥液性を低下させる工程と、
- 前記撥液層の撥液性が低下された後、前記半導体膜を覆うように、保護膜材料溶液を塗布し、保護膜を形成する工程と、を有することを特徴とする薄膜トランジスタの製造方法。
- [請求項2] 前記半導体溶液は、有機半導体材料を溶解した溶液であることを特徴とする請求項1に記載の薄膜トランジスタの製造方法。
- [請求項3] 前記半導体溶液および保護膜材料溶液は、インクジェット法を用いて塗布されることを特徴とする請求項1または2に記載の薄膜トランジスタの製造方法。
- [請求項4] 前記撥液層の撥液性を低下させる工程では、前記撥液層に紫外線を照射することを特徴とする請求項1から3の何れか1項に記載の薄膜トランジスタの製造方法。
- [請求項5] 前記撥液層の撥液性を低下させる工程では、前記撥液層を溶剤に浸漬させることを特徴とする請求項1から3の何れか1項に記載の薄膜トランジスタの製造方法。
- [請求項6] 前記薄膜トランジスタは、ボトムゲートボトムコンタクト構造であり、
- 前記下地層は、ソース電極およびドレイン電極が形成された基板であり、

前記所定の領域は、前記ソース電極と前記ドレイン電極の間のチャネル領域であることを特徴とする請求項 1 から 5 の何れか 1 項に記載の薄膜トランジスタの製造方法。

[請求項7] 前記薄膜トランジスタは、ボトムゲートトップコンタクト構造であり、

前記下地層は、ゲート電極を覆うゲート絶縁膜であり、

前記所定の領域は、前記ゲート電極に対応する領域であることを特徴とする請求項 1 から 5 の何れか 1 項に記載の薄膜トランジスタの製造方法。

[請求項8] 前記薄膜トランジスタは、トップゲートボトムコンタクト構造であり、

前記下地層は、ソース電極およびドレイン電極が形成された基板であり、

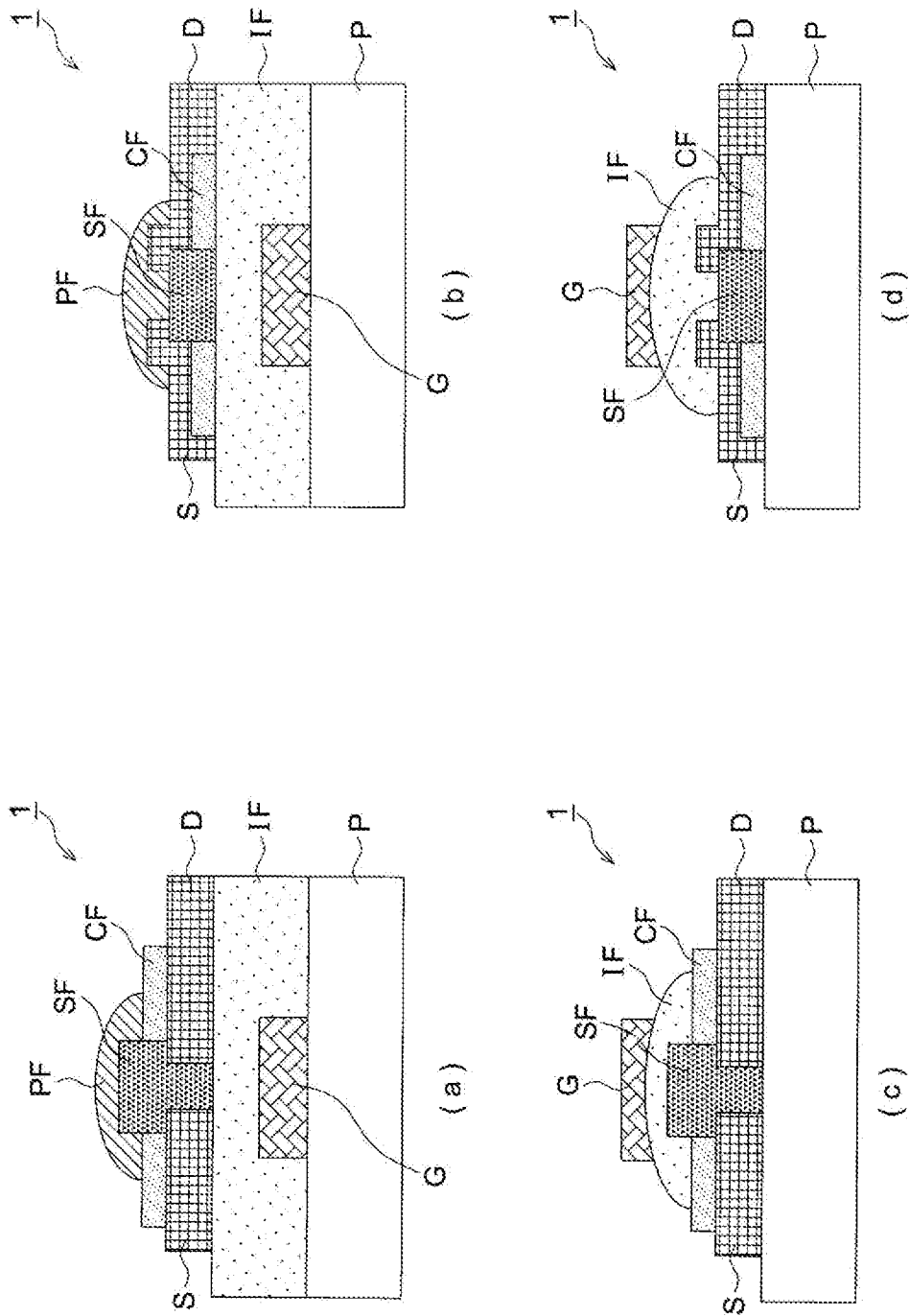
前記所定の領域は、前記ソース電極と前記ドレイン電極の間のチャネル領域であることを特徴とする請求項 1 から 5 の何れか 1 項に記載の薄膜トランジスタの製造方法。

[請求項9] 前記薄膜トランジスタは、トップゲートトップコンタクト構造であり、

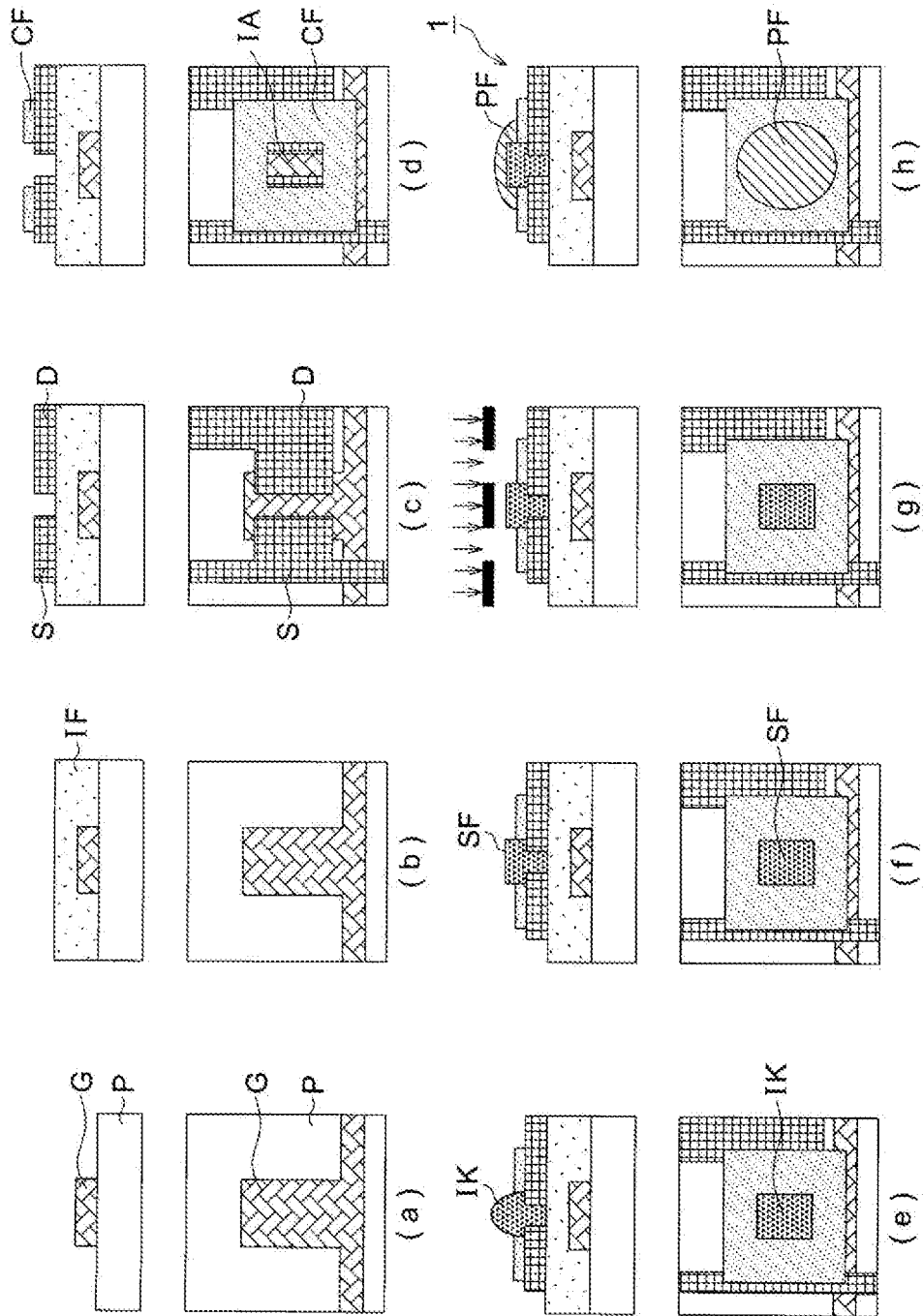
前記下地層は、ソース電極およびドレイン電極が形成されるべき基板であり、

前記所定の領域は、前記基板に形成される前記ソース電極と前記ドレイン電極の間のチャネル領域に対応する領域であることを特徴とする請求項 1 から 5 の何れか 1 項に記載の薄膜トランジスタの製造方法。

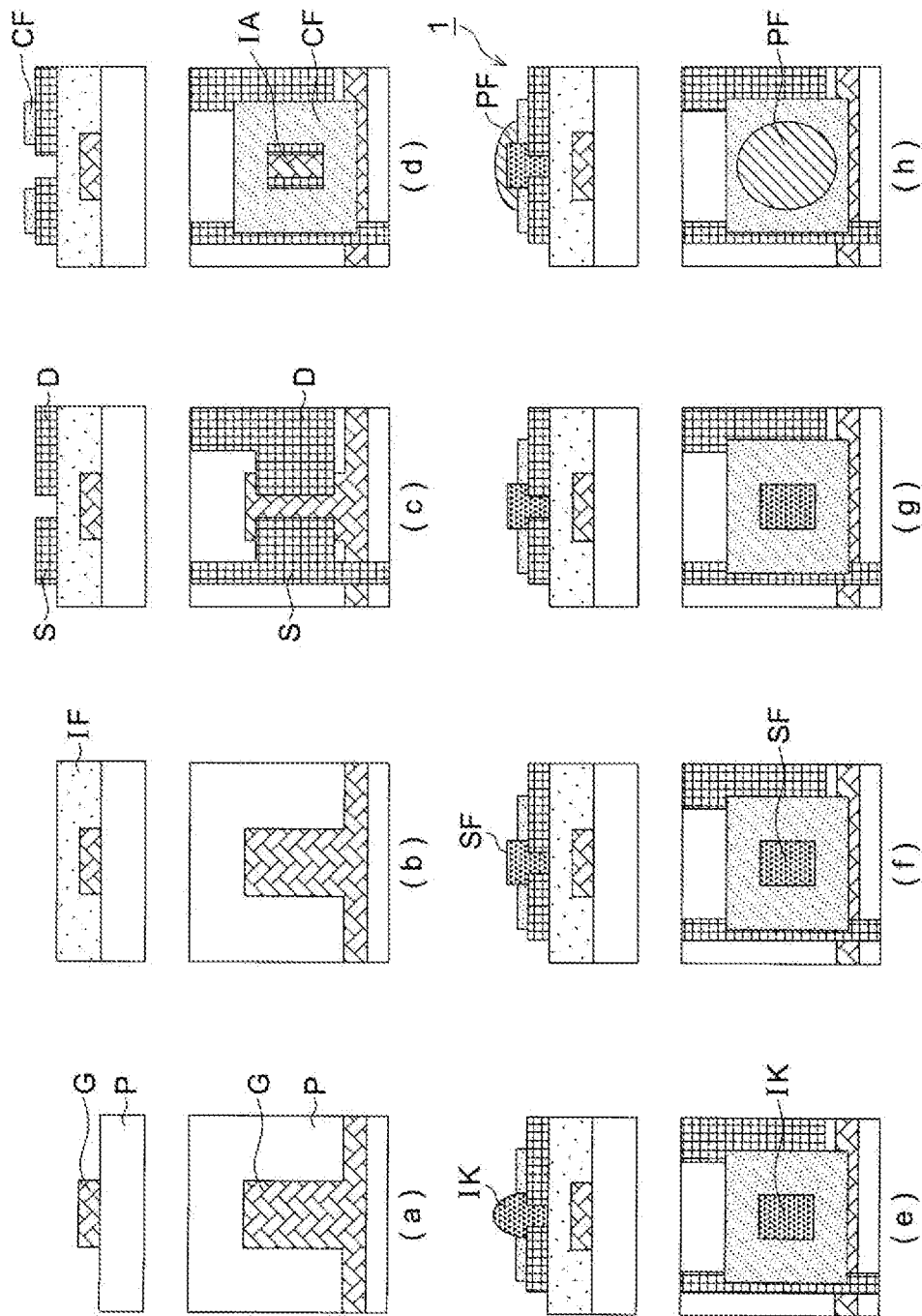
[図1]



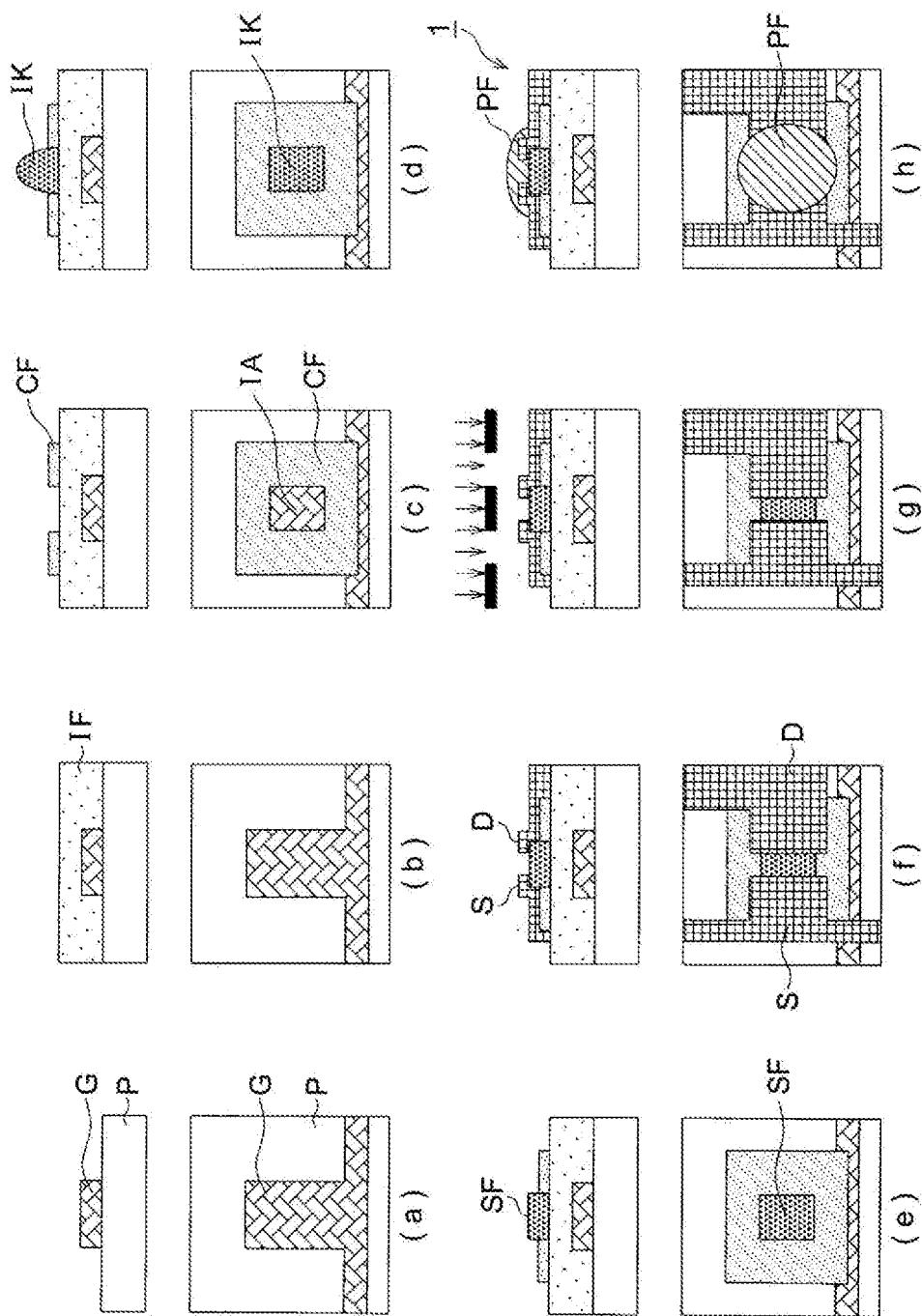
[図2]



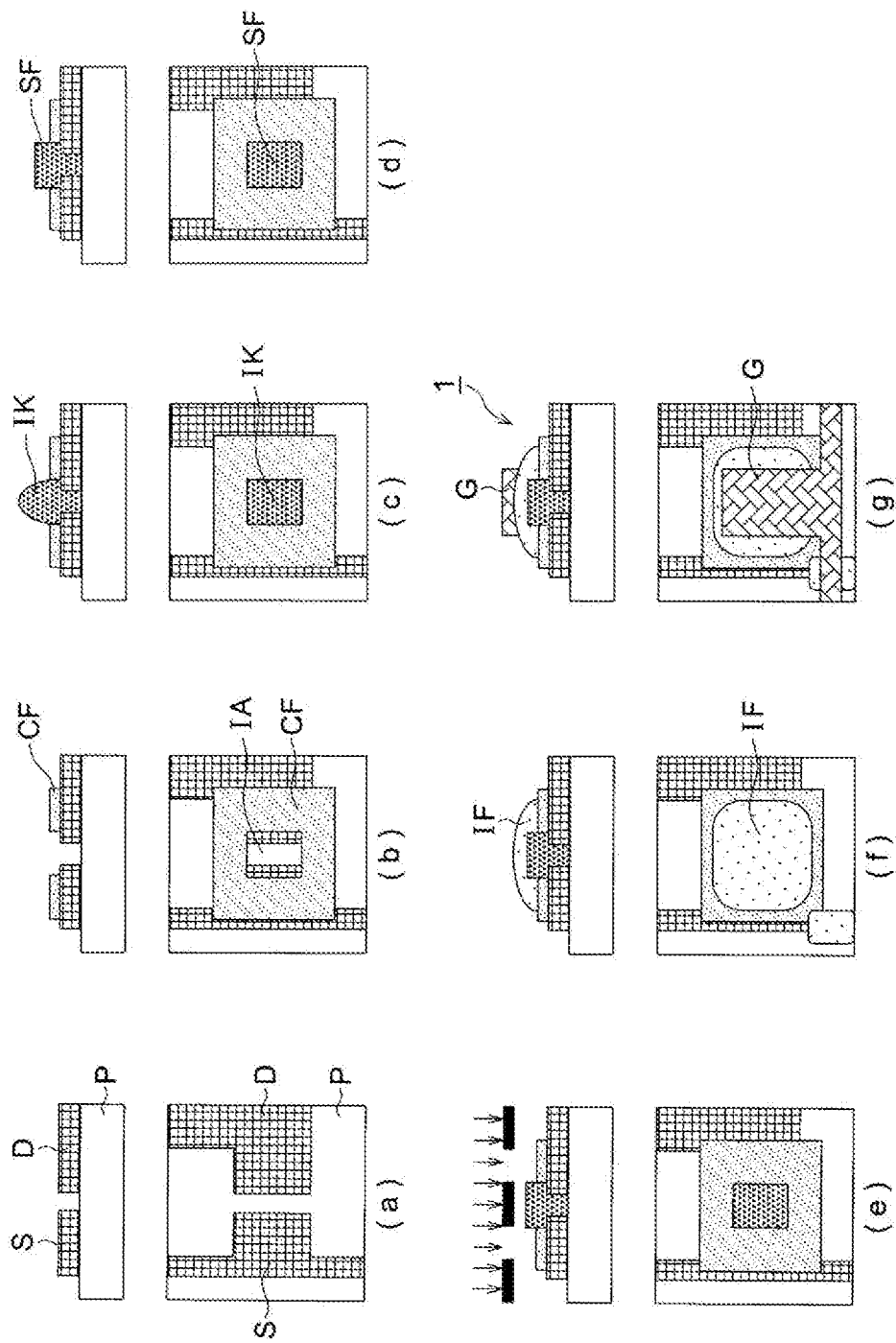
[図3]



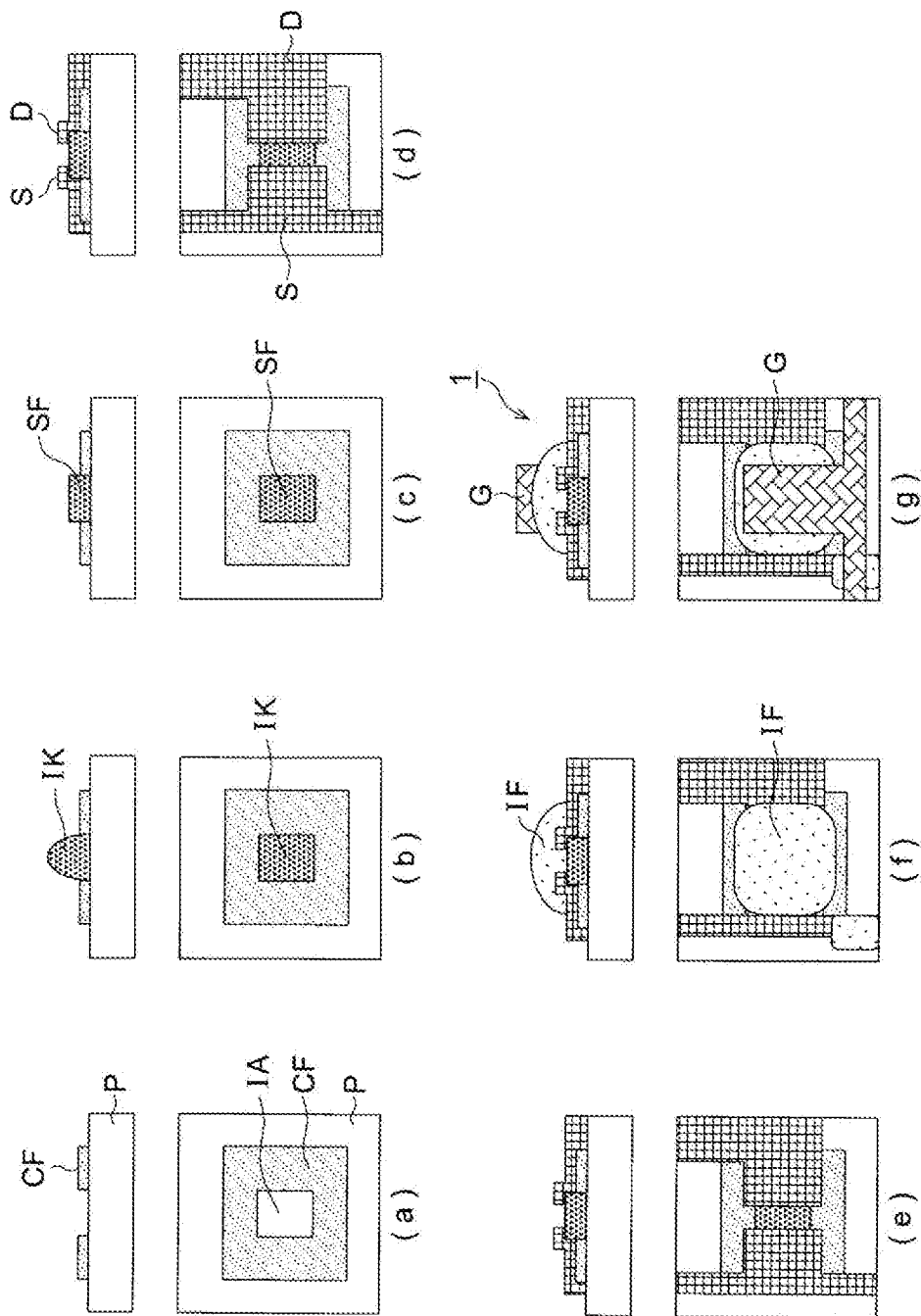
[図4]



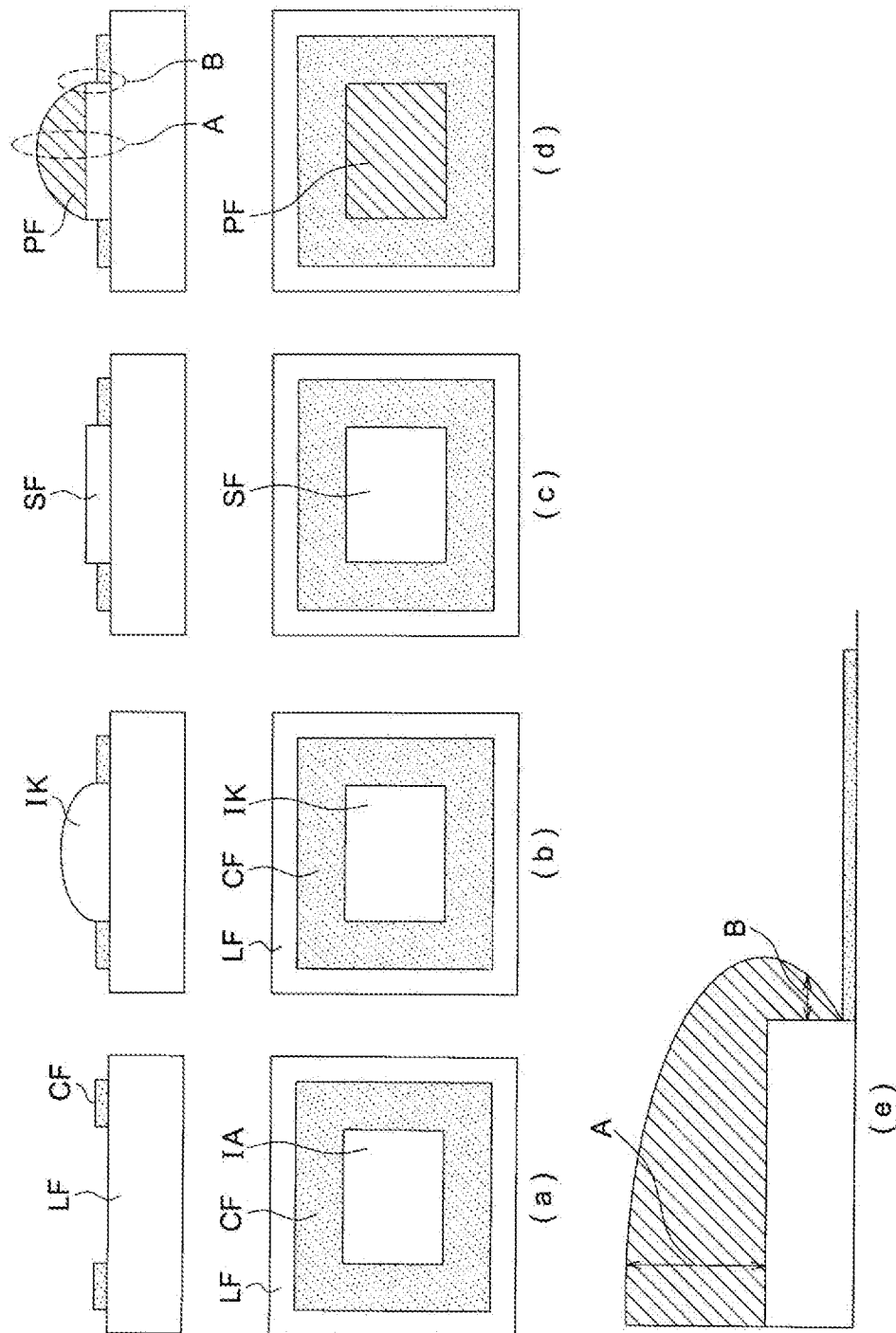
[図5]



[図6]



[図7]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/051340

A. CLASSIFICATION OF SUBJECT MATTER

H01L29/786(2006.01)i, H01L21/312(2006.01)i, H01L21/336(2006.01)i,
H01L21/368(2006.01)i, H01L51/05(2006.01)i, H01L51/40(2006.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/786, H01L21/312, H01L21/336, H01L21/368, H01L51/05, H01L51/40

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2010
Kokai Jitsuyo Shinan Koho	1971-2010	Toroku Jitsuyo Shinan Koho	1994-2010

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-205284 A (Sharp Corp.), 04 September 2008 (04.09.2008), paragraphs [0037], [0050], [0051]; fig. 8 (Family: none)	1-9
A	JP 2007-273957 A (Konica Minolta Holdings, Inc.), 18 October 2007 (18.10.2007), paragraphs [0086] to [0097] & US 2007/0212807 A1	1-9
A	JP 2008-192911 A (Toshiba Corp.), 21 August 2008 (21.08.2008), paragraph [0023] & US 2009/0101944 A1	1-9

☒ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
25 March, 2010 (25.03.10)

Date of mailing of the international search report
06 April, 2010 (06.04.10)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2010/051340

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-205144 A (Sony Corp.), 04 September 2008 (04.09.2008), paragraph [0029] (Family: none)	1-9

A. 発明の属する分野の分類（国際特許分類（I P C））

Int.Cl. H01L29/786(2006.01)i, H01L21/312(2006.01)i, H01L21/336(2006.01)i, H01L21/368(2006.01)i,
H01L51/05(2006.01)i, H01L51/40(2006.01)i

B. 調査を行った分野

調査を行った最小限資料（国際特許分類（I P C））

Int.Cl. H01L29/786, H01L21/312, H01L21/336, H01L21/368, H01L51/05, H01L51/40

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1 9 2 2 - 1 9 9 6 年
日本国公開実用新案公報	1 9 7 1 - 2 0 1 0 年
日本国実用新案登録公報	1 9 9 6 - 2 0 1 0 年
日本国登録実用新案公報	1 9 9 4 - 2 0 1 0 年

国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-205284 A（シャープ株式会社）2008.09.04, 段落 0 0 3 7、0 0 5 0、0 0 5 1、図 8（ファミリーなし）	1 ～ 9
A	JP 2007-273957 A（コニカミノルタホールディングス株式会社） 2007.10.18, 段落 0 0 8 6 ～ 0 0 9 7 & US 2007/0212807 A1	1 ～ 9
A	JP 2008-192911 A（株式会社東芝）2008.08.21, 段落 0 0 2 3 & US 2009/0101944 A1	1 ～ 9

☒ C 欄の続きにも文献が列挙されている。

☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの
「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す）
「O」口頭による開示、使用、展示等に言及する文献
「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの
「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの
「Y」特に関連のある文献であって、当該文献と他の 1 以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの
「&」同一パテントファミリー文献

国際調査を完了した日

2 5 . 0 3 . 2 0 1 0

国際調査報告の発送日

0 6 . 0 4 . 2 0 1 0

国際調査機関の名称及びあて先

日本国特許庁（I S A / J P）

郵便番号 1 0 0 - 8 9 1 5

東京都千代田区霞が関三丁目 4 番 3 号

特許庁審査官（権限のある職員）

棚田 一也

電話番号 0 3 - 3 5 8 1 - 1 1 0 1 内線 3 4 6 2

4 M

4 6 6 5

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-205144 A (ソニー株式会社) 2008.09.04, 段落 0 0 2 9 (ファミリーなし)	1 ~ 9