



(12) 发明专利

(10) 授权公告号 CN 102778914 B

(45) 授权公告日 2015.09.02

(21) 申请号 201210143180.X

CN 101782785 A, 2010. 07. 21, 全文.

(22) 申请日 2012.05.10

CN 101813958 A, 2010. 08. 25, 全文.

(30) 优先权数据

CN 101813957 A, 2010. 08. 25, 全文.

2011-107610 2011.05.12 JP

CN 102033560 A, 2011. 04. 27, 全文.

(73) 专利权人 精工电子有限公司

审查员 解鸿国

地址 日本千叶县千叶市

(72) 发明人 坂口 薰 井村多加志

(74) 专利代理机构 中国专利代理(香港)有限公司
72001

代理人 何欣亭 王忠忠

(51) Int. Cl.

G05F 1/569(2006.01)

(56) 对比文件

CN 1497405 A, 2004. 05. 19, 说明书第页最后一段至第 7 页最后一段, 附图 1-2.

JP 2005293067 A, 2005. 10. 20, 全文.

CN 200953102 Y, 2007. 09. 26, 全文.

CN 101329587 A, 2008. 12. 24, 全文.

US 2009285003 A1, 2009. 11. 19, 全文.

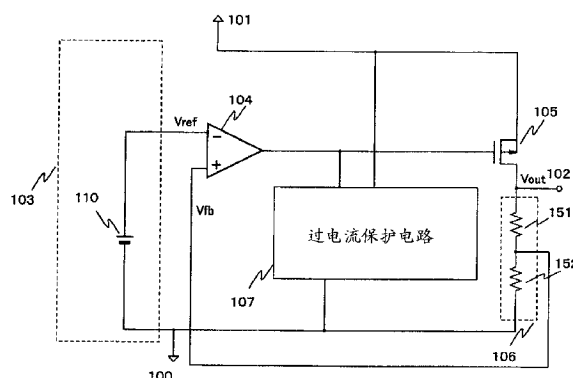
权利要求书1页 说明书4页 附图8页

(54) 发明名称

电压调节器

(57) 摘要

本发明提供具有不需要测试电路的过电流保护电路的电压调节器。构成为：对在基准电压电路中决定基准电压的元件和在过电流保护电路中决定最大输出电流的元件使用具有相同的特性的元件。由此，在微调前输出电压和过电流保护的最大输出电流产生相关，所以不用进行测试电路的评价就能够推定微调前的最大输出电流。



1. 一种电压调节器,具备:

基准电压电路,输出基准电压;

差分放大电路,比较所述基准电压和基于输出电压的电压,控制输出晶体管的栅极电压使得所述输出电压为固定;以及

过电流保护电路,检测过电流流动到所述输出晶体管的情况,并限制所述输出晶体管的电流,其特征在于,

在所述基准电压电路中决定所述基准电压的第一耗尽型晶体管和在所述过电流保护电路中决定所述输出晶体管的最大输出电流或短路电流的第二耗尽型晶体管具有相同特性,

所述相同特性是耗尽型晶体管的阈值。

2. 一种电压调节器,具备:

基准电压电路,输出基准电压;

差分放大电路,比较所述基准电压和基于输出电压的电压,控制输出晶体管的栅极电压使得所述输出电压为固定;以及

过电流保护电路,检测过电流流动到所述输出晶体管的情况,并限制所述输出晶体管的电流,其特征在于,

在所述基准电压电路中决定所述基准电压的元件和在所述过电流保护电路中决定所述输出晶体管的最大输出电流或短路电流的元件具有相同特性,

所述基准电压电路具备第一 NMOS 耗尽型晶体管和第一 NMOS 晶体管;

所述过电流保护电路具备:感测所述输出晶体管的输出电流的感测晶体管、将使流动到所述感测晶体管的电流流动的栅极和漏极短路的第二 NMOS 耗尽型晶体管、以及电流反射镜连接的第二 NMOS 晶体管;

决定所述基准电压的元件是所述第一 NMOS 耗尽型晶体管和所述第一 NMOS 晶体管;

决定所述过电流保护电路的最大输出电流或短路电流的元件是所述第二 NMOS 耗尽型晶体管和所述第二 NMOS 晶体管。

电压调节器

技术领域

[0001] 本发明涉及具备过电流保护电路的电压调节器。

背景技术

[0002] 对现有的电压调节器进行说明。图 9 是示出现有的电压调节器的图。

[0003] 现有的电压调节器具备接地端子 100、电源端子 101、输出端子 102、基准电压电路 103、差分放大电路 104、输出晶体管 105、分压电路 106 以及过电流保护电路 107。

[0004] 对现有的电压调节器的动作进行说明。

[0005] 当输出端子 102 的输出电压 V_{out} 比既定电压高时,即,分压电路 106 的分压电压 V_{fb} 比基准电压 V_{ref} 高时,差分放大电路 104 的输出信号变高。由于输出晶体管 105 的栅极电压变高,所以输出晶体管 105 截止,输出电压 V_{out} 变低。另外,当输出电压 V_{out} 比既定电压低时,如上所述,输出电压 V_{out} 变高。即,电压调节器的输出电压 V_{out} 在既定电压保持固定。

[0006] 在此,使电压调节器的输出电压 V_{out} 因负荷的增大而下降时,输出电流 I_{out} 变多,成为最大输出电流 I_m 。于是,与该最大输出电流 I_m 对应,流动到与输出晶体管 105 电流反射镜连接的感测晶体管(sense transistor) 121 的电流变多。此时,在电阻 154 产生的电压变高, NMOS 晶体管 123 导通,在电阻 153 产生的电压变高。而且, PMOS 晶体管 124 导通,输出晶体管 105 的栅极/源极间电压变低,输出晶体管 105 截止。因此,输出电流 I_{out} 没有变得比最大输出电流 I_m 多,而固定于最大输出电流 I_m ,输出电压 V_{out} 变低。在此,输出晶体管 105 的栅极/源极间电压因在电阻 154 产生的电压而变低,输出晶体管 105 截止,输出电流 I_{out} 固定于最大输出电流 I_m ,所以最大输出电流 I_m 由电阻 154 的电阻值及晶体管 123 的阈值决定(参照专利文献 1)。

[0007] 为了使最大输出电流 I_m 精度良好,需要精度良好地调整电阻 154 的电阻值及晶体管 123 的阈值。为了进行调整,在评价电阻 154、晶体管 123 的特性后进行微调(トリミング)。针对与电阻 154 及晶体管 123 具有相同特性的代替元件进行评价。

[0008] 图 10 是示出具备现有的测试电路的电压调节器的图。具备现有的测试电路的电压调节器还具备电压检测器 111、第 1 开关 191、第 2 开关 192 以及评价对象的代替元件 112。

[0009] 当分压电路 106 的输出被输入到电压检测器 111 时,第 1 开关 191 受电压检测器 111 的输出控制而成为短路状态时,电流从输出端子 102 流动到评价对象的代替元件 112。受电压检测器 111 的输出控制的第 2 开关 192 成为短路状态时, PMOS 晶体管 129 截止,电流不从输出端子 102 流动到内部电路元件 113。因此,使用图 10 的结构时,能够对评价对象的代替元件 112 的电特性精度良好地进行评价(参照专利文献 2)。

[0010] 专利文献 1:日本特开 2005 — 293067 号公报

[0011] 专利文献 2:日本特开 2008 — 140113 号公报。

发明内容

[0012] 然而,在现有技术中,为了进行正确地设定电压调节器的最大输出电流 I_m 的过电流保护微调,需要用于评价决定 I_m 的元件的特有的测试电路。当电压调节器作为制品而起作用时不需要测试电路,由于存在测试电路,电压调节器 IC 的芯片面积变大,当芯片面积较大时,每 1 块晶圆的芯片数变少,所以在成本方面是不利的。另外,对评价对象的代替元件的电特性进行评价的测试工序的存在提高了 IC 的制造费用,所以在成本方面是不利的。

[0013] 在本发明中,鉴于上述课题,提供省略了用于精度良好地设定最大输出电流的测试电路及测试工序的电压调节器。

[0014] 为了解决现有的课题,在本发明的电压调节器中,构成为:对决定基准电压电路中的基准电压 V_{ref} 的元件和在过电流保护电路中决定最大输出电流 I_m 的元件使用具有相同的特性的元件。

[0015] 在本发明的电压调节器中,不用在测试电路中评价过电流保护电路的评价对象的代替元件,就能够推定最大输出电流 I_m 。微调前的输出电压 V_{out} 由决定基准电压电路中的基准电压 V_{ref} 的元件的特性值决定。另一方面,因为决定最大输出电流 I_m 的过电流保护电路中的元件与决定基准电压 V_{ref} 的元件特性相同,所以在输出电压 V_{out} 和最大输出电流 I_m 的制造上的偏差产生相关,无需决定最大输出电流 I_m 的元件的测试电路及测试工序就能够掌握 I_m 。因此,本发明的电压调节器不使用测试电路,所以能够缩小芯片面积,由于能够省略测试工序,所以存在降低制造成本这一效果。

附图说明

[0016] 图 1 是示出本实施方式的电压调节器的电路图。

[0017] 图 2 是示出本实施方式的电压调节器的一个例子的电路图。

[0018] 图 3 是示出本实施方式的电压调节器的其他例子的电路图。

[0019] 图 4 是示出本实施方式的电压调节器的其他例子的电路图。

[0020] 图 5 是示出本实施方式的电压调节器的其他例子的电路图。

[0021] 图 6 是示出本实施方式的电压调节器的其他例子的电路图。

[0022] 图 7 是示出本实施方式的电压调节器的其他例子的电路图。

[0023] 图 8 是示出本实施方式的电压调节器的其他例子的电路图。

[0024] 图 9 是示出现有的电压调节器的电路图。

[0025] 图 10 是示出具备现有的测试电路的电压调节器的电路图。

[0026] 附图标记说明

[0027] 103 基准电压电路;104 差分放大电路;105 输出晶体管;106 分压电路;107 过电流保护电路;110 基准电压源;111 电压检测器;112 评价对象的代替元件;113 内部电路。

具体实施方式

[0028] 图 1 是示出本实施方式的电压调节器的电路图。

[0029] 本实施方式的电压调节器具备基准电压电路 103、差分放大电路 104、输出晶体管 105、具备电阻 151 和电阻 152 的分压电路 106、以及过电流保护电路 107。

[0030] 差分放大电路 104 在反相输入端子连接基准电压电路 103 的输出端子,在同相输

入端子连接分压电路 106 的输出端子,输出端子与过电流保护电路 107 及输出晶体管 105 的栅极连接。输出晶体管 105 在源极连接电源端子 101,在漏极连接输出端子 102。分压电路 106 连接到输出端子 102 和接地端子 100 之间,将电阻 151 和电阻 152 的连接点连接到差分放大电路 104 的同相输入端子。

[0031] 在此,本实施方式的电压调节器,用具有相同特性的元件构成决定基准电压电路 103 的基准电压 V_{ref} 的元件和决定过电流保护电路 107 的最大输出电流 I_m 的元件。这样,在基准电压 V_{ref} 和最大输出电流 I_m 产生正的相关。或者,用具有相同特性的元件构成决定基准电压电路 103 的基准电压 V_{ref} 的元件和决定在过电流保护电路 107 的输出电压 V_{out} 为 0V 时的输出电流、即短路电流 I_s 的元件。这样,在基准电压 V_{ref} 和短路电流 I_s 产生正的相关。特别是,在半导体集成电路中,具有相同的特性的元件的相对精度较高,所以具有比较强的相关。

[0032] 输出电压 V_{out} 由基准电压 V_{ref} 和分压电路 106 的电阻 151 和电阻 152 的分压比决定。即,只要电阻 151 和 152 的分压比已知,就能够从输出电压 V_{out} 推定基准电压 V_{ref} 。在半导体集成电路中电阻比的精度较高,所以可认为实际的电阻的分压比大致为设计值那样。因此,能从输出电压 V_{out} 推定基准电压 V_{ref} 。即,也能从输出电压 V_{out} 推定最大输出电流 I_m 。

[0033] 在现有的结构中,为了正确地设定最大输出电流 I_m 或短路电流 I_s ,需要评价最大输出电流 I_m 或短路电流 I_s 的测试电路,但通过使用本实施方式的结构,不需要测试电路,能够缩小芯片面积。而且,使用本实施方式的结构时,能够省略测试电路的测定工序。

[0034] 如以上所记载的,本实施方式的电压调节器能够缩小芯片面积以及缩短测试工序,所以能够得到降低制造成本的效果。

[0035] 图 2 是示出本实施方式的电压调节器的一个例子的电路图。示出过电流保护电路 107 和基准电压电路 103 的一个具体例子。

[0036] 图 2 的基准电压电路 103a 具备 NMOS 耗尽型晶体管 132 和 NMOS 晶体管 133,构成 ED 型基准电压电路。

[0037] 另外,图 2 的过电流保护电路 107a 具备与输出晶体管 105 电流反射镜连接的感测晶体管 121、NMOS 耗尽型晶体管 122、NMOS 晶体管 123、电阻 153 以及 PMOS 晶体管 124。与现有的电压调节器的不同点在于,使用非饱和动作的 NMOS 耗尽型晶体管 122 代替电阻 154 这一点。

[0038] NMOS 耗尽型晶体管 132 的漏极与电源端子 101 连接,栅极及源极与差分放大电路 104 的反相输入端子连接。NMOS 晶体管 133 的栅极及漏极与 NMOS 耗尽型晶体管 132 的源极连接,源极连接到接地端子 100。

[0039] 感测晶体管 121 的栅极连接到输出晶体管 105 的栅极,漏极连接到 NMOS 耗尽型晶体管 122 的漏极,源极连接到电源端子 101。NMOS 耗尽型晶体管 122 的栅极连接到漏极和 NMOS 晶体管 123 的栅极,源极连接到接地端子 100。NMOS 晶体管 123 的源极连接到接地端子,漏极连接到电阻 153 的一个端子。电阻 153 的另一个端子连接到电源端子 101。PMOS 晶体管 124 的栅极连接到电阻 153 的一个端子,源极连接到电源端子,漏极连接到输出晶体管 105 的栅极。

[0040] 在如以上那样构成的电压调节器中,过电流保护特性由 NMOS 耗尽型晶体管 122 和

NMOS 晶体管 123 的特性决定,基准电压 V_{ref} 由 NMOS 耗尽型晶体管 132 和 NMOS 晶体管 133 的特性决定。因此,通过对这些晶体管使用具有相同特性的元件,在基准电压 V_{ref} 和最大输出电流 I_m 之间产生强相关,所以从输出电压 V_{out} 能推定最大输出电流 I_m 。在此,在 NMOS 耗尽型晶体管 122 和 NMOS 耗尽型晶体管 132 具有相同的阈值,在 NMOS 晶体管 123 和 NMOS 晶体管 133 具有相同的阈值。

[0041] 本实施方式的电压调节器通过使用如以上所记载的结构,不需要测试电路,能够缩小芯片面积,而且能够省略测试电路的测定工序,所以能够得到降低制造成本的效果。

[0042] 此外,如图 3 的过电流保护电路 107b 所示,过电流保护电路 107a 的 NMOS 耗尽型晶体管 122 也可以构成为:使用 NMOS 耗尽型晶体管 126、127、128 串联连接并用熔断器 186、187、188 微调。这样地构成过电流保护电路 107,通过微调 NMOS 耗尽型晶体管,能够最佳地修正过电流保护电路的特性。

[0043] 在此, NMOS 耗尽型晶体管 132、126、127、128 全部具有相同的阈值。

[0044] 但是, NMOS 耗尽型晶体管和熔断器的结构并不限于该电路、数量。

[0045] 另外,图 4 是示出本实施方式的电压调节器的其他例子的电路图。示出过电流保护电路 107 的其他具体例子。

[0046] 图 4 的过电流保护电路 107c 和图 2 的过电流保护电路 107a 的不同之处在于,使用仅在将源极与输出端子 102 连接这点上不同的 NMOS 晶体管 125 来代替 NMOS 晶体管 123。图 2 的过电流保护电路 107a 是下垂型的,与此相对,图 4 的过电流保护电路 107c 是折回型(フ字型)的。

[0047] 在图 4 的过电流保护电路 107c 中,输出电压 V_{out} 为 0V 时的输出电流、即短路电流 I_s 由 NMOS 晶体管 125 和 NMOS 耗尽型晶体管 122 的特性决定。因此,由于短路电流 I_s 和基准电压 V_{ref} 具有相关,所以能够得到同样的效果。

[0048] 另外,从图 5 到图 8 是示出本实施方式的电压调节器的其他例子的电路图。示出基准电压电路 103 的其他具体例子。

[0049] 在图 5 的基准电压电路 103b 中, NMOS 耗尽型晶体管 122 和 NMOS 耗尽型晶体管 132 具有相同的阈值, NMOS 晶体管 123 和 NMOS 晶体管 133 具有相同的阈值。

[0050] 另外,在图 6 的基准电压电路 103c 中, NMOS 耗尽型晶体管 122 和 NMOS 耗尽型晶体管 132 具有相同的阈值, NMOS 晶体管 123 和 NMOS 晶体管 133 具有相同的阈值。

[0051] 另外,在图 7 的基准电压电路 103d 中, NMOS 耗尽型晶体管 122 和 NMOS 耗尽型晶体管 140 具有相同的阈值, NMOS 晶体管 123 和 NMOS 晶体管 133 具有相同的阈值。

[0052] 另外,在图 8 的基准电压电路 103e 中, NMOS 耗尽型晶体管 122 和 NMOS 耗尽型晶体管 142 具有相同的阈值, NMOS 晶体管 123 和 NMOS 晶体管 143 具有相同的阈值。

[0053] 只要是由如这些的 NMOS 耗尽型晶体管和 NMOS 晶体管的特性决定的基准电压 V_{ref} ,就同样能够得到本发明的效果。

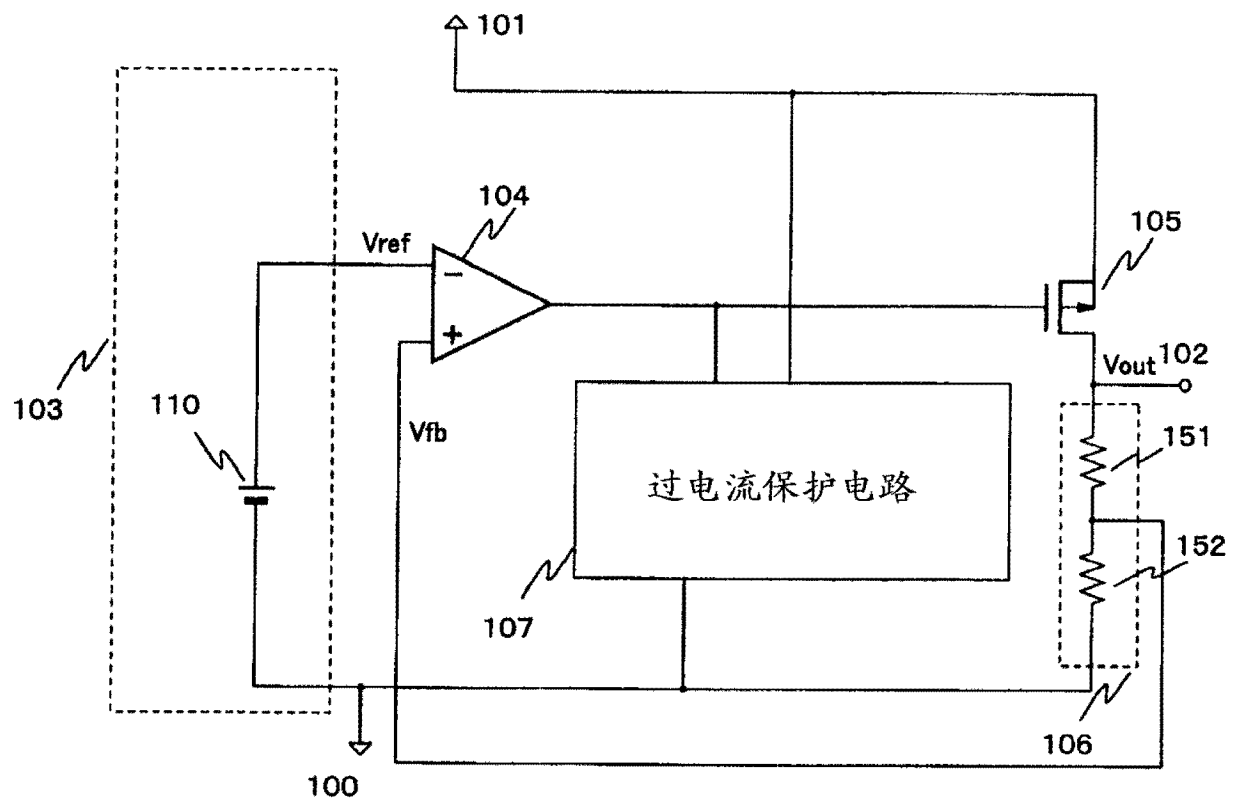


图 1

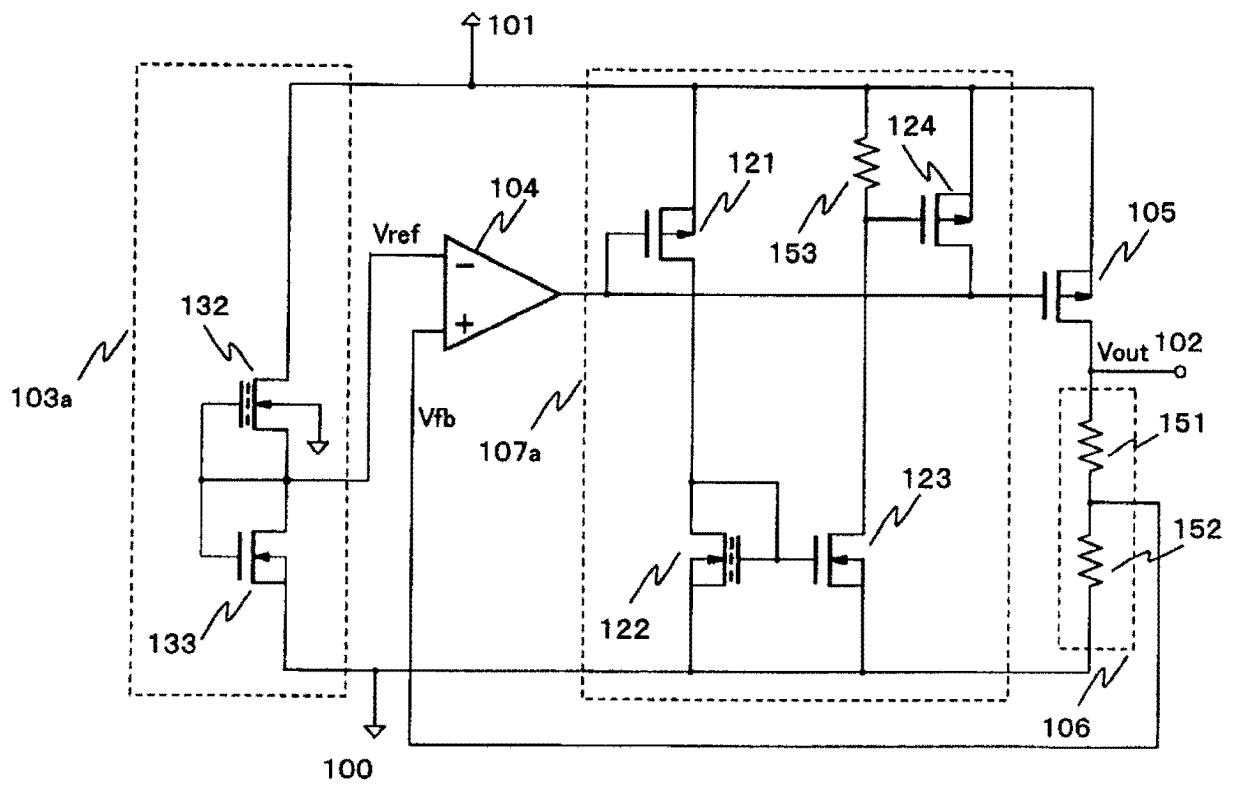


图 2

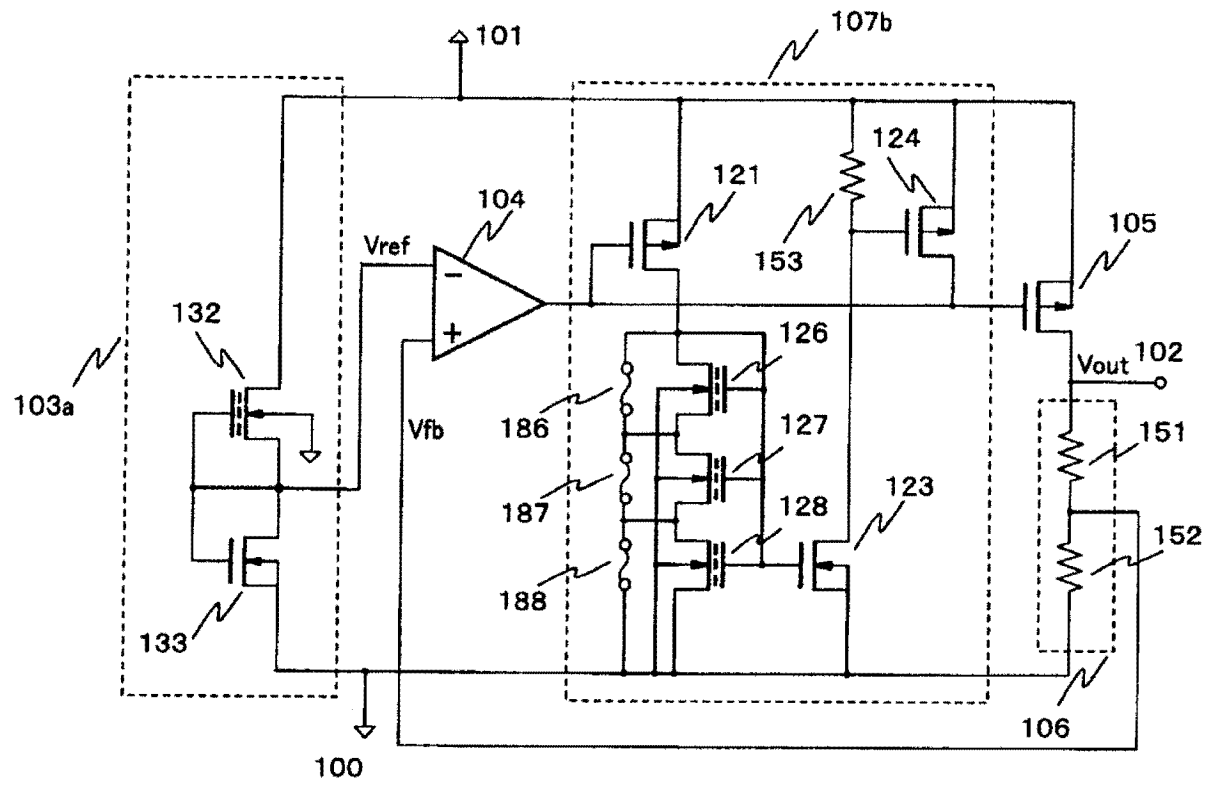


图 3

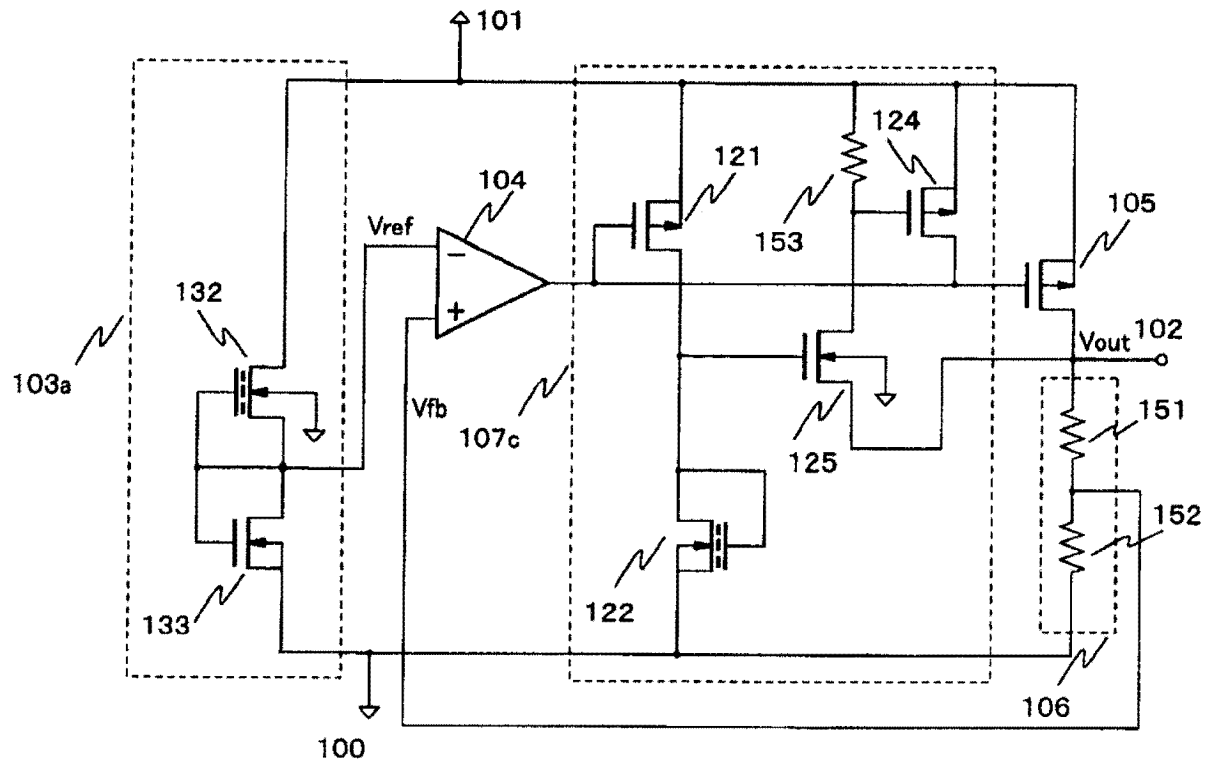


图 4

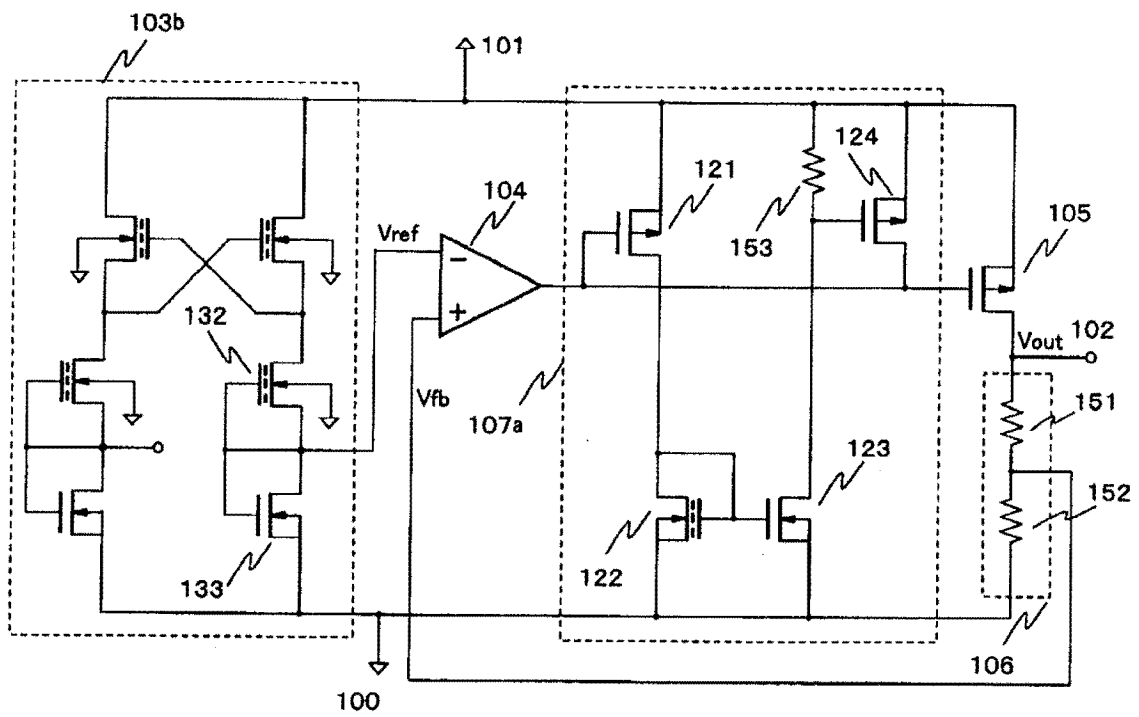


图 5

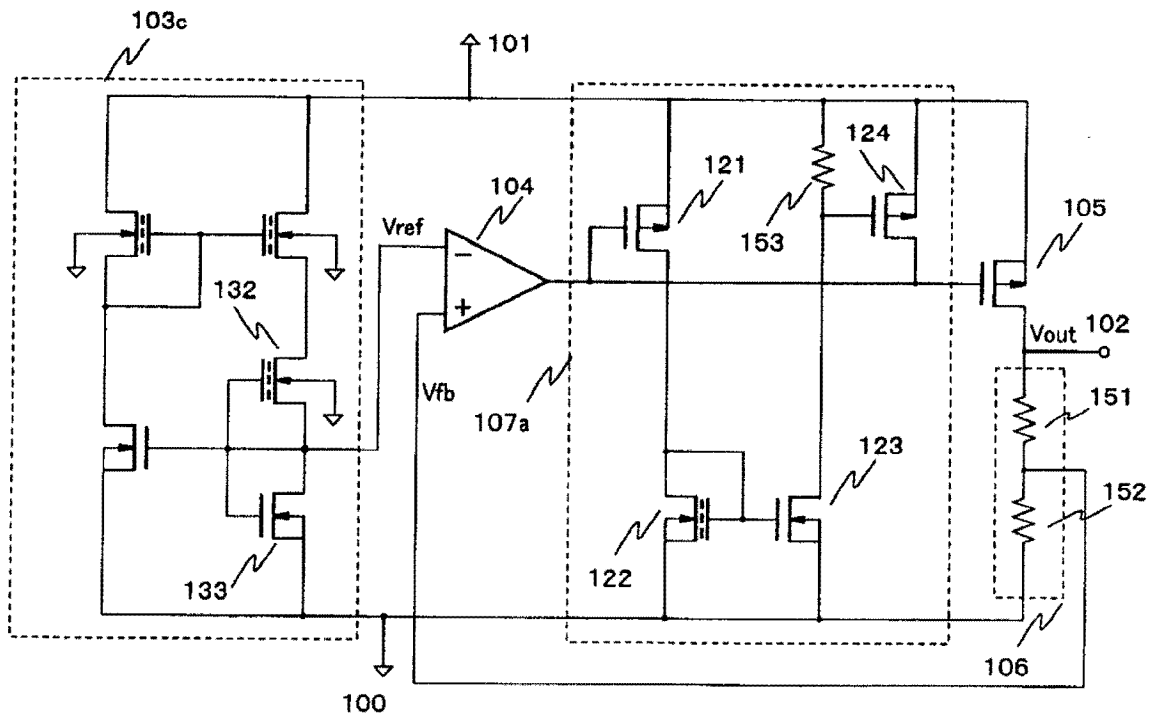


图 6

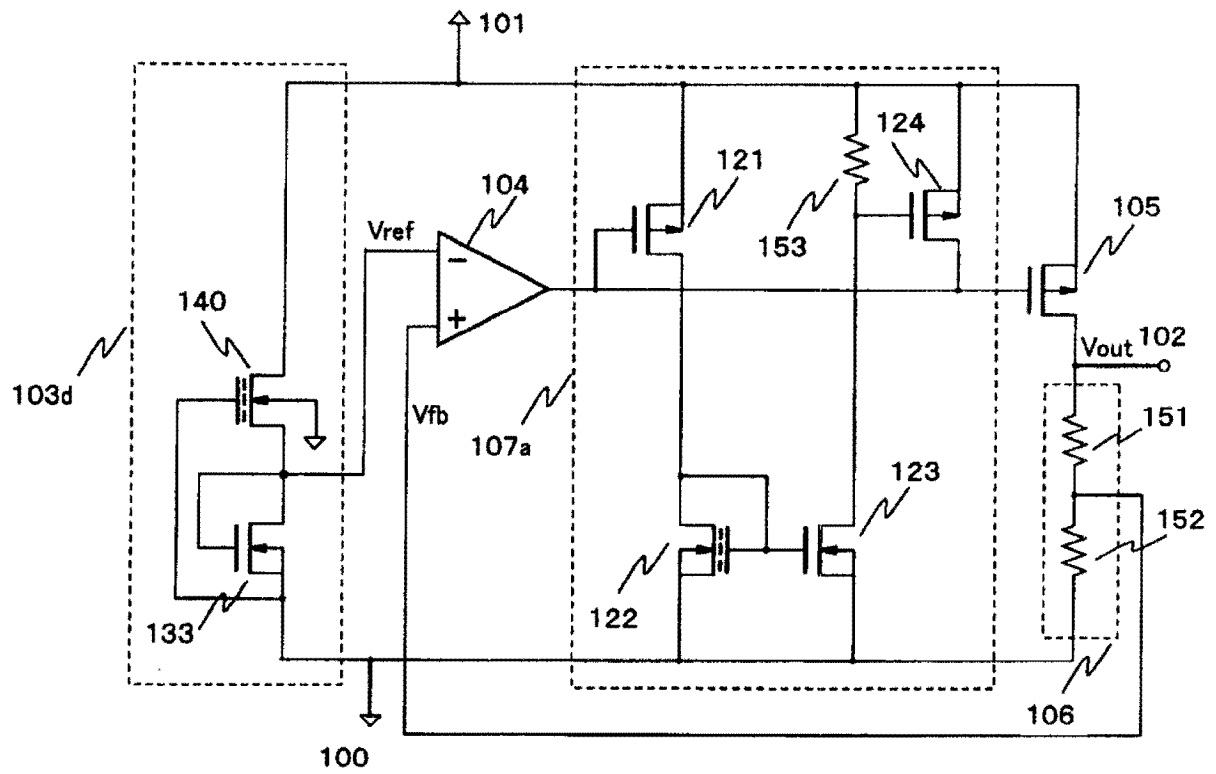


图 7

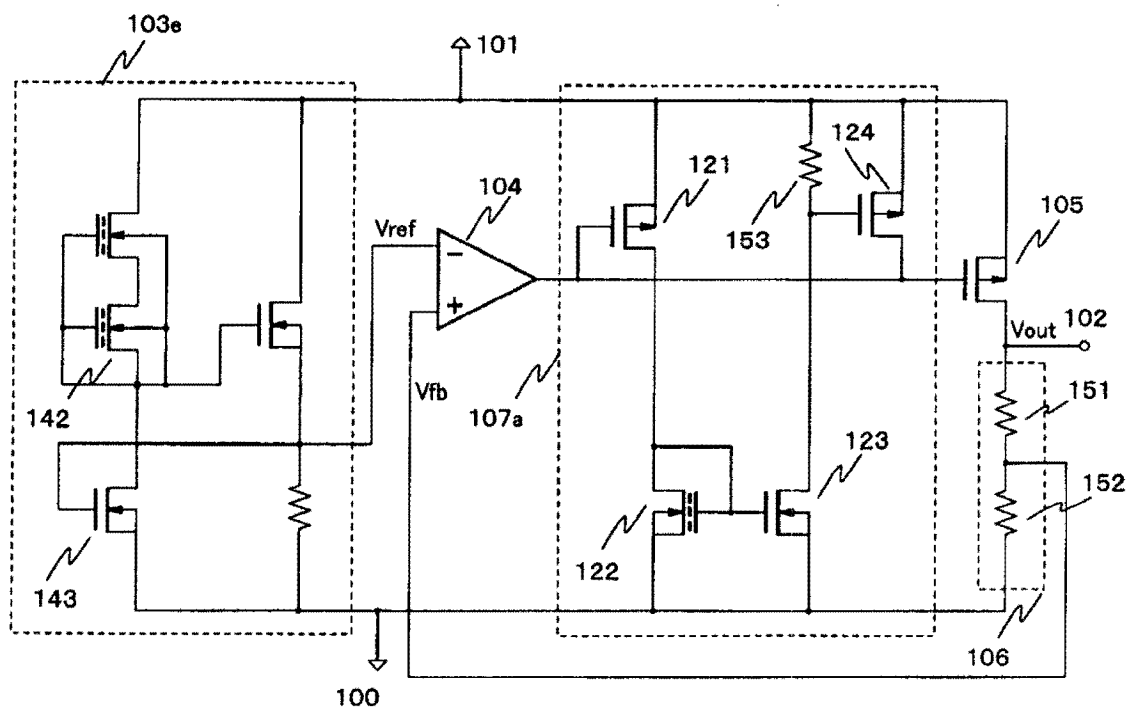


图 8

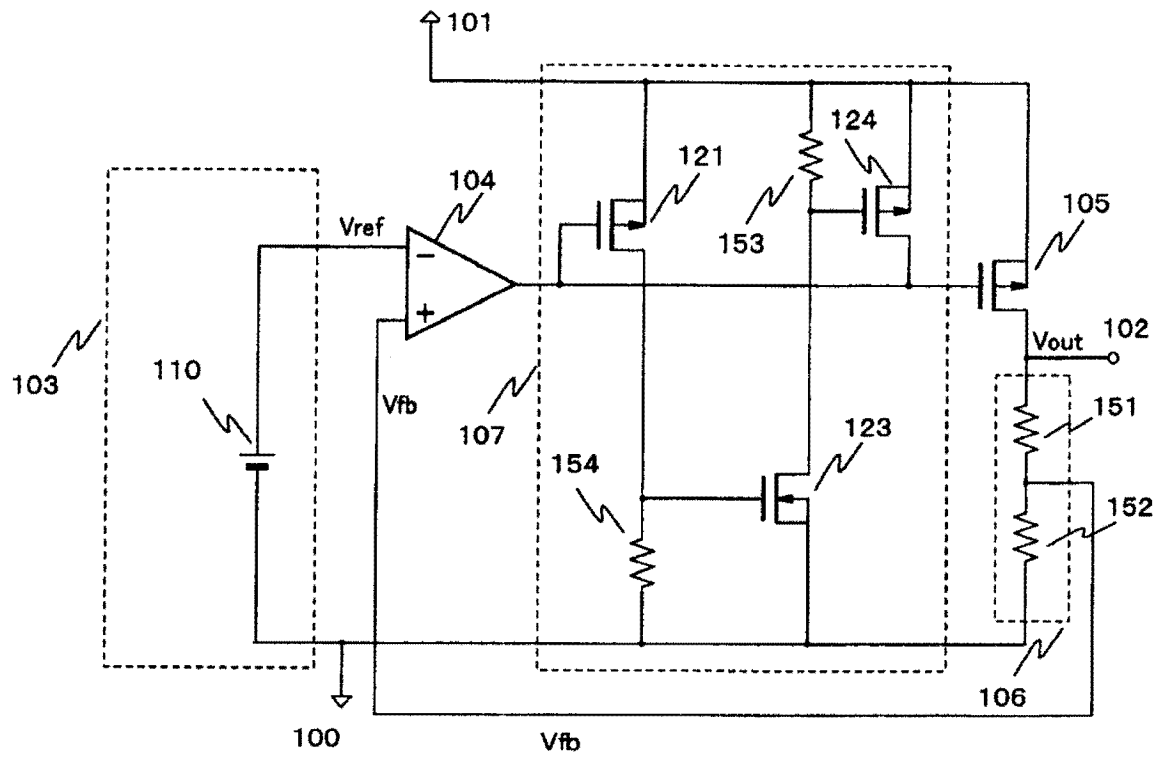


图 9

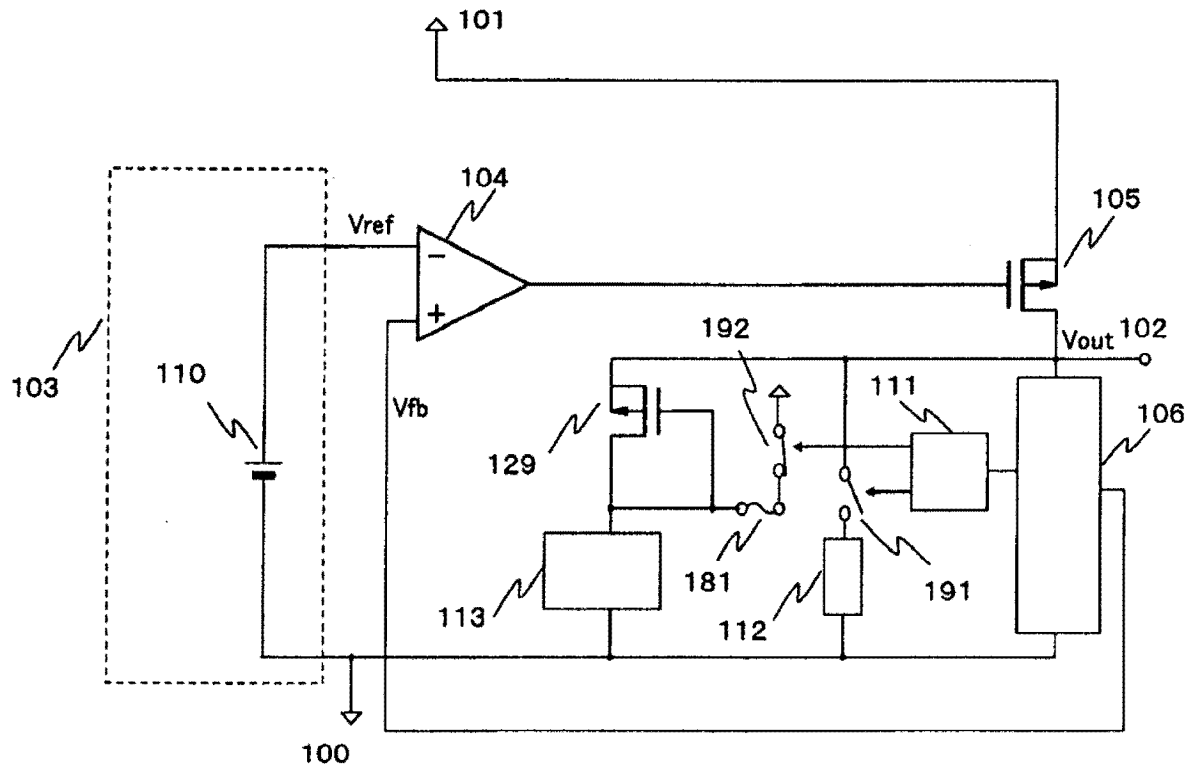


图 10