

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5371430号

(P5371430)

(45) 発行日 平成25年12月18日(2013.12.18)

(24) 登録日 平成25年9月27日(2013.9.27)

(51) Int.Cl.	F I
C 3 O B 29/38 (2006.01)	C 3 O B 29/38 D
C 3 O B 25/04 (2006.01)	C 3 O B 25/04
C 2 3 C 16/34 (2006.01)	C 2 3 C 16/34
H O 1 L 21/205 (2006.01)	H O 1 L 21/205
H O 1 L 33/32 (2010.01)	H O 1 L 33/00 1 8 6
請求項の数 21 (全 13 頁) 最終頁に続く	

(21) 出願番号	特願2008-528485 (P2008-528485)	(73) 特許権者	500562905
(86) (22) 出願日	平成18年8月24日(2006.8.24)		フライベルガー・コンパウンド・マテリア
(65) 公表番号	特表2009-505938 (P2009-505938A)		ルズ・ゲゼルシャフト・ミット・ベシュレ
(43) 公表日	平成21年2月12日(2009.2.12)		ンクテル・ハフツング
(86) 国際出願番号	PCT/EP2006/065659		FREIBERGER COMPOUND
(87) 国際公開番号	W02007/025930		MATERIALS GMBH
(87) 国際公開日	平成19年3月8日(2007.3.8)		ドイツ連邦共和国、09599 フライベ
審査請求日	平成21年6月17日(2009.6.17)		ルク、アム・ユンガー・レーベ・シャハト
(31) 優先権主張番号	102005041643.8		、5
(32) 優先日	平成17年8月29日(2005.8.29)	(74) 代理人	110000291
(33) 優先権主張国	ドイツ(DE)		特許業務法人コスモス特許事務所
		(72) 発明者	ヘニング・クリスチャン
			ドイツ連邦共和国 10585 ベルリン
			、カイザー・フリードリヒ・シュトラ
			セ、11
			最終頁に続く

(54) 【発明の名称】 半導体基板並びにハイドライド気相成長法により自立半導体基板を製造するための方法及びそれ
に使用されるマスク層

(57) 【特許請求の範囲】

【請求項 1】

下地基板を供給する工程と、

前記下地基板上に複数の開口部を備えたマスク層を形成する工程と、

少なくとも1つの半導体基板を、少なくとも1つの半導体材料によって前記開口部から
垂直に成長させ、マスク材料を完全に覆って成長界面で結合するように前記マスク層全体
に横方向に全面成長させる工程と、

前記全面成長させた後、前記下地基板、前記マスク層及び前記半導体基板を冷却する工
程とを有し、

前記マスク層を形成する材料は、少なくとも部分的に窒化タングステンシリサイド又は
タングステンシリサイドを含み、

前記半導体基板と前記下地基板の分離を、前記成長の間又は前記冷却の間に生じさせて
、前記半導体基板を自立させ、

前記半導体基板には、少なくとも窒化物系化合物半導体が含まれている、
ことを特徴とする半導体基板の製造方法。

【請求項 2】

前記マスク層を形成する材料が、窒化タングステンシリサイドのみ又はタングステンシ
リサイドのみからなる、ことを特徴とする請求項 1 に記載の半導体基板の製造方法。

【請求項 3】

前記冷却の間の前記下地基板と前記少なくとも1つの半導体基板との異なる熱膨張係数

10

20

により、又は前記成長の間に成長した半導体層の引張応力により、前記下地基板と前記半導体基板における前記マスクの前記開口部内の領域とにクラックが形成されることによって、前記自立半導体基板が形成される、ことを特徴とする請求項1に記載の半導体基板の製造方法。

【請求項4】

前記全面成長させる工程において、

少なくとも1つの第一半導体層を結合層として成長させ、

前記結合層が形成されるまでに、前記マスク層は、前記結合層の半導体材料によって完全に覆われる、ことを特徴とする請求項1に記載の半導体基板の製造方法。

【請求項5】

前記全面成長させる工程において、少なくとも1つの第二半導体層を、前記少なくとも1つの結合層として成長させた第一半導体層上にさらに成長させて、前記半導体基板が最終的に前記少なくとも1つの第一半導体層及び前記少なくとも1つの第二半導体層を含むようにする、ことを特徴とする請求項4に記載の半導体基板の製造方法。

【請求項6】

前記少なくとも1つの結合層として成長させた第一半導体層を、1～50 μmの厚さに成長させる、ことを特徴とする請求項4に記載の半導体基板の製造方法。

【請求項7】

前記少なくとも1つの第二半導体層を、100 μmを超える厚さに成長させる、ことを特徴とする請求項5に記載の半導体基板の製造方法。

【請求項8】

前記少なくとも1つの結合層として成長させた第一半導体層及び／又は前記少なくとも1つの第二半導体層が、少なくとも窒化物系化合物半導体を含む、ことを特徴とする請求項5に記載の半導体基板の製造方法。

【請求項9】

前記下地基板上に複数の開口部を備えたマスク層を形成する工程の前に、1つ又は複数の個別の層から成る少なくとも1つの初期層を、前記下地基板上の全領域に成長させて、前記少なくとも1つの初期層上に前記マスク層を形成する、ことを特徴とする請求項1に記載の半導体基板の製造方法。

【請求項10】

前記少なくとも1つの初期層が、少なくとも窒化物系化合物半導体を含む、ことを特徴とする請求項9に記載の半導体基板の製造方法。

【請求項11】

前記半導体基板に含まれた、前記少なくとも1つの窒化物系化合物半導体が、第3族及び／又は第5族の元素の窒化物系化合物である、ことを特徴とする請求項1に記載の半導体基板の製造方法。

【請求項12】

前記少なくとも1つの窒化物系化合物は、GaN、AlN、AlGaN、InN、InGaN、AlInN又はAlInGaNである、ことを特徴とする請求項11に記載の半導体基板の製造方法。

【請求項13】

前記少なくとも1つの半導体基板を、ハイドライド気相成長法(HVPE)により成長させることを特徴とする、請求項1に記載の半導体基板の製造方法。

【請求項14】

前記少なくとも1つの半導体基板を、エピタキシャル横方向成長法(ELOG)により前記初期層に全面成長させることによって堆積させる、ことを特徴とする請求項9に記載の半導体基板の製造方法。

【請求項15】

前記開口部の外へ成長する島状部が結合しコヒーレント面が形成されるように、前記少なくとも1つの半導体基板を成長させる、ことを特徴とする請求項1に記載の半導体基板

10

20

30

40

50

の製造方法。

【請求項16】

より厚いGa₂N層、Al₂N層、AlGa₂N層、In₂N層、InGa₂N層、AlIn₂N層若しくはAlInGa₂N層又はGa₂N単結晶、Al₂N単結晶、AlGa₂N単結晶、In₂N単結晶、InGa₂N単結晶、AlIn₂N単結晶若しくはAlInGa₂N単結晶を製造するため、前記少なくとも1つの半導体基板上に、その後少なくとも1つのさらなるGa₂N層、Al₂N層、AlGa₂N層、In₂N層、InGa₂N層、AlIn₂N層若しくはAlInGa₂N層を堆積させる、ことを特徴とする請求項1に記載の半導体基板の製造方法。

【請求項17】

前記Ga₂N層、Al₂N層、AlGa₂N層、In₂N層、InGa₂N層、AlIn₂N層若しくはAlInGa₂N層又はGa₂N単結晶、Al₂N単結晶、AlGa₂N単結晶、In₂N単結晶、InGa₂N単結晶、AlIn₂N単結晶若しくはAlInGa₂N単結晶を、その後切断によって個別化する、ことを特徴とする請求項16に記載の半導体基板の製造方法。

【請求項18】

電子デバイス又は光電子デバイスを作成するため、少なくとも1つの金属接点を前記半導体基板上に配置する、ことを特徴とする請求項1に記載の半導体基板の製造方法。

【請求項19】

電子デバイス又は光電子デバイスを製造するための自立半導体基板であって、少なくとも1つの窒化物系化合物半導体を含み、窒化タングステンシリサイド又はタングステンシリサイドを少なくとも部分的に含むマスク層から基板を分離させることにより、基板表面から200nm未満の領域内に、少なくとも 10^{15} 原子/cm³の濃度に達する、若しくは少なくとも単層の1/10の体積あたり 10^{15} 原子の濃度に達する窒化タングステンシリサイドを含む、ことを特徴とする自立半導体基板。

【請求項20】

電子デバイス又は光電子デバイスを製造するために使用される、ことを特徴とする、請求項19に記載の自立半導体基板。

【請求項21】

下地基板から自己分離可能な自立半導体基板を製造する過程において使用されるマスク層であって、

前記マスク層は、窒化タングステンシリサイドのみからなり、その表面は半導体基板に含有される窒化物系化合物半導体により完全に覆われる、ことを特徴とするマスク層。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、半導体基板並びにハイドライド気相成長法により自立半導体基板を製造するための方法及びそれに使用されるマスク層に関する。より詳細には、ハイドライド気相成長法(HVPE)により、追加工程を必要とせずに半導体層を基板(又は下地基板/初期基板、若しくは異種基板)から自己分離させる自立窒化ガリウム(GaN)基板、窒化アルミニウム(AlN)基板、窒化アルミニウムガリウム(AlGa₂N)基板、窒化インジウム(InN)基板及び窒化インジウムガリウム(InGa₂N)基板の製造方法に関するものである。

【背景技術】

【0002】

自己分離は、マスク上でエピタキシャル横方向成長(ELO、Epitaxial Lateral Overgrowth)させることによって達成される。ここで、マスクは、複数の開口部(窓)を備えたものである。これらの窓では、基板(例えば、サファイアなど)上に予め成長させた薄い第一層が(又は、下地層も)露出していることが好ましい。そして、成長はこれらの窓から始まる。この成長により、窓に生じる島状部を結合させた後、コヒーレント/連続半導体層をさらに成長させる。続いて、下地基板と成長した層の間の張力により半導体基板を自己分離させる。その後、この半導体基板は、コヒーレン

10

20

30

40

50

トウェハとしてリアクタから取り出される。このような方法は、例えば、Applied Physics Letters, Vol. 85, No. 20, 15. 11. 2004, pp. 4630-4632に開示されている。III族窒化物(Ga、Al、In)からなる層構造は、現在の多数のデバイスの基礎を形成している。例えば、高周波出力エレクトロニクスとしては、HFE T (ヘテロ接合電界効果トランジスタ)に基づく通信システム、センサリクス、耐放射線性のエアスペース・エレクトロニクスが挙げられ、光エレクトロニクスとしては、照明用、印刷用、表示用及び記憶用、通信機器及び医療機器に用いられる紫外線、青色及び白色発光ダイオード(LED)や青色レーザダイオードが挙げられる。そのような層は、一般的には、下地基板に、有機金属気相成長法(MOVPE)を使用したり、分子線エピタキシャル成長法(MBE)を使用したりして製造される。

10

【0003】

理想的な下地基板は、その基板上に成長させる層と同じ材料系に属するもの、例えばGaN基板である。そのため、少ない欠陥で成長させるための要件は、格子不整合を十分に防止できること(ホモエピタキシー)や、予め不純物添加により熱膨張係数を一致させることとなる。なお、利用の仕方に応じて、基板をn型、半絶縁型、又はp型にドーピングすることが好ましい。

【0004】

他の半導体、例えばシリコン(Si)やガリウム砒素(GaAs)、とは異なり、これまで2インチ以上の直径を有するGaN結晶は、従来の単結晶成長法を用いてうまく製造することができなかった。高圧力及び高温下での熔融物からの成長(HPSG-高圧熔融成長)などの従来のプロセスでは、 cm^2 寸法の結晶板しか得られていない。また、これまで、昇華を用いた成長もうまくいっていない。したがって、現在まで、III族窒化物(Ga、Al、In)からなる層構造は、そのほとんどが、例えばサファイアや炭化シリコン(SiC)などの異種基板上にエピタキシャル成長させたものである(ヘテロエピタキシー)。これは、例えば、到達転位密度の低さや格子定数及び熱膨張率の差に起因して反りが生じる点で好ましくない。この反りは、後工程において問題を生じる場合がある。例えば、フォトリソグラフィ法により層構造を転写するときに、反り返ったウェハ上では分解能が制限されることが挙げられる。

20

【0005】

以上の理由から、初期の(第一)下地基板上に成長し、その基板から分離するGaN下地基板を作成する試みがなされている。

30

【発明の開示】

【発明が解決しようとする課題】

【0006】

米国特許第6,740,604号には、下地基板上にGaN層を成長させた後、この層を、後工程においてレーザー照射により分離させる方法が記載されている。この方法によると、面倒なうえ、大面積での収率を制限する追加工程が必要となってしまう。さらに、GaN層及びGaN基板からなるパッケージが成長温度から室温まで冷却されるので、この方法では反りの問題を解決できない。したがって、熱変形(thermal misalignment)により生じた反りは、下地基板から分離した後もある程度そのまま残ってしまう。

40

【0007】

米国特許第6,413,627号には、GaAs下地基板上で適用される方法が記載されている。この方法では、GaNは、誘電体マスクを備えたGaAs基板の両面上に成長するようになっている。そして、この方法によると、GaAs基板を除去するために、面倒なうえ有毒なエッチング工程が必要となる。また、両面に成長したGaN層のうち片側ずつしか使用できないうえ、両面成長には特有の装置が必要となる。

【0008】

Oshimaら(Y. Oshima, T. Eri, N. Shibata, H. Sunakawa, K. Kobayashi, T. Ichihashi, A. Usui, Prep

50

aration of Freestanding GaN Wafers by Hydride Vapor Phase Epitaxy with Void-Assisted Separation, Jpn. J. Appl. Phys. 42, L1 (2003)) は、TiNの多孔質層をGaN初期層上に堆積させ、GaNの成長がポアから始まる方法を開示している。しかしながら、このTiN層の多孔率の制御方法や、この方法の再現性については、明らかではない。また、提案された方法では、GaN厚膜層は外力によって初期基板から分離されるが、それには、追加工程やその工程に必要な装置が必要となる。

【0009】

エピタキシャル横方向成長（ELO又はELOG）法は、欠陥低減が可能なものとして、WO99/20816に開示されている。この文献には、ELOG法に使用される電体マスク材料が記載されている。しかしながら、この方法では、下地基板及びGaN層からなるパッケージの反りは回避できない。

10

【0010】

ドイツ特許DE10011876号A1では、金属マスク、この文献の場合にはタングステンからなるもの、が使用されている。上記した両文献は、ELOG法による欠陥密度の低減を取り扱ったものである。つまり、これらの研究は、自立基板の形成を目的としたものではない。

【0011】

さらに、米国特許第4,848,633号には、GaAsを成長させる方法が開示されている。この文献では、複数の円柱状の初期領域を横方向へ向けて全面成長させるのではなく、それとは対照的に、限られた領域内で成長させることが探求されている。これにより、横方向の成長が、一層回避されるようになる。そのため、この方法では、WSi:Znマスクが使用されている。このWSi:Znマスクは、横方向への全面成長を回避させるものである。米国特許第4,868,633号の図1及び2（並びに関連する本文）では、円柱及びその周辺の領域でGaAsを成長させる方法が研究されている。WSiマスクの最上層におけるWの濃度が高いと、島状部の形成が抑制される。逆に、WSiマスクの最上層におけるSiの濃度が高いと、WSiマスク上には多結晶GaAsからなる層が形成される。そのため、GaAs層がWSiマスク上に形成されるのを回避するよう、WSiマスクには亜鉛がドーピングされている。

20

30

【0012】

さらに、Materials Science and Engineering:B, Vol. 82, No. 1, 22.05.2001, pp. 62-63 (3) (要約)には、GaN層の製造/処理のためにWN_xマスクを使用することが開示されている。この文献では、GaN層の分離を回避するため、Wマスクの代わりにWN_xマスクが使用されている。

【0013】

米国特許第6,146,457号には、Si基板、SiC基板又はサファイア基板と薄い中間層とからなる成長支持体上に、気相成長法を用いて半導体層を堆積させる方法が開示されている。この方法では、半導体層と基板の熱膨張係数が異なるため、後続する冷却工程において、基板には欠陥が生じるが、成長層には生じない。したがって、高品質の半導体層を得ることができる。請求項3では、中間層に利用可能な材料として、酸化シリコン、窒化シリコン又は炭化シリコンが明示されている。請求項4によると、中間層は構成され得るが、欠陥密度を低減するためのELOGプロセスについては言及も記載もされていない。さらに、請求項及び実施形態のいずれにも、その方法によって得られる自立半導体基板についての記載はない。

40

【0014】

そこで、本発明の目的は、自立基板（すなわち結合していない基板）、好ましくは窒化ガリウム（GaN）、窒化アルミニウム（AlN）、窒化アルミニウムガリウム（AlGaIn）、窒化インジウム（InN）又は窒化インジウムガリウム（InGaIn）により形

50

成された基板、を製造する方法であって、必要な工程を最小限に抑えることができるとともに、半導体層をほとんど反り返らせることなく平面状に形成することができる方法を提供することにある。さらに、低コストで得られ、非常に良好な平面性を有する自立基板を提供することにある。

【課題を解決するための手段】

【0015】

上記目的は、本発明に従って、請求項1の特徴を備えた方法、請求項19の特徴を備えた基板、請求項21のマスク層により解決される。好ましい実施形態は従属請求項に記載されている。

【0016】

本発明に係る半導体基板の製造方法は、以下の工程を備えていることを特徴とする。

(1) 下地基板を供給する工程

(2) 前記下地基板上に複数の開口部を備えたマスク層を形成する工程

(3) 少なくとも1つの半導体基板を、少なくとも1つの半導体材料によって前記開口部から垂直に成長させ、マスク材料を完全に覆って成長界面で結合するように前記マスク層全体に横方向に全面成長させる工程

(4) 前記マスク層を形成する材料は、少なくとも部分的に窒化タングステンシリサイド又はタングステンシリサイドを含み、前記全面成長させた後、前記下地基板、前記マスク層及び前記半導体基板を冷却する工程

(5) 前記半導体基板は、少なくとも窒化物系化合物半導体を含み、前記半導体基板と前記下地基板を、前記半導体基板を自立させるように、前記成長の間又は前記冷却の間（冷却後）に分離する工程

【0017】

マスク層を形成する材料は、窒化タングステンシリサイドのみ又はタングステンシリサイドのみからなることが好ましい。より好ましくは、窒化タングステンシリサイド又はタングステンシリサイドのマスク層が、他の物質でドーピングされないことである。

【0018】

マスク層を形成する材料は、窒化タングステンシリサイドであることが特に好ましい。また、マスク層を形成する前に、連続的な初期層を基板上に成長させ、マスク層を初期層上に堆積させることが好ましい。又は、初期層なしで基板上に直接マスク層を堆積させることもできる。このとき、SiC基板の場合には特に有益である。

【0019】

構造化されたマスク層として、スパッタリング又は気相堆積を用いて連続的なマスク層を堆積させ、その後複数の開口部が形成されたものを用意するのが好ましい。開口部は、マスク層にプラズマエッチングを用いて乾式かつ化学的に形成されることが好ましい。又は、湿式かつ化学的なエッチング若しくは剥離方法も同様に可能である。

【0020】

このように構造化されたマスク層上に、開口部を発端として、少なくとも半導体材料よりなる第一半導体層（結合層（coalescence layer））を成長させて、マスク材料を完全に覆い、連続層を形成することが好ましい。

【0021】

初期層は、窒化物系化合物半導体を含むものが好ましく、第3族及び／又は第5族の元素の窒化物系化合物を含むものが特に好ましく、中でも特にGaN、AlN、AlGaN、InN、InGaN、AlInN又はAlInGaNを含むものが好ましい。

【0022】

第一半導体層上に、さらなる半導体層を、同じ成長工程で堆積させることが好ましい。その厚さは、50 µm以上であるのが好ましく、200 µm以上であるのがより好ましい。又は、第一半導体層は、第一成長工程において作成し、第二成長工程において、第二半導体層によって全領域にわたって成長させてもよい。この第二半導体層も、窒化物系化合物半導体を含むものが好ましく、第3族及び／又は第5族の元素の窒化物系化合物を含むもの

10

20

30

40

50

が特に好ましく、その中でも特にGaN、AlN、InN、InGaN、AlGaInN又はAlInGaInNを含むことが好ましい。

【0023】

下地基板は、炭化シリコン又はサファイアを含むものが好ましい。また、好ましくはこのように作成された半導体層上に、窒化物系化合物半導体を含むさらなる半導体層又は電子デバイス又は光電子デバイスを形成するための金属接点を配置することが好ましい。

【0024】

自立半導体基板は、成長中における引張応力により、又は冷却の間における下地基板と少なくとも1つの半導体基板との異なる熱膨張係数により、下地基板との境界面及び半導体基板のマスクの開口部内の領域にクラックを形成させることによって分離することが好ましい。

10

【0025】

本発明に係る半導体基板は、電子デバイス又は光電子デバイスを作成するための基板であって、窒化物系化合物半導体（好ましくは、GaN、AlN、AlGaInN、InN、InGaInN、AlInN、若しくはAlInGaInN）を含むものである。ここで、本発明に係る半導体基板は、微量の窒化タングステンシリサイド、微量のタングステンシリサイド又は微量のシリコン及びタングステンを含むものである。微量成分の濃度は、分離後に残留するその物質に対する検出限界に応じて決まる。それらは、合計で 10^{15} 原子/cm³以上であることが好ましい。しかしながら、本発明に係る方法により、この微量成分が検出されないような半導体基板を、製造できる場合がある。

20

【0026】

この（微量成分が検出されないような半導体基板を製造する）方法によれば、下地基板から自己分離する低欠陥の自立GaNウェハを製造することが可能になる。この分離は、成長中における半導体層の厚さの増加に伴って既に成長した層の引張応力が増加することにより、又は遅くとも成長温度からの冷却中に熱膨張係数が異なることにより発生する。そのような分離は、特に、マスク材料として窒化タングステンシリサイド又はタングステンシリサイドを使用したときに発生することが見出されている。これにより、分離させるための追加の技術的工程を省略することができる。高温で既に分離が生じることにより、GaNウェハは、反り又は曲がりが少ないか、又は全くない。そして、これは、さらなる処理のために有利となる。

30

【0027】

したがって、半導体基板を製造するための本発明に係るマスク層は、少なくとも部分的に窒化タングステンシリサイドを含んでいる。好ましくは、窒化タングステンシリサイドのみからなるものである。また、好ましくは、窒化タングステンシリサイドからなるマスク層は、他の物質でドーピングされないことである。

【0028】

層の上に、半導体層（S）（例えば、GaNの層）をエピタキシャル成長させるのに適した初期層を使用することが好ましい。この初期層は、下地基板上にヘテロエピタキシャル成長させた厚さ数μmのGaN層であることが好ましい。GaNの成長用の下地基板として、サファイア、SiC、Si及びGaAsが既に実証されている。初期層を用意する工程に関しては、下地基板上に密着したGaN層を堆積させる任意の技術を使用することができる。ここで、MOVPE、HVPE、及びMBEが広く使用されているプロセスである。又は、初期層は、AlN、AlGaInN、InN、InGaInN、AlInN、若しくはAlInGaInNからなるものである。その層は、その後堆積される第一半導体層（結合層）と同一材料からなるものが好ましい。SiC上に成長させる場合には、この下地／初期層を省くことが好ましい。

40

【0029】

初期層を使用する場合、少なくとも部分的にタングステンシリサイド（WSi）又は窒化タングステンシリサイド（WSiN）を含む薄いマスク層を堆積させる。初期層がなければ、マスク層は基板上に直接堆積される。ELOGマスクは、典型的には50～200

50

nmの厚さを有する。堆積されたWSi層又は好ましくはWSiN層は、リソグラフィで構造化され、湿式又は乾式の化学的エッチング工程により窓が形成され、その窓内には、初期層又は基板（SiC基板）が露出する。構造化については、いわゆる剥離工程などの他工程を同様に実施してもよい。半導体技術に一般に使用されるそのような構造化工程により、マスク層の開口部を明確かつ再現可能に準備することができるようになる。これらの開口部は、ほぼ周期的に提供され、円形若しくは多角形の幾何学形状を有するか又は平行に配置されたストライプからなるものが好ましい。

【0030】

後続の構造化工程なしで、多孔質WSiN層を使用することも可能である。しかしながら、このとき、工程結果を確実に再現できるようにしなければならない。

10

【0031】

マスクに覆われた初期層又はマスクに覆われた基板上には、その後、気相成長法を用いて、少なくとも厚さ50μmのGaN/AlGaN層（又は別の窒化物半導体層）を成長させる。ここで、材料は、成長界面が平坦な層から再び結合するまで、窓から出て垂直に成長し、そしてマスク全体に横方向に成長する。本発明によれば、この第一半導体層は、WSiNよりなる上述のマスク層には付着しない。これは、後続の自己分離には必須の前提条件である。下地基板への付着は、このマスク層の開いた窓（開口部）のみによって形成される。

【0032】

下地基板としてSiCを選択する場合、GaN初期層の堆積を省略することができる。WSiNマスク層は、下地基板上に直接堆積され、構造化される。その後、GaN、AlN、若しくはAlGaN、又は別の窒化物半導体でできた付着質の第一半導体層（結合層）を、ELOを用いて成長させる。その直後、同じ成長工程において、又は別の成長工程において、50μmを超える厚さを有する窒化物半導体の厚い第二半導体層（半導体厚膜層）を、この結合層上の全領域に成長させることが好ましい。

20

【0033】

マスクの幾何学形状、堆積パラメータ、及びプロセス制御を適切に選択して成長させた厚い第二半導体層（半導体厚膜層）は、第一半導体層（結合層）とともに、全領域において下地基板から分離し、これにより、例えば直径2インチの自立ウェハが形成される。その後、このウェハを、デバイスの構造化層を成長させるため、又はGaN、AlN、若しくはAlGaN、若しくは別の窒化物半導体よりなる多量の結晶を成長させるため、種基板として使用することができる。その際、任意で、表面を平滑化（研磨、エッチング）する工程を行うことができる。

30

【発明を実施するための最良の形態】

【0034】

以下、本発明に係る実施形態を図面に基づき詳細に説明する。

【0035】

第一実施形態では、下地基板1（c面サファイアウェハ、直径2インチ又は50.8mm）に、MOVPEにより、厚さ2μmのGaNの初期層1aを全面成長させる（図1）。続いて、この初期層1aを、全領域にわたって、厚さ100nmのスパッタ堆積されたマスク層（WSiN層）2で覆う（図2）。この層2を、リソグラフィ及び後続のエッチング工程により、亀甲状に配置された円形の開口部（窓）3が形成される構造にする（図3）。この例において、亀甲状に配置された円形の開口部（窓）3には、直径10μmかつ隣接する窓の中心間距離15μmで亀甲状に配置されたものが使用されている。

40

【0036】

こうした構造の下地基板上で、最初に、GaNの第一半導体層4を結合層として成長させる（図4及び図5）。ここで、マスク層2及び開口部3とともに構造化されている、初期層1aを備えた下地基板1を、水平HVPEリアクタ内で1040℃まで加熱するが、その際、表面はアンモニアによって750℃以上で安定化される。成長が生じるのは、リアクタ圧800hPa及び温度1040℃で、V/III比が5のときである。ここで、全

50

面成長の成長速度は、 $150\text{ }\mu\text{m/h}$ である。5分後には、第一半導体層4は、結合層の形態でコヒーレントであり、約 $10\sim 15\text{ }\mu\text{m}$ という中間の厚さをなしている。続いて、コヒーレントである第一半導体層（結合層）4に、 $100\text{ }\mu\text{m}$ を超える厚さを有する第二半導体層5を全面成長させるが、その際、 $200\text{ }\mu\text{m}$ を超える厚さに成長させることが好ましい（図6）。この実施形態では、半導体層の厚さは $450\text{ }\mu\text{m}$ である。下地基板1と、第一半導体層（結合層）4及び第二の半導体層5からなる成長半導体基板6との間で成長中に生じる応力は、適切なプロセス制御及びマスク形状を用いて、図7に示されるように、成長した半導体基板6をその下にある下地基板1から分離させる。約 $300\text{ }^{\circ}\text{C/h}$ の速度で冷却する間、表面は、アンモニアによって再び $750\text{ }^{\circ}\text{C}$ の温度に安定化される。工程の終了後、分離した半導体基板は、ここではGa_{0.5}N_{0.5}層パッケージの形態で、約 $460\text{ }\mu\text{m}$ の厚さをなしたまま、リアクタから取り出される。

10

【0037】

第二実施形態では、下地基板1（c面サファイヤ基板、直径 50.8 mm ）に、MOVPEにより、厚さ $2\text{ }\mu\text{m}$ のGa_{0.5}N_{0.5}初期層1aを全面成長させる（図1）。続いて、この初期層1aを、全領域にわたって、厚さ 100 nm のスパッタ堆積されたマスク層（WSiN層）2で覆う（図2）。この層には、リソグラフィ及び後続のエッチング工程により、平行に延びるストライプ（開口部3）が形成される。そして、それはストライプマスクとして使用される。

【0038】

このように構造化された下地ウェハ1及び2を、MOVPEにより、窓の外に成長する島状部が結合するように、Ga_{0.5}N_{0.5}によって全面成長させる（図4及び5）。結合が完了した後、得られたコヒーレントGa_{0.5}N_{0.5}層4の上に、高速成長させるのに適した方法を用いて、約 $50\text{ }\mu\text{m}$ の厚さをなすGa_{0.5}N_{0.5}、Al_{0.5}N_{0.5}、又はAl_{0.5}Ga_{0.5}Nよりなる層5を成長させるが、その際、 $200\text{ }\mu\text{m}$ を超える厚さに成長させることが好ましい（図6）。下地基板と成長した半導体基板6との間で成長中に生じる応力は、適切なプロセス制御及びマスク模様を用いて、図7に示されるように、成長した層をその下にある下地基板から分離させる。

20

【0039】

第3の実施形態では、SiCの下地基板1が使用され、初期層1aを事前に堆積させる工程が省略される。SiCウェハ1は、厚さ 100 nm のスパッタ堆積されたマスク層（WSiN層）2によって直接覆われる。この層2を、リソグラフィ及び後続のエッチング工程により、亀甲状に配置された円形の開口部（窓）3が形成される構造にする（図3）。

30

【0040】

このように構造化された下地ウェハ1及び2を、MOVPEにより、窓の外に成長する島状部が結合するように、Ga_{0.5}N_{0.5}によって全面成長させる。結合が完了した後、得られたコヒーレントGa_{0.5}N_{0.5}層4の上に、高い成長速度を可能にするのに適したプロセスを用いて、 $50\text{ }\mu\text{m}$ を超える厚さを有するGa_{0.5}N_{0.5}、Al_{0.5}N_{0.5}又はAl_{0.5}Ga_{0.5}Nでできた第二半導体層5を成長させるが、その際、 $200\text{ }\mu\text{m}$ を超える厚さに成長させることが好ましい。下地基板1と第一半導体層4、結合層、厚い第二半導体層（半導体厚膜層）5からなる成長した半導体基板6との間で成長中に生じる応力と、温度変化、特に成長温度からの冷却による熱応力とが、適切なプロセス制御及びマスク模様を用いて、成長した層6をその下にある下地基板1から分離させる。

40

【0041】

ここで、成長時の第一半導体層4及び第二半導体層5は、同じ材料からなるものでもよいし、異なる材料からなるものでもよい。半導体層4及び5は、同じ工程で成長してもよいし、異なる工程で成長してもよい。半導体基板6はまた、第一半導体層4のみからなるものでもよい。

【0042】

図8は、第二半導体層5が第一半導体層（結合層）4と同じ材料から形成された本発明に係る半導体基板6を示す。この図では、初期層1aが省略されている。ここで、第二半

50

導体層 5 は、(第一半導体層と) 同じ成長工程で堆積させたものである。したがって、半導体層 4 及び 5 は、互いに結合している。

【0043】

少なくとも 1 つの第一半導体層 4 は、 $1 \sim 50 \mu\text{m}$ の厚さで成長するのが好ましい。より好ましくは、少なくとも 1 つの第一半導体層 4 は、 $10 \sim 30 \mu\text{m}$ の厚さで成長することである。

【0044】

第二半導体層 5 は、 $100 \mu\text{m}$ を超える厚さで成長するのが好ましい。より好ましくは、 $200 \mu\text{m}$ を超える厚さで成長することである。

【0045】

3 つの実施形態それぞれにおいて、成長する GaN 層、AlN 層、及び AlGaIn 層を、適切なドーパント、すなわち p 型ドーピング、n 型ドーピング又は半絶縁型ドーピングにより、目的に沿って作成することができる。成長した III 族窒化物の n 型ドーピングは、シリコンを塩化水素ガスと反応させることによって、又は特に簡単には、シリコン含有化合物であるジクロロシラン (Cl_2SiH_2) を添加することによって達成される。

【0046】

成長した III 族窒化物の p 型ドーピングは、マグネシウム Mg を塩化水素ガスと反応させることにより、又は界面活性剤として若しくは層に混入するためにマグネシウム含有化合物、例えばビスシクロペンタジエニルマグネシウム ($\text{Cp}_2\text{Mg}:\text{Mg}(\text{C}_5\text{H}_5)_2$) を気相に添加することにより達成される。同様のやり方で、インジウムも界面活性剤として使用することができる。

【0047】

成長した III 族窒化物の半絶縁電気特性を達成するためのドーピングは、鉄 (Fe) を塩化水素ガスと反応させることにより、又は鉄含有化合物、例えばビスシクロペンタジエニル鉄 (フェロセン、 $\text{Cp}_2\text{Fe}:\text{Fe}(\text{C}_5\text{H}_5)_2$) を気相に添加することにより達成される。

【0048】

固体原料と比べて、ドーパントガスを使用することで工程が単純化される。なぜなら、ドーパントガスは継続的に制御可能だからである。

【0049】

上記工程に用いられる自立半導体基板 6 は、分離後、微量の窒化タングステンシリサイド又は微量のタングステンシリサイド、又は微量のシリコンとタングステンを含んでもよい。好ましくは、微量とは、 cm^3 当たり又は単層の $1/10$ 当たり 10^{15} 原子を超える範囲をいう。この値は、微量成分の検出限界に応じて決定される。微量成分は、 200 nm 未満の領域内にあることが好ましい。

【0050】

下地基板 1 上に自立半導体基板 6 を形成する準備のための本発明に係るマスク層 2 は、少なくとも部分的に窒化タングステンシリサイド又はタングステンシリサイドを含んでいる。好ましくは、マスク層 2 は、窒化タングステンシリサイドのみ又はタングステンシリサイドのみからなるものである。

【0051】

上記工程により得られた GaN、AlN、AlGaIn、InN、InGaIn、AlInN 又は AlInGaIn からなる自立半導体層を、さらに MOVPE 若しくは MBE を用いて III 族窒化物層構造を成長させるための基板 (窒化物基板)、又は金属接点を配置して電子デバイス若しくは光電子デバイスを作成するための基板 (窒化物基板) として使用してもよい。この目的のために、表面を研磨してもよい。また、窒化物基板を、HVPE により III 族窒化物をさらに成長させるための初期層として使用してもよい。

【0052】

本発明は上記実施形態に限定されるものではない。むしろ、言及した手段及び特徴を組

10

20

30

40

50

み合わせ修正することにより、本発明の趣旨から逸脱しない範囲で、さらなる実施形態の変形例を実現することができる。

【図面の簡単な説明】

【0053】

【図1】初期層1aを備えた下地基板1を示す断面図である。

【図2】マスク層2及び開口部3を含む下地基板1（マスク層2の形成後）を示す断面図である。

【図3】開口部3を有するマスク層2を形成した後の下地基板1を示す平面図である。

【図4】結合層としての第一半導体層4が横方向へ成長している途中のマスク層を含む下地基板1を示す断面図である。

10

【図5】付着層を形成する結合層としての第一半導体層を成長させた後のマスク層を備えた下地基板1を示す断面図である。

【図6】少なくとも第二半導体厚膜層が成長する領域全面に第一半導体層を成長させた後の下地基板1を示す断面図である。

【図7】自己分離により下地基板から分離した第一半導体層4を備えた本発明に係る半導体基板6を示す断面図である。

【図8】自己分離により下地基板から分離されるとともに第一半導体層と第二半導体層とが同一材料から形成された本発明に係る半導体基板6を示す断面図である。

【符号の説明】

【0054】

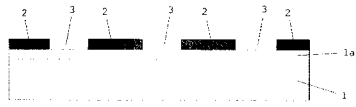
20

- 1 下地基板
- 1a 初期層
- 2 マスク層
- 3 開口部（窓）
- 4 第一半導体層（結合層）
- 5 第二半導体層（半導体厚膜層）
- 6 半導体基板

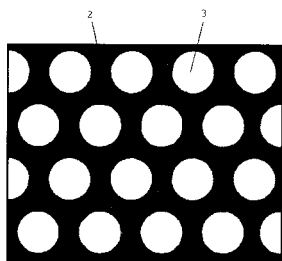
【図 1】



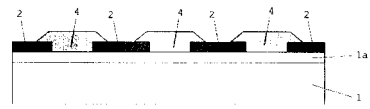
【図 2】



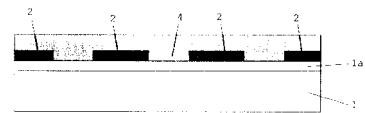
【図 3】



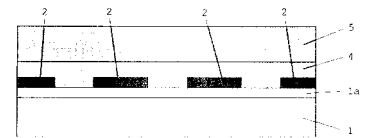
【図 4】



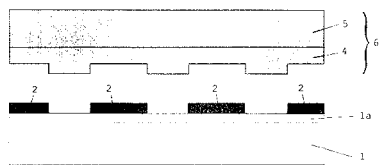
【図 5】



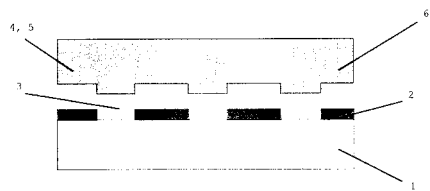
【図 6】



【図 7】



【図 8】



フロントページの続き

(51)Int.Cl. F I
H 0 1 S 5/323 (2006.01) H 0 1 S 5/323 6 1 0

(72)発明者 ヴァイヤース・マルクス
ドイツ連邦共和国 1 5 7 4 5 ヴィルダウ、ノートプロムナーデ、3 3

(72)発明者 リヒター・エバーハルト
ドイツ連邦共和国 1 0 3 1 8 ベルリン、ラインゴールドシュトラッセ、6

(72)発明者 トレンクレ・ギュンター
ドイツ連邦共和国 1 2 5 5 7 ベルリン、メルハウゼンウーファ、1 2

審査官 安齋 美佐子

(56)参考文献 特開2004-247711 (JP, A)
特開2005-012171 (JP, A)
特開2005-136200 (JP, A)
特開2002-203793 (JP, A)

(58)調査した分野(Int.Cl., DB名)
C 3 0 B 1/00-35/00
C 2 3 C 16/00-16/56
H 0 1 L 21/205
H 0 1 L 33/32
H 0 1 S 5/323