

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2009-282191  
(P2009-282191A)

(43) 公開日 平成21年12月3日(2009.12.3)

(51) Int.Cl.	F I	テーマコード(参考)
G09G 3/30 (2006.01)	G09G 3/30 J	3K107
G09G 3/20 (2006.01)	G09G 3/20 624B	5C080
HO1L 51/50 (2006.01)	G09G 3/20 680G	
HO5B 33/26 (2006.01)	G09G 3/20 623D	
	G09G 3/20 622D	

審査請求 未請求 請求項の数 7 O L (全 25 頁) 最終頁に続く

(21) 出願番号 特願2008-132855 (P2008-132855)  
(22) 出願日 平成20年5月21日 (2008.5.21)

(71) 出願人 000002185  
ソニー株式会社  
東京都港区港南1丁目7番1号  
(74) 代理人 100086298  
弁理士 船橋 國則  
(72) 発明者 内野 勝秀  
東京都港区港南1丁目7番1号 ソニー株式会社内  
(72) 発明者 三並 徹雄  
東京都港区港南1丁目7番1号 ソニー株式会社内  
Fターム(参考) 3K107 AA01 BB01 CC02 CC11 CC33  
CC35 DD39 EE03 HH04  
5C080 AA06 BB05 CC03 DD01 DD22  
FF11 HH09 JJ02 JJ03 JJ04  
JJ05 JJ06 KK43

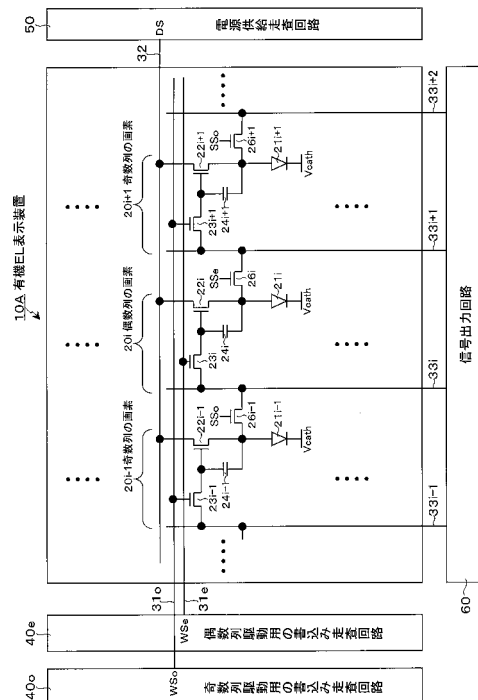
(54) 【発明の名称】 表示装置、表示装置の駆動方法および電子機器

(57) 【要約】

【課題】画素内のレイアウトの過密度化を抑え、画素の微細化、ひいては表示装置の高精細化を可能にする。

【解決手段】画素20内に補助容量を追加して設けるのではなく、隣接画素の信号線33の配線容量を有機EL素子の補助容量として使用することで有機EL素子21の容量不足を補う。信号線33の配線容量が画素内に設ける補助容量よりも大きな容量値であることから、映像信号の信号電圧Vsigを書き込むときの書き込みゲインを大きくとることができる。画素内に補助容量を設けなくて済むことで、画素内のレイアウトの過密度化を抑えることができる。

【選択図】図11



## 【特許請求の範囲】

## 【請求項 1】

電気光学素子と、  
 信号線を通して供給される映像信号を書き込む書込みトランジスタと、  
 前記書込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、  
 前記保持容量に保持された前記映像信号に応じて前記電気光学素子を駆動する駆動トランジスタと  
 を有する画素が行列状に配置された画素アレイ部と、  
 前記書込みトランジスタによる前記映像信号の書込み時に前記電気光学素子のアノード電極に対して隣接画素の前記信号線を電氣的に接続するスイッチ素子と  
 を備える表示装置。

10

## 【請求項 2】

前記画素アレイ部の奇数列の画素と偶数列の画素は、1 水平期間ごとに前記書込みトランジスタによる前記映像信号の書込みを行う  
 請求項 1 記載の表示装置。

## 【請求項 3】

前記信号線に対して、前記書込みトランジスタに書込み走査信号を供給する走査線が交差している  
 請求項 1 記載の表示装置。

## 【請求項 4】

前記信号線には前記書込みトランジスタが接続されている  
 請求項 1 記載の表示装置。

20

## 【請求項 5】

前記画素アレイ部の外部において、前記信号線に容量素子が付加されている  
 請求項 3 または請求項 4 記載の表示装置。

## 【請求項 6】

電気光学素子と、  
 信号線を通して供給される映像信号を書き込む書込みトランジスタと、  
 前記書込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、  
 前記保持容量に保持された前記映像信号に応じて前記電気光学素子を駆動する駆動トランジスタと  
 を有する画素が行列状に配置された表示装置の駆動に当たって、  
 前記書込みトランジスタによる前記映像信号の書込み時に前記電気光学素子のアノード電極に対して隣接画素の前記信号線を電氣的に接続する  
 表示装置の駆動方法。

30

## 【請求項 7】

電気光学素子と、  
 信号線を通して供給される映像信号を書き込む書込みトランジスタと、  
 前記書込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、  
 前記保持容量に保持された前記映像信号に応じて前記電気光学素子を駆動する駆動トランジスタと  
 を有する画素が行列状に配置された画素アレイ部と、  
 前記書込みトランジスタによる前記映像信号の書込み時に前記電気光学素子のアノード電極に対して隣接画素の前記信号線を電氣的に接続するスイッチ素子と  
 を備える表示装置を有する電子機器。

40

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、表示装置、表示装置の駆動方法および電子機器に関し、特に、画素が行列状（マトリクス状）に 2 次元配置された平面型（フラットパネル型）の表示装置、当該表示

50

装置の駆動方法および当該表示装置を有する電子機器に関する。

【背景技術】

【0002】

近年、画像表示を行う表示装置の分野では、画素（画素回路）が行列状に配置されてなる平面型の表示装置が急速に普及している。平面型の表示装置の一つとして、デバイスに流れる電流値に応じて発光輝度が変化するいわゆる電流駆動型の電気光学素子を画素の発光素子として用いた表示装置がある。電流駆動型の電気光学素子としては、有機薄膜に電界をかけると発光する現象を利用した有機EL(Electro Luminescence)素子が知られている。

【0003】

画素の電気光学素子として有機EL素子を用いた有機EL表示装置は次のような特長を持っている。すなわち、有機EL素子は、10V以下の印加電圧で駆動できるために低消費電力である。有機EL素子は、自発光素子であるために、画素ごとに液晶にて光源からの光強度を制御することによって画像を表示する液晶表示装置に比べて、画像の視認性が高く、しかもバックライト等の照明部材を必要としないために軽量化および薄型化が容易である。さらに、有機EL素子の応答速度が数 $\mu$ sec程度と非常に高速であるために動画表示時の残像が発生しない。

【0004】

有機EL表示装置では、液晶表示装置と同様に、その駆動方式として単純（パッシブ）マトリクス方式とアクティブマトリクス方式とを採ることができる。ただし、単純マトリクス方式の表示装置は、構造が簡単であるものの、電気光学素子の発光期間が走査線（即ち、画素数）の増加によって減少するために、大型でかつ高精細な表示装置の実現が難しいなどの問題がある。

【0005】

そのため、近年、電気光学素子に流れる電流を、当該電気光学素子と同じ画素内に設けた能動素子、例えば絶縁ゲート型電界効果トランジスタによって制御するアクティブマトリクス方式の表示装置の開発が盛んに行われている。絶縁ゲート型電界効果トランジスタとしては、一般には、TFT(Thin Film Transistor; 薄膜トランジスタ)が用いられる。アクティブマトリクス方式の表示装置は、電気光学素子が1フレームの期間に亘って発光を持続するために、大型でかつ高精細な表示装置の実現が容易である。

【0006】

ところで、一般的に、有機EL素子のI-V特性（電流-電圧特性）は、時間が経過すると劣化（いわゆる、経時劣化）することが知られている。有機EL素子を電流駆動するトランジスタ（以下、「駆動トランジスタ」と記述する）として特にNチャネル型のTFTを用いた画素回路では、有機EL素子のI-V特性が経時劣化すると、駆動トランジスタのゲート-ソース間電圧 $V_{gs}$ が変化する。その結果、有機EL素子の発光輝度が変化する。これは、駆動トランジスタのソース電極側に有機EL素子が接続されることに起因する。

【0007】

このことについてより具体的に説明する。駆動トランジスタのソース電位は、駆動トランジスタと有機EL素子の動作点で決まる。そして、有機EL素子のI-V特性が劣化すると、駆動トランジスタと有機EL素子の動作点が変わってしまうために、駆動トランジスタのゲート電極に同じ電圧を印加したとしても駆動トランジスタのソース電位が変化する。これにより、駆動トランジスタのソース-ゲート間電圧 $V_{gs}$ が変化するために、駆動トランジスタに流れる電流値が変化する。その結果、有機EL素子に流れる電流値も変化するために、有機EL素子の発光輝度が変化するようになる。

【0008】

また、特にポリシリコンTFTを用いた画素回路では、有機EL素子のI-V特性の経時劣化に加えて、駆動トランジスタのトランジスタ特性が経時的に変化したり、製造プロセスのばらつきによってトランジスタ特性が画素ごとに異なったりする。すなわち、画素

10

20

30

40

50

個々に駆動トランジスタのトランジスタ特性にばらつきがある。トランジスタ特性としては、駆動トランジスタの閾値電圧 $V_{th}$ や、駆動トランジスタのチャンネルを構成する半導体薄膜の移動度 $\mu$ （以下、単に「駆動トランジスタの移動度 $\mu$ 」と記述する）等が挙げられる。

【0009】

駆動トランジスタのトランジスタ特性が画素ごとに異なると、画素ごとに駆動トランジスタに流れる電流値にばらつきが生じるために、駆動トランジスタのゲート電極に画素間で同じ電圧を印加しても、有機EL素子の発光輝度に画素間でばらつきが生じる。その結果、画面のユニフォームティ（一様性）が損なわれる。

【0010】

そこで、有機EL素子のI-V特性の経時劣化や、駆動トランジスタのトランジスタ特性の経時変化等の影響を受けることなく、有機EL素子の発光輝度を一定に維持するために、各種の補正（補償）機能を画素回路に持たせている（例えば、特許文献1参照）。

【0011】

補正機能としては、有機EL素子の特性変動に対する補償機能、駆動トランジスタの閾値電圧 $V_{th}$ の変動に対する補正機能、駆動トランジスタの移動度 $\mu$ の変動に対する補正機能などが挙げられる。以下、駆動トランジスタの閾値電圧 $V_{th}$ の変動に対する補正を「閾値補正」と呼び、駆動トランジスタの移動度 $\mu$ の変動に対する補正を「移動度補正」と呼ぶこととする。

【0012】

このように、画素回路の各々に、各種の補正機能を持たせることで、有機EL素子のI-V特性の経時劣化や、駆動トランジスタのトランジスタ特性の経時変化の影響を受けることなく、有機EL素子の発光輝度を一定に保つことができる。その結果、有機EL表示装置の表示品質を向上できる。

【0013】

【特許文献1】特開2006-133542号公報

【発明の開示】

【発明が解決しようとする課題】

【0014】

ところで、映像信号の信号電圧 $V_{sig}$ の書込み時には、書込みゲイン $G$ に応じた電圧、即ち $V_{sig} \cdot G$ なる電圧が駆動トランジスタのゲート-ソース間に印加される。書込みゲイン $G$ は主に、書き込まれた信号電圧 $V_{sig}$ を保持する保持容量の容量値 $C_{cs}$ 、駆動トランジスタのゲート-ソース間の寄生容量の容量値 $C_{gs}$ および有機EL素子の等価容量の容量値 $C_{oled}$ によって定義される（その詳細については後述する）。

【0015】

ここで、一般的に、保持容量、駆動トランジスタのゲート-ソース間の寄生容量および有機EL素子の等価容量だけでは容量不足が起こり、書込みゲイン $G$ として十分なゲインを確保できない。例えば、近年の表示装置の高精細化に伴う画素の微細化によって有機EL素子のサイズが小さくなると、有機EL素子の等価容量 $C_{oled}$ が小さくなるため、その分だけ書込みゲイン $G$ が低下してしまう。

【0016】

この容量不足を補うために、一般的に、有機EL素子のアノード電極と固定電位ノードとの間に補助容量を接続する方策が採られる。このとき、補助容量は画素ごとに設けられる。そして、書込みゲインを理想値に近づけるには補助容量として大きな容量値のものが要求される。しかしながら、レイアウト上大きな面積を必要とする補助容量を画素ごとに設けたのでは、画素内のレイアウトの過密度化を引き起こす。また、画素の微細化、ひいては表示装置の高精細化の妨げにもなる。

【0017】

そこで、本発明は、画素内のレイアウトの過密度化を抑え、画素の微細化、ひいては表示装置の高精細化が可能な表示装置、当該表示装置の駆動方法および当該表示装置を用い

10

20

30

40

50

た電子機器を提供することを目的とする。

【課題を解決するための手段】

【0018】

上記目的を達成するために、本発明は、  
電気光学素子と、  
信号線を通して供給される映像信号を書き込む書込みトランジスタと、  
前記書込みトランジスタによって書き込まれた前記映像信号を保持する保持容量と、  
前記保持容量に保持された前記映像信号に応じて前記電気光学素子を駆動する駆動トランジスタと

を有する画素が行列状に配置された表示装置において、  
前記書込みトランジスタによる前記映像信号の書込み時に前記電気光学素子のアノード電極に対して隣接画素の前記信号線を電氣的に接続する。

10

【0019】

画素の各々に映像信号を供給する信号線は画素列に沿って画素アレイ部の上端部から下端部に亘って配線される。この信号線には寄生容量などが付き、当該信号線の配線容量となる。したがって、書込みトランジスタによる映像信号の書込み時に電気光学素子のアノード電極に対して隣接画素の信号線を電氣的に接続することで、当該信号線の配線容量が電気光学素子の等価容量に対して並列的に接続される。これにより、隣接画素の信号線の配線容量は、電気光学素子の容量不足を補う補助容量として機能する。すなわち、画素内に補助容量を設けなくても、隣接画素の信号線の配線容量によって電気光学素子の容量不足を補うことができる。

20

【発明の効果】

【0020】

本発明によれば、画素内に補助容量を設けなくても、隣接画素の信号線の配線容量によって電気光学素子の容量不足を補うことができるため、画素内のレイアウトの過密度化を抑え、画素の微細化、ひいては表示装置の高精細化を図ることができる。

【発明を実施するための最良の形態】

【0021】

以下、本発明の実施の形態について図面を参照して詳細に説明する。

【0022】

30

[システム構成]

図1は、本発明が適用されるアクティブマトリクス型表示装置の構成の概略を示すシステム構成図である。ここでは、一例として、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機EL素子を画素(画素回路)の発光素子として用いたアクティブマトリクス型有機EL表示装置の場合を例に挙げて説明するものとする。

【0023】

図1に示すように、本適用例に係る有機EL表示装置10は、発光素子を含む複数の画素20と、当該画素20が行列状に2次元配置された画素アレイ部30と、当該画素アレイ部30の周辺に配置された駆動部とを有する構成となっている。駆動部は、画素アレイ部30の各画素20を駆動する。この駆動部として、例えば、書込み走査回路40、電源供給走査回路50および信号出力回路60が設けられている。

40

【0024】

ここで、有機EL表示装置10がカラー表示対応の場合は、1つの画素は複数の副画素(サブピクセル)から構成され、この副画素が画素20に相当することになる。より具体的には、カラー表示用の表示装置では、1つの画素は、赤色光(R)を発光する副画素、緑色光(G)を発光する副画素、青色光(B)を発光する副画素の3つの副画素から構成される。

【0025】

ただし、1つの画素としては、RGBの3原色の副画素の組み合わせに限られるもので

50

はなく、3原色の副画素にさらに1色あるいは複数色の副画素を加えて1つの画素を構成することも可能である。より具体的には、例えば、輝度向上のために白色光(W)を発光する副画素を加えて1つの画素を構成したり、色再現範囲を拡大するために補色光を発光する少なくとも1つの副画素を加えて1つの画素を構成したりすることも可能である。

【0026】

画素アレイ部30には、m行n列の画素20の配列に対して、行方向(画素行の画素の配列方向)に沿って走査線31-1~31-mと電源供給線32-1~32-mとが画素行ごとに配線されている。さらに、列方向(画素列の画素の配列方向)に沿って信号線33-1~33-nが画素列ごとに配線されている。

【0027】

走査線31-1~31-mは、書込み走査回路40の対応する行の出力端にそれぞれ接続されている。電源供給線32-1~32-mは、電源供給走査回路50の対応する行の出力端にそれぞれ接続されている。信号線33-1~33-nは、信号出力回路60の対応する列の出力端にそれぞれ接続されている。

【0028】

画素アレイ部30は、通常、ガラス基板などの透明絶縁基板上に形成されている。これにより、有機EL表示装置10は、平面型(フラット型)のパネル構造となっている。画素アレイ部30の各画素20の駆動回路は、アモルファスシリコンTFTまたは低温ポリシリコンTFTを用いて形成することができる。低温ポリシリコンTFTを用いる場合には、書込み走査回路40、電源供給走査回路50および信号出力回路60についても、画素アレイ部30を形成する表示パネル(基板)70上に実装することができる。

【0029】

書込み走査回路40は、クロックパルスckに同期してスタートパルスspを順にシフト(転送)するシフトレジスタ等によって構成されている。この書込み走査回路40は、画素アレイ部30の各画素20への映像信号の書込みに際して、走査線31-1~31-mに順次書込み走査信号WS(WS1~WSm)を供給することによって画素アレイ部30の各画素20を行単位で順番に走査(線順次走査)する。

【0030】

電源供給走査回路50は、クロックパルスckに同期してスタートパルスspを順にシフトするシフトレジスタ等によって構成されている。この電源供給走査回路50は、書込み走査回路40による線順次走査に同期して、第1電源電位Vccpと当該第1電源電位Vccpよりも低い第2電源電位Viniで切り替わる電源電位DS(DS1~DSm)を電源供給線32-1~32-mに供給する。この電源電位DSのVccp/Viniの切替えにより、画素20の発光/非発光の制御が行なわれる。

【0031】

信号出力回路60は、信号供給源(図示せず)から供給される輝度情報に応じた映像信号の信号電圧(以下、単に「信号電圧」と記述する場合もある)Vsigと基準電位Vofsのいずれか一方を適宜選択して出力する。信号出力回路60から出力される信号電圧Vsig/基準電位Vofsは、信号線33-1~33-nを介して画素アレイ部30の各画素20に対して行単位で書き込まれる。すなわち、信号出力回路60は、信号電圧Vsigを行(ライン)単位で書き込む線順次書き込みの駆動形態を採っている。

【0032】

(画素回路)

図2は、画素(画素回路)20の具体的な回路構成を示す回路図である。

【0033】

図2に示すように、画素20は、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子、例えば有機EL素子21と、当該有機EL素子21を駆動する駆動回路とによって構成されている。有機EL素子21は、全ての画素20に対して共通に配線(いわゆる、ベタ配線)された共通電源供給線34にカソード電極が接続されている。

10

20

30

40

50

## 【0034】

有機EL素子21を駆動する駆動回路は、駆動トランジスタ22、書込みトランジスタ23および保持容量24を有する構成となっている。ここでは、駆動トランジスタ22および書込みトランジスタ23としてNチャネル型のTFTを用いている。ただし、駆動トランジスタ22および書込みトランジスタ23の導電型の組み合わせは一例に過ぎず、これらの組み合わせに限られるものではない。

## 【0035】

なお、駆動トランジスタ22および書込みトランジスタ23としてNチャネル型のTFTを用いると、アモルファスシリコン(a-Si)プロセスを用いることができる。a-Siプロセスを用いることで、TFTを作成する基板の低コスト化、ひいては本有機EL表示装置10の低コスト化を図ることが可能になる。また、駆動トランジスタ22および書込みトランジスタ23を同じ導電型の組み合わせにすると、両トランジスタ22, 23を同じプロセスで作成することができるため低コスト化に寄与できる。

10

## 【0036】

駆動トランジスタ22は、一方の電極(ソース/ドレイン電極)が有機EL素子21のアノード電極に接続され、他方の電極(ドレイン/ソース電極)が電源供給線32(32-1~32-m)に接続されている。

## 【0037】

書込みトランジスタ23は、一方の電極(ソース/ドレイン電極)が信号線33(33-1~33-n)に接続され、他方の電極(ドレイン/ソース電極)が駆動トランジスタ22のゲート電極に接続されている。また、書込みトランジスタ23のゲート電極は、走査線31(31-1~31-m)に接続されている。

20

## 【0038】

駆動トランジスタ22および書込みトランジスタ23において、一方の電極とは、ソース/ドレイン領域に電氣的に接続された金属配線を言い、他方の電極とは、ドレイン/ソース領域に電氣的に接続された金属配線を言う。また、一方の電極と他方の電極との電位関係によって一方の電極がソース電極ともなればドレイン電極ともなり、他方の電極がドレイン電極ともなればソース電極ともなる。

## 【0039】

保持容量24は、一方の電極が駆動トランジスタ22のゲート電極に接続され、他方の電極が駆動トランジスタ22の他方の電極および有機EL素子21のアノード電極に接続されている。

30

## 【0040】

上記構成の画素20において、書込みトランジスタ23は、書込み走査回路40から走査線31を通してゲート電極に印加されるHighアクティブの書込み走査信号WSに回答して導通状態となる。これにより、書込みトランジスタ23は、信号線33を通して信号出力回路60から供給される輝度情報に応じた映像信号の信号電圧Vsigまたは基準電位Vofsをサンプリングして画素20内に書き込む。この書き込まれた信号電圧Vsigまたは基準電位Vofsは、駆動トランジスタ22のゲート電極に印加されるとともに保持容量24に保持される。

40

## 【0041】

駆動トランジスタ22は、電源供給線32(32-1~32-m)の電位DSが第1電源電位Vccpにあるときには、一方の電極がドレイン電極、他方の電極がソース電極となって飽和領域で動作する。これにより、駆動トランジスタ22は、電源供給線32から電流の供給を受けて有機EL素子21を電流駆動にて発光駆動する。より具体的には、駆動トランジスタ22は、飽和領域で動作することにより、保持容量24に保持された信号電圧Vsigの電圧値に応じた電流値の駆動電流を有機EL素子21に供給し、当該有機EL素子21を電流駆動することによって発光させる。

## 【0042】

駆動トランジスタ22はさらに、電源電位DSが第1電源電位Vccpから第2電源電

50

位  $V_{ini}$  に切り替わったときには、一方の電極がソース電極、他方の電極がドレイン電極となってスイッチングトランジスタとして動作する。これにより、駆動トランジスタ 22 は、有機 EL 素子 21 への駆動電流の供給を停止し、有機 EL 素子 21 を非発光状態にする。すなわち、駆動トランジスタ 22 は、有機 EL 素子 21 の発光 / 非発光を制御するトランジスタとしての機能をも併せ持っている。

#### 【0043】

この駆動トランジスタ 22 のスイッチング動作により、有機 EL 素子 21 が非発光状態となる期間（非発光期間）を設け、有機 EL 素子 21 の発光期間と非発光期間の割合（デューティ）を制御する。このデューティ制御により、1 フレーム期間に亘って画素が発光することに伴う残像ボケを低減できるために、特に動画の画品位をより優れたものとすることができる。

10

#### 【0044】

ここで、信号出力回路 60 から信号線 33 を通して選択的に供給される基準電位  $V_{ofs}$  は、輝度情報に応じた映像信号の信号電圧  $V_{sig}$  の基準となる電位（例えば、映像信号の黒レベルに相当する電位）である。

#### 【0045】

電源供給走査回路 50 から電源供給線 32 を通して選択的に供給される第 1、第 2 電源電位  $V_{ccp}$ 、 $V_{ini}$  のうち、第 1 電源電位  $V_{ccp}$  は有機 EL 素子 21 を発光駆動する駆動電流を駆動トランジスタ 22 に供給するための電源電位である。また、第 2 電源電位  $V_{ini}$  は、有機 EL 素子 21 に対して逆バイアスを掛けるための電源電位である。この第 2 電源電位  $V_{ini}$  は、基準電位  $V_{ofs}$  よりも低い電位、例えば、駆動トランジスタ 22 の閾値電圧を  $V_{th}$  とするとき  $V_{ofs} - V_{th}$  よりも低い電位、好ましくは  $V_{ofs} - V_{th}$  よりも十分に低い電位に設定される。

20

#### 【0046】

（画素構造）

図 3 は、画素 20 の断面構造の一例を示す断面図である。図 3 に示すように、ガラス基板 201 上には、駆動トランジスタ 22 等を含む駆動回路が形成されている。そして、画素 20 は、ガラス基板 201 上に絶縁膜 202、絶縁平坦化膜 203 およびウインド絶縁膜 204 がその順に形成され、当該ウインド絶縁膜 204 の凹部 204A に有機 EL 素子 21 が設けられた構成となっている。ここでは、駆動回路の各構成素子のうち、駆動トランジスタ 22 のみを図示し、他の構成素子については省略している。

30

#### 【0047】

有機 EL 素子 21 は、アノード電極 205 と、有機層（電子輸送層、発光層、ホール輸送層 / ホール注入層）206 と、カソード電極 207 とから構成されている。アノード電極 205 は、ウインド絶縁膜 204 の凹部 204A の底部に形成された金属等からなる。有機層 206 は、アノード電極 205 上に形成されている。カソード電極 207 は、有機層 206 上に全画素共通に形成された透明導電膜等からなる。

#### 【0048】

この有機 EL 素子 21 において、有機層 206 は、アノード電極 205 上にホール輸送層 / ホール注入層 2061、発光層 2062、電子輸送層 2063 および電子注入層（図示せず）が順次堆積されることによって形成される。そして、図 2 の駆動トランジスタ 22 による電流駆動の下に、駆動トランジスタ 22 からアノード電極 205 を通して有機層 206 に電流が流れることで、当該有機層 206 内の発光層 2062 において電子と正孔が再結合する際に発光するようになっている。

40

#### 【0049】

駆動トランジスタ 22 は、ゲート電極 221 と、半導体層 222 の両側に設けられたソース / ドレイン領域 223、224 と、半導体層 222 のゲート電極 221 と対向する部分のチャネル形成領域 225 とから構成されている。ソース / ドレイン領域 223 は、コンタクトホールを介して有機 EL 素子 21 のアノード電極 205 と電氣的に接続されている。

50

## 【0050】

そして、図3に示すように、ガラス基板201上に、絶縁膜202、絶縁平坦化膜203およびウインド絶縁膜204を介して有機EL素子21が画素単位で形成された後は、パッシベーション膜208を介して封止基板209が接着剤210によって接合される。この封止基板209によって有機EL素子21が封止されることにより表示パネル70が形成される。

## 【0051】

(有機EL表示装置の回路動作)

次に、上記構成の画素20が行列状に2次元配置されてなる有機EL表示装置10の回路動作について、図4のタイミング波形図を基に図5および図6の動作説明図を用いて説明する。なお、図5および図6の動作説明図では、図面の簡略化のために、書込みトランジスタ23をスイッチのシンボルで図示している。また、有機EL素子21の等価容量25についても図示している。

10

## 【0052】

図4のタイミング波形図には、走査線31(31-1~31-m)の電位(書込み走査信号)WSの変化、電源供給線32(32-1~32-m)の電位(電源電位)DSの変化、駆動トランジスタ22のゲート電位Vgおよびソース電位Vsの変化を示している。また、ゲート電位Vgの波形を一点鎖線で示し、ソース電位Vsの波形を点線で示すことで、両者を識別できるようにしている。

20

## 【0053】

<前フレームの発光期間>

図4のタイミング波形図において、時刻t1以前は、前のフレーム(フィールド)における有機EL素子21の発光期間となる。この前フレームの発光期間では、電源供給線32の電位DSが第1電源電位(以下、「高電位」と記述する)Vccpにあり、また、書込みトランジスタ23が非導通状態にある。

## 【0054】

このとき、駆動トランジスタ22は飽和領域で動作するように設計されている。これにより、図5(A)に示すように、駆動トランジスタ22のゲート-ソース間電圧Vgsに応じた駆動電流(ドレイン-ソース間電流)Idsが、電源供給線32から駆動トランジスタ22を通して有機EL素子21に供給される。よって、有機EL素子21が駆動電流Idsの電流値に応じた輝度で発光する。

30

## 【0055】

<閾値補正準備期間>

時刻t1になると、線順次走査の新しいフレーム(現フレーム)に入る。そして、図5(B)に示すように、電源供給線32の電位DSが高電位Vccpから、信号線33の基準電位Vofsに対してVofs-Vthよりも十分に低い第2電源電位(以下、「低電位」と記述する)Viniに切り替わる。

## 【0056】

ここで、有機EL素子21の閾値電圧をVthel、共通電源供給線34の電位(カソード電位)をVcathとする。このとき、低電位ViniをVini<Vthel+Vcathとすると、駆動トランジスタ22のソース電位Vsが低電位Viniにほぼ等しくなるために、有機EL素子21は逆バイアス状態となって消光する。

40

## 【0057】

次に、時刻t2で走査線31の電位WSが低電位側から高電位側に遷移することで、図5(C)に示すように、書込みトランジスタ23が導通状態となる。このとき、信号出力回路60から信号線33に対して基準電位Vofsが供給されているために、駆動トランジスタ22のゲート電位Vgが基準電位Vofsになる。また、駆動トランジスタ22のソース電位Vsは、基準電位Vofsよりも十分に低い電位Viniにある。

## 【0058】

このとき、駆動トランジスタ22のゲート-ソース間電圧VgsはVofs-Vini

50

となる。ここで、 $V_{ofs} - V_{ini}$ が駆動トランジスタ22の閾値電圧 $V_{th}$ よりも大きくないと、後述する閾値補正処理を行うことができないために、 $V_{ofs} - V_{ini} > V_{th}$ なる電位関係に設定する必要がある。

【0059】

このように、駆動トランジスタ22のゲート電位 $V_g$ を基準電位 $V_{ofs}$ に、ソース電位 $V_s$ を低電位 $V_{ini}$ にそれぞれ固定して（確定させて）初期化する処理が、後述する閾値補正処理を行う前の準備（閾値補正準備）の処理である。したがって、基準電位 $V_{ofs}$ および低電位 $V_{ini}$ が、駆動トランジスタ22のゲート電位 $V_g$ およびソース電位 $V_s$ の各初期化電位となる。

【0060】

< 閾値補正期間 >

次に、時刻 $t_3$ で、図5(D)に示すように、電源供給線32の電位 $D_S$ が低電位 $V_{ini}$ から高電位 $V_{ccp}$ に切り替わると、駆動トランジスタ22のゲート電位 $V_g$ が保たれた状態で閾値補正処理が開始される。すなわち、ゲート電位 $V_g$ から駆動トランジスタ22の閾値電圧 $V_{th}$ を減じた電位に向けて駆動トランジスタ22のソース電位 $V_s$ が上昇を開始する。

【0061】

ここでは、便宜上、駆動トランジスタ22のゲート電極の初期化電位 $V_{ofs}$ を基準として、当該初期化電位 $V_{ofs}$ から駆動トランジスタ22の閾値電圧 $V_{th}$ を減じた電位に向けてソース電位 $V_s$ を変化させる処理を閾値補正処理と呼んでいる。この閾値補正処理が進むと、やがて、駆動トランジスタ22のゲート-ソース間電圧 $V_{gs}$ が駆動トランジスタ22の閾値電圧 $V_{th}$ に収束する。この閾値電圧 $V_{th}$ に相当する電圧は保持容量24に保持される。

【0062】

なお、閾値補正処理を行う期間（閾値補正期間）において、電流が専ら保持容量24側に流れ、有機EL素子21側には流れないようにするために、有機EL素子21がカットオフ状態となるように共通電源供給線34の電位 $V_{cath}$ を設定しておくこととする。

【0063】

次に、時刻 $t_4$ で走査線31の電位 $W_S$ が低電位側に遷移することで、図6(A)に示すように、書込みトランジスタ23が非導通状態となる。このとき、駆動トランジスタ22のゲート電極が信号線33から電氣的に切り離されることによってフローティング状態になる。しかし、ゲート-ソース間電圧 $V_{gs}$ が駆動トランジスタ22の閾値電圧 $V_{th}$ に等しいために、当該駆動トランジスタ22はカットオフ状態にある。したがって、駆動トランジスタ22にドレイン-ソース間電流 $I_{ds}$ は流れない。

【0064】

< 信号書込み & 移動度補正期間 >

次に、時刻 $t_5$ で、図6(B)に示すように、信号線33の電位が基準電位 $V_{ofs}$ から映像信号の信号電圧 $V_{sig}$ に切り替わる。続いて、時刻 $t_6$ で、走査線31の電位 $W_S$ が高電位側に遷移することで、図6(C)に示すように、書込みトランジスタ23が導通状態になって映像信号の信号電圧 $V_{sig}$ をサンプリングして画素20内に書き込む。

【0065】

この書込みトランジスタ23による信号電圧 $V_{sig}$ の書込みにより、駆動トランジスタ22のゲート電位 $V_g$ が信号電圧 $V_{sig}$ となる。そして、映像信号の信号電圧 $V_{sig}$ による駆動トランジスタ22の駆動の際に、当該駆動トランジスタ22の閾値電圧 $V_{th}$ が保持容量24に保持された閾値電圧 $V_{th}$ に相当する電圧と相殺される。この閾値キャンセルの原理の詳細については後述する。

【0066】

このとき、有機EL素子21はカットオフ状態（ハイインピーダンス状態）にある。したがって、映像信号の信号電圧 $V_{sig}$ に応じて電源供給線32から駆動トランジスタ22に流れる電流（ドレイン-ソース間電流 $I_{ds}$ ）は有機EL素子21の等価容量25に

10

20

30

40

50

流れ込み、当該等価容量 25 の充電が開始される。

【0067】

有機 EL 素子 21 の等価容量 25 の充電により、駆動トランジスタ 22 のソース電位  $V_s$  が時間の経過と共に上昇していく。このとき既に、駆動トランジスタ 22 の閾値電圧  $V_{th}$  の画素ごとのばらつきがキャンセルされており、駆動トランジスタ 22 のドレイン - ソース間電流  $I_{ds}$  は当該駆動トランジスタ 22 の移動度  $\mu$  に依存したものとなる。

【0068】

ここで、映像信号の信号電圧  $V_{sig}$  に対する保持容量 24 の保持電圧  $V_{gs}$  の比率、即ち書き込みゲイン  $G$  が 1 (理想値) であると仮定する。すると、駆動トランジスタ 22 のソース電位  $V_s$  が  $V_{ofs} - V_{th} + V$  の電位まで上昇することで、駆動トランジスタ 22 のゲート - ソース間電圧  $V_{gs}$  は  $V_{sig} - V_{ofs} + V_{th} - V$  となる。

10

【0069】

すなわち、駆動トランジスタ 22 のソース電位  $V_s$  の上昇分  $V$  は、保持容量 24 に保持された電圧 ( $V_{sig} - V_{ofs} + V_{th}$ ) から差し引かれるように、換言すれば、保持容量 24 の充電電荷を放電するように作用し、負帰還がかけられたことになる。したがって、ソース電位  $V_s$  の上昇分  $V$  は負帰還の帰還量となる。

【0070】

このように、駆動トランジスタ 22 に流れるドレイン - ソース間電流  $I_{ds}$  に応じた帰還量  $V$  でゲート - ソース間電圧  $V_{gs}$  に負帰還をかけることで、駆動トランジスタ 22 のドレイン - ソース間電流  $I_{ds}$  の移動度  $\mu$  に対する依存性を打ち消すことができる。この打ち消す処理が、駆動トランジスタ 22 の移動度  $\mu$  の画素ごとのばらつきを補正する移動度補正処理である。

20

【0071】

より具体的には、駆動トランジスタ 22 のゲート電極に書き込まれる映像信号の信号振幅  $V_{in}$  ( $= V_{sig} - V_{ofs}$ ) が高いほどドレイン - ソース間電流  $I_{ds}$  が大きくなるために、負帰還の帰還量  $V$  の絶対値も大きくなる。したがって、発光輝度レベルに応じた移動度補正処理が行われる。

【0072】

また、映像信号の信号振幅  $V_{in}$  を一定とした場合、駆動トランジスタ 22 の移動度  $\mu$  が大きいほど負帰還の帰還量  $V$  の絶対値も大きくなるために、画素ごとの移動度  $\mu$  のばらつきを取り除くことができる。したがって、負帰還の帰還量  $V$  は移動度補正の補正量とも言える。移動度補正の原理の詳細については後述する。

30

【0073】

<発光期間>

次に、時刻  $t_7$  で走査線 31 の電位  $W_S$  が低電位側に遷移することで、図 6 (D) に示すように、書き込みトランジスタ 23 が非導通状態となる。これにより、駆動トランジスタ 22 のゲート電極は、信号線 33 から電氣的に切り離されるためにフローティング状態になる。

【0074】

ここで、駆動トランジスタ 22 のゲート電極がフローティング状態にあるときは、駆動トランジスタ 22 のゲート - ソース間に保持容量 24 が接続されていることにより、駆動トランジスタ 22 のソース電位  $V_s$  の変動に連動してゲート電位  $V_g$  も変動する。このように、駆動トランジスタ 22 のゲート電位  $V_g$  がソース電位  $V_s$  の変動に連動して変動する動作が、保持容量 24 によるブートストラップ動作である。

40

【0075】

駆動トランジスタ 22 のゲート電極がフローティング状態になり、それと同時に、駆動トランジスタ 22 のドレイン - ソース間電流  $I_{ds}$  が有機 EL 素子 21 に流れ始めることにより、当該電流  $I_{ds}$  に応じて有機 EL 素子 21 のアノード電位が上昇する。

【0076】

そして、有機 EL 素子 21 のアノード電位が  $V_{thel} + V_{cath}$  を越えると、有機

50

EL素子21に駆動電流が流れ始めるため有機EL素子21が発光を開始する。また、有機EL素子21のアノード電位の上昇は、即ち駆動トランジスタ22のソース電位 $V_s$ の上昇に他ならない。駆動トランジスタ22のソース電位 $V_s$ が上昇すると、保持容量24のブートストラップ動作により、駆動トランジスタ22のゲート電位 $V_g$ も連動して上昇する。

【0077】

このとき、ブートストラップゲインが1(理想値)であると仮定した場合、ゲート電位 $V_g$ の上昇量はソース電位 $V_s$ の上昇量に等しくなる。故に、発光期間中駆動トランジスタ22のゲート-ソース間電圧 $V_{gs}$ は $V_{sig} - V_{ofs} + V_{th} - V$ で一定に保持される。そして、時刻 $t_8$ で信号線33の電位が映像信号の信号電圧 $V_{sig}$ から基準電位 $V_{ofs}$ に切り替わる。

10

【0078】

以上説明した一連の回路動作において、閾値補正準備、閾値補正、信号電圧 $V_{sig}$ の書込み(信号書込み)および移動度補正の各処理動作は、1水平走査期間(1H)において実行される。また、信号書込みおよび移動度補正の各処理動作は、時刻 $t_6 - t_7$ の期間において並行して実行される。

【0079】

(閾値キャンセルの原理)

ここで、駆動トランジスタ22の閾値キャンセル(即ち、閾値補正)の原理について説明する。駆動トランジスタ22は、飽和領域で動作するように設計されているために定電流源として動作する。これにより、有機EL素子21には駆動トランジスタ22から、次式(1)で与えられる一定のドレイン-ソース間電流(駆動電流) $I_{ds}$ が供給される。

20

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{gs} - V_{th})^2 \quad \dots \dots (1)$$

ここで、 $W$ は駆動トランジスタ22のチャネル幅、 $L$ はチャネル長、 $C_{ox}$ は単位面積当たりのゲート容量である。

【0080】

図7に、駆動トランジスタ22のドレイン-ソース間電流 $I_{ds}$ 対ゲート-ソース間電圧 $V_{gs}$ の特性を示す。

【0081】

この特性図に示すように、駆動トランジスタ22の閾値電圧 $V_{th}$ の画素ごとのばらつきに対するキャンセル処理を行わないと、閾値電圧 $V_{th}$ が $V_{th1}$ のとき、ゲート-ソース間電圧 $V_{gs}$ に対応するドレイン-ソース間電流 $I_{ds}$ が $I_{ds1}$ になる。

30

【0082】

これに対して、閾値電圧 $V_{th}$ が $V_{th2}$ ( $V_{th2} > V_{th1}$ )のとき、同じゲート-ソース間電圧 $V_{gs}$ に対応するドレイン-ソース間電流 $I_{ds}$ が $I_{ds2}$ ( $I_{ds2} < I_{ds1}$ )になる。すなわち、駆動トランジスタ22の閾値電圧 $V_{th}$ が変動すると、ゲート-ソース間電圧 $V_{gs}$ が一定であってもドレイン-ソース間電流 $I_{ds}$ が変動する。

【0083】

一方、上記構成の画素(画素回路)20では、先述したように、発光時の駆動トランジスタ22のゲート-ソース間電圧 $V_{gs}$ は $V_{sig} - V_{ofs} + V_{th} - V$ である。したがって、これを式(1)に代入すると、ドレイン-ソース間電流 $I_{ds}$ は、次式(2)で表される。

40

$$I_{ds} = (1/2) \cdot \mu (W/L) C_{ox} (V_{sig} - V_{ofs} - V)^2 \quad \dots \dots (2)$$

【0084】

すなわち、駆動トランジスタ22の閾値電圧 $V_{th}$ の項がキャンセルされており、駆動トランジスタ22から有機EL素子21に供給されるドレイン-ソース間電流 $I_{ds}$ は、駆動トランジスタ22の閾値電圧 $V_{th}$ に依存しない。その結果、駆動トランジスタ22の製造プロセスのばらつきや経時変化により、駆動トランジスタ22の閾値電圧 $V_{th}$ が画素ごとに変動したとしても、ドレイン-ソース間電流 $I_{ds}$ が変動しないために、有機

50

EL素子21の発光輝度を一定に保つことができる。

【0085】

(移動度補正の原理)

次に、駆動トランジスタ22の移動度補正の原理について説明する。図8に、駆動トランジスタ22の移動度 $\mu$ が相対的に大きい画素Aと、駆動トランジスタ22の移動度 $\mu$ が相対的に小さい画素Bとを比較した状態で特性カーブを示す。駆動トランジスタ22をポリシリコン薄膜トランジスタなどで構成した場合、画素Aや画素Bのように、画素間で移動度 $\mu$ がばらつくことは避けられない。

【0086】

画素Aと画素Bで移動度 $\mu$ にばらつきがある状態で、駆動トランジスタ22のゲート電極に例えば両画素A, Bに同レベルの信号振幅 $V_{in} (= V_{sig} - V_{ofs})$ を書き込んだ場合を考える。この場合、何ら移動度 $\mu$ の補正を行わないと、移動度 $\mu$ の大きい画素Aに流れるドレイン・ソース間電流 $I_{ds1}$ と移動度 $\mu$ の小さい画素Bに流れるドレイン・ソース間電流 $I_{ds2}$ の間には大きな差が生じてしまう。このように、移動度 $\mu$ の画素ごとのばらつきに起因してドレイン・ソース間電流 $I_{ds}$ に画素間で大きな差が生じると、画面のユニフォーミティが損なわれる。

【0087】

ここで、先述した式(1)のトランジスタ特性式から明らかなように、移動度 $\mu$ が大きいとドレイン・ソース間電流 $I_{ds}$ が大きくなる。したがって、負帰還における帰還量 $V$ は移動度 $\mu$ が大きくなるほど大きくなる。図8に示すように、移動度 $\mu$ の大きな画素Aの帰還量 $V_1$ は、移動度の小さな画素Bの帰還量 $V_2$ に比べて大きい。

【0088】

そこで、移動度補正処理によって駆動トランジスタ22のドレイン・ソース間電流 $I_{ds}$ に応じた帰還量 $V$ でゲート・ソース間電圧 $V_{gs}$ に負帰還をかけることにより、移動度 $\mu$ が大きいほど負帰還が大きくなることになる。その結果、移動度 $\mu$ の画素ごとのばらつきを抑制することができる。

【0089】

具体的には、移動度 $\mu$ の大きな画素Aで帰還量 $V_1$ の補正をかけると、ドレイン・ソース間電流 $I_{ds}$ は $I_{ds1}$ から $I_{ds1}$ まで大きく下降する。一方、移動度 $\mu$ の小さな画素Bの帰還量 $V_2$ は小さいために、ドレイン・ソース間電流 $I_{ds}$ は $I_{ds2}$ から $I_{ds2}$ までの下降となり、それ程大きく下降しない。結果的に、画素Aのドレイン・ソース間電流 $I_{ds1}$ と画素Bのドレイン・ソース間電流 $I_{ds2}$ とはほぼ等しくなるために、移動度 $\mu$ の画素ごとのばらつきが補正される。

【0090】

以上をまとめると、移動度 $\mu$ の異なる画素Aと画素Bがあった場合、移動度 $\mu$ の大きい画素Aの帰還量 $V_1$ は移動度 $\mu$ の小さい画素Bの帰還量 $V_2$ に比べて大きくなる。つまり、移動度 $\mu$ が大きい画素ほど帰還量 $V$ が大きく、ドレイン・ソース間電流 $I_{ds}$ の減少量が大きくなる。

【0091】

したがって、駆動トランジスタ22のドレイン・ソース間電流 $I_{ds}$ に応じた帰還量 $V$ で、ゲート・ソース間電圧 $V_{gs}$ に負帰還をかけることで、移動度 $\mu$ の異なる画素のドレイン・ソース間電流 $I_{ds}$ の電流値が均一化される。その結果、移動度 $\mu$ の画素ごとのばらつきを補正することができる。すなわち、駆動トランジスタ22に流れる電流(ドレイン・ソース間電流 $I_{ds}$ )に応じた帰還量 $V$ で、駆動トランジスタ22のゲート・ソース間電圧 $V_{gs}$ に負帰還をかける処理が移動度補正処理となる。

【0092】

ここで、図2に示した画素(画素回路)20において、閾値補正、移動度補正の有無による映像信号の信号電圧 $V_{sig}$ と駆動トランジスタ22のドレイン・ソース間電流 $I_{ds}$ との関係について図9を用いて説明する。

【0093】

10

20

30

40

50

図9において、(A)は閾値補正および移動度補正を共に行わない場合、(B)は移動度補正を行わず、閾値補正のみを行った場合、(C)は閾値補正および移動度補正を共に行った場合をそれぞれ示している。図9(A)に示すように、閾値補正および移動度補正を共に行わない場合には、閾値電圧 $V_{th}$ および移動度 $\mu$ の画素A, Bごとのばらつきに起因してドレイン-ソース間電流 $I_{ds}$ に画素A, B間で大きな差が生じることになる。

【0094】

これに対し、閾値補正のみを行った場合は、図9(B)に示すように、ドレイン-ソース間電流 $I_{ds}$ のばらつきをある程度低減できるものの、移動度 $\mu$ の画素A, Bごとのばらつきに起因する画素A, B間でのドレイン-ソース間電流 $I_{ds}$ の差は残る。そして、閾値補正および移動度補正を共に行うことで、図9(C)に示すように、閾値電圧 $V_{th}$ および移動度 $\mu$ の画素A, Bごとのばらつきに起因する画素A, B間でのドレイン-ソース間電流 $I_{ds}$ の差をほぼ無くすることができる。したがって、どの階調においても有機EL素子21の輝度ばらつきは発生せず、良好な画質の表示画像を得ることができる。

10

【0095】

また、図2に示した画素20は、閾値補正および移動度補正の各補正機能に加えて、先述した保持容量24によるブートストラップ動作の機能を備えていることで、次のような作用効果を得ることができる。

【0096】

すなわち、有機EL素子21のI-V特性の経時変化に伴って駆動トランジスタ22のソース電位 $V_s$ が変化したとしても、保持容量24によるブートストラップ動作により、駆動トランジスタ22のゲート-ソース間電位 $V_{gs}$ を一定に維持することができる。したがって、有機EL素子21に流れる電流は変化せず一定となる。その結果、有機EL素子21の発光輝度も一定に保たれるために、有機EL素子21のI-V特性が経時変化したとしても、それに伴う輝度劣化のない画像表示を実現できる。

20

【0097】

(有機EL素子の容量不足による問題点)

図2の画素回路において、保持容量22の容量値を $C_{cs}$ 、駆動トランジスタ22のゲート-ソース間の寄生容量の容量値を $C_{gs}$ 、有機EL素子21の等価容量の容量値を $C_{oled}$ とする。このとき、映像信号の信号電圧 $V_{sig}$ を書き込むときの書込みゲイン $G$ は次式(3)で与えられる。

30

$$G = 1 - \{ (C_{cs} + C_{gs}) / (C_{cs} + C_{gs} + C_{oled}) \} \quad \dots (3)$$

この式(3)から明らかなように、有機EL素子21の等価容量の容量値 $C_{oled}$ が大きければ大きいほど、書込みゲイン $G$ は1(理想値)に近づくことがわかる。

【0098】

一方、近年、表示装置の高精細化に伴って画素20が益々微細化される傾向にある。画素20が微細化されると、必然的に有機EL素子21のサイズも小さくなる。すると、有機EL素子21の等価容量の容量値 $C_{oled}$ が小さくなる。その結果、上記式(3)から明らかなように、書込みゲイン $G$ が低下する。

【0099】

前にも述べたように、有機EL素子21の容量不足を補うために、一般的に、有機EL素子21のアノード電極と固定電位ノードとの間に補助容量を接続する方策が採られる。しかしながら、レイアウト上大きな面積を必要とする補助容量を画素20ごとに追加したのでは、画素20内のレイアウトの過密度化を引き起こす。また、画素20の微細化、ひいては有機EL表示装置10の高精細化の妨げにもなる。

40

【0100】

[本実施形態の特徴部分]

そこで、本実施形態では、画素20内に補助容量を追加して設けるのではなく、隣接画素の信号線33の配線容量を有機EL素子21の補助容量として使用することで有機EL素子21の容量不足を補うようにする。ここで、信号線33の配線容量としては、信号線33に付く寄生容量や書込みトランジスタ23の寄生容量、走査線31と配線が交差する

50

部分の配線間のオーバーラップ容量などが挙げられる。

【0101】

具体的には、図10に示すように、1本の信号線33に対して行数m分の個数の書込みトランジスタ23(23-1~23-m)が接続されているため、1本の信号線33にはm個の書込みトランジスタ23の寄生容量が付く。また、1本の信号線33に対して行数m分の本数の走査線31(31-1~31-m)が交差し、その交差部分に配線間のオーバーラップ容量が形成されるため、1本の信号線33にはm個のオーバーラップ容量が付く。信号線33に付く寄生容量も含めてトータルとして、信号線33の配線容量は多大な容量となる。

【0102】

図11は、本発明の一実施形態に係る有機EL表示装置10Aの構成の概略を示すシステム構成図であり、図中、図1と同等部分には同一符号を付して示している。ここでは、図面の簡略化のため、ある1つの行における互いに隣接する3画素20i-1, 20i, 20i+1についてその回路構成を示している。また、画素20iを偶数列の画素とし、画素20i-1, 20i+1を奇数列の画素とする。

【0103】

画素20i-1, 20i, 20i+1は、図2に示す画素回路と同じ画素構成を採っている。すなわち、画素20i-1は、有機EL素子21i-1、駆動トランジスタ22i-1、書込みトランジスタ23i-1および保持容量24i-1を有する画素構成となっている。同様に、画素20i, 20i+1は、有機EL素子21i, 21i+1、駆動トランジスタ22i, 22i+1、書込みトランジスタ23i, 23i+1および保持容量24i, 24i+1をそれぞれ有する画素構成となっている。

【0104】

これら3画素20i-1, 20i, 20i+1はさらに、映像信号の信号電圧Vsigの書込み時に有機EL素子21i-1, 21i, 21i+1の各アノード電極に対して隣接画素の信号線33i, 33i+1, 33i+2を電氣的に接続するスイッチ素子を有している。このスイッチ素子として、制御トランジスタ26i-1, 26i, 26i+1が用いられる。制御トランジスタ26i-1, 26i, 26i+1は、有機EL素子21i-1, 21i, 21i+1のアノード電極/駆動トランジスタ22i-1, 22i, 22i+1のソース電極と隣接画素の信号線33i, 33i+1, 33i+2との間に接続されている。

【0105】

上記の画素構成において、偶数列の画素20iを駆動するときには、制御トランジスタ26-iを導通状態にすることで、当該制御トランジスタ26-iを介して隣接画素20i+1の信号線33i+1が駆動トランジスタ22iのソース電極に電氣的に接続される。これにより、隣接画素20i+1の信号線33i+1の配線容量を、有機EL素子21iとして使うことができる。

【0106】

ただし、偶数列の画素20iを駆動するときに、奇数列の画素20i+1の信号線33i+1を使う訳であるから、偶数列の画素20iと奇数列の画素20i+1とを同時に駆動することはできない。同様に、奇数列の画素20i+1を駆動するときに、偶数列の画素20i+2を同時に駆動することはできない。

【0107】

そこで、奇数列と偶数列とを1H(Hは水平期間)ごとに駆動する駆動タイミングとする。そのため、図11に示すように、書込み走査回路40oとして、奇数列駆動用の書込み走査回路40oと、偶数列駆動用の書込み走査回路40eとが設けられている。奇数列駆動用の書込み走査回路40oは、奇数列の画素20i-1, 20i+1の書込みトランジスタ23i-1, 23i+1に対して書込み走査信号WSoを与える。偶数列駆動用の書込み走査回路40eは、偶数列の画素20iの書込みトランジスタ23iに対して書込み走査信号WSeを与える。

10

20

30

40

50

## 【0108】

一方、奇数列の画素  $20i - 1$  ,  $20i + 1$  の制御トランジスタ  $26i - 1$  ,  $26i + 1$  には制御信号  $SSo$  が、偶数列の画素  $20i$  の制御トランジスタ  $26i$  には制御信号  $SSe$  がそれぞれ与えられる。これら制御信号  $SSo$  ,  $SSe$  は、例えば、奇数列用、偶数列用の2系統の走査回路（図示を省略）から、書込み走査回路  $40o$  ,  $40e$  の走査に同期して出力される。

## 【0109】

図12は、本実施形態に係る有機EL表示装置10Aの駆動タイミングを示すタイミング波形図である。図12には、書込み走査信号  $WSo$  ,  $WSe$ 、制御信号  $SSo$  ,  $SSe$  およびセレクト信号  $SELo$  ,  $SELe$  のタイミング関係と信号線33の電位を示している。

10

## 【0110】

セレクト信号  $SELo$  ,  $SELe$  は、信号出力回路60において、奇数列の信号線  $33i - 1$  ,  $33i + 1$  と偶数列の信号線  $33i$  ,  $33i + 2$  とに、映像信号の信号電圧  $Vsig$  と基準電位  $Vofs$  とを選択的に出力ための切り替え信号である。なお、本例では、基準電位  $Vofs$  としてカソード電位  $Vcath$  と同電位を用いるものとする。

## 【0111】

図11および図12において、奇数列の画素  $20i - 1$  ,  $20i + 1$  を駆動する際は、奇数列の信号線  $33i - 1$  ,  $33i + 1$  にはセレクト信号  $SELo$  による駆動の下にデータ信号（映像信号の信号電圧  $Vsig$ ）をチャージさせておく。また、偶数列の信号線  $33i$  ,  $33i + 2$  にはセレクト信号  $SELe$  による駆動の下に基準電位  $Vofs$ （=カソード電位  $Vcath$ ）をチャージさせておく。

20

## 【0112】

その後、制御信号  $SSo$  による駆動の下に奇数列の画素  $20i - 1$  ,  $20i + 1$  の制御トランジスタ  $26i - 1$  ,  $26i + 1$  を導通状態にする。そして、制御トランジスタ  $26i - 1$  ,  $26i + 1$  の導通期間において、書込み走査信号  $WSo$  による駆動の下に奇数列の書込みトランジスタ  $23i - 1$  ,  $23i + 1$  を導通状態にする。これにより、奇数列の画素  $20i - 1$  ,  $20i + 1$  に対して映像信号の信号電圧  $Vsig$  の書込みが書込みゲイン  $G$  に応じて行われる。

## 【0113】

この信号電圧  $Vsig$  の書込み時には、制御トランジスタ  $26i - 1$  ,  $26i + 1$  が導通状態にあることで、偶数列の信号線  $33i$  ,  $33i + 2$  の配線容量が有機EL素子  $21i - 1$  ,  $21i + 1$  の等価容量に対して並列的に接続される。これにより、偶数列の信号線  $33i$  ,  $33i + 2$  の配線容量は、有機EL素子  $21i - 1$  ,  $21i + 1$  の補助容量としての機能を持つことになる。

30

## 【0114】

ここで、信号線  $33i$  ,  $33i + 2$  の配線容量の容量値を  $Csub$  とすると、信号電圧  $Vsig$  の書込みゲイン  $G$  は次式(4)で与えられる。

$$G = 1 - \left\{ \frac{(Ccs + Cgs)}{(Ccs + Cgs + Cole + Csub)} \right\} \dots (4)$$

40

## 【0115】

その後の1Hでは、偶数列の画素  $20i$  の駆動を行う。具体的には、偶数列の信号線  $33i$  にはセレクト信号  $SELe$  による駆動の下にデータ信号をチャージさせ、奇数列の信号線  $33i - 1$  ,  $33i + 1$  にはセレクト信号  $SELo$  による駆動の下に基準電位  $Vofs$ （=カソード電位  $Vcath$ ）をチャージさせておく。

## 【0116】

その後、制御信号  $SSe$  による駆動の下に奇数列の画素  $20i$  の制御トランジスタ  $26i$  を導通状態にし、当該導通期間において、書込み走査信号  $WSe$  による駆動の下に偶数列の書込みトランジスタ  $23i$  を導通状態にする。これにより、偶数列の画素  $20i$  に対して、上記式(4)による書込みゲイン  $G$  によって映像信号の信号電圧  $Vsig$  の書込み

50

が行われる。このとき、制御トランジスタ 26i が導通状態にあることで、奇数列の信号線 33i + 1 の配線容量が有機 EL 素子 21i の等価容量に対して並列的に接続されて有機 EL 素子 21i の補助容量として機能する。

【0117】

上述したように、隣接画素の信号線 33 の配線容量を有機 EL 素子 21 の補助容量として使用することで、画素 20 内に補助容量を追加しなくても、有機 EL 素子 21 の容量不足を補うことができる。これにより、画素 20 内のレイアウトの過密度化を抑えつつ、映像信号の信号電圧  $V_{sig}$  の書込みゲイン  $G$  として十分なゲインを確保できる。そして、画素 20 内のレイアウトの過密度化を抑えることで、製造段階での混入物によるショートなどに起因する画素不良の発生を抑えることができる。また、十分な書込みゲイン  $G$  で信号電圧  $V_{sig}$  の書込みができることで、良好な表示画像を得ることができる。

10

【0118】

また、画素 20 内に補助容量を追加する場合に比べて、画素 20 の微細化を図ることができるため、有機 EL 表示装置 10A の高精細化が容易になる。特に、画素 20 の微細化に伴って有機 EL 素子 21 のサイズが小さくなり、有機 EL 素子 21 の容量不足が生じたとしても、その不足分を隣接画素の信号線 33 の配線容量で補うことができるため、有機 EL 表示装置 10A の高精細化に大きく寄与できる。

【0119】

信号線 33 の配線容量は画素数や寄生容量などに左右されるが、図 10 から明らかなように、そのトータルの配線容量を、画素 20 内に形成される補助容量よりも大きな容量値とすることができるため、書込みゲイン  $G$  としてより大きなゲインを設定できる。これにより、書込みゲイン  $G$  を高く設定できる分だけ映像信号の信号電圧  $V_{sig}$  の低電圧化を図ることができる。

20

【0120】

また、図 13 に示すように、画素アレイ部 30 の外部において、信号線 33 に容量素子 35 を付加することで、信号線 33 の配線容量をさらに大きくすることができる。信号線 33 に容量素子 35 を付加するのは画素アレイ部 30 の外部であるため、容量素子 35 を容易に大容量化することが可能である。そして、容量素子 35 の容量値を大きく設定し、トータルの配線容量をより大きなものとするので、書込みゲイン  $G$  をより理想値に近づけることができる。

30

【0121】

なお、本例では、書込み走査回路 40o, 40e とは別に奇数列用、偶数列用の 2 系統の走査回路を設け、これら走査回路で制御信号  $SS_o$ ,  $SS_e$  を生成するとしたが、これに限られるものではない。図 12 のタイミング波形図から明らかなように、制御信号  $SS_o$ ,  $SS_e$  は、信号書込み + 移動度補正期間を決める書込み走査信号  $WS_o$ ,  $WS_e$  とはパルス幅が異なるだけである。したがって、制御信号  $SS_o$ ,  $SS_e$  のパルス幅を決めるイネーブルパルスを別に用意することで、書込み走査回路 40o, 40e を上記 2 系統の走査回路として兼用することも可能である。

【0122】

[変形例]

上記実施形態では、有機 EL 素子 21 の駆動回路が、基本的に、駆動トランジスタ 22 および書込みトランジスタ 23 の 2 つのトランジスタからなる画素構成の場合を例に挙げて説明したが、本発明はこの画素構成への適用に限られるものではない。すなわち、本発明は、駆動トランジスタ 22 に駆動電流を供給する電源供給線 32 の電位（電源電位） $D_S$  を切り替えることによって有機 EL 素子 21 の発光 / 非発光の制御を行なう画素構成に対して適用可能である。

40

【0123】

一例として、図 14 に示すように、駆動トランジスタ 22、書込みトランジスタ 23 に加えて、発光制御トランジスタ 28 および 2 つのスイッチングトランジスタ 29, 30 を有する 5 つのトランジスタからなる 5Tr の回路構成を基本構成とする画素 20 が知ら

50

れている（例えば、特開2005-345722号公報参照）。ここでは、発光制御トランジスタ28としてPchトランジスタ、スイッチングトランジスタ29, 30としてNchを用いているが、これらの導電型の組み合わせは任意である。

#### 【0124】

発光制御トランジスタ28は、駆動トランジスタ22に対して直列に接続され、駆動トランジスタ22への高電位Vccpの供給を選択的に行うことで、有機EL素子21の発光/非発光の制御を行なう。スイッチングトランジスタ29は、駆動トランジスタ22のゲート電極に基準電位Vofsを選択的に与えることで、そのゲート電位Vgを基準電位Vofsに初期化する。スイッチングトランジスタ30は、駆動トランジスタ22のソース電極に低電位iniを選択的に与えることで、そのソース電位Vsを低電位iniに初期化する。

10

#### 【0125】

ここでは、他の画素構成として、5Trの回路構成を例に挙げたが、例えば、信号線33を通して基準電位Vofsを供給し、当該基準電位Vofsを書込みトランジスタ23によって書き込むようにすることでスイッチングトランジスタ27を省略するなど、種々の画素構成のものが考えられる。

#### 【0126】

また、上記実施形態では、画素20の電気光学素子として、有機EL素子を用いた有機EL表示装置に適用した場合を例に挙げて説明したが、本発明はこの適用例に限られるものではない。具体的には、本発明は、無機EL素子、LED素子、半導体レーザー素子など、デバイスに流れる電流値に応じて発光輝度が変化する電流駆動型の電気光学素子（発光素子）を用いた表示装置全般に対して適用可能である。

20

#### 【0127】

##### [適用例]

以上説明した本発明による表示装置は、電子機器に入力された映像信号、若しくは、電子機器内で生成した映像信号を、画像若しくは映像として表示するあらゆる分野の電子機器の表示装置に適用することが可能である。一例として、図15～図19に示す様々な電子機器、例えば、デジタルカメラ、ノート型パーソナルコンピュータ、携帯電話等の携帯端末装置、ビデオカメラなどの表示装置に適用することが可能である。

30

#### 【0128】

このように、あらゆる分野の電子機器の表示装置として本発明による表示装置を用いることにより、各種の電子機器において高品位な画像表示を行うことができる。すなわち、先述した実施形態の説明から明らかなように、本発明による表示装置は、画素内に補助容量を追加しなくても、有機EL素子の容量不足を補うことができるため、十分な書込みゲインを確保しつつ表示装置の高精細化を図ることができる。

#### 【0129】

本発明による表示装置は、封止された構成のモジュール形状のものをも含む。例えば、画素アレイ部に透明なガラス等の対向部が貼り付けられて形成された表示モジュールが該当する。この透明な対向部には、カラーフィルタ、保護膜等、更には、上記した遮光膜が設けられてもよい。なお、表示モジュールには、外部から画素アレイ部への信号等を入出力するための回路部やFPC（フレキシブルプリントサーキット）等が設けられていてもよい。

40

#### 【0130】

以下に、本発明が適用される電子機器の具体例について説明する。

#### 【0131】

図15は、本発明が適用されるテレビジョンセットの外観を示す斜視図である。本適用例に係るテレビジョンセットは、フロントパネル102やフィルターガラス103等から構成される映像表示画面部101を含み、その映像表示画面部101として本発明による表示装置を用いることにより作成される。

#### 【0132】

50

図 16 は、本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。本適用例に係るデジタルカメラは、フラッシュ用の発光部 111、表示部 112、メニュースイッチ 113、シャッターボタン 114 等を含み、その表示部 112 として本発明による表示装置を用いることにより作製される。

【0133】

図 17 は、本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。本適用例に係るノート型パーソナルコンピュータは、本体 121 に、文字等を入力するとき操作されるキーボード 122、画像を表示する表示部 123 等を含み、その表示部 123 として本発明による表示装置を用いることにより作製される。

10

【0134】

図 18 は、本発明が適用されるビデオカメラの外観を示す斜視図である。本適用例に係るビデオカメラは、本体部 131、前方を向いた側面に被写体撮影用のレンズ 132、撮影時のスタート/ストップスイッチ 133、表示部 134 等を含み、その表示部 134 として本発明による表示装置を用いることにより作製される。

【0135】

図 19 は、本発明が適用される携帯端末装置、例えば携帯電話機を示す外観図であり、(A) は開いた状態での正面図、(B) はその側面図、(C) は閉じた状態での正面図、(D) は左側面図、(E) は右側面図、(F) は上面図、(G) は下面図である。本適用例に係る携帯電話機は、上側筐体 141、下側筐体 142、連結部(ここではヒンジ部) 143、ディスプレイ 144、サブディスプレイ 145、ピクチャーライト 146、カメラ 147 等を含んでいる。そして、ディスプレイ 144 やサブディスプレイ 145 として本発明による表示装置を用いることにより本適用例に係る携帯電話機が作製される。

20

【図面の簡単な説明】

【0136】

【図 1】本発明が適用される有機 EL 表示装置の構成の概略を示すシステム構成図である。

【図 2】本適用例に係る有機 EL 表示装置の画素の回路構成を示す回路図である。

【図 3】画素の断面構造の一例を示す断面図である。

【図 4】本適用例に係る有機 EL 表示装置の回路動作の説明に供するタイミング波形図である。

30

【図 5】本適用例に係る有機 EL 表示装置の回路動作の説明図(その 1)である。

【図 6】本適用例に係る有機 EL 表示装置の回路動作の説明図(その 2)である。

【図 7】駆動トランジスタの閾値電圧  $V_{th}$  のばらつきに起因する課題の説明に供する特性図である。

【図 8】駆動トランジスタの移動度  $\mu$  のばらつきに起因する課題の説明に供する特性図である。

【図 9】閾値補正、移動度補正の有無による映像信号の信号電圧  $V_{sig}$  と駆動トランジスタのドレイン・ソース間電流  $I_{ds}$  との関係の説明に供する特性図である。

【図 10】信号線の配線容量の説明図である。

40

【図 11】本発明の一実施形態に係る有機 EL 表示装置の構成の概略を示すシステム構成図である。

【図 12】本実施形態に係る有機 EL 表示装置の駆動タイミングを示すタイミング波形図である。

【図 13】本実施形態の変形例に係る有機 EL 表示装置の構成の概略を示すシステム構成図である。

【図 14】他の構成の画素の回路構成の一例を示す回路図である。

【図 15】本発明が適用されるテレビジョンセットの外観を示す斜視図である。

【図 16】本発明が適用されるデジタルカメラの外観を示す斜視図であり、(A) は表側から見た斜視図、(B) は裏側から見た斜視図である。

50

【図17】本発明が適用されるノート型パーソナルコンピュータの外観を示す斜視図である。

【図18】本発明が適用されるビデオカメラの外観を示す斜視図である。

【図19】本発明が適用される携帯電話機を示す外観図であり、(A)は開いた状態での正面図、(B)はその側面図、(C)は閉じた状態での正面図、(D)は左側面図、(E)は右側面図、(F)は上面図、(G)は下面図である。

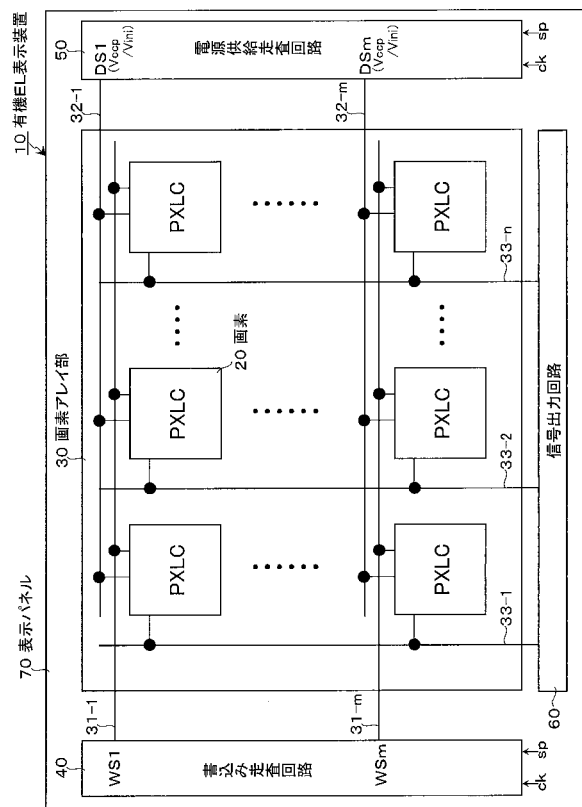
【符号の説明】

【0137】

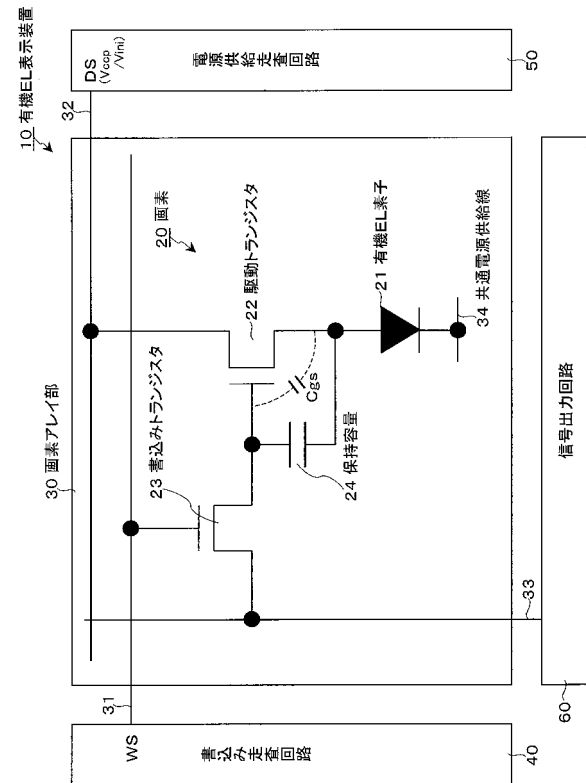
10, 10A...有機EL表示装置、20(20i-1, 20i, 20i+1), 20'...画素、21...有機EL素子、22...駆動トランジスタ、23...書き込みトランジスタ、24...保持容量、25...有機EL素子の等価容量、26(26i-1, 26i, 26i+1)...制御トランジスタ、30...画素アレイ部、31(31-1~31-m)...走査線、32(32-1~32-m)...電源供給線、33(33-1~33-n)...信号線、34...共通電源供給線、40(40o, 40e)...書き込み走査回路、50...電源供給走査回路、60...信号出力回路、70...表示パネル

10

【図1】

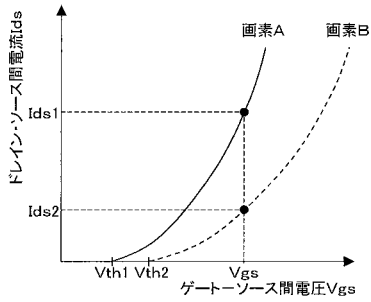


【図2】

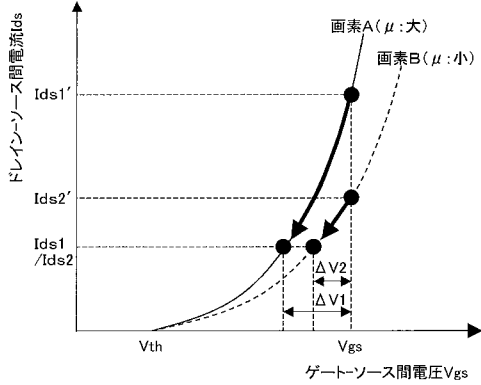




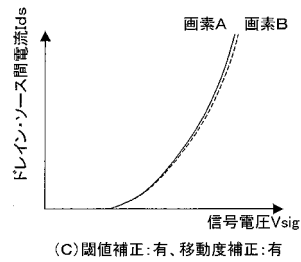
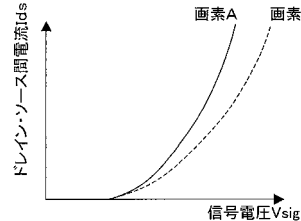
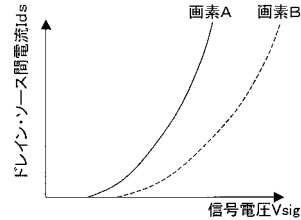
【 図 7 】



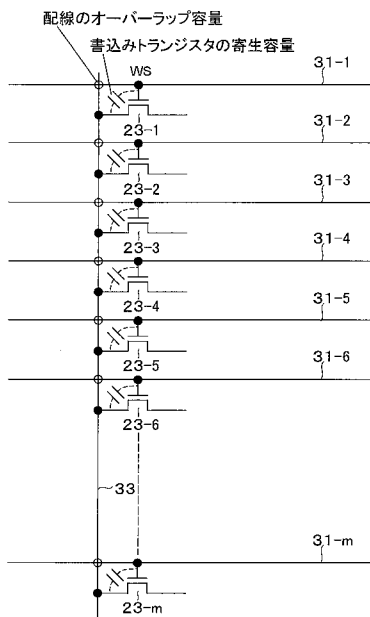
【 図 8 】



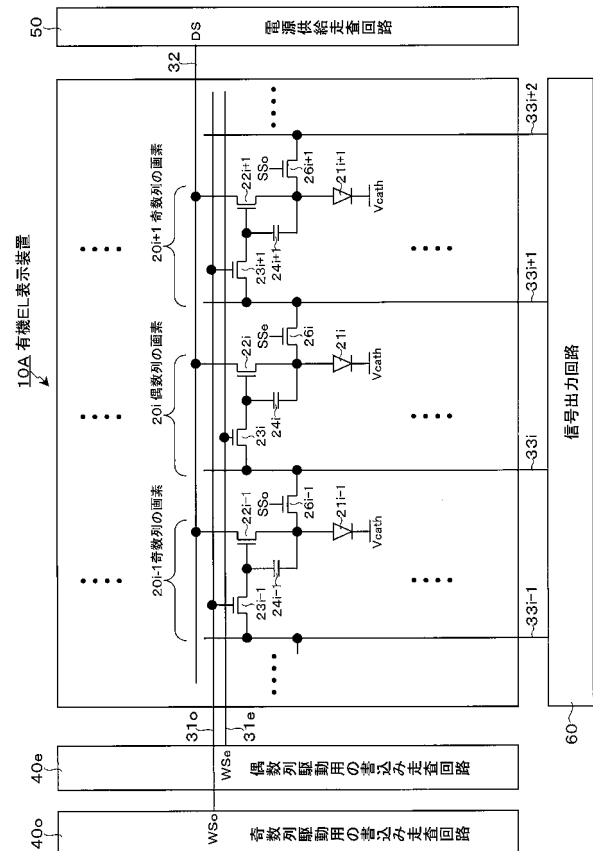
【 図 9 】



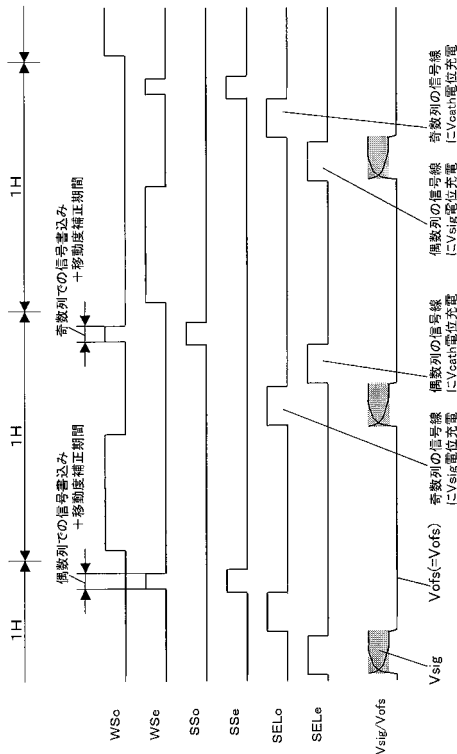
【 図 10 】



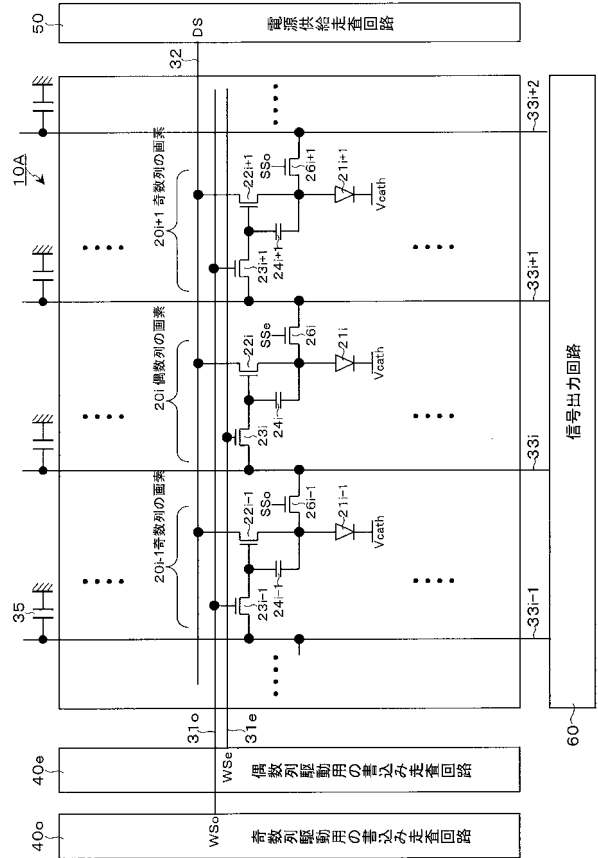
【 図 11 】



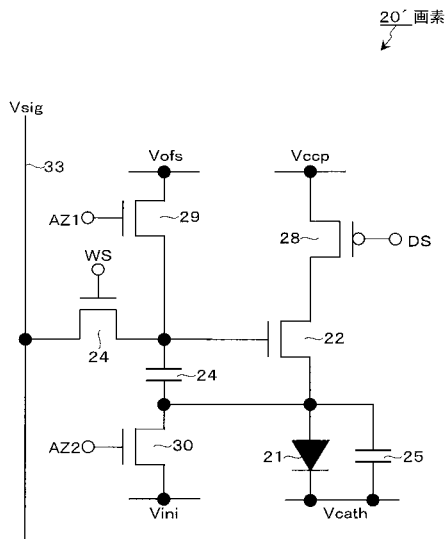
【図 1 2】



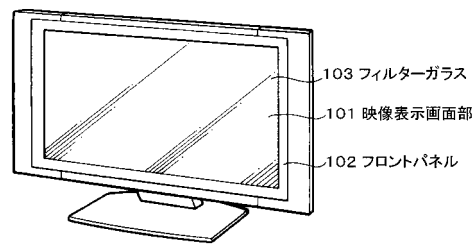
【図 1 3】



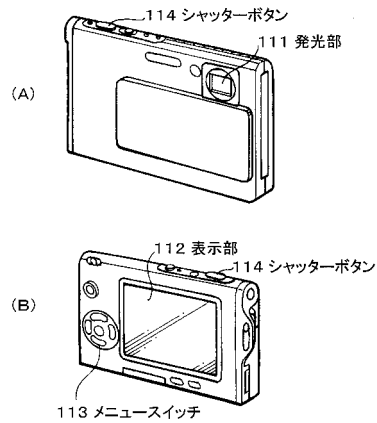
【図 1 4】



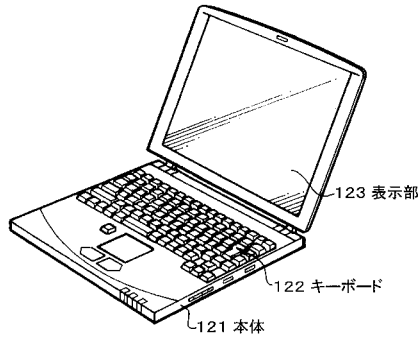
【図 1 5】



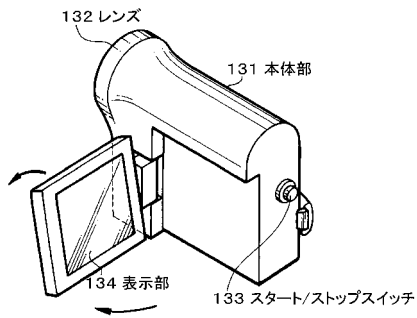
【図 1 6】



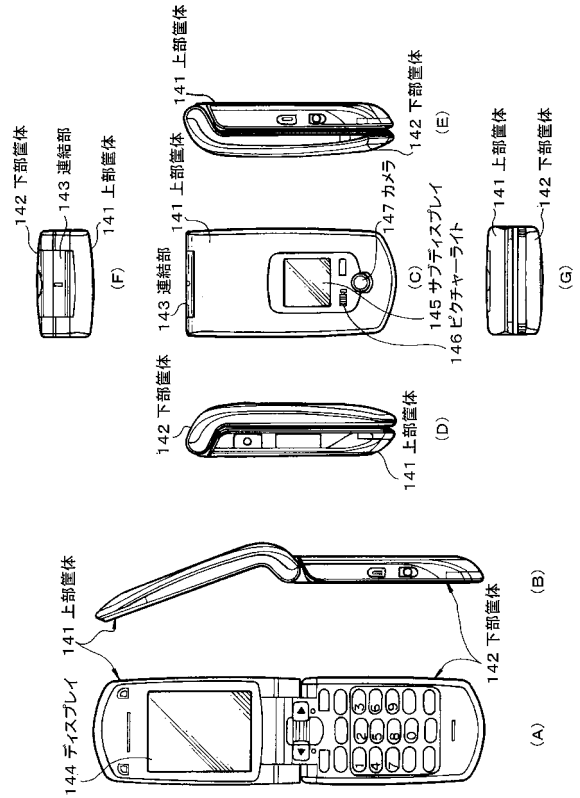
【図17】



【図18】



【図19】



---

フロントページの続き

(51)Int.Cl.

F I

テーマコード(参考)

H 0 5 B	33/14	A
H 0 5 B	33/26	Z
G 0 9 G	3/20	6 1 1 J