

發明專利說明書 200425355

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號： 92107427

※申請日期： 92.10.3 ※IPC 分類： H01L 21/52

壹、發明名稱：(中文/英文)

在覆晶貼附封裝製程中維持焊錫厚度之方法

METHOD FOR MAINTAINING SOLDER THICKNESS IN FLIPCHIP
ATTACH PACKAGING PROCESSES

貳、申請人：(共 1 人)

姓名或名稱：(中文/英文)

美商菲爾卻德半導體公司

FAIRCHILD SEMICONDUCTOR CORPORATION

代表人：(中文/英文)

保羅 D 迪瓦

DELVA, PAUL D.

住居所或營業所地址：(中文/英文)

美國緬因州南波特蘭市羅寧丘路82號

82 RUNNING HILL ROAD, MS 35-4E SOUTH PORTLAND,
MAINE 04106, U.S.A.

國籍：(中文/英文)

美國 U.S.A.

參、發明人：(共 4 人)

姓 名：(中文/英文)

1. 康蘇洛 N 譚普茲
TANGPUZ, CONSUELO N.
2. 羅密勒 N 瑪納泰德
MANATAD, ROMEL N.
3. 瑪姬 T 羅絲
RIOS, MARGIE T.
4. 爾溫 維克多 R 庫茲
CRUZ, ERWIN VICTOR R.

住居所地址：(中文/英文)

1. 菲律賓塞布省拉布拉布市帕裘區麥克斯莫帕塔林赫二世道464號
464 MAXIMO PATALINGHUG JR. AVE., PAJO, LAPULAPU
CITY, CEBU, PHILIPPINES 6015
2. 菲律賓塞布省曼導市蘇班達庫區科提斯街1101 H號
1101 H. CORTES ST., SUBANGDAKU, MANDAUE CITY,
CEBU, PHILIPPINES 6014
3. 菲律賓塞布省曼導市巴薩區科提斯村
CORTES VILLAGE, BASAK, MANDAUE CITY, CEBU,
PHILIPPINES 6015
4. 菲律賓塞布省拉布拉布市拉布拉布郵局後方
BACK OF LAPULAPU CITY POST OFFICE, LAPULAPU CITY,
CEBU, PHILIPPINES 6015

國 籍：(中文/英文)

- 1.-4. 皆菲律賓 PHILIPPINES

肆、聲明事項：

本案係符合專利法第二十條第一項 第一款但書或 第二款但書規定之期間，其日期為： 年 月 日。

本案申請前已向下列國家（地區）申請專利：

1. 美國；2002年10月3日；60/417,800

2. 美國；2003年10月2日；10/678,010

3.

4.

5.

主張國際優先權(專利法第二十四條)：

【格式請依：受理國家（地區）；申請日；申請案號數 順序註記】

1. 美國；2002年10月3日；60/417,800

2. 美國；2003年10月2日；10/678,010

3.

4.

5.

主張國內優先權(專利法第二十五條之一)：

【格式請依：申請日；申請案號數 順序註記】

1.

2.

主張專利法第二十六條微生物：

國內微生物 【格式請依：寄存機構；日期；號碼 順序註記】

國外微生物 【格式請依：寄存國名；機構；日期；號碼 順序註記】

熟習該項技術者易於獲得，不須寄存。

玖、發明說明：

交叉參考相關申請案

本申請案聲明在2002年10月3日於美國提出之60/417,800號申請案號，其全文在此納入供作參考。

【發明所屬之技術領域】

本發明大體關於製造積體電路(ICs)及半導體裝置之方法以及生成之結構，較特別的是，本發明大體關於用於半導體裝置之封裝及製成此封裝之方法。

【先前技術】

半導體處理係在一晶圓上建立起數百枚個體IC晶片，諸個體晶片隨後切割、測試、組裝、及針對不同之用途而封裝，在此處理中之封裝步驟在成本及穩定性上皆為一重要步驟，個體IC晶片需正確連接於外部電路且經封裝以利於使用在較大之電路或系統內。

半導體裝置有多種不同之封裝類型(“半導體封裝”或“封裝”)，其中一半導體封裝類型稱為一引線模塑式封裝內之覆晶(FLMP)，此型封裝詳述於第09/464,885及10/413,668號美國專利申請案中，其內文在此納入供作參考。FLMP含有一引線框架結構，其具有一晶粒貼附墊片及延伸遠離於晶粒貼附墊片之引線，晶粒貼附墊片聯結於設有焊錫之半導體晶粒之前側面，而半導體晶粒之後側面則通過模塑材料而曝露。引線沿橫向延伸遠離於模塑材料，且實質上與半導體晶粒之後側面及模塑材料之一表面相同平面。半導體晶粒之前側面可含有一半導體晶粒內之一MOSFET(金屬氧

化物半導體場效電晶體)之閘極區及源極區，半導體晶粒之後側面則可含有MOSFET之汲極區。當半導體封裝安裝於一電路基板時，晶粒之後側面及引線即連接於電路基板上之導電性突塊，電路基板可為一印刷電路板。

此一半導體封裝具有多項優點，第一，因為半導體晶粒之後側面與電路基板之間有一實質上為直接之電力連接，由於半導體晶粒內之閘極區與源極區以及電路基板之間有一短且低電阻之導電性路徑，故晶粒封裝之電阻幾乎可省略不計，此造成根據涵蓋範圍尺寸之其中一工業上最低 $R_{DS(ON)}$ ， $R_{DS(ON)}$ 為導通電阻，其相關聯於自切斷狀態導通晶粒封裝內之一MOSFET。

上述半導體封裝之第二項優點為減小厚度，例如，相較於大約1.6 mm高之一般配線接合式SOIC-8封裝，一FLMP可具有一小於約1.0 mm高度，FLMP可具有相同或更佳之電力與熱力性能，同時較小於一標準SOIC-8封裝，而較薄之半導體封裝特別有必要，因為可攜性電子裝置(例如無線電話及膝上型電腦)之尺寸日益減小。

儘管上述半導體封裝具有多項優點，或可達成多項改良，但是當大量生產上述類型之半導體封裝時，亦會發生多項問題。諸項問題例如包括矽在形成時破裂，因為來自引線框架結構之晶粒貼附區之凹凸不平之晶粒絕緣支座；濕氣滲入半導體封裝；引線框架結構與模塑材料之間之脫落；及最後模塑材料流至一曝露之晶粒表面及引線上(在裝置應用期間有礙封裝之功能效率性或可能故障)。其他問題包

括電路板接合墊片與半導體晶粒之間不良之焊接，以及在單一化製程期間不均一之切割。

在此方法之一改良中，一以鉛為主之焊塊已使用做為一應力吸收件，藉此在施加一壓縮或熱應力時使矽晶粒免於破裂。請參閱第10,413,668號美國專利申請案，其內文在此納入供作參考。惟，在用於焊塊時鉛乃不必要之材料，其有二項理由，首先，其為有害材料，其二，現有電鍍以之鉛為主之焊塊製程比直接焊塊製程昂貴。

【發明內容】

本發明提供一種用於半導體裝置之封裝組件及製成此封裝之方法，本發明係在一新封裝覆晶方法期間提供一非鉛之焊塊設計，該設計使用一栓件形式之特殊導電性材料，而非一含鉛之焊錫球。此結構維持一所需之焊錫厚度於晶粒與引線框架之間，及藉由限制引線框架側上之焊錫潤濕能力而形成一高絕緣支座。此結構亦吸收任意應力及防止晶粒破裂。本發明亦提供製成此半導體封裝之方法。

【實施方式】

以下說明提供特定細節，以利於徹底瞭解本發明。惟，習於此技者應知本發明可以在不採用諸特定細節下實施。事實上，本發明可修改所述之方法及生成之產物，且可配合工業中所用之裝置及技術使用。例如，儘管文內所述之半導體封裝為“單側式”，本發明可以輕易修改用於“雙側式”半導體封裝。事實上，如文後所簡述，本發明可用於ICs以外之電子裝置封裝系統，例如矽MEMS或光電裝置。

本發明包括用於積體電路及半導體裝置之封裝組件，其含有非鉛栓焊塊以取代鉛焊球，包括圖內及文後所述者。本發明亦包括製成此半導體封裝之任意方法，包括圖內及文後所述者。

在一內容中，如圖10所示，本發明包括一半導體封裝1000，其含有一引線框架結構(或引線框架)100及一貼附於引線框架結構100之半導體晶粒(或晶粒)10。一陣列式焊塊結構36容置於半導體晶粒10與引線框架結構100之間，引線框架結構100與半導體晶粒10可由一模塑材料40局部或全部包封。

半導體封裝1000內之半導體晶粒10通常含有一電晶體，例如一垂直型功率電晶體，舉例之垂直型功率電晶體例如可見於第6,274,905及6,351,018號美國專利，其全文在此納入供作參考。垂直型功率電晶體包括VDMOS電晶體及/或垂直型二極式功率電晶體。

當半導體晶粒10包含一垂直型電晶體時(即一垂直型MOSFET)，垂直型電晶體之源極區及閘極區(圖中未示)可位於一第一側14上，而汲極區可位於半導體晶粒10之一第二側15上。在本發明之此內容中，晶粒10之第二側15可以塗佈金或任意其他可濕焊之材料，第二側上之汲極區可以聯結於一基板(即一電路板)，此屬習知技術。

如圖1、2所示，半導體晶粒10含有接合墊片11，接合墊片係供晶粒經由焊塊結構36而貼附於引線框架結構100之晶粒10之一部分。為了增強半導體晶粒10及引線框架結構

100之間之接合(詳述於後)，半導體晶粒10內之接合墊片11可設有凹凸不平之表面，使接合墊片上之金屬栓20可以緊密黏接於此。

半導體封裝1000亦含有引線框架結構100，引線框架支持晶粒10，其做為I/O互連系統之一基礎件，及亦提供一導熱性路徑以用於散失由晶粒產生之大部分熱。引線框架通常含有一互連之金屬化圖案，該圖案首先含有一稍後供晶粒貼附之中央定位墊片，及其次含有一引線網絡。在此技藝中可知的是，引線框架結構可為一引線框架載體內之其中一引線框架結構，其可為長條形式。在處理期間，若多數引線框架結構一起處理，引線框架結構可存在於一引線框架載體內。

在此技藝中可知的是，引線框架結構通常含有一晶粒貼附區及二或多引線，引線延伸遠離於晶粒貼附區。一引線框架結構可包括一具有一閘極貼附區與一閘極引線之閘極引線結構，及一具有複數源極引線與一源極貼附區之源極引線結構，源極引線結構及閘極引線結構係在最後形成之半導體封裝1000內彼此呈電隔離。

圖3、4揭示依據本發明一項內容之引線框架結構100，引線框架結構100包含一閘極引線結構22且其包括一閘極貼附區23與一閘極引線28，及一源極引線結構25且其包括一源極貼附區26與五條源極引線27。閘極貼附區23與源極貼附區26可形成引線框架結構100之一晶粒貼附區21，半導體晶粒(圖中未示)通常貼附於此處，晶粒貼附區21係相關於閘

極引線28與源極引線27之末端而“向下定位”。

引線框架結構100之金屬可包含任意金屬，例如銅或銅合金。在本發明之一項內容中，若有需要，引線框架結構100可以含有一層金屬電鍍物(圖中未示)，該層金屬電鍍物可包含一黏性子層，例如鎳或鉻；一導電性子層，例如銅或鈹；及/或一抗氧化層，例如金。例如，引線框架結構100可包括一含有一黏性子層與一可潤濕/保護性子層之引線框架電鍍物。在另一例子中，一舉例之引線框架電鍍物可包含至少一鎳子層及一鈹子層，電鍍物亦可包含一金子層，以做為一外部之可濕焊子層。

引線框架結構100可建構用於其他功能，在本發明之一項內容中，一孔穴29可包含在晶粒貼附區21內，孔穴29可為長孔形式或其他形狀(例如圓形、正方形、多邊形、等等)。孔穴29可以利用任意適當方法而形成於引線框架結構100內，包括微影蝕刻、接著蝕刻及壓印。取代、或除了孔穴29外，引線框架結構100之晶粒貼附區21內可包含多數小凹孔，以增進其對於模塑材料之黏接，小凹孔可用任意習知製程形成於引線框架結構100之晶粒貼附區21內。模塑材料(圖中未示)可以流過及附著於小凹孔，以增進模塑材料與引線框架結構之間之接合。

在本發明之另一項內容中，引線框架結構100可以建構具有如圖4所示之凹部，在引線框架結構100內設置凹部24可有多項優點。例如，凹部24可在逆流期間限制因毛細管作用造成之焊錫膏流動，藉此制止焊錫膏流向引線彎折處。

藉由制止焊錫膏流向引線彎折處，同樣可減少晶粒緣部縮短。在引線框架結構100內每一引線可有高達24個凹部24，凹部24可有任意適當之寬度及深度。

晶粒10及引線框架100利用焊塊結構36而彼此貼附，各焊塊結構36包含一金屬栓20及逆流之焊錫膏103，焊塊結構36之陣列生成例如比配線接合小之電感。

金屬栓20可包含任意導電性材料且其熔化溫度大於焊錫膏103之熔化溫度。在本發明之一項內容中，金屬栓20可包含任意導電性材料或不含鉛或僅含可忽略不計鉛量之材料組合，大體上，用於金屬栓之材料含有少於1 ppm鉛。

半導體封裝1000亦包含一做為封囊之模塑材料40，模塑材料40覆蓋引線框架結構100之內部(包括晶粒貼附區在內)、複數焊塊結構36、及半導體晶粒10之至少第一側14。模塑材料40亦可填充焊塊結構36之間之空隙，如圖10所示，模塑材料40實質上與引線框架結構100之引線末端相同平面，且實質上亦與半導體晶粒10之第二表面15相同平面。如圖所示，引線框架結構100之引線末端沿橫向延伸遠離於模塑材料40，因此，所示之半導體封裝1000即具有一低構型且較薄。

模塑材料40可包含流動性佳之任意習知模塑材料，因而減少任意空隙形成。在本發明之一項內容中，模塑材料為環氧樹脂模塑化合物，例如具有以下性質之環氧樹脂材料：(a)低熱膨脹(低CTE)，(b)精細之填料尺寸(使小空隙之間中之模塑材料有較佳流動分布)，因此減低氣隙形成於所生

成半導體封裝內之可能性，(c)大約 146°C 之玻璃過渡溫度，(d)在 175°C 時有10秒Ram Follower凝膠時間，及(e)對於預先電鍍之引線框架結構有高黏接強度。較佳之模塑材料為Plaskon AMC-2RD模塑化合物，其可購自新加坡之Cookson Semiconductor Packaging Materials。

半導體封裝1000亦可含有其他組件，例如金屬夾、散熱器、或類此者。

上述半導體封裝可利用形成圖示及上述結構之任意適當方法，在本發明之一項內容中，不同之IC晶片係依習知技術製造、切割、測試、及模合於一基板，以形成一含有IC內部電路之半導體晶粒10。

如圖2所示，半導體晶粒10具備一含有接合墊片11之I/O點陣列，I/O點係IC內部電路連通於外部電路(即一電路板者)之處，接合墊片11可用習知技術之任意機構提供。

隨後，如同此技藝中所知者，晶粒10具備一金屬栓20於接合墊片11上，金屬栓20使用做為連接於晶粒10與引線框架100之焊塊結構36之主要部分，因此，可依此方式操作之任意金屬栓20皆可用於本發明內。

金屬栓20可包含習知技術之任意適當導電性材料，此導電性材料之實例包括銅、金、鈮及其合金。在本發明之一項內容中(如上所述)，金屬栓20不含鉛或僅含可忽略不計之鉛量，以鉛為主之焊錫塊在製造上極昂貴，故不使用於本發明之此內容中。金屬栓20可由此技藝中所知之任意製程提供，包括熱音波接合、熱壓縮接合、超音波接合、及類

此者。

引線框架結構100隨後以製成上述引線框架結構之任意適當方式形成，例如，引線框架結構100之基質金屬結構可包含銅，且可利用壓印或蝕刻一銅片而形成。使用時，一層金屬電鍍物可利用例如無電極電鍍、濺鍍、或電鍍製程而形成於基質金屬結構上。一預先電鍍之引線框架可使用之，且其有利於省略後電鍍製程，並在一電路基板之導電凸塊上提供用於焊錫膏之可潤濕表面。

當具備時，引線框架結構100內之凹部24可用任意適當製程形成，例如，在某些內容中，壓印或半蝕刻製程可用於形成凹部。在另一例子中，一不含凹部之引線框架結構可用光阻劑予以圖案化，接著在欲形成凹部之諸區域中做局部蝕刻。

引線框架結構100隨後提供如圖7所示之複數可焊區101，可焊區101為欲定位焊塊結構36(及焊錫膏)之引線框架100部分，因此，可焊區101即形成於欲定位焊塊結構36處。

可焊區101之陣列可由令其具有上述特徵之任意適當方法形成。在本發明之一項內容中，可焊區101係由一選擇性電鍍法(SP法)形成。在本發明之另一項內容中，可焊區101係由一聚合法(P法)形成。

在SP法中，可焊區101可由二變換型式之其中一者形成。在SP法之第一變換型式中，及如圖6所示，可焊區101係藉由先在引線框架100之晶粒貼附區21上形成一金屬塗層111而形成，此金屬塗層係形成以實質上覆蓋欲容置焊塊結構

36之全部引線框架。金屬塗層可由可以氧化之任意金屬或金屬合金構成，例如銅、銀、或鎳。金屬塗層可由此技藝中所知之任意方法形成，例如電鍍、無電極電鍍、或濺鍍。在本發明之一項內容中，例如當使用鎳時，金屬塗層之厚度可在約20至80微吋範圍內。

隨後，一選擇性塗層112形成於金屬塗層111上，選擇性塗層僅形成於金屬塗層111之特定區域上，即欲形成焊塊結構36之區域及在外部引線上之區域。選擇性塗層可由不易氧化之任意金屬或金屬合金構成，例如鈀或鈀金、銀、或貴金屬及其合金，如鈀或鈀金。選擇性塗層可由此技藝中所知之任意方法形成，例如遮罩電鍍或沉積一全塗層，及隨後使用一遮罩及蝕刻製程以界定欲保留之選擇性塗層區域。在本發明之一項內容中，例如使用鈀或鈀金，選擇性塗層之厚度可在約20至90微吋範圍內。

其次，形成選擇性塗層112後，生成之結構隨即氧化，在此氧化期間，未受到選擇性塗層覆蓋之金屬塗層係氧化形成一金屬氧化物(即NiO)層113，選擇性塗層112在此階段係因其所含材料而並未氧化。在本發明之一項內容中，金屬氧化物層113之厚度應該足以防止焊錫潤濕氧化區及/或做為焊錫膏之堰壁。在本發明之一項內容中，若金屬氧化物為NiO，金屬氧化物層之厚度需至少約100埃，因此，氧化即在足以形成所需厚度之時間及溫度下實施。

在SP法之第二變換型式中，如圖6所示，一金屬(即銅)具有一選擇性塗層114，選擇性塗層114僅形成於引線框架100

之特定區域上，即欲形成焊塊結構36之區域及在外部引線上之區域。選擇性塗層可由不氧化之任意金屬或金屬合金構成(例如鈮或鈮金)。再者，選擇性塗層可由做為障壁金屬以供引線框架金屬移動及/或防止IMC形成之金屬及其合金構成(例如鎳鈮或鎳鈮金)。選擇性塗層114可由此技藝中所知之任意方法形成，例如遮罩電鍍或沉積一全塗層，及隨後使用一遮罩及蝕刻製程以界定欲保留之選擇性塗層區域。在本發明之一項內容中，例如選擇性塗層為鎳鈮或鎳鈮金，選擇性塗層之厚度可在約20至90微吋範圍內。

其次，引線框架100之曝露區域隨後氧化，以在引線框架上形成一金屬氧化物塗層115，金屬氧化物(氧化銅)塗層之厚度應該足以防止焊錫潤濕氧化區及/或做為焊錫膏之焊錫堰壁。在本發明之一項內容中，若金屬氧化物塗層115為氧化銅，金屬氧化物塗層之厚度可以大於約100埃，因此，氧化即在足以形成所需厚度之時間及溫度下實施。

在P方法中，其使用一相似製程，惟，其並不透過一氧化製程形成一金屬氧化物，而是一聚合物塗層選擇性形成以界定可焊區101。所選定之聚合物可為此技藝中所知之任意聚合物，其在溫度行程期間不致焦掉或分解。聚合物亦可呈光敏性或非，聚合物之例子包括焊錫遮罩、聚亞醯胺、BCB(苯並環丁烯)、及類此者，聚合物之厚度可以大於約2微米。

聚合物可以藉由沉積聚合物及去除一部分聚合物層而選擇性形成，在本發明之另一項內容中，聚合物可以藉由此

技藝中所知之網印製程而選擇性形成，網印後，生成之結構放置於一逆流烤爐內以固化聚合物。若有需要，固化後可以在引線框架上實施“向下定位”。

如圖7所示，在SP或P方法後生成之結構包含一具有一陣列式可焊區101之引線框架結構100，引線框架結構之晶粒貼附區21之其餘表面含有不可焊區102。

隨後，焊錫膏103放置於可焊區101上，如圖8所示。當引線框架結構100及晶粒10稍後組合(容後詳述)時，焊錫膏做為一應力吸收件。焊錫膏103可使用此技藝中所知之任意製程以放置於可焊區101上或內，例如，焊錫膏103可使用一陣列式複數噴嘴施配，焊錫膏103可由此技藝中所知之一般焊料構成。

其次，如圖9所示，引線框架結構100及晶粒10接著使用任意適當之覆晶製程接合，在此製程中，凸塊狀半導體晶粒10覆上且對準引線框架結構100之晶粒貼附區21上之施配陣列式焊錫膏103，晶粒10及引線框架結構100隨後壓合。

貼附引線框架及晶粒後，焊錫依此技藝中所知方式逆流，以取得如圖10所示之結構。焊錫逆流製程係以一足以使焊錫膏逆流之溫度實施，當焊錫膏在此逆流狀態時，其接觸於焊塊20，且由於毛細管作用而“流動於”焊塊周側及限定於晶粒貼附區21上之選擇性可焊區101，如圖10所示。因此，焊錫膏103在金屬栓20與晶粒貼附區21之間保持一約50至100微米之所需厚度“T”。

逆流後，焊塊結構36在引線框架結構與半導體晶粒之間

提供一機械性與電力性連接。在逆流期間，焊錫膏熔化及凝固，同時金屬栓黏接於焊錫而不熔化，此可使半導體晶粒10與引線框架結構100之晶粒貼附區21保持均一距離，且保持半導體晶粒之背側15對齊於引線框架結構之引線末端。

半導體晶粒貼附於引線框架結構後，模塑材料40係模塑於半導體晶粒與引線框架結構之所需部分周側，金屬栓20與晶粒貼附區21之間之焊錫膏可在模塑夾持期間吸收機械性應力。在本發明之一項內容中，其使用一薄膜協助式模塑製程，在此製程中，一薄膜使用於一模塑工具之模子之間，薄膜係在模塑期間做為半導體晶粒之緩衝膜，因而吸收應力及防止模子破裂。使用一薄膜亦可供使用一較小夾持力，用於此功能之任意薄膜皆可用於本發明內。在本發明之一項內容中，薄膜係一無黏膠膜，以保護所曝露之晶粒背側及引線免於露出，此可在電路板安裝期間避免焊合。一舉例之薄膜為氟聚合物膜，其在一側上具有一無光澤之表面精製而在另一側上具有一光澤之表面精製，例如商標名AFLEX 50KN商品。

模塑製程後，各引線框架結構之間極引線結構可以藉由割斷其間之電力性連接而電隔離於其對應之源極引線結構。隨後，非單一化之半導體封裝可做電力性測試，執行參數式測試同時半導體封裝係呈長條形式。電力性測試後，半導體封裝內之模塑材料可做雷射標記。

雷射標記後，半導體封裝陣列內之半導體封裝即利用任意適當製程而單一化。在本發明之一項內容中，單一化製

程為無膠帶式單一化製程，無膠帶式單一化製程使用一金屬鋸切機而非一般使用之細切帶，以利於鋸切期間保持半導體封裝於定位。一條模塑後之封裝可裝載於設有凹穴之鋸切機上，凹穴之布局相似於引線框架載體內之模塑封裝之布局，同時半導體晶粒之背側朝上。引線框架載體之方位係經選定，以減少在封裝之第一側方向中形成垂直粗邊(其造成安裝問題)，凹穴與真空則於鋸切期間保持模塑封裝於定位。

實例 1

本發明之優點亦可見於圖 11-13 內。

圖 11 為選擇性電鍍之引線框架之照片，圖 11(a)、(c) 係關於完全可焊之引線框架墊片，圖 11(b)、(d) 係關於選擇性可焊之引線框架墊片。元件符號 A 表半導體晶粒；B 表焊塊結構；C 表引線框架；D 表金屬栓；及 E 表焊錫。

圖 11(a) 為具有金屬栓之晶粒貼附於一完全可焊之引線框架墊片內之照片。

圖 11(b) 為具有金屬栓之晶粒貼附於引線框架墊片之一選擇性可焊區內之照片。

圖 11(c) 為具有金屬栓之截面狀晶粒貼附於一完全可焊之引線框架墊片內之 SEM 照片，焊錫廣泛分佈於墊片內且金屬栓與引線框架之間之焊錫厚度薄。

圖 11(d) 為具有金屬栓之截面狀晶粒貼附於一選擇性可焊之引線框架墊片，焊錫侷限於引線框架之一特定區域，且金屬栓與引線框架之焊錫厚度厚。

圖 12 為「選擇性電鍍之引線框架:截面(選擇性電鍍框架)」之照片。

圖 13 為「選擇性電鍍之引線框架:截面(非選擇性電鍍框架)」之照片。

藉由揭述本發明之較佳內容，可以瞭解的是由申請專利範圍定義之本發明並不限於前文內所述之特定細節，在不脫離其精神或範疇下仍可達成多種變化。

【圖式簡單說明】

本發明之上述說明可由圖 1-10 瞭解，其中：

圖 1、2 說明本發明之一項內容中所用之晶粒；

圖 3-4 說明本發明之一項內容中所用之引線框架結構；

圖 5-9 說明本發明之一項內容中用於製成半導體封裝之方法；

圖 10 說明本發明之一項內容中之半導體封裝；

圖 11-13 係 SEM 照片，說明本發明之多項內容及優點。

圖 1-13 說明本發明之特定內容且為本說明書之一部分，連同以上說明，諸圖式可說明及闡釋本發明之原理。在圖式中，諸層及區域之厚度係加大以利瞭解。另可以瞭解的是，當一層稱為在另一層或基板“之上”時，其可直接設於另一層或基板上，或者亦可存在中介層。圖中之相同編號代表相同元件，故其說明即不予以贅述。

【圖式代表符號說明】

10	半導體晶粒	14	第一側
11	接合墊片	15	第二側

20	金屬栓	102	非可焊區
21	晶粒貼附區	103	焊錫膏
22	閘極引線結構	111	金屬塗層
23	閘極貼附區	112、114	選擇性塗層
24	凹部	113	金屬氧化物層
25	源極引線結構	115	金屬氧化物塗層
26	源極貼附區	1000	半導體封裝
27	源極引線	A	半導體晶粒
28	閘極引線	B	焊塊結構
29	孔穴	C	引線框架
36	焊塊結構	D	金屬栓
40	模塑材料	E	焊錫
100	引線框架	T	厚度
101	可焊區		

伍、中文發明摘要：

本發明揭露一種用於半導體裝置之封裝組件及製成此封裝之方法，本發明係在一新封裝覆晶方法期間提供一非鉛之焊塊設計，該設計使用一栓件形式之特殊導電性材料，而非一含鉛之焊錫球。此結構維持一所需之焊錫厚度於晶粒與引線框架之間，及藉由限制引線框架側上之焊錫潤濕能力而形成一高絕緣支座。此結構亦吸收任意應力及防止晶粒破裂。本發明亦提供製成此半導體封裝之方法。

陸、英文發明摘要：

A packaging assembly for semiconductor devices and a method for making such packaging is described. The invention provides a non-Pb bump design during a new flip-chip method of packaging. The design uses special conductive materials in a stud form, rather than a solder ball containing Pb. This configuration maintains a desirable solder thickness between the die and the leadframe and forms a high standoff by restricting solder wettability on the leadframe side. This configuration also absorbs any stress and protects the die from cracking. The invention also provides methods for making such semiconductor packages.

拾、申請專利範圍：

1. 一種半導體封裝，包含：
 - 一晶粒，其含有一接合墊片；
 - 一引線框架，其含有複數引線；
 - 複數焊塊結構，係在晶粒與引線框架之間，焊塊結構含有一實質上無鉛之金屬栓；及
 - 一模塑材料，其包封複數焊塊結構及含有接合墊片之晶粒側面。
2. 如申請專利範圍第1項之封裝，其中複數焊塊結構將晶粒聯結於引線框架。
3. 如申請專利範圍第1項之封裝，其中焊塊結構亦含有一焊錫膏。
4. 如申請專利範圍第3項之封裝，其中焊錫膏設置於引線框架之一可焊區上。
5. 如申請專利範圍第4項之封裝，其中可焊區包含一墊片且墊片包含一不可氧化金屬。
6. 如申請專利範圍第5項之封裝，其中不可氧化金屬係貴金屬。
7. 如申請專利範圍第4項之封裝，其中引線框架亦含有一圍繞於可焊區之焊錫堰壁。
8. 如申請專利範圍第7項之封裝，其中焊錫堰壁包含一金屬氧化物材料。
9. 如申請專利範圍第8項之封裝，其中金屬氧化物材料之金屬相同或不同於引線框架內所用之一金屬。

10. 如申請專利範圍第7項之封裝，其中焊錫堰壁包含一聚合物材料。
11. 如申請專利範圍第1項之封裝，其中模塑材料亦包封連接於焊塊結構之引線框架區域。
12. 如申請專利範圍第11項之封裝，其中模塑材料之一外表面係實質上與相對立於接合墊片之晶粒側面相同平面。
13. 如申請專利範圍第1項之封裝，其中金屬栓內之鉛量小於約1 ppm。
14. 一種半導體封裝，包含：
 - 一晶粒，其含有一接合墊片；
 - 一引線框架，其含有複數引線；
 - 複數焊塊結構，係在晶粒與引線框架之間，焊塊結構含有一實質上具有小於約1 ppm鉛量之金屬栓；及
 - 一模塑材料，其包封複數焊塊結構及含有接合墊片之晶粒側面。
15. 如申請專利範圍第14項之封裝，其中焊塊結構之金屬栓設置於引線框架之一可焊區上。
16. 如申請專利範圍第14項之封裝，其中可焊區包含一含有貴金屬之墊片。
17. 如申請專利範圍第16項之封裝，其中引線框架亦含有一圍繞於可焊區之焊錫堰壁，焊錫堰壁包含一金屬氧化物或聚合物材料。
18. 一種含有一半導體封裝之系統，該封裝包含：
 - 一晶粒，其含有一接合墊片；

一引線框架，其含有複數引線；

複數焊塊結構，係在晶粒與引線框架之間，焊塊結構含有一實質上無鉛之金屬栓；及

一模塑材料，其包封複數焊塊結構及含有接合墊片之晶粒側面。

19. 一種電子裝置，包含：

一半導體封裝，含有：

一晶粒，其含有一接合墊片；

一引線框架，其含有複數引線；

複數焊塊結構，係在晶粒與引線框架之間，焊塊結構含有一實質上無鉛之金屬栓；及

一模塑材料，其包封複數焊塊結構及含有接合墊片之晶粒側面；及

一電路板。

20. 一種用於製成一半導體封裝之方法，該方法包含：

提供一晶粒，其含有一接合墊片；

提供一引線框架，其含有複數引線；

提供複數焊塊結構，係在晶粒與引線框架之間，焊塊結構含有一實質上無鉛之金屬栓；及

提供一模塑材料，其包封複數焊塊結構及含有接合墊片之晶粒側面。

21. 如申請專利範圍第20項之方法，包括進一步提供焊塊結構，使金屬栓設置於接合墊片上。

22. 如申請專利範圍第20項之方法，包括提供可焊區以具有

- 一含有貴金屬之墊片。
23. 如申請專利範圍第20項之方法，包括提供引線框架以含有一圍繞於可焊區之焊錫堰壁，焊錫堰壁包含一金屬氧化物或聚合物材料。
24. 一種用於製成一半導體封裝之方法，該方法包含：
- 提供一晶粒，其含有一設置於一接合墊片上之金屬栓；
 - 提供一引線框架，其含有複數引線，引線框架含有一由一焊錫堰壁圍繞之可焊區；
 - 提供一焊錫膏於可焊區內或上；
 - 將晶粒貼附於引線框架；及
 - 將一模塑材料模塑於一部分晶粒及一部分引線框架周側。
25. 如申請專利範圍第24項之方法，其中金屬栓實質上不含鉛。
26. 如申請專利範圍第25項之方法，其中金屬栓內之鉛量小於約1 ppm。
27. 如申請專利範圍第24項之方法，包括藉由覆上晶粒及將金屬栓接觸於焊錫膏，以將晶粒貼附於引線框架。
28. 如申請專利範圍第24項之方法，其中可焊區含有一墊片且墊片包含一不可氧化金屬。
29. 如申請專利範圍第28項之方法，其中焊錫堰壁包含一金屬氧化物或聚合物材料。
30. 如申請專利範圍第29項之方法，包括藉由提供一金屬且隨後將金屬氧化，以提供金屬氧化物材料。

31. 如申請專利範圍第29項之方法，包括藉由網印以提供聚合物材料。
32. 如申請專利範圍第24項之方法，包括利用一薄膜協助式模塑製程而模塑。
33. 如申請專利範圍第24項之方法，進一步包括將晶粒與引線框架貼附後使焊錫膏逆流。
34. 一種用於形成一半導體封裝之方法，該方法包含：
 - 提供一晶粒，其含有一設置於一接合墊片上之金屬栓，栓塊實質上不含鉛；
 - 提供一引線框架，其含有複數引線，引線框架含有一由一焊錫堰壁圍繞之可焊區；
 - 提供一焊錫膏於可焊區上；
 - 藉由將金屬栓接觸於焊錫膏，而將晶粒與引線框架貼附；及
 - 將一模塑材料模塑於一部分晶粒及一部分引線框架周側。
35. 如申請專利範圍第34項之方法，其中金屬栓內之鉛量小於約1 ppm。
36. 如申請專利範圍第34項之方法，其中可焊區含有一墊片且墊片包含一不可氧化金屬，及焊錫堰壁包含一金屬氧化物或聚合物材料。
37. 如申請專利範圍第36項之方法，包括藉由提供一金屬且隨後將金屬氧化，以提供金屬氧化物材料。
38. 如申請專利範圍第34項之方法，進一步包括將晶粒與引

線框架貼附後使焊錫膏逆流。

39. 一種用於製成一電子裝置之方法，包含：

提供一半導體封裝，其含有：

一晶粒，其含有一接合墊片；

一引線框架，其含有複數引線；

複數焊塊結構，係在晶粒與引線框架之間，焊塊結構含有一實質上無鉛之金屬栓；及

一模塑材料，其包封複數焊塊結構及含有接合墊片之晶粒側面；

提供一電路板；及

將半導體封裝連接於電路板。

拾壹、圖式：

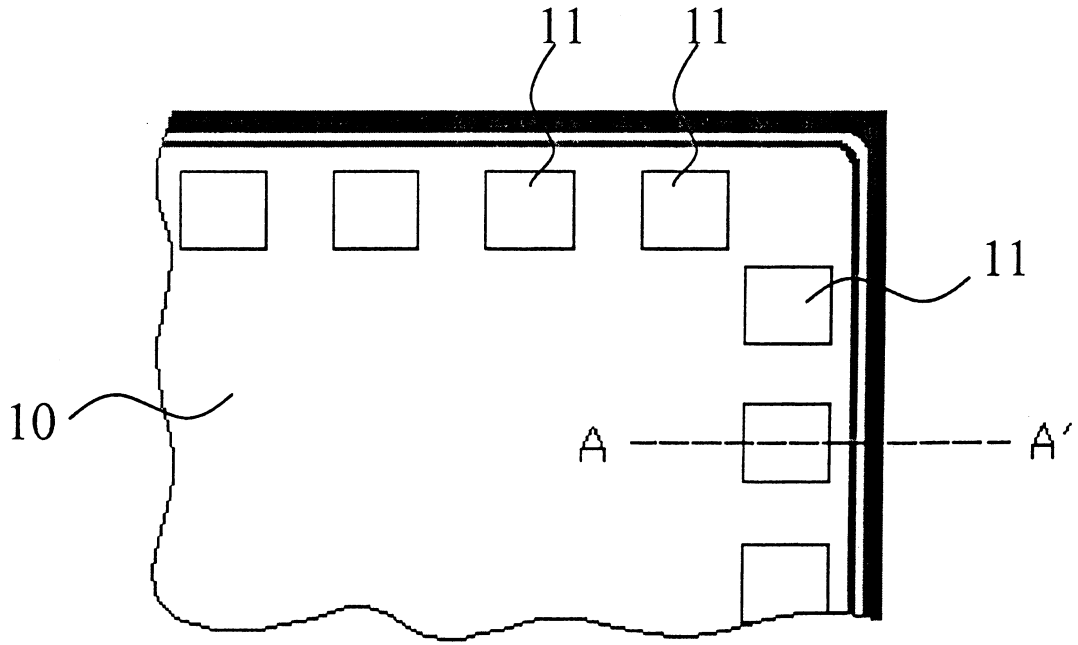


圖 1

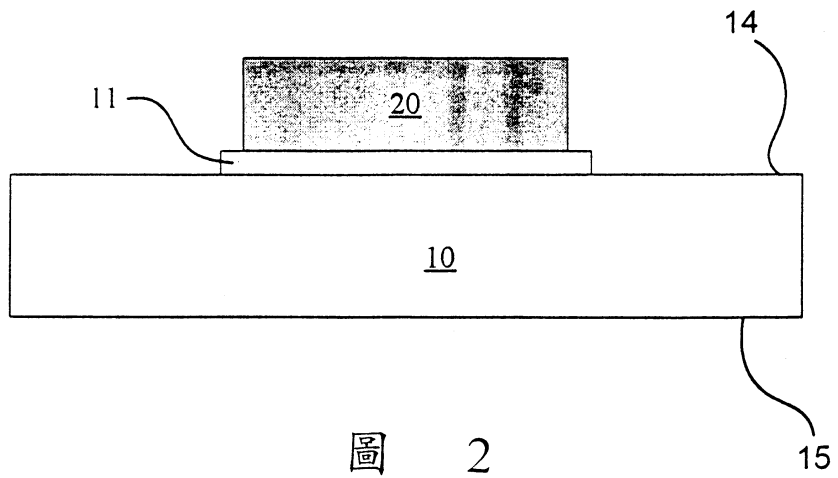


圖 2

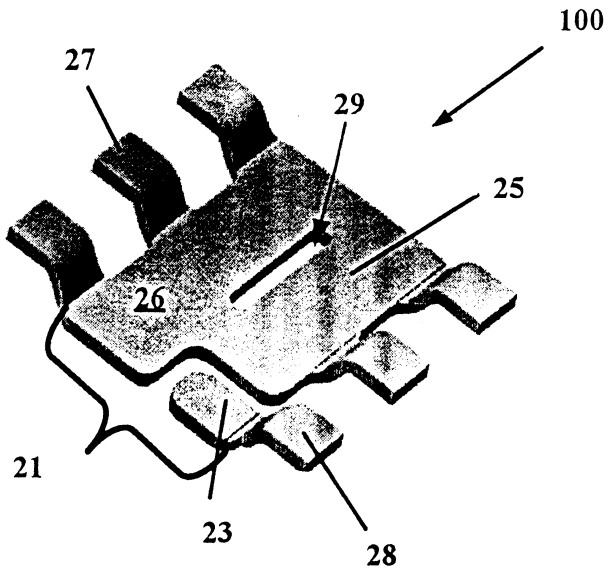


圖 3

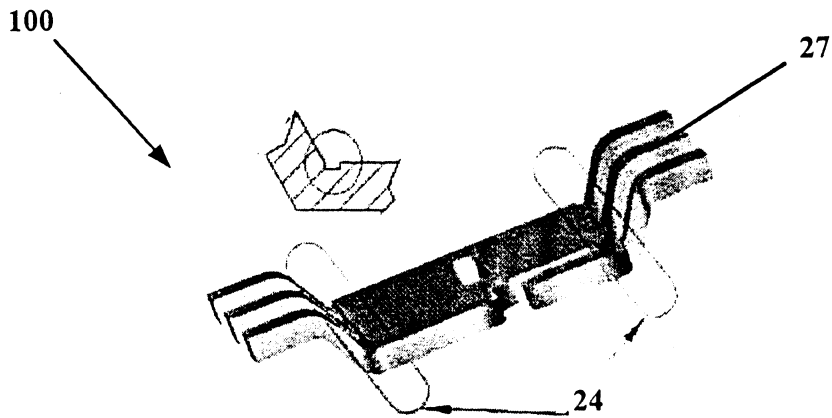


圖 4

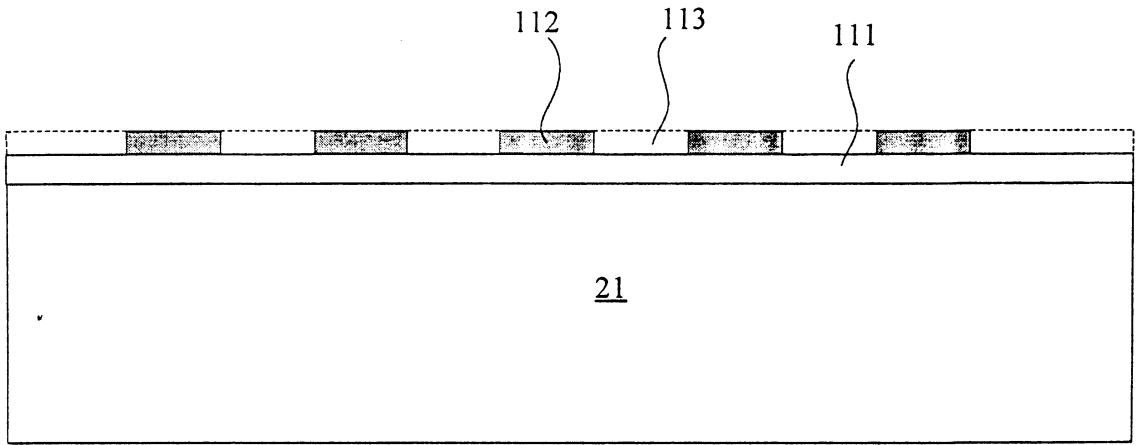


圖 5

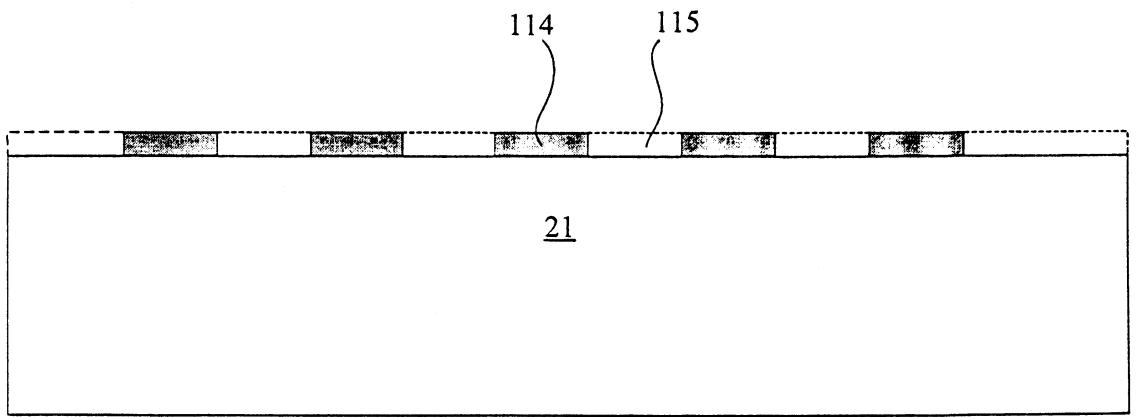


圖 6

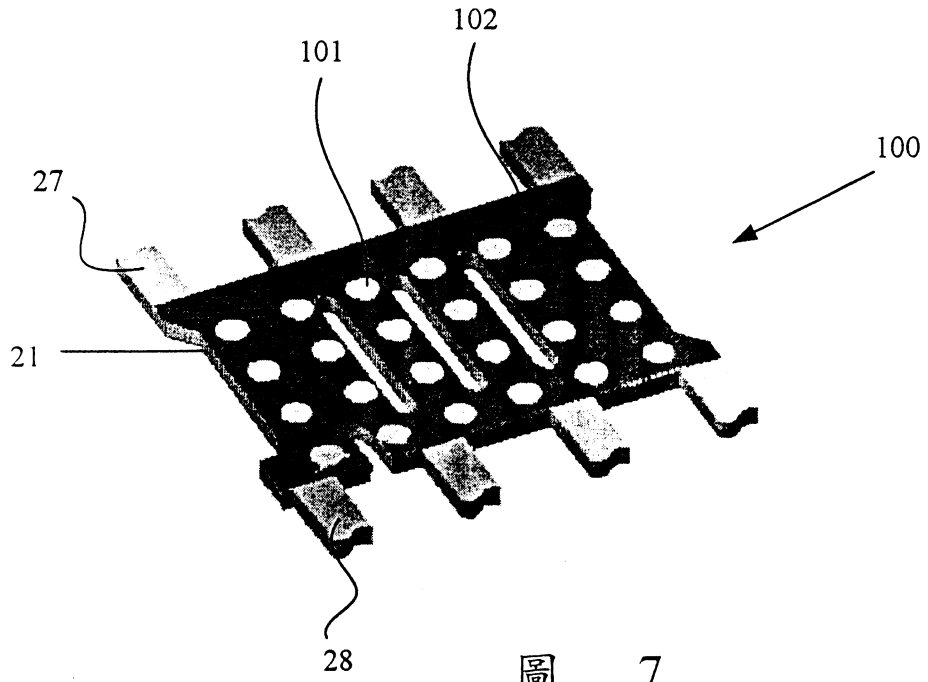


圖 7

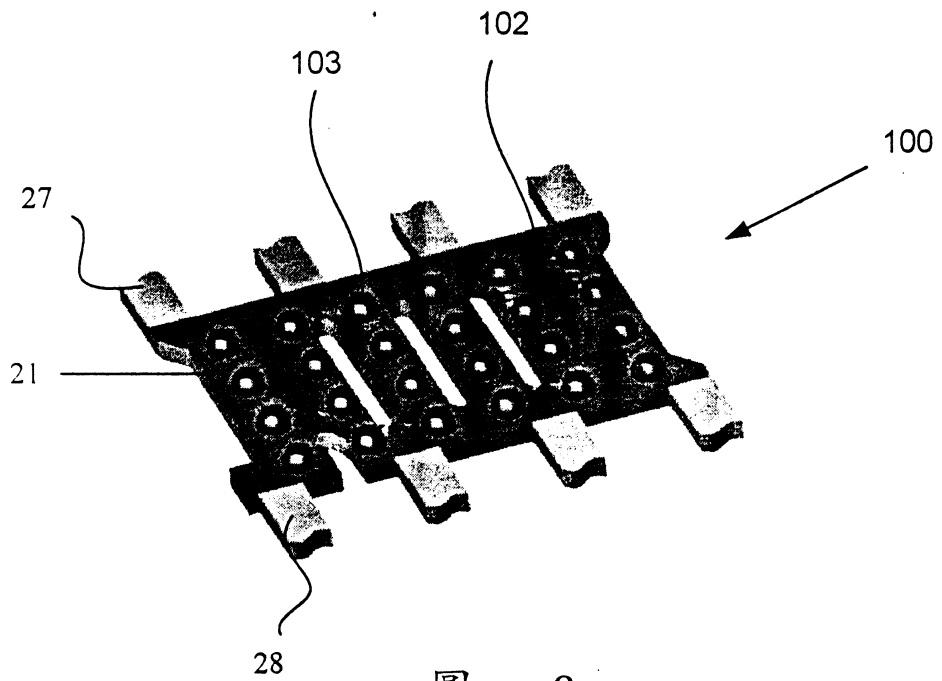


圖 8

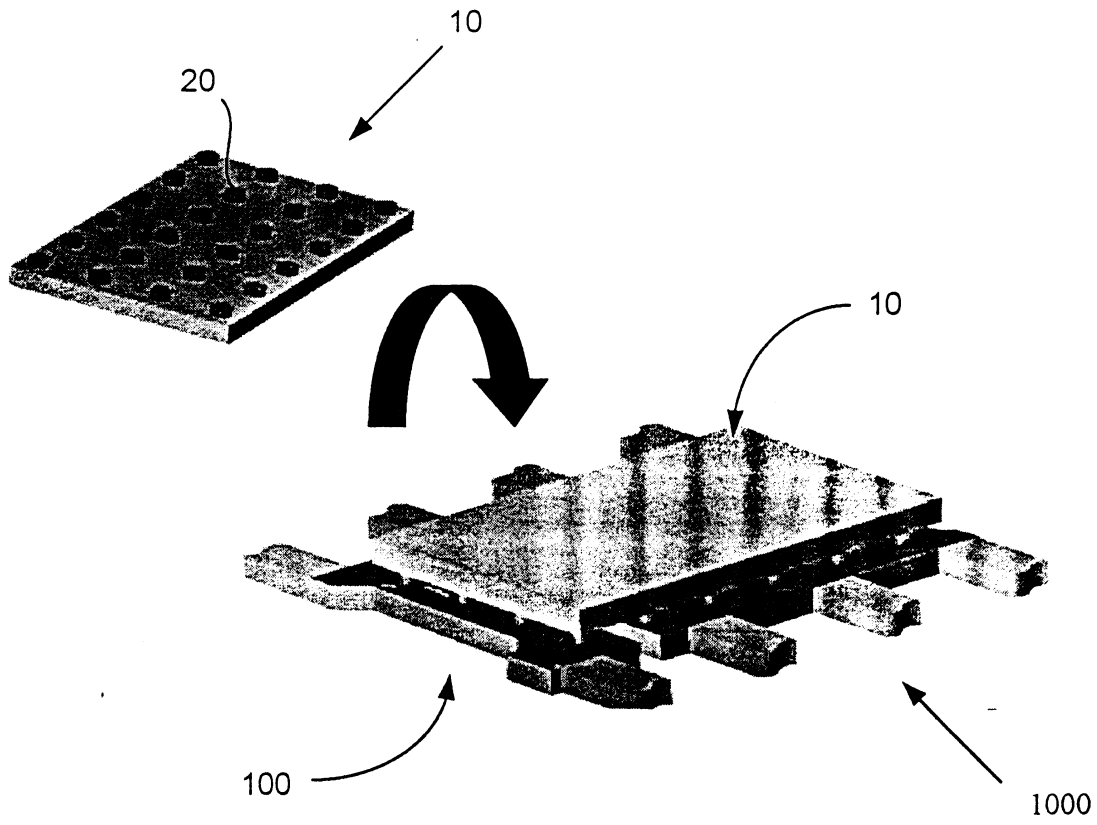


圖 9

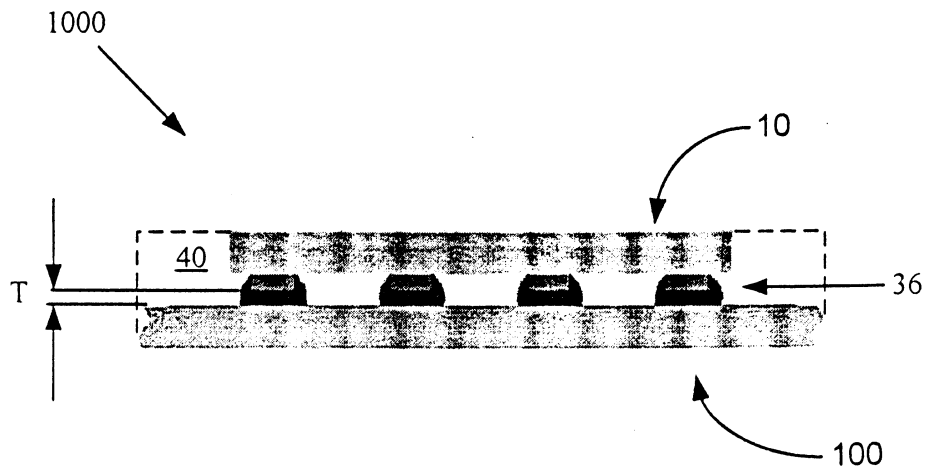


圖 10

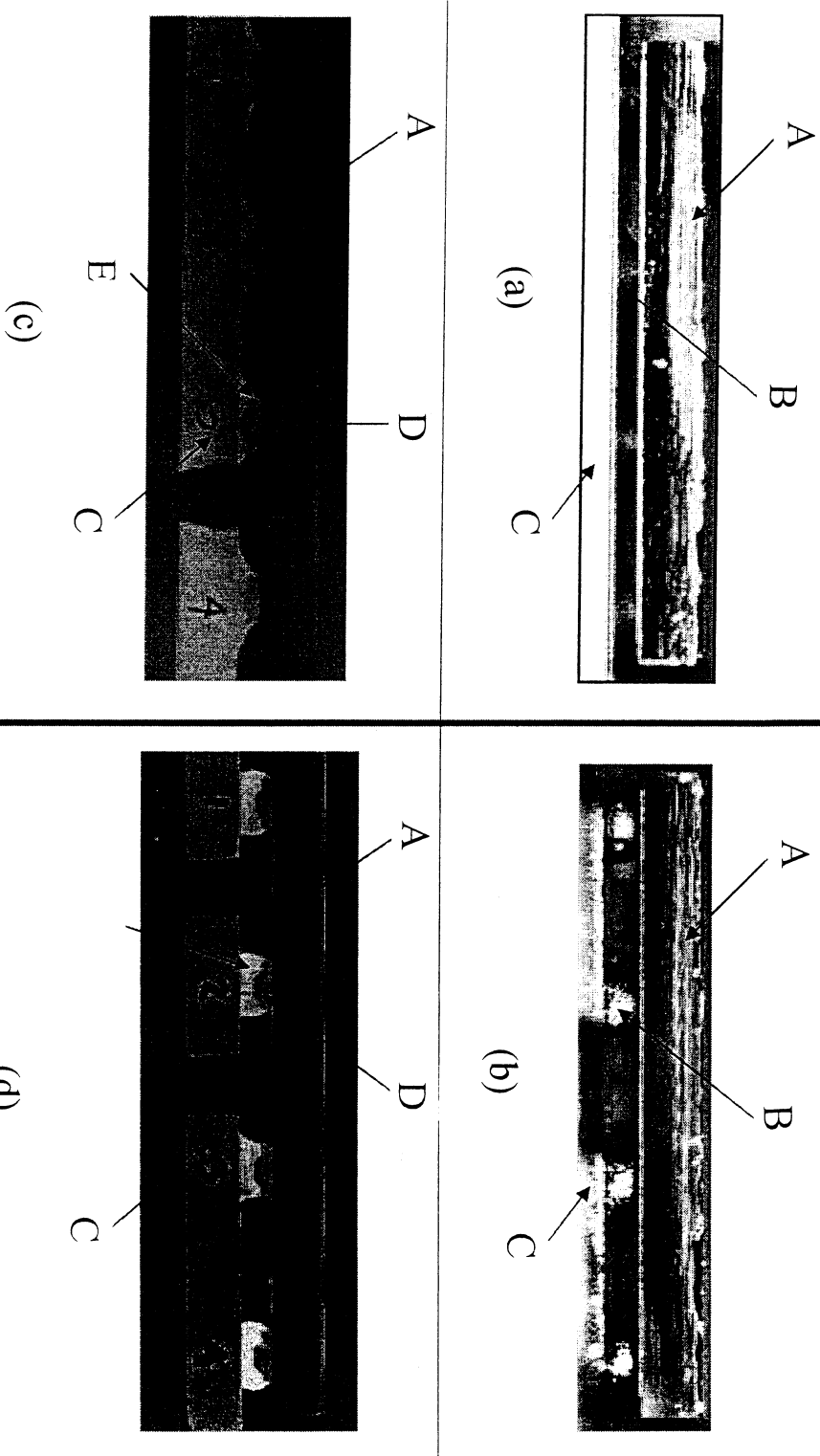


圖 11

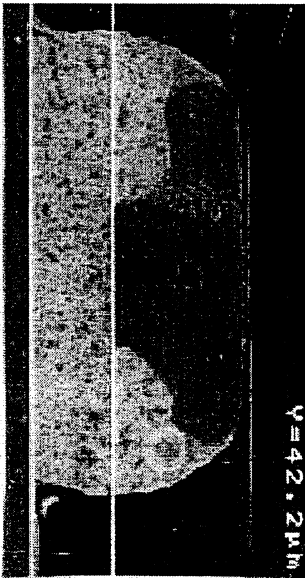
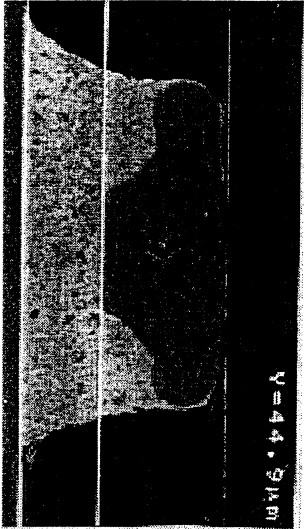
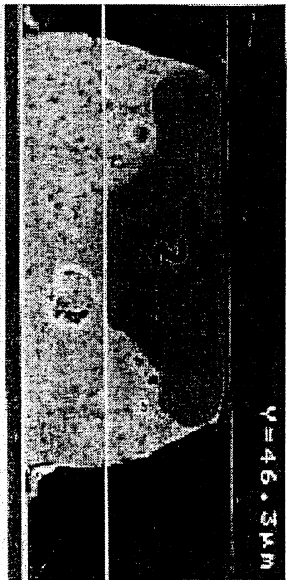
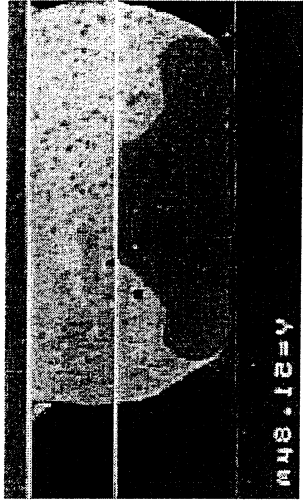
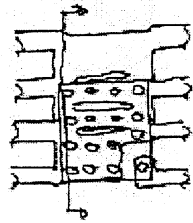
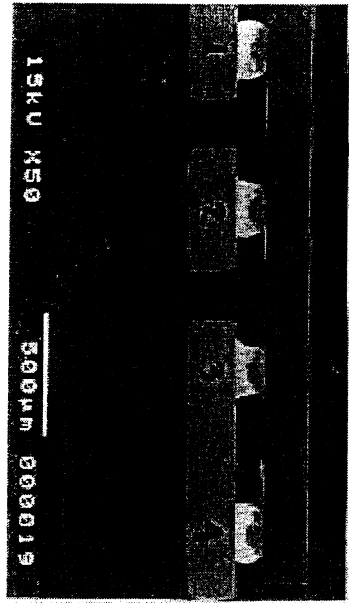


圖 12

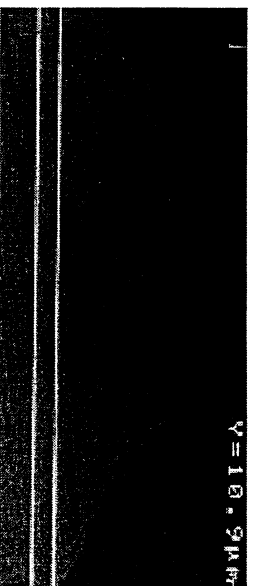
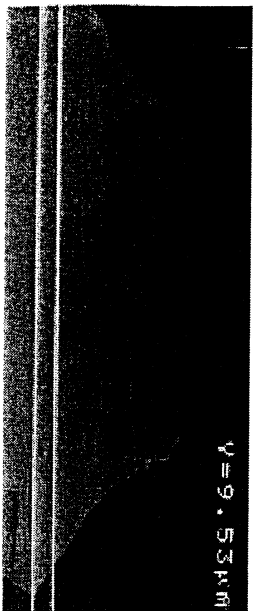
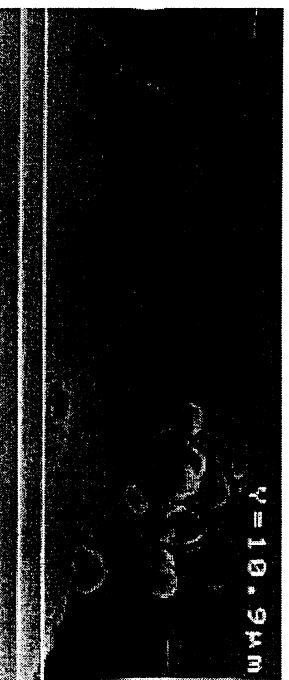
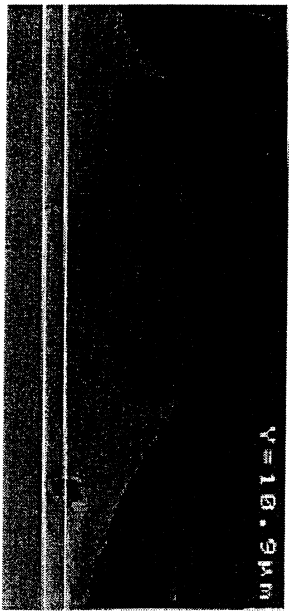
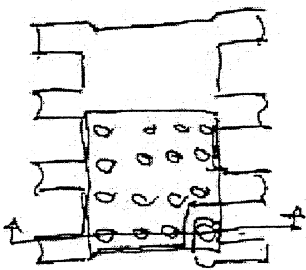
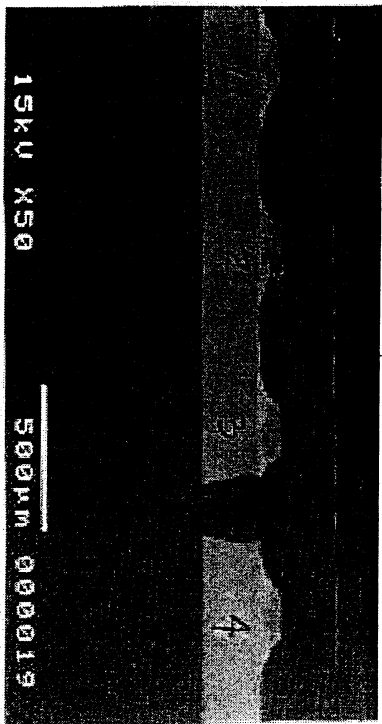


圖 13

柒、指定代表圖：

(一)本案指定代表圖為：第 (10) 圖。

(二)本代表圖之元件代表符號簡單說明：

10 半導體晶粒

36 焊塊結構

40 模塑材料

100 金屬線框架

1000 半導體封裝

T 厚度

捌、本案若有化學式時，請揭示最能顯示發明特徵的化學式：