

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局



(10) 国際公開番号

WO 2013/089256 A 1

(43) 国際公開日

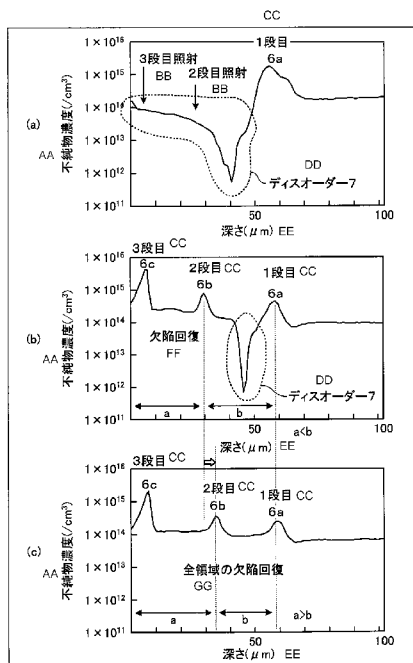
2013年6月20日 (20.06.2013)

W P O | P C T

- (51) 国際特許分類 :
H01L 29/739 (2006.01) H01L 21/336 (2006.01)
H01L 21/265 (2006.01) H01L 29/78 (2006.01)
H01L 21/329 (2006.01) H01L 29/868 (2006.01)
- (21) 国際出願番号 : PCT/JP2012/082582
- (22) 国際出願日 : 2012年12月14日 (14.12.2012)
- (25) 国際出願の言語 : 日本語
- (26) 国際公開の言語 : 日本語
- (30) 優先権一丁 :
特願 2011-274902 2011年12月15日 (15.12.2011) JP
- (71) 出願人 : 富士電機株式会社 (FUJI ELECTRIC CO., LTD.) [JP/JP]; 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 Kanagawa (JP).
- (72) 発明者 : 瀧下 博 (TAKISHITA, Hiroshi); 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 Kanagawa (JP). 吉村 尚 (YOSHIMURA, Takashi); 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 Kanagawa (JP). 宮崎 正行 (MIYAZAKI, Masayuki); 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 Kanagawa (JP). 栗林 秀直 (KURIBAYASHI, Hidenao); 〒2109530 神奈川県川崎市川崎区田辺新田1番1号 富士電機株式会社内 Kanagawa (JP).
- (74) 代理人 : 酒井 昭徳 (SAKAI, Akinori); 〒1006020 東京都千代田区霞が関3丁目2番5号 霞が関ビルディング20階 酒井総合特許事務所 Tokyo (JP)-
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, ML, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

[続葉有]

- (54) Title: SEMICONDUCTOR DEVICE AND METHOD FOR MANUFACTURING SEMICONDUCTOR DEVICE
- (54) 発明の名称 半導体装置および半導体装置の製造方法



AA Impurity concentration (/cm³)
 BB Step number irradiation
 CC Step number
 DD Disorder
 EE Depth (μm)
 FF Defect recovery
 GG Defect recovery in all regions

(57) Abstract: Multiple proton irradiations are repeatedly performed from the reverse surface of an n-type semiconductor substrate, which functions as an n⁻ drift layer, and an n-type FS layer having a resistance that is lower than that of the n-type semiconductor substrate is formed in the interior of the n⁻ drift layer on the side nearer the reverse surface of the substrate. During the multiple proton irradiations performed in order to form the n-type FS layer, each subsequent proton irradiation is performed so as to compensate for a decrease in mobility due to a disorder (7) left from the previous proton irradiation. Each of the second and subsequent proton irradiations is performed so as to target the position of the disorder (7) formed by the preceding proton irradiation. It is thereby possible to form an n-type FS layer that has little disorder (7), that makes it possible to minimize the occurrence of characteristic defects such as an increase in leak current, and that has a high-concentration hydrogen-related donor layer, even after proton irradiation and heat treatment.

(57) 要約: n⁻ドリフト層となるn型半導体基板の裏面から複数回のプロトン照射を繰り返し行い、n⁻ドリフト層の基板裏面側の内部に、n型半導体基板よりも低抵抗のn型FS層を形成する。このn型FS層を形成するための複数回のプロトン照射の際に、前回のプロトン照射で残されたデイスオーダー(7)による移動度低下を補償するように、次回のプロトン照射を行う。そのとき、2回目以降のプロトン照射を、その1回前のプロトン照射により形成されたデイスオーダー(7)の位置を目標としてプロトン照射を行う。これにより、プロトン照射および熱処理後にも、デイスオーダー(7)が少なく、漏れ電流の増加等の特性不良の発生を抑えることができ、かつ高濃度の水素関連ドナー層を有するn型FS層を形成することができる。

WO 2013/089256 A1



(84) 指定国 (表示のない限り、全ての種類の広域保護が可肯): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ / < (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR),

OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類 :

- 国際調査報告 (条約第 21 条(3))
- 補正された請求の範囲及び説明書 (条約第 19 条(1))

明 細 書

発明の名称 : 半導体装置および半導体装置の製造方法

技術分野

[0001] 本発明は、半導体装置および半導体装置の製造方法に関する。

背景技術

[0002] 回転モーターやサーボモーターの制御に不可欠なコンバーター—インバーター等の電力変換装置が公知である。このような電力変換装置の高効率化、省電力化のために、それらに搭載されるパワーダイオードや絶縁ゲートバイポーラトランジスタ (I G B T) 等の半導体装置の低損失化が強く求められる。

[0003] このような低損失化の要求に対する改善策の一つとして、ダイオードや I G B T については、素子構造を構成する半導体層のうち最も高抵抗で厚い層であるドリフト層を薄くすることで、オン電流による電圧降下を少なくしてオン損失を小さくするフィールドストップ (F S) 層構造が知られている。この F S 層構造は、ドリフト層の耐圧主接合から遠い側のドリフト層内部に、ドリフト層より高不純物濃度でかつドリフト層と同導電型の F S 層を設けた構造である。この F S 層を設けることにより、オフ時に耐圧主接合から高抵抗のドリフト層中に伸びる空乏層が抑えられるため、ドリフト層を薄くしてもパンチスルーを防ぐことができる。

[0004] 一方、パワーデバイスの作製 (製造) では、F Z (フローティングゾーン) 法によるインゴットから切り出されたウェハ (以下、F Z ウェハとする) がコストダウンのために用いられる。F Z ウェハは、製造プロセスへの投入時はウェハ割れを少なくするために厚さ 6 0 0 μ m 以上の厚い状態で投入されるが、最終的にはオン損失低減のために製造プロセス中に薄化され設計耐圧に必要な厚さにまで薄く研磨される。特に、I G B T などの M O S (金属—酸化膜—半導体) 型デバイスでは、F Z ウェハを薄くするための研磨を、F Z ウェハのおもて面側に M O S ゲート構造、周縁耐圧構造および金属電極

膜などを形成した後に、FZウエハの裏面側に対して行う。そして、FZウエハの裏面を研磨してウエハ厚を薄くした後に、FZウエハの研磨された裏面側にFS層やコレクタ層を形成する。そのため、従来方法では、FZウエハのおもて面側の半導体機能層に悪影響を及ぼさない条件でFS層を形成するという制約を受ける。このため、FS層を形成することは容易ではなく、通常は拡散係数の大きいn型不純物元素などを用いてFS層を形成している。なお、結晶純度の高いポリシリコンを原料とするFZウエハのほかにも、CZウエハを原料とするFZウエハ、あるいは高比抵抗のCZウエハを用いる場合もある。

[0005] また、最近ではプロトン照射によるドナー化を利用してFS層を形成する方法も開発されている。このプロトン照射によるFS層の形成方法は、FZバルクウエハにプロトンイオン (H^+) を照射して生成された結晶欠陥を熱処理によって回復させるとともに、FZバルクウエハ内部のプロトンの平均飛程RPの近傍でプロトンをドナー化させて高濃度のn型領域を形成する方法である。

[0006] プロトン照射によって高濃度のn型領域を形成するにあたって、プロトンの照射位置に電子/正孔の移動度の低下が発生することに関する記述がある(例えば、下記特許文献1参照)。また、プロトン照射によって高濃度のn型領域を形成するにあたって、阻止ゾーン(FS層)の形成のためのプロトン照射条件およびプロトン照射後の好ましい熱処理条件が提案されている(例えば、下記特許文献3~7参照)。プロトンはその他のイオンと異なり、半導体層内の結晶欠陥と結合させることでキャリア濃度が回復するため、プロトン照射時に半導体層内に生成された結晶欠陥濃度が高い程、高いキャリア濃度が得られるという趣旨の記載もある(例えば、下記特許文献2参照)。

[0007] また、下記特許文献1では、プロトン照射に起因する電子/正孔の移動度が低下する領域について記述されている。その記述によれば、ウエハの裏面近傍にプロトン照射により生成された高濃度の結晶欠陥層がキャリアの移動

度を低下させることが報告されている。下記特許文献2には、プロトン照射により生成された結晶欠陥を熱処理で回復させる際に、プロトンによるドナー層が消滅しない程度に結晶欠陥を残留させるという記述がある。これらの記述は、通常のリン (P) や砒素 (As) のようなシリコン (Si) の格子位置に存在する不純物原子が最外殻の電子をやり取りするのに対し、水素 (H) に起因するドナー (以下、水素関連ドナーとする) がプロトン照射によりシリコンに形成された複数の格子欠陥 (複空孔など) と照射された水素原子とからなる複合欠陥から電子を供給することに起因するものである。

先行技術文献

特許文献

- [0008] 特許文献1 :米国特許出願公開第2005/0116249号明細書
特許文献2 :特開2006_344977号公報
特許文献3 :米国特許出願公開第2006/0081923号明細書
特許文献4 :特表2003—533047号公報
特許文献5 :米国特許出願公開第2009/0186462号明細書
特許文献6 :米国特許出願公開第2008/0001257号明細書
特許文献7 :米国特許出願公開第2007/0120170号明細書

発明の概要

発明が解決しようとする課題

- [0009] しかしながら、上記のようにプロトン照射によって半導体基板 (FZウェハ) の不純物濃度よりも高濃度の水素関連ドナーを形成する場合、プロトン照射により半導体基板内にディスオーダー (格子欠陥密度が多く、かつ結晶位置からの原子の移動幅も大きい状態であり、アモルファスに近い状態) が多く導入され、その結果、キャリアの移動度も結晶における理想値から大きく低下してしまう。このような状態でデバイスを作製した場合、デバイスに電圧を印加したときに広がる空乏層がディスオーダーの残る領域に達したときに、欠陥中心から大量のキャリアが発生し、許容範囲を超える大きさの漏

れ電流が発生する。また、キャリアの移動度が低下しているため、IGBTのオン電圧も増加し、導通損失が増大する。さらに、半導体基板内のディスオーダーは再結合中心となるため、キャリア濃度が低下してターンオフ時にキャリアが枯渇しやすくなり、ターンオフ発振の原因にもなる。

[001 0] このような問題を解消するためにアニールにより半導体基板内の結晶欠陥を回復させてディスオーダーを除去した場合、水素関連ドナーはそれ自体が複合欠陥であるため、ディスオーダーを除去するためのアニールにより水素関連ドナー自体も消滅してしまう。このように、所望の水素関連ドナー濃度の確保と、半導体基板内に残留するディスオーダーの除去との間にはトレードオフの関係がある。このトレードオフの関係を改善するためには、半導体基板内に水素関連ドナーを残しつつ、ディスオーダーを十分に除去する必要があるが、そのような状態を実現する方法はまだ確立されていない。したがって、ディスオーダーを十分に除去しても所望の水素関連ドナー濃度を確保可能な新しい手段を開発することが急務である。

[001 1] また、良好なスイッチング特性を得るためには、半導体基板の裏面から少なくとも $15\ \mu\text{m}$ よりも深い領域にFS層を形成する必要がある。しかしながら、半導体基板の裏面から $15\ \mu\text{m}$ より深い領域にFS層を形成するためにプロトン照射の平均飛程を $15\ \mu\text{m}$ 以上に設定した場合、半導体基板の裏面から $15\ \mu\text{m}$ の深さまでのプロトンが通過する領域が、広がり抵抗測定法(SR: Spread-Resistance Profiling)おこよるキャリア濃度が半導体基板のドーピング濃度よりも極めて低くなる領域、すなわちディスオーダーの領域となることが発明者らによって確認された。

[001 2] 図8は、従来のプロトン照射の平均飛程とキャリア濃度との関係を示す特性図である。図8には、シリコン基板にプロトンを照射し、 $350\text{ }^\circ\text{C}$ で熱処理をした後に、SR法により測定したシリコン基板のキャリア濃度を示す。図8(a)がプロトン照射の平均飛程を $50\ \mu\text{m}$ とした場合、図8(b)がプロトン照射の平均飛程を同じく $20\ \mu\text{m}$ とした場合、図8(c)がプロト

ン照射の平均飛程を $10\ \mu\text{m}$ とした場合である。それぞれ横軸が、プロトンの入射面からの距離（深さ）である。図 8（c）のプロトン照射の平均飛程 $10\ \mu\text{m}$ では、プロトンの通過領域は特にキャリア濃度の低下は見られない。一方、図 8（b）のプロトン照射の平均飛程 $20\ \mu\text{m}$ では、キャリア濃度が基板濃度よりも低くなり、キャリア濃度の低下が見られる。すなわち、デイスオーダーが残留している領域である。さらに、図 8（a）のプロトン照射の平均飛程 $50\ \mu\text{m}$ では、通過領域のキャリア濃度の落ち込みが顕著であり、デイスオーダーが多く残留していることがわかる。このように、半導体基板内にデイスオーダーの領域が存在する場合、上述したように漏れ電流や導通損失が増大するため、デイスオーダーを除去する必要がある。

[001 3] 本発明は、上述した従来技術による問題点を解消するため、デイスオーダーの度合いが小さく、かつ水素関連ドナー濃度の高い領域を備えた半導体装置および半導体装置の製造方法を提供することを目的とする。

課題を解決するための手段

[0014] 上述した課題を解決し、本発明の目的を達成するため、この発明にかかる半導体装置の製造方法は、 n 型半導体基板の一方の主面側に設けられた耐圧保持用 Pn 接合と、前記 n 型半導体基板の他方の主面側の内部に設けられ、かつ前記 n 型半導体基板よりも低抵抗な、前記耐圧保持用 pn 接合からの空乏層の広がりを抑えるための n 型フィールドストップ層と、を備えた半導体装置の製造方法であって、次の特徴を有する。前記 n 型半導体基板の他方の主面から複数回のプロトン照射を繰り返し行い、前記 n 型半導体基板の他方の主面側の内部に前記 n 型フィールドストップ層を形成するプロトン照射工程を行う。前記プロトン照射工程では、前記プロトン照射を繰り返す毎に、前回の前記プロトン照射で残されたデイスオーダーによる移動度低下を補償するように次回の前記プロトン照射を行う。

[001 5] また、この発明にかかる半導体装置の製造方法は、上述した発明において、前記プロトン照射工程では、前回の前記プロトン照射の照射深さよりも次回の前記プロトン照射の照射深さを浅くすることが好ましい。

- [001 6] また、この発明にかかる半導体装置の製造方法は、上述した発明において、前記プロトン照射工程では、2回目以降の前記プロトン照射を、その1回前の前記プロトン照射により形成された前記ディスオーダーの位置に基づいて前記プロトン照射を繰り返すことが好ましい。
- [001 7] また、この発明にかかる半導体装置の製造方法は、上述した発明において、前記プロトン照射工程では、2回目以降の前記プロトン照射により形成される不純物濃度分布のピークによって、1回目の前記プロトン照射により形成される前記ディスオーダーにより不純物濃度が低くなった部分が補償されるように、前記プロトン照射の加速エネルギーおよびドーズ量を調節することも好適である。
- [001 8] また、この発明にかかる半導体装置の製造方法は、上述した発明において、前記プロトン照射工程では、前回の前記プロトン照射後にディスオーダーにより最も移動度が低下している深さを、次回の前記プロトン照射の照射深さとするのが好ましい。
- [001 9] また、この発明にかかる半導体装置の製造方法は、上述した発明において、前記プロトン照射の加速エネルギーEの常用対数値 $\log(E)$ をyとし、前記プロトン照射の前記他方の主面からの平均飛程RPの常用対数値 $\log(Rp)$ をxとしたときに、 $y = -0.0047x^4 + 0.0528x^3 - 0.2211x^2 + 0.9923x + 5.0474$ を満たすことが好ましい。
- [0020] また、この発明にかかる半導体装置の製造方法は、上述した発明において、本発明にかかる半導体装置をダイオードまたはIGBTとすることができる。
- [0021] また、上述した課題を解決し、本発明の目的を達成するため、この発明にかかる半導体装置は、次の特徴を有する。n型半導体基板の一方の主面側に耐圧保持用Pn接合が設けられている。前記n型半導体基板の他方の主面側の内部に、前記n型半導体基板よりも低抵抗な、前記耐圧保持用pn接合からの空乏層の広がりを抑えるためのn型フィールドストップ層が設けられている。前記n型フィールドストップ層は、前記n型半導体基板の深さ方向の

異なる位置に複数の不純物濃度ピークを有する不純物濃度分布をなす。複数の前記不純物濃度ピークのうち、最も前記 n 型半導体基板の一方の主面側の前記不純物濃度ピークは、前記 n 型半導体基板の他方の主面から $15 \mu\text{m}$ 以上の深さに位置する。前記 n 型フィールドストップ層の前記不純物濃度ピークの位置と前記 n 型半導体基板の他方の主面との距離は、当該不純物濃度ピークの前記 n 型半導体基板の一方の主面側に隣り合う前記不純物濃度ピークの位置と前記 n 型半導体基板の他方の主面との距離の半分以上である。

[0022] また、この発明にかかる半導体装置は、上述した発明において、複数の前記不純物濃度ピークのうち、最も前記 n 型半導体基板の他方の主面側の前記不純物濃度ピークは、前記 n 型半導体基板の他方の主面から $6 \mu\text{m}$ 以上 $15 \mu\text{m}$ 以下の深さに位置することが好ましい。

発明の効果

[0023] 本発明にかかる半導体装置および半導体装置の製造方法によれば、プロトン照射および熱処理後に半導体基板内にあらわれたデイスオーダーの度合いを小さくすることができるという効果を奏する。また、本発明にかかる半導体装置および半導体装置の製造方法によれば、漏れ電流の増加等の特性不良の発生を抑制し、かつ水素関連ドナー濃度の高い領域を形成することができるという効果を奏する。

図面の簡単な説明

[0024] [図1] 図1は、実施の形態1にかかる半導体装置の n 型 FS 層の不純物濃度プロファイルを示す特性図である。

[図2] 図2は、一般的な IGBT の構造を模式的に示す断面図である。

[図3] 図3は、実施の形態1にかかる半導体装置の製造方法の概要を示すフローチャートである。

[図4] 図4は、実施の形態1にかかる半導体装置の n 型 FS 層の不純物濃度プロファイルの別の一例を示す特性図である。

[図5] 図5は、実施の形態2にかかる半導体装置の n 型 FS 層の不純物濃度プロファイルを示す特性図である。

[図6] 図6は、実施の形態3にかかる半導体装置のn型FS層の不純物濃度プロファイルを示す特性図である。

[図7] 図7は、実施の形態3にかかる半導体装置のn型FS層の不純物濃度プロファイルの別の一例を示す特性図である。

[図8] 図8は、従来のプロトン照射の平均飛程とキャリア濃度との関係を示す特性図である。

[図9] 図9は、電圧波形が振動を始める閾値電圧について示す特性図である。

[図10] 図10は、一般的なIGBTの構成およびネットドーピング濃度を示す説明図である。

[図11] 図11は、IGBTのターンオフ時の発振波形である。

[図12] 図12は、本発明にかかる半導体装置のプロトンの飛程とプロトンの加速エネルギーとの関係を示す特性図である。

[図13] 図13は、本発明にかかる半導体装置において空乏層が最初に達するFS層の位置条件を示す図表である。

発明を実施するための形態

[0025] 以下に添付図面を参照して、本発明にかかる半導体装置および半導体装置の製造方法の好適な実施の形態を詳細に説明する。本明細書および添付図面においては、nまたはpを冠記した層や領域では、それぞれ電子または正孔が多数キャリアであることを意味する。また、nやpに付す+および-は、それぞれそれが付されていない層や領域よりも相対的に不純物濃度が高いまたは低いことを意味する。なお、以下の実施の形態の説明および添付図面において、同様の構成には同一の符号を付し、重複する説明を省略する。本発明はその要旨を超えない限り、以下に説明する実施の形態の記載に限定されるものではない。

[0026] (実施の形態1)

図2は、一般的なIGBTの構造を模式的に示す断面図である。図2(a)には、一般的な従来のプロトン照射法により形成したn型FS(フィールドストップ)層3を有するIGBTの概略断面図を示す。図2(b)には、

周知の広がり抵抗測定 (SR) 法で測定した n 型 FS 層 3 の不純物濃度プロファイルを示す。ただし、IGBT を例に説明する本発明にかかる半導体装置の概略断面図についても、図 2 (a) と同様の層構造となる。このため、本発明にかかる半導体装置の説明においても図 2 (a) を断面図として用いる。本発明にかかる半導体装置の製造方法によって製造される IGBT が従来方法によって製造される IGBT と異なる点は、図 2 (b) に示す n 型 FS 層 3 の不純物濃度プロファイルである。本発明にかかる IGBT の n 型 FS 層 3 の不純物濃度プロファイルについては後述する。

[0027] 図 10 は、一般的な IGBT の構成およびネットドーピング濃度を示す説明図である。図 10 に示す一般的な IGBT では、n 型半導体基板からなる n-ドリフト層 1 (高抵抗半導体層) の一方の主面側に、p ベース層 33、n+ エミッタ層 2、ゲート絶縁膜 43 およびゲート電極 42 からなる MOS ゲート構造が形成されている。なお、図 2 (a) では、簡略化のため MOS ゲート構造の n+ エミッタ層 2 以外の構成部を図示省略する。n-ドリフト層 1 の他方の主面側には、n-ドリフト層 1 よりも不純物濃度が高く、プロトン照射により形成された n 型 FS 層 3 と、n 型 FS 層 3 の表面 (他方の主面) 側に接する p コレクタ層 4 とが形成されている。n 型 FS 層 3 は、基板深さ方向の異なる位置に複数の不純物濃度ピーク (プロトンピーク) の 1 段目 6a、2 段目 6b、3 段目 6c を備える。それぞれのプロトンピークのエミッタ電極 31 からの距離は、例えば順に 60, 90, 115 μm である。基板おもて面側には、p ベース層 33、n+ エミッタ層 2 に接触するエミッタ電極 31 が形成されている。基板裏面には、p コレクタ層 4 に接触するコレクタ電極 32 が形成されている。なお、p コレクタ層 4 に接するように n 型リークストッパ層 38 が形成されているが、無くても構わない。

[0028] このようにプロトン照射により n 型 FS 層 3 を形成すること自体は周知の技術である。しかし、前述の特許文献 1、2 にも記載があるように、プロトン照射によりドナー化された層 (以下、水素関連ドナー層とする) を形成するには、プロトン照射に伴って発生する結晶欠陥を、プロトン照射後のアニ

ール処理によって回復させずに残す必要がある。上述した従来方法では、 n 型FS層3内に結晶欠陥を残すことにより n 型FS層3の不純物濃度ピーク（以下、プロトンピークとする）6aが大きくなるが、ディスオーダー7も残留するため、ディスオーダー7に起因して漏れ電流の増大等の問題が発生することがある。

[0029] 本発明の特徴は、この n 型FS層3をプロトン照射により形成した場合に n 型FS層3内に生じるディスオーダー7の発生を抑えるためのプロトン照射方法の改善にかかると。IGBT10のその他の部分（基板おもて面のMOSゲート構造、酸化膜、 pn 接合、電極、保護膜など）については、公知の製造方法と同様の製造方法により形成することができる。したがって、以下の説明では、公知のIGBTの製造方法の部分については詳細な説明を省略する。

[0030] まず、実施の形態1にかかる半導体装置の製造方法について、IGBTを製造する場合を例に図3を参照して説明する。図3は、実施の形態1にかかる半導体装置の製造方法の概要を示すフローチャートである。まず、一般的な方法により、 n 型半導体基板（ウェハ）のおもて面に p ベース層（不図示）、 $n+i$ ミッタ層2、ゲート絶縁膜（不図示）、ゲート電極（不図示）などからなるMOSゲート構造などを形成するおもて面形成工程を行う（図3（a））。

[0031] 次に、 p ベース層と $n+i$ ミッタ層2との両表面に共通に導電接触する例えばアルミニウム（Al）電極からなるエミッタ電極（不図示）を形成するおもて面Al電極工程を行う（図3（b））。次に、 n 型半導体基板のおもて面側に表面保護膜となるポリイミド膜を形成する表面保護膜形成工程を行う（図3（c））。次に、 n 型半導体基板を、耐圧との関係で決まる所要の厚さに減ずるために、 n 型半導体基板の裏面を研削する薄ウェハ化工程を行う（図3（d））。

[0032] 次に、 n 型半導体基板の研削された裏面側に複数回のプロトン照射およびボロン（B）のイオン注入を行った後、アニール処理により n 型FS層3お

よび p コレクタ層 4 を形成する裏面拡散層工程を行う (図 3 (e))。そして、真空スパッタ法などにより、P コレクタ層 4 の表面に導電接触するコレクタ電極となる金属膜を形成する裏面電極工程を行うことで (図 3 (f))、実施の形態 1 にかかる FS 構造の IGBT が完成する。

[0033] 上述した裏面拡散層工程における複数回のプロトン照射により、n 型 FS 層 3 は、基板深さ方向の異なる位置に複数の不純物濃度ピーク (プロトンピーク) を有する不純物濃度プロファイルとなる。以下、m 回目のプロトン照射により形成されたプロトンピークを m 段目 $6n$ のプロトンピークとする ($m = 1, 2, \dots, n = a, b, \dots$)。裏面拡散層工程における複数回のプロトン照射方法については後述する。

[0034] 次に、n 型 FS 層 3 の不純物濃度プロファイルについて説明する。図 1 は、実施の形態 1 にかかる半導体装置の n 型 FS 層の不純物濃度プロファイルを示す特性図である。図 1 には、図 2 (a) に示す半導体装置を製造するにあたって、n 型半導体基板の裏面からプロトン照射し、アニール処理した後の n 型 FS 層 3 の不純物濃度プロファイルを示す。縦軸は n 型 FS 層 3 の不純物濃度であり、横軸は n 型半導体基板の裏面からの深さである。図 1 に示す n 型 FS 層 3 の不純物濃度プロファイルは、周知の SR 法によって得ることができる (図 4 ~ 7 についても同様)。測定装置等において広がり抵抗から比抵抗およびキャリア濃度を換算する際に用いられる移動度の値は、通常、シリコン結晶の移動度の値が用いられる。そのため、換算されたキャリア濃度は実際の移動度の低下を反映して、活性化ドーパント濃度よりも低濃度に算出される。

[0035] 図 1 は、デイスオーダーが無くなるまたはデイスオーダーの度合いが小さくなるまでプロトン照射およびアニール処理を繰り返し行ったときの n 型 FS 層 3 の不純物濃度プロファイルの推移を示している (図 5 ~ 7 においても同様)。図 1 (a) は、1 回目のプロトン照射およびアニール処理後の n 型 FS 層 3 の不純物濃度プロファイルである。図 1 (a) に示すように、1 回目のプロトン照射およびアニール処理後に、不純物濃度の高い 1 つの山 (プ

口トピーク、1段目6 a) がn型FS層3の基板裏面から深いところに形成されるが、その照射面側(基板裏面側)にはシリコン基板(半導体基板)の不純物濃度よりも大きく不純物濃度が低下したディスオーダー7の領域(点線で囲む部分)がある。すなわち、図1(a)は、ディスオーダー7がある場合、広がり抵抗から換算した不純物濃度に移動度の低下が反映されて、不純物濃度の低下となって現れることを示している。

[0036] 図1(b)は、2, 3回目のプロトン照射およびアニール処理後のn型FS層3の不純物濃度プロファイルである。図1(b)は、2段目6 bのプロトピークを、基板裏面と1段目6 aのプロトピーク位置との中間位置よりも基板裏面から浅い位置に形成したときのn型FS層3の不純物濃度プロファイルである。また、図1(b)には、さらに基板裏面に近い位置に、3段目6 cのプロトピークも形成している。図1(b)に示すように、2, 3回目のプロトン照射およびアニール処理後においても、1段目6 aのプロトピークと2段目6 bのプロトピークとの間の領域に、シリコン基板の不純物濃度よりも不純物濃度が大きく低下したディスオーダー7が残っている。図1(a)、1(b)に示されるように、ディスオーダー7の領域がn型FS層3内に形成された場合、オフ時にIGBT10の耐圧主接合から伸びる空乏層がディスオーダー7の領域に侵入したときに、ディスオーダー7が漏れ電流の発生中心となり、漏れ電流が増加するため、好ましくない。

[0037] 以下、前述の図1(a)、1(b)に示されるn型FS層3内の不純物濃度の低下(移動度の低下)を抑えることのできる実施の形態1にかかるプロトン照射方法について詳細に説明する。図1(c)は、照射位置を調整して2回目のプロトン照射およびアニール処理を行った後、3回目のプロトン照射およびアニール処理を行ったときのn型FS層3の不純物濃度プロファイルである。実施の形態1においては、IGBT10の裏面側にn型FS層3を形成するための1回目のプロトン照射後に、基板裏面側からプロトンの加速エネルギー等の照射条件を変えて、かつ1段目6 aのプロトピーク位置よりも基板裏面から浅い位置に複数回のプロトン照射を順次行い、アニール

処理を行う。すなわち、図 1 (a) に示す 1 回目のプロトン照射後に、複数回のプロトン照射により n 型 F S 層 3 内に水素関連 ドナー層を形成し、n 型 F S 層 3 の水素関連 ドナー濃度を補償する。これにより、図 1 (c) に示すように、1 回目のプロトン照射で形成されたディスオーダー 7 の度合い (ディスオーダー 7 による不純物濃度の低下度合い) を小さくする、またはディスオーダー 7 を無くすことができる。ディスオーダー 7 の度合いが小さくなる理由は、注入されたプロトン (すなわち水素原子) がディスオーダー 7 の度合いが最も大きい部分に存在するダングリングボンドを終端するからであると推測される。

[0038] 具体的には、まず、1 回目のプロトン照射後に、1 回目のプロトン照射により形成されたディスオーダー 7 の分布を S R 法により測定する。そして、ディスオーダー 7 の基板裏面からの深さに基づいてディスオーダー 7 の度合いを小さくするまたはディスオーダー 7 を無くすように、図 1 (a) の n 型 F S 層 3 の不純物濃度プロファイルに対して、図 1 (a) の 1 段目 6 a のプロトンピーク位置よりも基板裏面から浅い位置、例えば図 1 (a) に矢印で示す 2 , 3 段目照射位置にそれぞれ 2 , 3 回目のプロトン照射を行う。1 ~ 3 回目のプロトン照射は、それぞれ異なる加速エネルギーで行う。上述のように、2 段目 6 b のプロトンピークを、基板裏面と 1 段目 6 a のプロトンピークとの中間位置よりも基板裏面から浅い位置に形成した場合、1 段目 6 a のプロトンピークと 2 段目 6 b のプロトンピークとの中間位置にディスオーダー 7 が残る (図 1 (b))。この理由は、2 段目 6 b のプロトン照射位置が適切でないからである。具体的には、1 段目 6 a のプロトンピーク位置と 2 段目 6 b のプロトンピーク位置との間の距離 b が、2 段目 6 b のプロトンピーク位置と照射面 (基板裏面) との距離 a よりも大きく、その結果、2 段目 6 b のプロトンピーク (水素関連 ドナー層) によるドーピングの補償効果が小さくなったからである。

[0039] そこで、図 1 (c) に示すように、2 回目のプロトン照射位置を 1 回目のプロトン照射により生じたディスオーダー 7 の位置またはその近傍にすれば

、ディスオーダー7をほぼ無くすることができる。このため、図1(c)に示すように、2回目のプロトン照射位置を調整して、2段目6bのプロトンピーク(水素関連ドナー層)によるドーピングの補償効果を大きくする。2回目のプロトン照射位置と基板裏面との距離は、例えば1回目のプロトン照射位置と基板裏面との距離の半分以上であるのがよい。すなわち、2回目のプロトン照射の平均飛程は、1回目のプロトン照射の平均飛程の半分以上であるのがよい。平均飛程とは、ガウス分布であらわされるn型FS層3の不純物濃度分布のピーク濃度位置の、基板裏面からの深さである。具体的には、平均飛程とは、基板裏面からプロトンピーク位置までの深さである。2回目のプロトン照射位置の設定方法については後述する。図1(c)に示す2回目のプロトン照射位置と、図1(b)に示す2回目のプロトン照射位置との差分を、図1(c)に白抜き矢印で示す。特に限定しないが、このようにディスオーダー7の無いn型FS層3の不純物濃度プロファイルを得た場合の、3回のプロトン照射の具体的なイオン注入条件の一例を以下に示す。

[0040] 1段目6aのプロトンピークを形成するためのプロトン照射(すなわち1回目のプロトン照射)の加速エネルギーおよびドーズ量は、それぞれ2.3 MeVおよび $3 \times 10^{13} / \text{cm}^2$ である。2段目6bのプロトンピークを形成するためのプロトン照射(すなわち2回目のプロトン照射)の加速エネルギーおよびドーズ量は、それぞれ1.5 MeVおよび $3 \times 10^{13} / \text{cm}^2$ である。3段目6cのプロトンピークを形成するためのプロトン照射(すなわち3回目のプロトン照射)の加速エネルギーおよびドーズ量は、それぞれ0.5 MeVおよび $2 \times 10^{14} / \text{cm}^2$ である。3回目のプロトン照射の平均飛程は、例えば基板裏面から $6 \mu\text{m} \sim 15 \mu\text{m}$ 程度である。プロトン照射後のアニール処理は、還元雰囲気中(例えば水素濃度3%の水素雰囲気、もしくは水素を含む窒素雰囲気)において、 450°C 程度の温度で5時間程度とするのが好ましい。

[0041] また、上記のような3段照射に代えて4段照射とする場合には、4回のプロ

ロトン照射の具体的なイオン注入条件は、次のとおりである。1回目のプロトン照射の加速エネルギーおよびドーズ量は、それぞれ1.5 MeVおよび $2 \times 10^{13} / \text{cm}^2$ である。2回目のプロトン照射の加速エネルギーおよびドーズ量は、それぞれ1.1 MeVおよび $2 \times 10^{13} / \text{cm}^2$ である。3回目のプロトン照射の加速エネルギーおよびドーズ量は、それぞれ0.8 MeVおよび $5 \times 10^{13} / \text{cm}^2$ である。4段目のプロトンピークを形成するためのプロトン照射（すなわち4回目のプロトン照射）の加速エネルギーおよびドーズ量は、それぞれ0.4 MeVおよび $1 \times 10^{14} / \text{cm}^2$ である。プロトン照射後のアニール処理は、還元雰囲気中において、380℃～450℃程度の温度で5時間程度とするのが好ましい。

[0042] 図1(c)に示すように、1段目6aのプロトンピークと2段目6bのプロトンピークの位置関係は、本発明の重要なポイントである。図1(a)のように、1段目6aのプロトンピークを形成しただけでは、1段目6aのプロトンピーク位置よりも照射面（基板裏面）側にディスオーダー7が形成される。ディスオーダー7の度合いが最も大きい位置は、移動度の低下が最も大きくなる場所であり、SR法で測定した不純物濃度が最も低くなる場所である。すなわち、基板裏面と1段目6aのプロトンピーク位置との中間位置よりも1段目6aのプロトンピーク側に深い位置で、ディスオーダー7の度合いが最も大きくなる。この理由は、シリコン基板に照射された水素イオン（プロトン）がシリコン原子に衝突してエネルギーを与え、シリコン格子に歪、すなわちディスオーダー7を形成しながら減速するとき、プロトンの飛程 R_p の位置とその近傍のシリコン格子がプロトンから最も多くのエネルギーを与えられる領域となるからである。

[0043] 特に、シリコン基板に照射されたプロトンからシリコン格子が最も多くのエネルギーを受ける領域が、ディスオーダー7の発生した領域中で最も移動度が低くなる位置、すなわち最もキャリア濃度が低くなる位置となる。このため、2回目のプロトン照射により2段目6bのプロトンピークを形成する位置は、1回目のプロトン照射によりディスオーダー7の度合いが最も大き

い位置またはその近傍であればよい。具体的には、2回目のプロトン照射により2段目6bのプロトンピークを形成する位置は、基板裏面と1段目6aのプロトンピーク位置との中間位置よりも基板裏面から1段目6aのプロトンピーク位置側に深い位置である。このように2段目6bのプロトンピーク位置を決定することにより、2回目のプロトン照射の飛程 R_p 近傍で水素関連ドナーが形成されるときに、2回目のプロトン照射の飛程 R_p と1回目のプロトン照射の飛程 R_p との間にあるディスオーダー7が、ドナー化に必要な欠陥を供給するようになる。その結果、ディスオーダー7の領域の欠陥がドナー形成を補償することでドナー形成が増強され、ディスオーダー7が除去される。

[0044] 以上のことから、1回目のプロトン照射の飛程 R_p と2回目のプロトン照射の飛程 R_P との差分が、2回目のプロトン照射の飛程 R_p よりも小さくなることが好ましい。1回目のプロトン照射の飛程 R_p と2回目のプロトン照射の飛程 R_p との差分が、2回目のプロトン照射の飛程 R_p の半分以下であれば、確実にディスオーダー7が除去されるため、より好ましい。または、1段目6aのプロトンピーク位置（SR法により測定したキャリア濃度のピーク位置）と2段目6bのプロトンピーク位置との間の距離 b が、2段目6bのプロトンピーク位置と基板裏面との距離 a よりも小さいことが好ましく、より好ましくは半分以下であるとよい。

[0045] または、1段目6aのプロトンピークの形成によって生じるディスオーダー7のうち、SR法により測定したキャリア濃度が最も低くなる位置（移動度が最も低くなる位置）から基板裏面までの距離と2回目のプロトン照射の飛程 R_P との差分が、2回目のプロトン照射の飛程 R_p よりも小さくなることが好ましく、より好ましくは半分以下であるとよい。また、SR法により測定したキャリア濃度が最も低くなる位置と2段目6bのプロトンピーク位置との間の距離 b が、2段目6bのプロトンピーク位置と基板裏面との距離 a よりも小さいことが好ましく、より好ましくは半分以下であるとよい。

[0046] n型FS層3の内部に形成されるプロトンピークの総数は、3つ以上であ

るのが好ましい。その理由は、次のとおりである。複数のプロトンピークのうち、最も浅い位置（すなわち最も基板裏面に近いプロトンピーク）は、空乏層が p コレクタ層 4 に達しないように（所望のフィールドストップ機能が得られるように）、基板裏面から約 $5\ \mu\text{m}$ 未満の深さに形成する。このため、n 型 FS 層 3 の内部に形成されるプロトンピーク総数を 2 つとした場合、最も浅い位置に形成される 2 段目のプロトンピークを所望のフィールドストップ機能を得るために基板裏面から $5\ \mu\text{m}$ とし、最も深い位置に形成される 1 段目のプロトンピークを例えば基板裏面から約 $50\ \mu\text{m}$ とする。このとき、1 段目のプロトンピークと 2 段目のプロトンピークとは $45\ \mu\text{m}$ 離れるため、ディスオーダーが生じ易くなる。このため、基板裏面から浅い位置に形成されるプロトンピークと基板裏面から深い位置に形成されるプロトンピークとの間にもう 1 つのプロトンピークを形成するのが好ましい。これにより、上述のように n 型 FS 層 3 の水素関連ドナー濃度が補償され、移動度の低下を小さくすることができるとともに、ディスオーダーを除去することができる。

[0047] 図 4 は、実施の形態 1 にかかる半導体装置の n 型 FS 層の不純物濃度プロファイルの別の一例を示す特性図である。上述したように 2 回目のプロトン照射位置を調整せずに、1 段目 6 a のプロトンピーク位置と 2 段目 6 b プロトンピーク位置との間に残るディスオーダー 7 に対して 4 回目のプロトン照射を行ってもよい。具体的には、図 1 (a) , 1 (b) に示すように 1 ~ 3 回目のプロトン照射により 1 ~ 3 段目 6 a ~ 6 c のプロトンピークを形成する。2 回目のプロトン照射位置を調整していない場合、図 1 (b) に示すように、1 段目 6 a のプロトンピーク位置と 2 段目 6 b のプロトンピーク位置との間にディスオーダー 7 が残る。

[0048] この 1 段目 6 a のプロトンピーク位置と 2 段目 6 b のプロトンピーク位置との間に残るディスオーダー 7 にさらに 4 回目のプロトン照射を行う。これにより、図 4 に示すように、1 段目 6 a のプロトンピーク位置と 2 段目 6 b のプロトンピーク位置との間に 4 段目 6 d のプロトンピークが形成され、n

型 F S 層 3 全体のディスオーダーを無くすまたはディスオーダーの度合いを小さくすることができる。特に限定しないが、このようにディスオーダーの無い n 型 F S 層 3 の不純物濃度プロファイルを得た場合の、4 回のプロトン照射の具体的なイオン注入条件の一例を以下に示す。

[0049] 1 回目のプロトン照射の加速エネルギーおよびドーズ量は、それぞれ 1.5 MeV および $1 \times 10^{13} / \text{cm}^2$ である。2 回目のプロトン照射の加速エネルギーおよびドーズ量は、それぞれ 1.1 MeV および $1 \times 10^{13} / \text{cm}^2$ である。3 回目のプロトン照射の加速エネルギーおよびドーズ量は、それぞれ 0.8 MeV および $2 \times 10^{13} / \text{cm}^2$ である。4 段階目 6 d のプロトンピークを形成するためのプロトン照射（すなわち 4 回目のプロトン照射）の加速エネルギーおよびドーズ量は、それぞれに 4 MeV および $3 \times 10^{14} / \text{cm}^2$ である。4 回目のプロトン照射の平均飛程は、例えば基板裏面から $6 \mu\text{m} \sim 15 \mu\text{m}$ 程度である。プロトン照射後のアニール処理は、還元雰囲気中（例えば水素濃度 3 % の水素雰囲気、もしくは水素を含む窒素雰囲気）において、380 °C 程度の温度で 5 時間程度とするのが好ましい。

[0050] 以上、説明したように、実施の形態 1 によれば、プロトン照射の飛程を上記条件に設定して複数回のプロトン照射を行う、または、各プロトン照射により形成されるプロトンピーク間の距離が上記条件となるように複数回のプロトン照射を行うことにより、従来方法のプロトン照射でシリコン基板内に大きく生じていたディスオーダーを無くす、またはディスオーダーの度合いを素子特性に悪影響が及ばない程度に小さくすることができる。その結果、ディスオーダーが無いまたはディスオーダーの度合いが小さい n 型 F S 層を形成することができ、不純物濃度（キャリア濃度）が大きく低下した部分の無いまたは不純物濃度の低下が少ない所望のフィールドストップ機能を有する n 型 F S 層を形成することができる。これにより、漏れ電流などの特性低下を抑えた F S 構造の半導体装置を製造することが可能となる。

[0051] （実施の形態 2）

図 5 は、実施の形態 2 にかかる半導体装置の n 型 F S 層の不純物濃度プロ

ファイルを示す特性図である。実施の形態 2 にかかる半導体装置の製造方法が実施の形態 1 にかかる半導体装置の製造方法と異なる点は、ディスオーダー 17 を無くすまたはディスオーダー 17 の度合いを小さくするための複数回のプロトン照射を、ディスオーダー 17 の領域中の基板裏面から深い位置側から浅い位置側へ向かって順に行う点である。

[0052] 実施の形態 2 にかかる半導体装置の製造方法により作製される半導体装置の構成は、実施の形態 1 と同様に例えば図 2 (a) に示す IGBT である。実施の形態 2 にかかる半導体装置の n 型 FS 層 3 を形成するためのプロトン照射方法以外の製造方法は、実施の形態 1 にかかる半導体装置の製造方法と同様である。このため、n 型 FS 層 3 を形成するためのプロトン照射方法についてのみ説明する (実施の形態 3 においても同様)。

[0053] 実施の形態 2 にかかるプロトン照射方法について具体的に説明する。図 5 (a) ~ 5 (c) には、1 ~ 3 回目のプロトン照射およびアニール処理後の n 型 FS 層 3 の不純物濃度プロファイルを示す。図 5 (a) に示すように、1 回目のプロトン照射により基板裏面から所定の深さに 1 段目 16 a のプロトンピークを形成することにより、実施の形態 1 と同様に、基板裏面と 1 段目 16 a のプロトンピーク位置との間にディスオーダー 17 の領域 (点線で囲む部分) が形成される。

[0054] そこで、1 回目のプロトン照射により形成されたディスオーダー 17 の分布を SR 法により測定する。そして、1 回目のプロトン照射により形成されたディスオーダー 17 の領域中の基板裏面から深めの位置 (例えば図 5 (a) に矢印で示す 2 段目照射位置) に 2 回目のプロトン照射を行う。これにより、図 5 (b) に示すように、ディスオーダー 17 の領域中の基板裏面から深めの位置に 2 段目 16 b のプロトンピークが形成され、基板裏面から深めの位置におけるディスオーダー 17 を無くすまたはディスオーダー 17 の度合いを小さくすることができる。

[0055] 基板裏面と 2 段目 16 b のプロトンピーク位置との間にディスオーダー 17 の領域が残った場合、基板裏面と 2 段目 16 b のプロトンピーク位置との

間に残ったディスオーダー 17 の領域に (例えば図 5 (b) に矢印で示す 3 段目照射位置) に 3 回目のプロトン照射を行う。これにより、図 5 (c) に示すように、基板裏面から浅い位置に 3 段目 16 c のプロトンピークが形成され、n 型 FS 層 3 全体のディスオーダー 17 を無くすまたはディスオーダー 17 の度合いを小さくすることができる。

[0056] 上述した実施の形態 2 にかかるプロトン照射方法では、3 回目のプロトン照射によって n 型 FS 層 3 全体のディスオーダー 17 が無くなるまたはディスオーダー 17 の度合いが小さくなる場合を例示したが、基板裏面と 3 段目 16 c のプロトンピーク位置との間にディスオーダー 17 の領域が残った場合には、基板裏面と 3 段目 16 c のプロトンピーク位置との間に残ったディスオーダー 17 の領域中の深めの位置にさらに 4 回目のプロトン照射を行えばよい。

[0057] このように、基板裏面と m 段目 16 n のプロトンピーク位置との間にディスオーダー 17 の領域が残った場合、この残ったディスオーダー 17 の領域中の基板裏面から深めの位置に m+1 回目のプロトン照射を行うことを繰り返す (m = 1, 2, …、n = a, b, …)。これにより、基板裏面から浅い位置側に残るディスオーダー 17 の領域を徐々に小さくする。特に限定しないが、ディスオーダー 17 の無い n 型 FS 層 3 の不純物濃度プロファイルを得た場合の、3 回のプロトン照射の具体的なイオン注入条件の一例を以下に示す。

[0058] 1 回目のプロトン照射の加速エネルギーおよびドーズ量は、それぞれ 2.0 MeV (平均飛程 47.7 μm) および $3 \times 10^{13}/\text{cm}^2$ である。2 回目のプロトン照射の加速エネルギーおよびドーズ量は、それぞれ 1.5 MeV (平均飛程 30.3 μm) および $3 \times 10^{13}/\text{cm}^2$ である。3 回目のプロトン照射の加速エネルギーおよびドーズ量は、それぞれ 0.5 MeV (平均飛程 6.0 μm) および $2 \times 10^{14}/\text{cm}^2$ である。プロトン照射後のアニール処理は、還元雰囲気中 (例えば水素濃度 3% の水素雰囲気、もしくは水素を含む窒素雰囲気) において、380℃程度の温度で 5 時間程度とするのが好ましい

。プロトン照射後のアニール処理条件は、要求される n 型 F S 層 3 の仕様により、例えば 3 0 0 ℃ ~ 4 5 0 ℃ 程度の温度で 1 ~ 1 0 時間程度としてもよい。

[0059] 以上、説明したように、実施の形態 2 によれば、実施の形態 1 と同様の効果を得ることができる。

[0060] (実施の形態 3)

図 6 は、実施の形態 3 にかかる半導体装置の n 型 F S 層の不純物濃度プロファイルを示す特性図である。実施の形態 3 にかかる半導体装置の製造方法が実施の形態 1 にかかる半導体装置の製造方法と異なる点は、ディスオーダー - 2 7 を無くすまたはディスオーダー - 2 7 の度合いを小さくするための複数回のプロトン照射を、ディスオーダー - 2 7 の領域中の基板裏面から浅い位置側から深い位置側へ向かって順に行う点である。

[0061] 実施の形態 3 にかかるプロトン照射方法について具体的に説明する。図 6 (a) ~ 6 (c) には、 1 ~ 3 回目のプロトン照射およびアニール処理後の n 型 F S 層 3 の不純物濃度プロファイルを示す。図 6 (a) に示すように、 1 回目のプロトン照射により基板裏面から所定の深さに 1 段目 2 6 a のプロトンピークを形成することにより、実施の形態 1 と同様に、基板裏面と 1 段目 2 6 a のプロトンピーク位置との間にディスオーダー - 2 7 の領域 (点線で囲む部分) が形成される。

[0062] そこで、 1 回目のプロトン照射により形成されたディスオーダー - 2 7 の領域中の基板裏面から浅めの位置 (例えば図 6 (a) に矢印で示す 2 段目照射位置) に 2 回目のプロトン照射を行う。これにより、図 6 (b) に示すように、ディスオーダー - 2 7 の領域中の基板裏面から浅めの位置に 2 段目 2 6 b のプロトンピークが形成され、この位置におけるディスオーダー - 2 7 を無くすまたはディスオーダー - 2 7 の度合いを小さくすることができる。

[0063] 1 段目 2 6 a のプロトンピーク位置と 2 段目 2 6 b のプロトンピーク位置との間にディスオーダー - 2 7 の領域が残った場合、 1 段目 2 6 a のプロトンピーク位置と 2 段目 2 6 b のプロトンピーク位置との間に残ったディスオー

ダー27の領域に（例えば図6（b）に矢印で示す3段目照射位置）に3回目のプロトン照射を行う。これにより、図6（c）に示すように、1段目26aのプロトンピーク位置と2段目26bのプロトンピーク位置との間に3段目26cのプロトンピークが形成され、n型FS層3全体のディスオーダー27を無くすまたはディスオーダー27の度合いを小さくすることができる。

[0064] 図7は、実施の形態3にかかる半導体装置のn型FS層の不純物濃度プロファイルの別の一例を示す特性図である。図7（a）、7（b）に示すように2、3回目のプロトン照射により2、3段目26b、26cのプロトンピークを形成した後に、1段目26aのプロトンピーク位置と3段目26cのプロトンピーク位置との間にディスオーダー27の領域が残った場合、残ったディスオーダー27の領域（例えば図7（b）に矢印で示す4段目照射位置）にさらに4回目のプロトン照射を行ってもよい。

[0065] 4回目のプロトン照射により、図7（c）に示すように、1段目26aのプロトンピーク位置と3段目26cのプロトンピーク位置との間に4段目26dのプロトンピークが形成され、n型FS層3全体のディスオーダー27を無くすまたはディスオーダー27の度合いを小さくすることができる。

[0066] このように、 $m+1$ 回目のプロトン照射後に、1段目26aのプロトンピーク位置と $m+1$ 段目26nのプロトンピーク位置との間にディスオーダー27の領域が残った場合、1段目26aのプロトンピーク位置と $m+1$ 段目26nのプロトンピーク位置との間のディスオーダー27の領域に対して $m+2$ 回目のプロトン照射を行う（ $m=2, 3, \dots, n=b, c, \dots$ ）。これにより、プロトンピーク位置間に残るディスオーダー27の領域を徐々に小さくする。

[0067] 以上、説明したように、実施の形態3によれば、実施の形態1と同様の効果を得ることができる。

[0068] （実施の形態4）

1段目のプロトンピーク位置の好ましい位置について、以下に説明する。

図 11 は、 IGBT のターンオフ時の発振波形である。コレクタ電流が定格電流の $1/10$ 以下の場合、蓄積キャリアが少ないために、ターンオフが終わる手前で発振することがある。コレクタ電流をある値に固定して、異なる電源電圧 V_{cc} にて IGBT をターンオフさせる。このとき、 V_{cc} がある所定の値を超えると、コレクタ・エミッタ間電圧波形において、通常のオーバーシュート電圧のピーク値を超えた後に、付加的なオーバーシュートが発生するようになる。そして、この付加的なオーバーシュート (電圧) がトリガーとなり、以降の波形が振動する。 V_{cc} がこの所定の値をさらに超えると、付加的なオーバーシュート電圧がさらに増加し、以降の振動の振幅も増加する。このように、電圧波形が振動を始める閾値電圧を発振開始閾値 V_{RR} と呼ぶ。この V_{RR} が高ければ高いほど、IGBT はターンオフ時に発振しないことを示すので、好ましい。

[0069] 発振開始閾値 V_{RR} は、IGBT の p 型ベース層と n-ドリフト層との pn 接合から n-ドリフト層を広がる空乏層 (厳密には、正孔が存在するので空間電荷領域) が、複数のプロトンピークのうち最初に達する 1 段目のプロトンピークの位置に依存する。その理由は、次のとおりである。ターンオフ時に空乏層が表面の P 型ベース層から n-ドリフト層を広がる時に、空乏層端が 1 つ目の n 型 FS 層に達することでその広がりが抑えられ、蓄積キャリアの掃き出しが弱まる。その結果、キャリアの枯渇が抑制され、発振が抑えられる。

[0070] ターンオフ時の空乏層は、p ベース層と n-ドリフト層との pn 接合からコレクタ電極に向かって深さ方向に沿って広がる。このため、空乏層端が最初に達する n 型 FS 層のピーク位置は、pn 接合に最も近い n 型 FS 層となる。そこで、n-型半導体基板の厚さ (エミッタ電極とコレクタ電極とに挟まれた部分の厚さ) を W_0 、空乏層端が最初に達する n 型 FS 層のピーク位置の、コレクタ電極と n-型半導体基板の裏面との界面からの深さ (以下、裏面からの距離とする) を X とする。ここで、距離指標 L を導入する。距離指標 L は、下記の (1) 式であらわされる。

[0071] [数 1]

$$L = \sqrt{\frac{\epsilon_S V_{rate}}{q \left(\frac{J_F}{qv_{sat}} + N_d \right)}} \quad \dots (1)$$

[0072] 上記 (1) 式に示す距離指標 L は、ターンオフ時に、コレクタ・エミッタ間電圧 V_{ce} が電源電圧 V_{cc} となるときの、 $p-n$ 接合から n -ドリフト層 2 1 に広がる空乏層 (空間電荷領域) の端部 (空乏層端) の、 $p-n$ 接合からの距離を示す指標である。平方根の内部の分数の中で、分母はターンオフ時の空間電荷領域 (簡単には、空乏層) の空間電荷密度を示している。周知のポアソンの式は、 $d_i v E = \rho / \epsilon$ で表され、 E は電界強度、 ρ は空間電荷密度で $\rho = q (p - n + N_d - N_a)$ である。 q は電荷素量、 p は正孔濃度、 n は電子濃度、 N_d はドナー濃度、 N_a はアクセプタ濃度、 ϵ は半導体の誘電率である。

[0073] この空間電荷密度 ρ は、ターンオフ時に空間電荷領域 (空乏層) を駆け抜ける正孔の濃度 p と n -ドリフト層の平均的なドナー濃度 N_{dm} で記述され、電子濃度はこれらよりも無視できるほど低く、アクセプタが存在しないため、 $\rho \doteq q (p + N_{dm})$ と表すことができる。このときの正孔濃度 p は、IGBT の遮断電流によって決まり、特に素子の定格電流密度が通電している状況を想定するため、 $P = J_F / (q v_{sat})$ で表される。 J_F は素子の定格電流密度、 v_{sat} はキャリアの速度が所定の電界強度で飽和した飽和速度である。

[0074] 上記ポアソンの式を距離 x で 2 回積分し、電圧 V として $E = - \text{grad} V$ (周知の電界 E と電圧 V との関係) であるため、境界条件を適当にとれば、 $V = (1/2) (\rho / \epsilon) x^2$ となる。この電圧 V が、定格電圧 BV の $1/2$ としたときに得られる空間電荷領域の長さ x を、上記の距離指標 L としている。その理由は、インバータ等の実機では、電圧 V となる動作電圧 (電源電圧) を、定格電圧の半値程度とするためである。FS 層は、ドーピング濃度を n -ドリフト層よりも高濃度とすることで、ターンオフ時に広がる空間電

荷領域の伸びを、 n 型FS層において広がり難くする機能を有する。IGBTのコレクタ電流がMOSゲートのオフにより遮断電流から減少を始めるときに、空乏層が最初に達するFS層のピーク位置が、この空間電荷領域内にあれば、蓄積キャリアが n -ドリフト層に残存した状態で、空間電荷領域の伸びを抑えることができるので、残存キャリアの掃出しが抑えられる。

[0075] 実際のターンオフ動作は、例えばIGBTモジュールを周知のPWMインバーターでモーター駆動するときには、電源電圧や遮断電流が固定ではなく可変である。よって、このような場合では、空乏層が最初に達する n 型FS層のピーク位置の好ましい位置に、ある程度の幅を持たせる必要がある。発明者らの検討の結果、空乏層が最初に達する n 型FS層のピーク位置の裏面からの距離 X は、図13に示すようになる。図13は、本発明にかかる半導体装置において空乏層が最初に達するFS層の位置条件を示す図表である。図13には、定格電圧が600V~6500Vのそれぞれにおいて、最初に空乏層端が達する n 型FS層のピーク位置の裏面からの距離 X を示す。ここで、 $X = W0 - \alpha L$ とおき、 α は係数である。この α を、0.7~1.6まで変化させたときの X を示している。

[0076] 図13に示すように、各定格電圧では、素子(IGBT)が定格電圧よりも10%程度高い耐圧を持つように、安全設計をする。そして、オン電圧やターンオフ損失がそれぞれ十分低くなるように、図13に示すように n -型半導体基板の総厚(研削等によって薄くした後の仕上がり時の厚さ)および n -ドリフト層の平均的な比抵抗とする。平均的とは、FS層を含めた n -ドリフト層全体の平均濃度および比抵抗である。定格電圧によって、定格電流密度も図13に示したような典型値となる。定格電流密度は、定格電圧と定格電流密度との積によって決まるエネルギー密度が、およそ一定の値となるように設定され、ほぼ図13に示す値のようになる。これらの値を用いて上記(1)式に従い距離指標 L を計算すると、距離指標 L は図13に記載した値となる。最初に空乏層端が達する n 型FS層のピーク位置の裏面からの距離 X は、この距離指標 L に対して α を0.7~1.6とした値を n -型半導体基板

の厚さ W_0 から引いた値となる。

[0077] これら距離指標 L および n -型半導体基板の厚さ W_0 の値に対して、ターンオフ発振が十分抑えられるような、最初に空乏層端が達する FS 層のピーク位置の裏面からの距離 X は、次のようになる。図9は、電圧波形が振動を始める閾値電圧について示す特性図である。図9には、この A に対する、 V_{RR0} の依存性を、典型的ないくつかの定格電圧（600V、1200V、3300V）について示す。ここで、縦軸は、 V_{RR0} を定格電圧 V_{rate} で規格化した値とする。3つの定格電圧ともに、 A が1.4以下で V_{RR0} が急激に高くできることが分かる。 A が0.8～1.3の範囲で、いずれの定格電圧も V_{RR0} を十分高くできる領域である。より好ましくは、 A が0.9～1.2の範囲であれば、 V_{RR0} を最も高くできる。

[0078] この図9で重要な点は、いずれの定格電圧においても、 V_{RR0} を十分高くできる A の範囲は、ほぼ同じ（0.8～1.3）ことである。これは、空乏層が最初に到達する n 型 FS 層のピーク位置の裏面からの距離 X の範囲を、 $W_0 - L$ （すなわち $A = 1$ ）を中心にとすることが最も効果的なためである。この特徴は、定格電圧と定格電流密度との積が略一定となることに起因する。そのため、最初に空乏層端が達する n 型 FS 層のピーク位置の裏面からの距離 X を上記範囲とすることで、ターンオフ時にIGBTは蓄積キャリアを十分残存させることができ、ターンオフ時の発振現象を抑えることができる。したがって、いずれの定格電圧においても、最初に空乏層端が達する n 型 FS 層のピーク位置の裏面からの距離 X は、距離指標 L の係数 γ を上記の範囲とすることがよい。これにより、ターンオフ時の発振現象を効果的に抑制できる。

[0079] 上記の A の範囲を満たすように、空乏層が最初に達する FS 層のピーク位置の裏面からの距離 X を有する n 型 FS 層を実際にプロトン照射で形成するには、プロトンの加速エネルギーを、以下に示す図12の特性グラフから決めればよい。

[0080] 発明者らは鋭意研究の結果、プロトンの飛程 R_p （ n 型 FS 層のピーク位

置)と、プロトンの加速エネルギーEについて、プロトンの飛程R_pの対数log(R_p)をx、プロトンの加速エネルギーEの対数log(E)をyとすると、下記(2)式の関係があることを見出した。

$$[0081] \quad y = -0.0047x^4 + 0.0528x^3 - 0.2211x^2 + 0.9923x + 5.0474 \quad \dots (2)$$

[0082] 上記(2)式を示す特性グラフを図12に示す。図12は、本発明にかかる半導体装置のプロトンの飛程とプロトンの加速エネルギーとの関係を示す特性図である。図12には、プロトンの所望の飛程を得るためのプロトンの加速エネルギーを示す。図12の横軸はプロトンの飛程R_pの対数log(R_p)であり、log(R_p)の軸数値の下側の括弧内に対応する飛程R_p(μm)を示す。また、縦軸はプロトンの加速エネルギーEの対数log(E)であり、log(E)の軸数値の左側の括弧内に対応するプロトンの加速エネルギーEを示す。上記(2)式は、プロトンの飛程R_pの対数log(R_p)と加速エネルギーの対数log(E)との各値をx(=log(R_p))の4次の多項式でフィッティングさせた式である。

[0083] なお、上記のフィッティング式を用いて所望のプロトンの平均飛程R_pからプロトン照射の加速エネルギーEを算出・設定し、プロトンをシリコンに注入した場合の、実際の加速エネルギーE'と実際に広がり抵抗(SR)測定法等によって得られた平均飛程R_p'(プロトンピーク位置)との関係は、以下のように考えればよい。加速エネルギーの算出値Eに対して、実際の加速エネルギーE'がE±5%程度の範囲にあれば、実際の飛程R_p'も所望のR_pに対して±5%程度の範囲に収まり、測定誤差の範囲内となる。そのため、実際の平均飛程R_p'のR_pからのバラつきが、IGBTの電気的特性へ与える影響は、無視できる程度に十分小さい。よって、実際の加速エネルギーE'が算出値E±5%の範囲にあれば、実際の平均飛程R_p'は実質的に設定どおりのR_pであると判断することができる。実際の加速器では、加速エネルギーEと飛程R_pはいずれも上記の範囲(±5%)に収まり得るので、E'とR_p'は、所望のR_pと算出値Eで表される上述のフィッテ

イング式に従っていると考えると、全く差支えない。

[0084] 上記 (2) 式を用いることにより、所望のプロトンの飛程 R_p を得るのに必要なプロトンの加速エネルギー E を求めることができる。上述した FS 層を形成するためのプロトンの各加速エネルギー E も、上記 (2) 式を用いており、実際に上記の加速エネルギーでプロトンを照射した試料を周知の広がり抵抗測定法 (SR法) にて測定した実測値ともよく一致する。したがって、上記 (2) 式を用いることで、極めて精度よく、プロトンの飛程 R_p に基づいて必要なプロトンの加速エネルギー E を予測することが可能となった。

[0085] 以上、説明したように、実施の形態 4 によれば、実施の形態 1 と同様の効果を得ることができる。

[0086] 以上において本発明では、IGBT を例に説明しているが、これに限らず、ダイオードなどにも適用することができる。また、本発明は、例えば耐圧 600V、1200V、1700V、3300V、4500V および 6000V などの半導体装置に適用可能である。

産業上の利用可能性

[0087] 以上のように、本発明にかかる半導体装置および半導体装置の製造方法は、コンバーター、インバーターなどの電力変換装置などに使用されるパワー半導体装置に有用である。

符号の説明

[0088] 1 n-ドリフト層 (高抵抗半導体層)
 2 n+エミッタ層
 3 n型FS層
 4 pコレクタ層
 6a, 16a, 26a 1段目
 6b, 16b, 26b 2段目
 6c, 16c, 26c 3段目
 6d, 26d 4段目

7 デイスオーダー

10 IGBT

請求の範囲

[請求項1] n 型半導体基板の一方の主面側に設けられた耐圧保持用 p n 接合と、前記 n 型半導体基板の他方の主面側の内部に設けられ、かつ前記 n 型半導体基板よりも低抵抗な、前記耐圧保持用 p n 接合からの空乏層の広がりを抑えるための n 型フィールドストップ層と、を備えた半導体装置の製造方法であって、

前記 n 型半導体基板の他方の主面から複数回のプロトン照射を繰り返し行い、前記 n 型半導体基板の他方の主面側の内部に前記 n 型フィールドストップ層を形成するプロトン照射工程を含み、

前記プロトン照射工程では、前記プロトン照射を繰り返す毎に、前回の前記プロトン照射で残されたディスオーダーによる移動度低下を補償するように次回の前記プロトン照射を行うことを特徴とする半導体装置の製造方法。

[請求項2] 前記プロトン照射工程では、前回の前記プロトン照射の照射深さよりも次回の前記プロトン照射の照射深さを浅くすることを特徴とする請求項1に記載の半導体装置の製造方法。

[請求項3] 前記プロトン照射工程では、2回目以降の前記プロトン照射を、その1回前の前記プロトン照射により形成された前記ディスオーダーの位置に基づいて前記プロトン照射を繰り返すことを特徴とする請求項2に記載の半導体装置の製造方法。

[請求項4] 前記プロトン照射工程では、2回目以降の前記プロトン照射により形成される不純物濃度分布のピークによって、1回目の前記プロトン照射により形成される前記ディスオーダーにより不純物濃度が低くなった部分が補償されるように、前記プロトン照射の加速エネルギーおよびドーズ量を調節することを特徴とする請求項3に記載の半導体装置の製造方法。

[請求項5] 前記プロトン照射工程では、前回の前記プロトン照射後にディスオーダーにより最も移動度が低下している深さを、次回の前記プロトン

照射の照射深さとすることを特徴とする請求項 1 に記載の半導体装置の製造方法。

[請求項 6] 前記プロトン照射の加速エネルギー E の常用対数値 $\log(E)$ を y とし、前記プロトン照射の前記他方の主面からの平均飛程 R_p の常用対数値 $\log(R_p)$ を x としたときに、 $y = -0.0047x^4 + 0.0528x^3 - 0.2211x^2 + 0.9923x + 5.0474$ を満たすことを特徴とする請求項 1 に記載の半導体装置の製造方法。

[請求項 7] 前記半導体装置がダイオードまたは IGBT であることを特徴とする請求項 1 ~ 6 のいずれか一つに記載の半導体装置の製造方法。

[請求項 8] n 型半導体基板の一方の主面側に設けられた耐圧保持用 $p-n$ 接合と、

前記 n 型半導体基板の他方の主面側の内部に設けられ、かつ前記 n 型半導体基板よりも低抵抗な、前記耐圧保持用 $p-n$ 接合からの空乏層の広がりを抑えるための n 型フィールドストップ層と、

を備え、

前記 n 型フィールドストップ層は、前記 n 型半導体基板の深さ方向の異なる位置に複数の不純物濃度ピークを有する不純物濃度分布をなし、

複数の前記不純物濃度ピークのうち、最も前記 n 型半導体基板の一方の主面側の前記不純物濃度ピークは、前記 n 型半導体基板の他方の主面から $15 \mu\text{m}$ 以上の深さに位置し、

前記 n 型フィールドストップ層の前記不純物濃度ピークの位置と前記 n 型半導体基板の他方の主面との距離は、当該不純物濃度ピークの前記 n 型半導体基板の一方の主面側に隣り合う前記不純物濃度ピークの位置と前記 n 型半導体基板の他方の主面との距離の半分以上であることを特徴とする半導体装置。

[請求項 9] 複数の前記不純物濃度ピークのうち、最も前記 n 型半導体基板の他

方の主面側の前記不純物濃度ピークは、前記 n 型半導体基板の他方の主面から $6 \mu\text{m}$ 以上 $15 \mu\text{m}$ 以下の深さに位置することを特徴とする請求項 8 に記載の半導体装置。

補正された請求の範囲

[2013 年4月30日 (30.04.2013) 国際事務局受理]

[請求項 1] n 型半導体基板の一方の主面側に設けられた耐圧保持用 p n 接合と、前記 n 型半導体基板の他方の主面側の内部に設けられ、かつ前記 n 型半導体基板よりも低抵抗な、前記耐圧保持用 P n 接合からの空乏層の広がりを抑えるための n 型フィールドストップ層と、を備えた半導体装置の製造方法であって、

前記 n 型半導体基板の他方の主面から複数回のプロトン照射を繰り返し行い、前記 n 型半導体基板の他方の主面側の内部に前記 n 型フィールドストップ層を形成するプロトン照射工程を含み、

前記プロトン照射工程では、前記プロトン照射を繰り返す毎に、前回の前記プロトン照射で残されたディスオーダーによる移動度低下を補償するように次回の前記プロトン照射を行うことを特徴とする半導体装置の製造方法。

[請求項 2] 前記プロトン照射工程では、前回の前記プロトン照射の照射深さよりも次回の前記プロトン照射の照射深さを浅くすることを特徴とする請求項 1 に記載の半導体装置の製造方法。

[請求項 3] 前記プロトン照射工程では、2 回目以降の前記プロトン照射を、その 1 回前の前記プロトン照射により形成された前記ディスオーダーの位置に基づいて前記プロトン照射を繰り返すことを特徴とする請求項 2 に記載の半導体装置の製造方法。

[請求項 4] 前記プロトン照射工程では、2 回目以降の前記プロトン照射により形成される不純物濃度分布のピークによって、1 回目の前記プロトン照射により形成される前記ディスオーダーにより不純物濃度が低くなった部分が補償されるように、前記プロトン照射の加速エネルギーおよびドーズ量を調節することを特徴とする請求項 3 に記載の半導体装置の製造方法。

[請求項 5] 前記プロトン照射工程では、前回の前記プロトン照射後にディスオーダーにより最も移動度が低下している深さを、次回の前記プロトン照射の照射深さとすることを特徴とする請求項 1 に記載の半導体装置の製造方法。

[請求項 6] 前記プロトン照射の加速エネルギー E の常用対数値 $\log(E)$ を y とし、前記プロトン照射の前記他方の主面からの平均飛程 R_p の常用対数値 $\log(R_p)$

R p) を x としたときに、 $y = -0.0047x^4 + 0.0528x^3 - 0.2211x^2 + 0.9923x + 5.0474$ を満たすことを特徴とする請求項 1 に記載の半導体装置の製造方法。

[請求項 7] 前記半導体装置がダイオードまたは IGBT であることを特徴とする請求項 1～6 のいずれか一つに記載の半導体装置の製造方法。

[請求項 8] n 型半導体基板の一方の主面側に設けられた耐圧保持用 pn 接合と、前記 n 型半導体基板の他方の主面側の内部に設けられ、かつ前記 n 型半導体基板よりも低抵抗な、前記耐圧保持用 pn 接合からの空乏層の広がりを抑えるための n 型フィールドストップ層と、

を備え、

前記 n 型フィールドストップ層は、前記 n 型半導体基板の深さ方向の異なる位置に複数の不純物濃度ピークを有する不純物濃度分布をなし、

複数の前記不純物濃度ピークのうち、最も前記 n 型半導体基板の一方の主面側の前記不純物濃度ピークは、前記 n 型半導体基板の他方の主面から $15 \mu\text{m}$ 以上の深さに位置し、

前記 η 型フィールドストップ層の前記不純物濃度ピークの位置と前記 η 型半導体基板の他方の主面との距離は、当該不純物濃度ピークの前記 η 型半導体基板の一方の主面側に隣り合う前記不純物濃度ピークの位置と前記 η 型半導体基板の他方の主面との距離の半分以上であることを特徴とする半導体装置。

[請求項 9] 複数の前記不純物濃度ピークのうち、最も前記 η 型半導体基板の他方の主面側の前記不純物濃度ピークは、前記 η 型半導体基板の他方の主面から $6 \mu\text{m}$ 以上 $15 \mu\text{m}$ 以下の深さに位置することを特徴とする請求項 8 に記載の半導体装置。

[請求項 10] (追加) 前記 n 型フィールドストップ層は、プロトン照射により前記 n 型半導体基板の内部に形成された結晶欠陥がドナー化されてなる領域であり、

前記 n 型フィールドストップ層は、前記不純物濃度ピークとなる第 1 箇所と、前記第 1 箇所から前記 n 型半導体基板の両主面側に向かって低下する濃度勾配をもつ第 2 箇所とからなる前記不純物濃度分布を有し、

オフ時に前記耐圧保持用 pn 接合から広がる空乏層の端部の、前記耐圧保持用 pn

接合からの距離を示す距離指標を下記 (1) 式とし、前記 n 型半導体基板の厚さを W_0 としたときに、前記 n 型フィールドストップ層の、前記空乏層が最初に到達する前記不純物濃度ピークの位置の、前記 n 型半導体基板の他方の主面からの距離 X は、 $W_0 - 1.4L \leq X \leq W_0 - 0.8L$ を満たすことを特徴とする請求項 8 または 9 に記載の半導体装置。

[数 1]

$$L = \sqrt{\frac{\epsilon_s V_{rate}}{q \left(\frac{J_F}{qv_{sat}} + N_d \right)}} \quad \dots (1)$$

ただし、 V_{rate} は定格電圧、 ϵ_s は半導体の誘電率、 q は電荷素量、 J_F は定格電流密度、 v_{sat} はキャリアの飽和速度、 N_d は n 型半導体基板の平均的なドナー濃度である。

[請求項 11] (追加) 前記距離 X は、 $W_0 - 1.3L \leq X \leq W_0 - 0.8L$ を満たすことを特徴とする請求項 10 に記載の半導体装置。

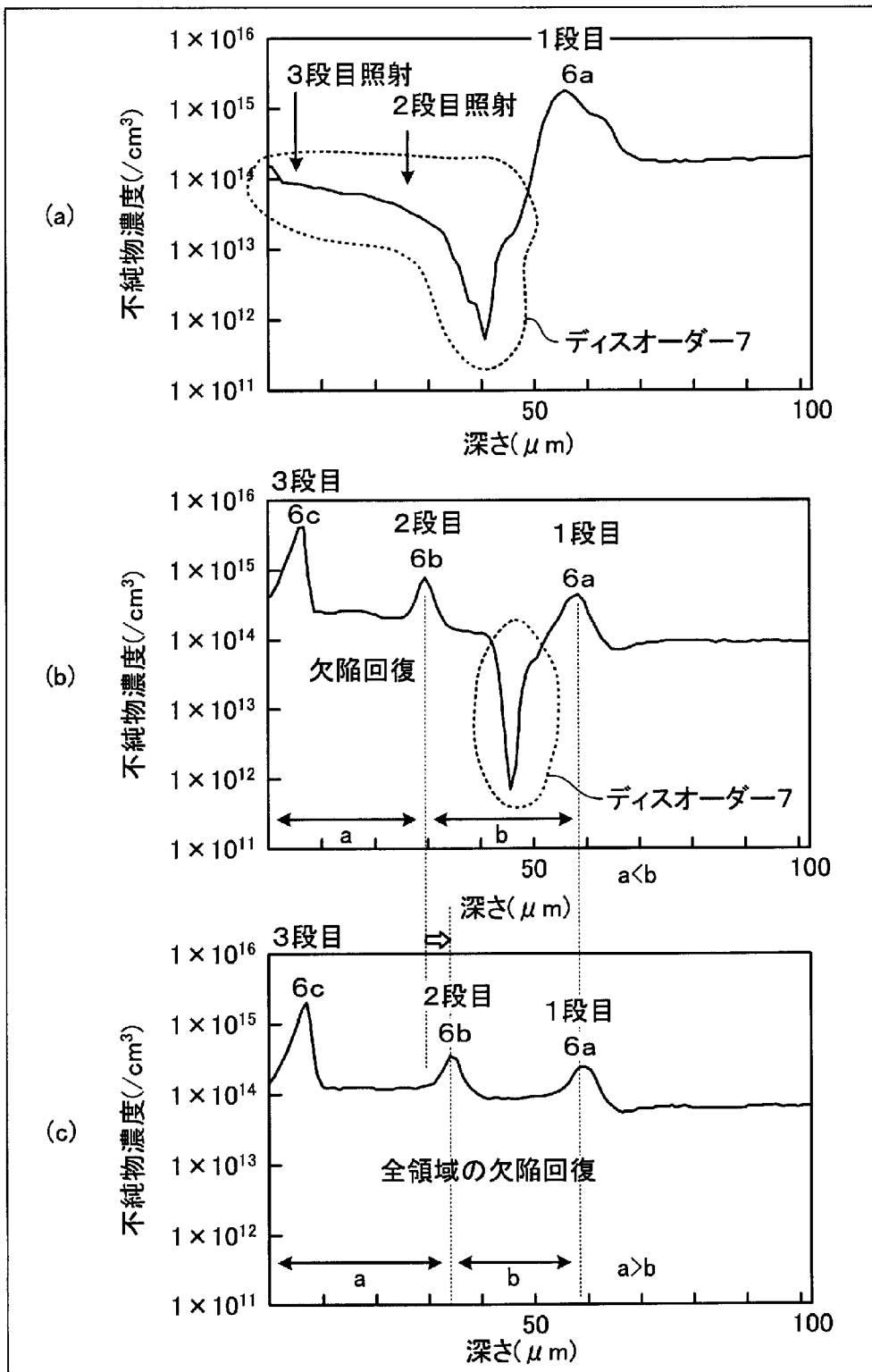
[請求項 12] (追加) 前記距離 X は、 $W_0 - 1.2L \leq X \leq W_0 - 0.9L$ を満たすことを特徴とする請求項 11 に記載の半導体装置。

条約第 19 条 (1) に基づく説明書

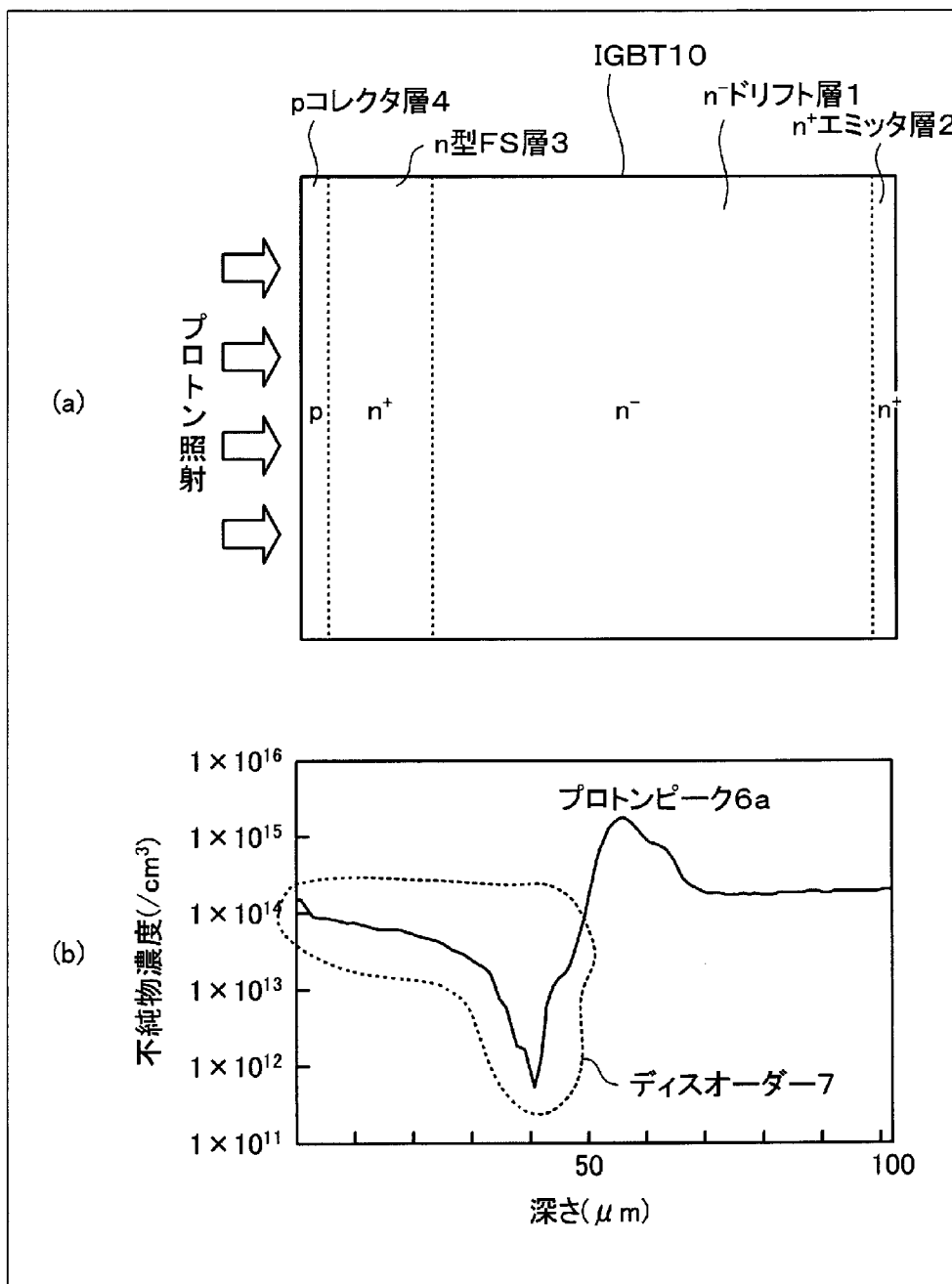
請求の範囲第 1～9 項は、出願時の請求の範囲第 1～9 項です。

また、請求の範囲第 10～12 項は、出願時の明細書の段落 0068～0085、図 9、11～13 の記載に基づくものです。

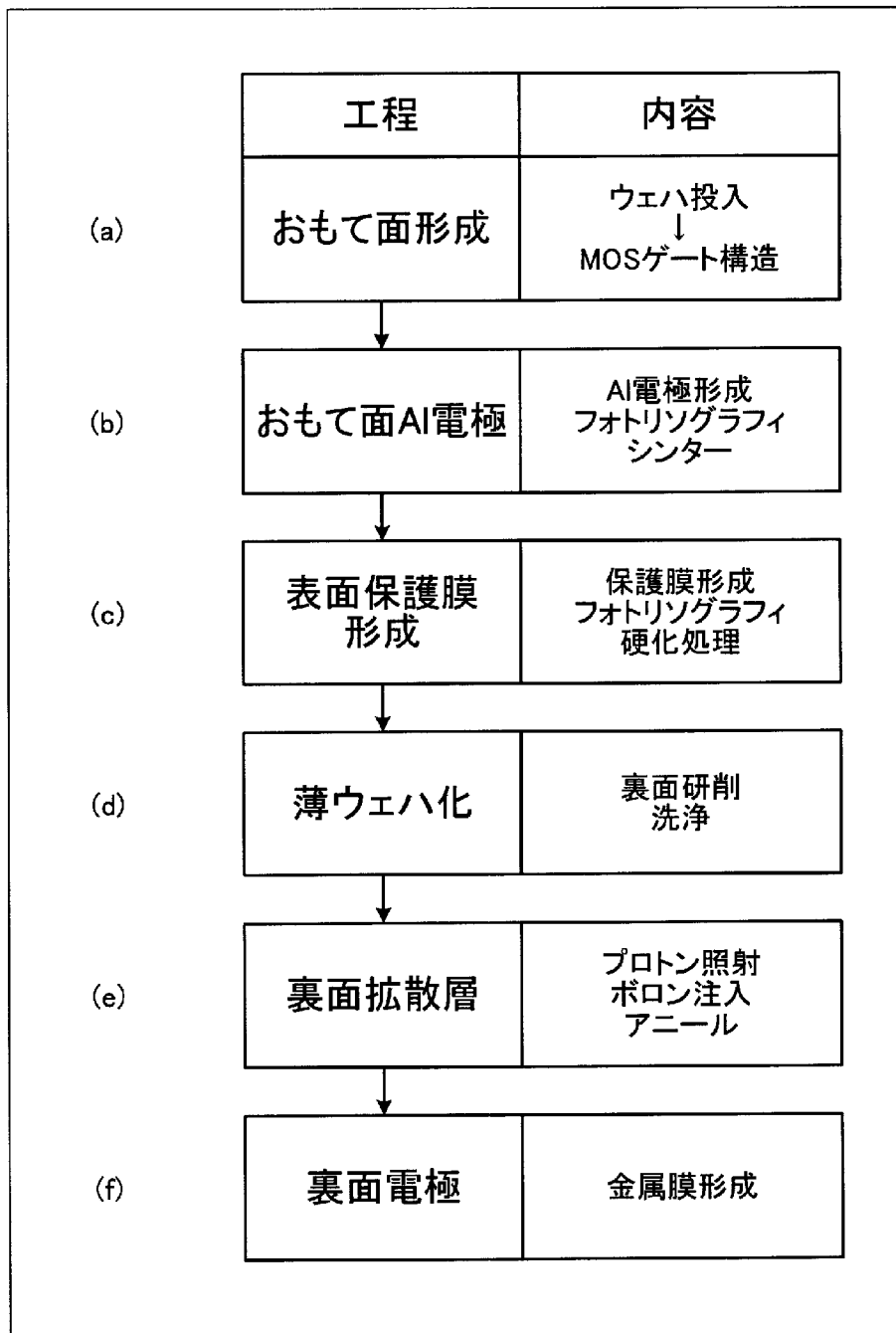
[図1]



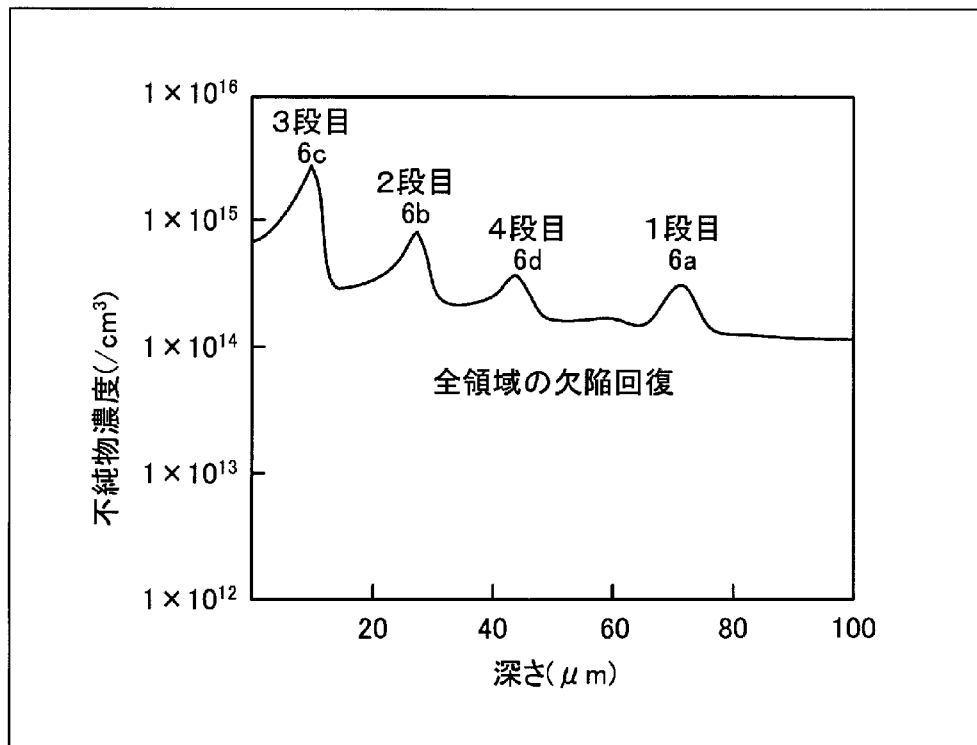
[図2]



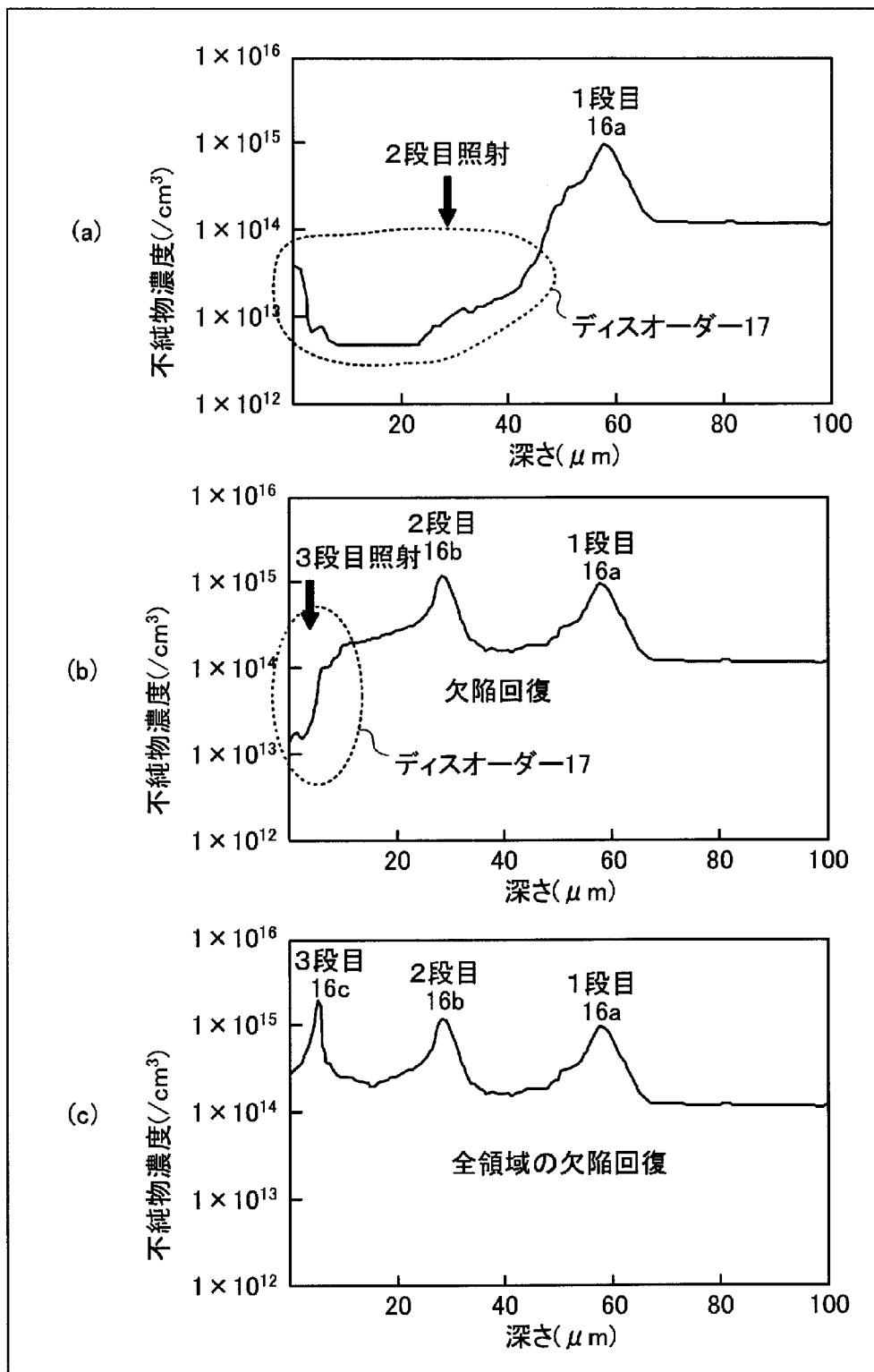
[図3]



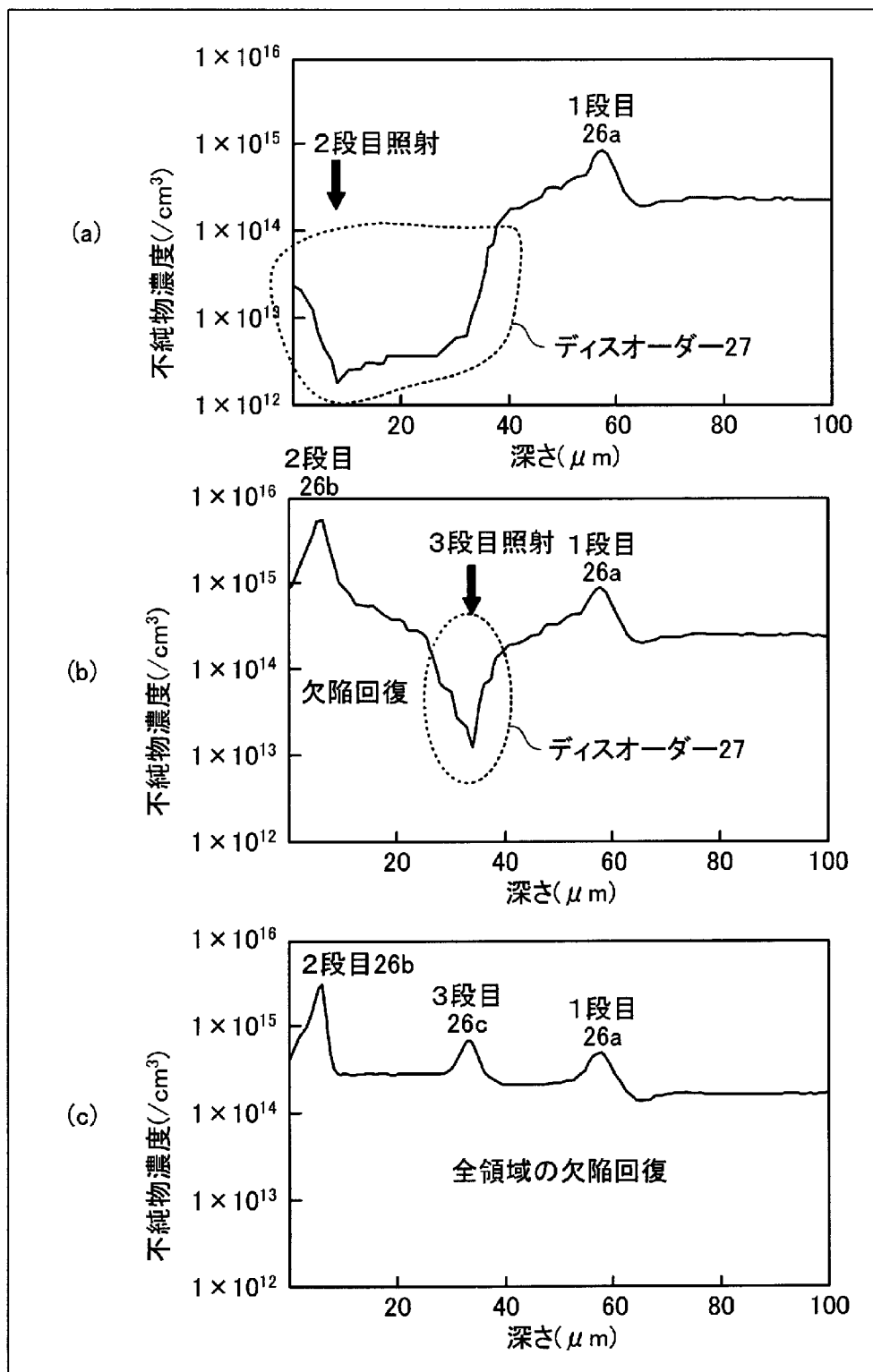
[図4]



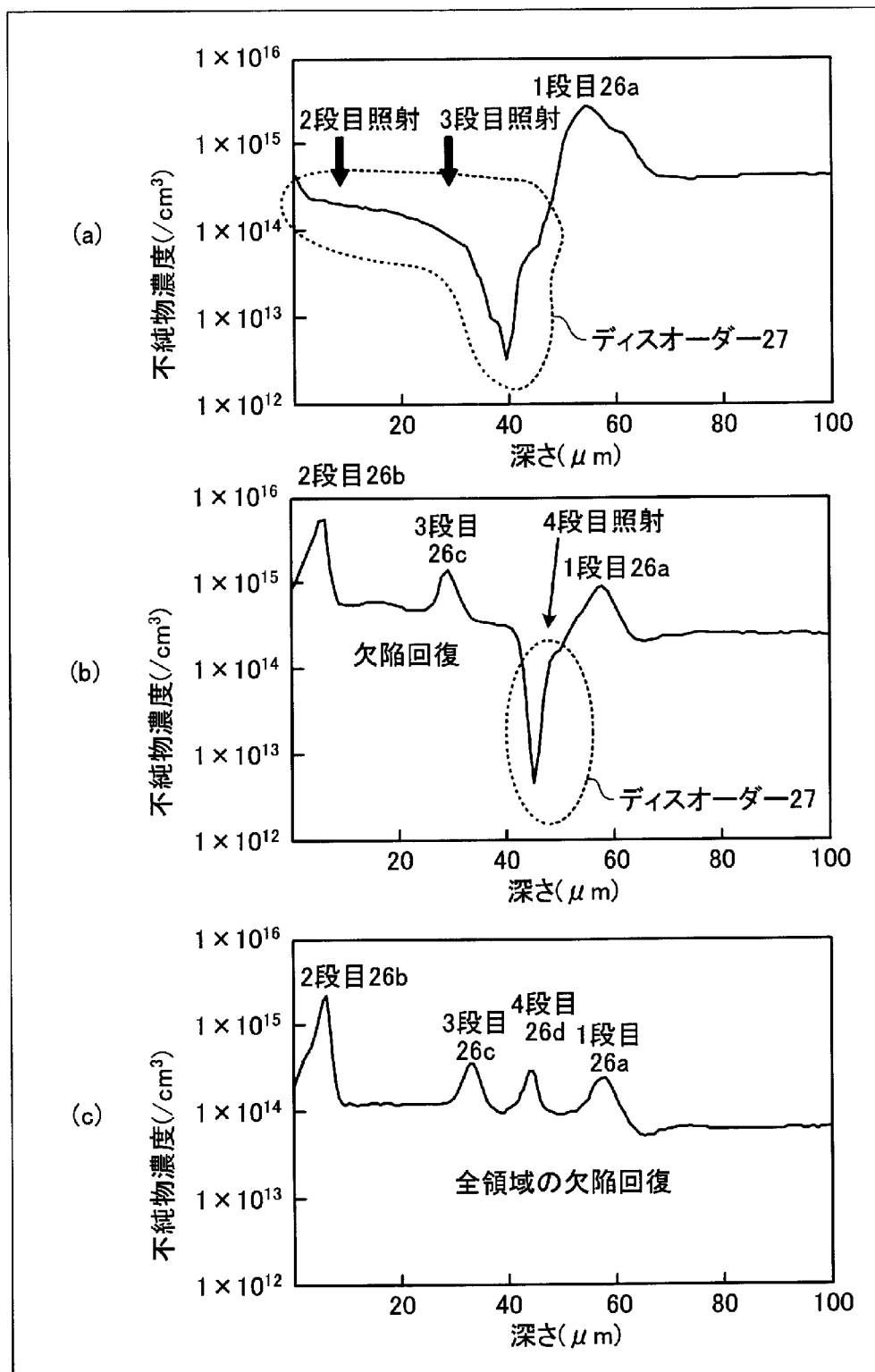
[図5]



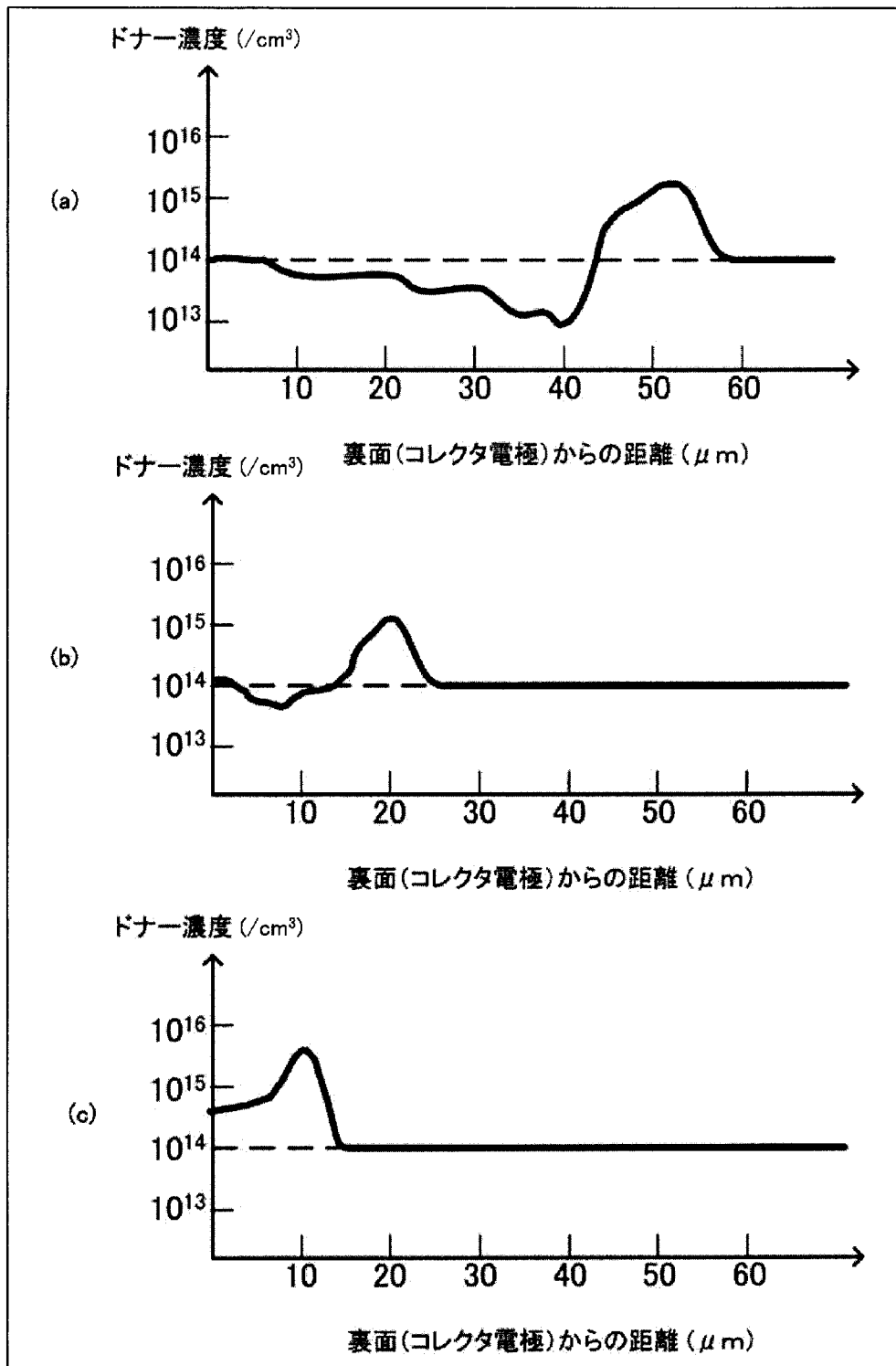
[図6]



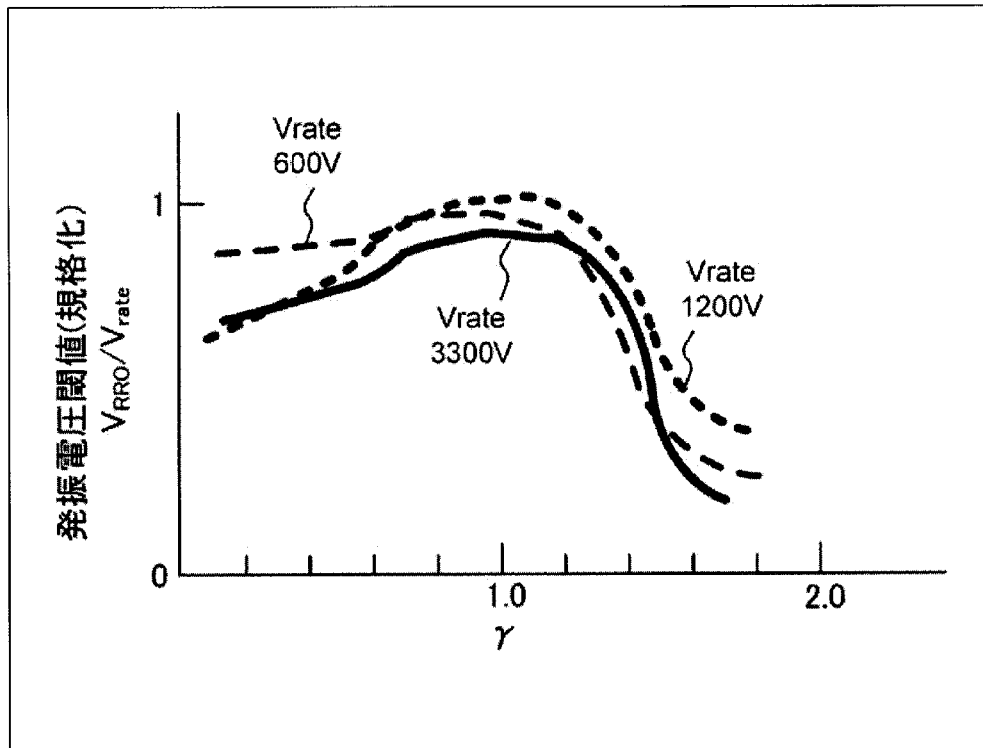
[図7]



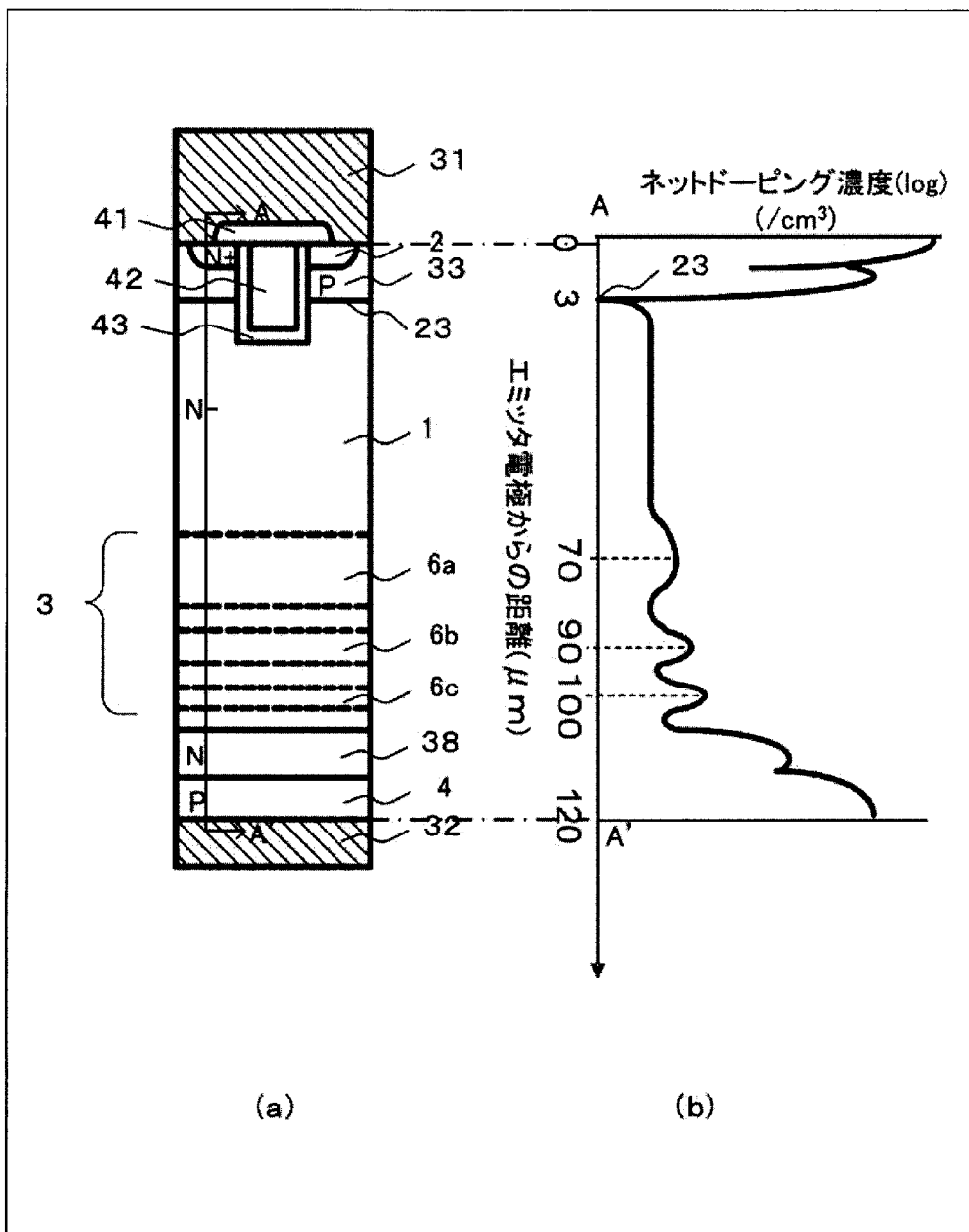
[図8]



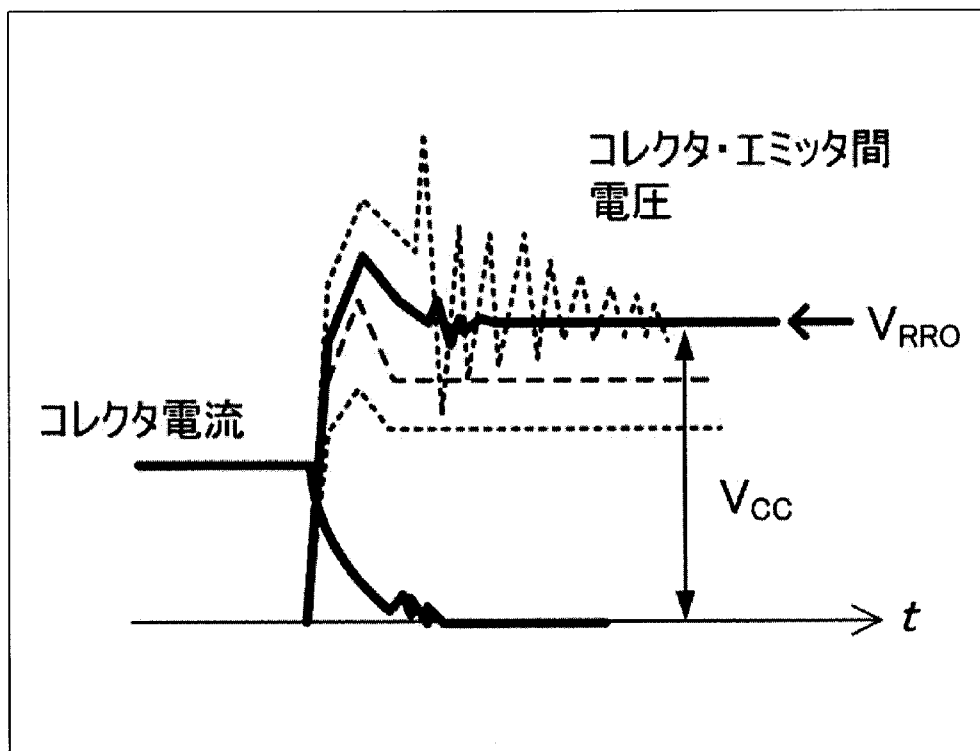
[図9]



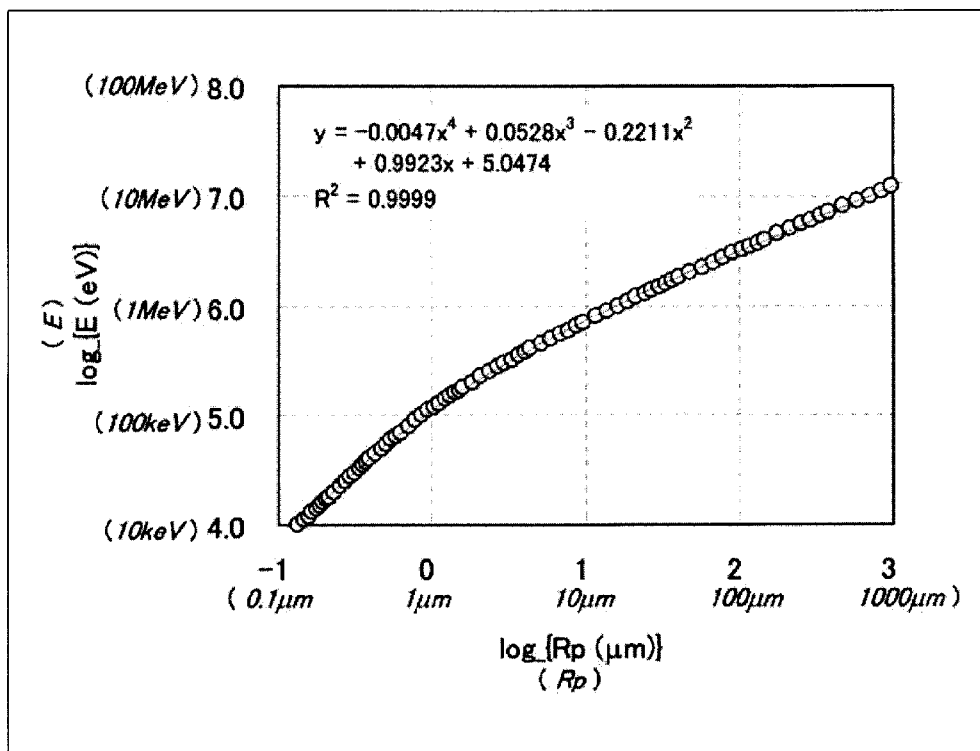
[図10]



[図11]



[図12]



[図13]

定格 電圧 (V)	耐圧 (V)	基板 総厚 (μm)	基板 比抵抗 ($\Omega \text{ cm}$)	ドリフト層 平均濃度 ($/\text{cm}^3$)	定格 電流 密度 (A/cm^2)	距離 指標 L (μm)	最初に空乏層端が達するFS層：裏面からの距離 X (μm)									
							WO-0.7L	WO-0.8L	WO-0.9L	WO-1.0L	WO-1.1L	WO-1.2L	WO-1.3L	WO-1.4L	WO-1.5L	WO-1.6L
600	700	60	30	1.5×10^{14}	300	31.9	37.7	34.5	28.1	24.9	21.7	18.5	15.3	12.1	8.9	
1200	1400	120	60	7.7×10^{13}	200	58.2	79.2	73.4	61.8	55.9	50.1	44.3	38.5	32.7	26.8	
1700	1900	170	85	5.4×10^{13}	150	80.8	113.4	105.3	89.2	81.1	73.0	64.9	56.9	48.8	40.7	
3300	3500	330	165	2.8×10^{13}	80	155.0	221.5	206.0	175.0	159.5	144.0	128.5	113.0	97.5	82.0	
4500	4700	450	225	2.0×10^{13}	50	223.1	293.8	271.5	226.9	204.6	182.3	160.0	137.7	115.4	93.1	
6500	6700	650	325	1.4×10^{13}	30	337.3	413.9	380.1	312.7	278.9	245.2	211.5	177.7	144.0	110.3	

INTERNATIONAL SEARCH REPORT

International application No.

PCT / JP2 012 / 082582

A. CLASSIFICATION OF SUBJECT MATTER

H01 L29/ 739 (2006.01)i , H01 L21 / 265 (2006.01)i , H01L21 /329 (2006.01)i ,
H01 L21 /33 6 {2006.01}i , H01 L29/ 78 {2006.01}i , H01 L29/8 68 {2006.01}i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01L29/739, H01L21/265, H01L21/329, H01L21/336, H01L29/78, H01L29/868

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2013
Kokai Jitsuyo Shinan Koho	1971-2013	Toroku Jitsuyo Shinan Koho	1994-2013

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	JP 2004-079878 A (To shiba Corp .), 11 March 2004 (11.03.2004), paragraph s [0013] to [0063] ; fig - 1, 2 (Fami ly : none)	8, 9 1-7
A	JP 2008-211148 A (Fu ji Electri c Devi ce Technol ogy Co ., Ltd .), 11 Septembe r 2008 (11.09.2008), ent ire text ; all drawings (Fami ly : none)	1-7
A	JP 2007-266233 A (Toyota Cent ral Re search and Devel opment Laboratorie s, Inc. et al .), 11 Octobe r 2007 (11.10.2007), ent ire text ; all drawings (Fami ly : none)	1-7

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents:

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"I" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search
18 February , 2013 (18.02.13)

Date of mailing of the international search report
05 March , 2013 (05.03.13)

Name and mailing address of the ISA/
Japan ese Patent Of f i ce

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT / JP2 012 / 082582

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 07-193218 A (Hi tachi , Ltd .) , 28 July 1995 (28.07.1995) , ent i re text ; all drawings (Fami l y : none)	1 - 7

A. 発明の属する分野の分類 (国際特許分類 (IPC))
 Int.Cl. H01L29/739 (2006. 01) i , H01L21/265 (2006. 01) i , H01L21/329 (2006. 01) i , H01L21/336 (2006. 01) i ,
 H01L29/78 (2006. 01) i , H01L29/868 (2006. 01) i

B. 調査を行った分野
 調査を行った最小限資料 (国際特許分類 (IPC))
 Int.Cl. H01L29/739, H01L21/265, H01L21/329, H01L21/336, H01L29/78, H01L29/868

最小限資料以外の資料で調査を行った分野に含まれるもの
 日本国実用新案公報 1922-1996年
 日本国公開実用新案公報 1971-2013年
 日本国実用新案登録公報 1996-2013年
 日本国登録実用新案公報 1994-2013年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
X	JP 2004-079878 A (株式会社東芝) 2004. 03. 11, 【0013】 - 【063】及び第1, 2図 (ファミリーなし)	8, 9
A	JP 2008-211148 A (富士電機デバイステクノロジー株式会社) 2008. 09. 11, 全文及び全図面 (ファミリーなし)	1-7
A	JP 2007-266233 A (株式会社豊田中央研究所 (他1名)) 2007. 10. 11, 全文及び全図面 (ファミリーなし)	1-7
A	JP 07-193218 A (株式会社日立製作所) 1995. 07. 28, 全文及び全図面 (ファミリーなし)	1-7

☐ c 欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。

<p>* 引用文献のカテゴリー IA」特に関連のある文献ではなく、一般的技術水準を示すもの IE」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの I」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す) Iθ」口頭による開示、使用、展示等に言及する文献 P」国際出願日前で、かつ優先権の主張の基礎となる出願</p>	<p>の日の後に公表された文献 「」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの IY」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの I&」同一パテントファミリー文献</p>
---	---

国際調査を完了した日 18. 02. 2013	国際調査報告の発送日 05. 03. 2013
----------------------------	----------------------------

国際調査機関の名称及びあて先 日本国特許庁 (ISA / JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 境 周一 電話番号 03-3581-1101 内線 3559	50	3654
--	---	----	------