

(19)日本国特許庁(JP)

(12)特許公報(B2)

(11)特許番号

特許第7061188号

(P7061188)

(45)発行日 令和4年4月27日(2022.4.27)

(24)登録日 令和4年4月19日(2022.4.19)

(51)国際特許分類

F I

G 0 1 R 1/06 (2006.01)

G 0 1 R 1/06

D

G 0 1 R 1/067(2006.01)

G 0 1 R 1/067

D

G 0 1 R 31/28 (2006.01)

G 0 1 R 31/28

K

請求項の数 13 (全14頁)

(21)出願番号 特願2020-521557(P2020-521557)

(86)(22)出願日 平成30年10月18日(2018.10.18)

(65)公表番号 特表2021-500544(P2021-500544
A)

(43)公表日 令和3年1月7日(2021.1.7)

(86)国際出願番号 PCT/US2018/056510

(87)国際公開番号 WO2019/079595

(87)国際公開日 平成31年4月25日(2019.4.25)

審査請求日 令和2年6月2日(2020.6.2)

(31)優先権主張番号 62/595,492

(32)優先日 平成29年12月6日(2017.12.6)

(33)優先権主張国・地域又は機関

米国(US)

(31)優先権主張番号 62/575,170

(32)優先日 平成29年10月20日(2017.10.20)

最終頁に続く

(73)特許権者 505377474

フォームファクター、 インコーポレイ
テッド

アメリカ合衆国 カリフォルニア 9 4 5

5 1, リバーモア, サウスフロント

ロード 7 0 0 5

(74)代理人 110001379

特許業務法人 大島特許事務所

(72)発明者 コスマン、ジェイソン・ウィリアム

アメリカ合衆国カリフォルニア州9 4 5

5 1・リバーモア・サウスフロント ロ

ード 7 0 0 5

(72)発明者 エルドリッジ、ベンジャミン・エヌ

アメリカ合衆国カリフォルニア州9 4 5

2 6・ダンヴィル・シェリ レーン 6 5 1

最終頁に続く

(54)【発明の名称】 ダイレクトメタルガイドプレート

(57)【特許請求の範囲】

【請求項1】

電気デバイスをテストするためのプローブアレイ用のガイドプレートであって、
 所定のプローブパターンに対応する孔パターンを有する電気絶縁性セラミック基板と、
 前記孔パターン内の少なくとも2つの孔が互いに電氣的に接続され、かつ前記孔パターンの
 少なくとも2つの孔が互いに電氣的に絶縁されるように、前記電気絶縁性セラミック基
 板上に配置されたパターン化金属層と、
前記孔パターン内の複数の前記孔の間に1または複数の補償インピーダンスを有するよう
に配置された1または複数の受動部品構造とを含み、
前記1または複数の受動部品構造は、前記電気絶縁性セラミック基板に一体的に設けられ
た信号が伝達される導電要素と、前記所定のプローブパターンの接地孔に接続された前記
パターン化金属層の接地部との間の隙間によって形成される集積化コンデンサを含む、ガ
イドプレート。

【請求項2】

前記パターン化金属層の厚さが10 μm 以下である、請求項1に記載のガイドプレート。

【請求項3】

前記1または複数の受動部品構造が、インダクタ及び／または抵抗器をさらに含む、請求
 項1に記載のガイドプレート。

【請求項4】

前記1または複数の受動部品構造が、個別部品コンデンサ、集積化インダクタ、個別部品

インダクタ、集積化抵抗器、および個別部品抵抗器からなる群から選択される受動部品構造をさらに含む、請求項 1 に記載のガイドプレート。

【請求項 5】

プローブアレイであって、
請求項 1 に記載のガイドプレートからなる上部ガイドプレートと、
請求項 1 に記載のガイドプレートからなる下部ガイドプレートと、
当該プローブアレイは 2 以上のプローブを含み、
前記各プローブが、前記上部ガイドプレートおよび前記下部ガイドプレートにおいて対応する孔を通過し、
前記プローブアレイの少なくとも 1 つのプローブが、前記上部ガイドプレートおよび前記下部ガイドプレートに電氣的に接続する接地プローブであり、
前記プローブアレイの少なくとも 1 つのプローブが、前記接地プローブから電氣的に絶縁された信号プローブである、プローブアレイ。

10

【請求項 6】

前記上部ガイドプレートおよび前記下部ガイドプレートの 1 または複数の補償インピーダンスは、前記信号プローブおよび前記接地プローブを用いて被テストデバイスを検査するためのインピーダンス整合を改善するように構成される、請求項 5 に記載のプローブアレイ。

【請求項 7】

前記上部ガイドプレートと前記下部ガイドプレートとの間に配置された請求項 1 に記載の 1 以上の中間ガイドプレートをさらに含む、
前記プローブアレイの各プローブが前記 1 または複数の中間ガイドプレートにおける対応する孔を通過し、
前記 1 または複数の前記中間ガイドプレートの 1 以上の補償インピーダンスが、信号プローブおよび接地プローブを用いて被テスト用デバイスを検査するためのインピーダンス整合を改善させるように構成されている、請求項 6 に記載のプローブアレイ。

20

【請求項 8】

前記 1 または複数の受動部品構造は、信号孔と、前記所定のプローブパターンの接地孔に接続された前記パターン化金属層の接地部との間の隙間によって提供されるコンデンサを含む、請求項 1 に記載のガイドプレート。

30

【請求項 9】

前記 1 または複数の受動部品構造は、前記所定のプローブパターンの信号孔に接続された前記パターン化金属層の信号部と、前記所定のプローブパターンの接地孔に接続されたパターン化金属層の接地部との間の隙間によって提供されるコンデンサを含む、請求項 1 に記載のガイドプレート。

【請求項 10】

前記隙間が、2 つの互いに組み合わさった金属領域の間に間隔をおいて配置される、請求項 9 に記載のガイドプレート。

【請求項 11】

前記 1 または複数の受動部品構造は、前記所定のプローブパターンの信号孔に接続された前記パターン化金属層の信号部と、前記所定のプローブパターンの接地孔に接続された前記パターン化金属層の接地部とに接続された個別部品コンデンサをさらに含む、請求項 1 に記載のガイドプレート。

40

【請求項 12】

電気デバイスをテストするためのプローブアレイ用のガイドプレートの製造方法であって、所定のプローブパターンに対応する孔パターンを有する電気絶縁性セラミック基板を提供するステップと、
前記孔パターンの少なくとも 2 つの孔が互いに電氣的に接続され、かつ前記孔パターンの少なくとも 2 つの孔が互いに絶縁されるように、前記電気絶縁性セラミック基板上に金属層を堆積およびパターン形成するステップと、

50

前記孔パターン内の複数の前記孔の間に1または複数の補償インピーダンスを有するように配置された1または複数の受動部品構造を形成するステップであって、前記1または複数の受動部品構造は、前記電気絶縁性セラミック基板に設けられた信号が伝達される金属の要素と、前記所定のプローブパターンの接地孔に接続された前記パターン化金属層の接地部との間の隙間によって形成されるコンデンサを含む、該ステップとを有するガイドプレート製造方法。

【請求項13】

前記金属層の厚さが $10\text{ }\mu\text{m}$ 以下である、請求項12に記載のガイドプレート製造方法。

【発明の詳細な説明】

【技術分野】

10

【0001】

本発明は、電気装置および回路を試験するための垂直プローブアレイに関する。

【背景技術】

【0002】

電気機器や回路をテストするためのプローブアレイには、プローブの位置を操作するためのガイドプレートがしばしば含まれる。現在使用されているガイドプレート的一种であるセラミック金属ガイドプレートは、セラミックガイドプレートと、対応する孔パターンを有する金属ガイドプレートが個別に仕上げられ、その後結合されたものである。その結果、すべての接点に単一の金属製の接地面を含む構造となる。あるいは、そのような金属面は、電源電圧などの他の都合のよい電圧で保持することができる。導電性ガイドプレートは、当技術分野では比較的珍しいが、それらは下記特許文献で検討されている。

20

【先行技術文献】

【特許文献】

【0003】

米国特許出願公開第2015/0015289号明細書

【発明の概要】

【発明が解決しようとする課題】

【0004】

本明細書では、セラミック金属のガイドプレートを製造するための代替アプローチを提供する。このアプローチにおいて、セラミックガイドプレートは、（例えば電鍍による）金属の堆積のための基板として使用される。結果として得られる構造には、複数の別個の接地面および/または電圧面を含んでもよい。

30

【0005】

さらに、堆積された金属のパターン形成によって、および/または堆積された金属配線との受動電子部品の集積によって、受動電子部品をガイドプレートに含んでもよい。プローブをガイドするためのガイドプレートを通過する穴は、金属の堆積に応じて、任意のパターンで互いに電氣的に接続または絶縁される。

【0006】

本発明の好ましい実施形態はまた、高周波プロービング性能を改善することができる。高周波での電気回路やデバイスのプロービングは、テスト機器から被テストデバイス（DUT）への効率的な電力伝達を可能にする伝送線路を設ける必要があるため、複雑になることがある。現在のスプリングプローブベースのコンタクトソリューションの重大な問題は、この伝送線路に高インピーダンスの領域を作り出すコンタクトスプリングプローブの長さに関連している。

40

【0007】

インピーダンスが一定でないと、プローブヘッド内の伝送線路で反射が発生し、挿入損失や反射損失が悪化する。インピーダンス制御の主な問題は、プローブによって提供される比較的大きなインダクタンスである。そのようなプローブアレイに関するいくつかの既存の研究では、セラミック基板から個別に製造され、その後一緒に結合されてガイドプレートを形成する厚い金属層（通常は約 $100\text{ }\mu\text{m}$ の厚さ）を備えたプローブガイドプレート

50

を使用している。

【0008】

このような構造は、関連する隙間と金属の厚さを調整することにより、インピーダンス整合に必要な静電容量を提供することができる。しかしながら、金属層とセラミック基板のそのような別個の製造は、不必要に製造コストを増加させる。これらのコストを削減するために、セラミック基板上に堆積され、その後所望の特徴を提供するためにパターン形成する薄い金属層（すなわち、 $10\text{ }\mu\text{m}$ 以下、より好ましくは約 $3\text{ }\mu\text{m}$ の厚さ）を使用することが好ましい。金属層の堆積およびパターン形成は、同時に行うこともでき、例えば、マスクによって画定されたパターン上に金属層をめっきする。

【0009】

本発明の実施は、金属層の堆積とパターン形成が連続的であるか同時であるかどうかに決定的に依存しないが、実際には同時に行われることがより一般的である傾向がある。ただし、公称サイズの孔を有する金属コーティングされたガイドプレートには、インピーダンスに有意義な影響を与えるのに十分な静電容量が含まれていないことがある。

【0010】

したがって、好ましい実施形態では、金属コーティングされたガイドプレート上に適切な静電容量強化構造を提供することによってこの問題に対処することができる。より具体的には、スプリングプローブヘッドのRF性能は、集中定数回路をプローブヘッドに組み込んで、縦長のスプリングプローブに固有のインダクタンスを相殺することで改善することができる。

【0011】

金属コーティングされたガイドプレートに組み込まれた高容量構造を設計することにより、RF性能を大幅に向上させることができる。一例として、設計目標は、プローブヘッドのインピーダンスを $2\sim 3\text{ }\Omega$ （ $20\sim 30\text{ m}\Omega$ ）以内とし、RF性能を 30 GHz に拡張することとする。重要な機能として、次のものが個別に、または任意の組み合わせで含まれる。a) セラミックガイドプレート上のパターン形成された金属。金属パターンは、比較的大きな静電容量を作成するために小さな隙間（ $1\text{ }\mu\text{m}$ 、 $5\text{ }\mu\text{m}$ 、または $10\text{ }\mu\text{m}$ ）を含んでもよい。金属パターンには、静電容量を増加させるために互いに組み合わせられた歯を含んでもよい。b) セラミックガイドプレートにパターン形成された誘電体を含んでもよい。c) 比較的大きな静電容量を作成するために、セラミックガイドプレート上の交互金属／誘電体の複数の層を含んでもよい。d) セラミックガイドプレート上のパターン形成された金属にプローブピンを電気的に接続するための構造。e) 本来のプローブインダクタンスを補償するために設計により調整された静電容量を作成するための構造。f) ガイドプレート上のコンデンサ構造で、各信号ピンと接地間の静電容量値は、プローブ毎に調整される。g) 金属コーティングされたガイドプレート上にコンデンサ構造を形成する方法。h) インピーダンス整合のための追加の容量性素子を提供するために、1つ以上の中間ガイドプレートを使用すること。これは、上下のガイドプレートだけでなく、3つ以上のガイドプレートに形成されたコンデンサを使用した合成伝送線路の形成とみなすことができる。上部と下部のガイドプレートと電気的に類似している上部と下部のガイドプレート間の1つ以上の中間ガイドプレートは、誘導性RFプローブピンの中央近くに集中素子コンデンサを実質的に追加する。

【0012】

これらの追加要素により、伝送線路をより厳密に近似させ、インピーダンスの不一致による信号損失を減らすことができるという、重要な利点を提供される。現在のテスト結果では、最適化されていない組み立て済みの金属製ガイドプレートは、顧客のパッドレイアウトの典型的な信号接地ピンピッチでのRF挿入と反射損失にほとんど影響を与えないことがわかっている。このアプローチにおける初期のシミュレーション結果は、ガイドプレートの静電容量を増やすことで、先端部のインピーダンスが向上し、反射損失が改善することを示している。

【図面の簡単な説明】

10

20

30

40

50

【0013】

【図1】好ましい実施形態のいくつかの代表的な特徴を有する本発明の実施形態の上面図である。

【図2A】薄膜抵抗器およびインダクタの代表的な構造を示す図である。

【図2B】薄膜抵抗器およびインダクタの代表的な構造を示す図である。

【図2C】薄膜抵抗器およびインダクタの代表的な構造を示す図である。

【図3】いくつかの好ましい実施形態のインピーダンス補償アプローチを概略的に示す図である。

【図4】第1の実施形態の側面図である。

【図5】第2の実施形態の側面図である。

【図6】第3の実施形態の側面図である。

【図7】第4の実施形態の側面図である。

【図8A】第1の代表的な製造シーケンスを示す図である。

【図8B】第1の代表的な製造シーケンスを示す図である。

【図8C】第1の代表的な製造シーケンスを示す図である。

【図8D】第1の代表的な製造シーケンスを示す図である。

【図9A】第2の代表的な製造シーケンスを示す図である。

【図9B】第2の代表的な製造シーケンスを示す図である。

【図9C】第2の代表的な製造シーケンスを示す図である。

【図10A】第3の代表的な製造シーケンスを示す図である。

【図10B】第3の代表的な製造シーケンスを示す図である。

【図10C】第3の代表的な製造シーケンスを示す図である。

【図10D】第3の代表的な製造シーケンスを示す図である。

【図10E】第3の代表的な製造シーケンスを示す図である。

【図10F】第3の代表的な製造シーケンスを示す図である。

【図10G】第3の代表的な製造シーケンスを示す図である。

【図10H】第3の代表的な製造シーケンスを示す図である。

【発明を実施するための形態】

【0014】

図1は、好ましい実施形態のいくつかの代表的な特徴を有する本発明の実施形態の上面図を示す。ここで、プローブアレイ用のガイドプレートは、所定のプローブパターンに対応する孔パターン（孔の配置）を有する電気絶縁性セラミック基板102と、孔パターン内の少なくとも2つの孔が互いに電氣的に接続され、かつ孔パターンの少なくとも2つの孔が互いに電氣的に絶縁されるように、セラミック基板上に配置されたパターン化金属層とを有する。ここでは、金属パターンが黒い網掛けで示されている。前述の例として、孔108bと108cがパターン化された金属層の接地部（特徴）108によって互いに電氣的に接続され、孔108cと152が互いに電氣的に絶縁されているので、孔108b、108cおよび152は、上記の条件を満たす。好ましくは、パターン化金属層の厚さは10 μm 以下である。

【0015】

垂直プローブのガイドプレートにパターン化金属層を使用することで、プローブアレイの設計に大きな柔軟性がもたらされる。図1は、採用しうる構造の種類のいくつかの例を示している。1つ以上のプローブは、対応する孔を電氣的に接続することにより、互いに電氣的に接続することができる。例えば、孔108a、108bおよび108cは、パターン化金属層の接地部108によって電氣的に接続される。これは、ほとんどの場合、所定のプローブパターンの接地プローブに対応する孔に対して行われる。

【0016】

信号プローブと隣接する接地プローブの間のインピーダンスは、パターン化金属ガイドプレートを使用して、いくつかの方法で変更してもよい。最も一般的なアプローチは、信号金属112と接地部108との間に受動部品構造114を接続することができるように、

10

20

30

40

50

信号金属 1 1 2 がその中に配置され、その周囲に配置されている信号孔 1 1 0 によって示される。

【 0 0 1 7 】

受動部品構造 1 1 4 は、限定はしないが、集積化コンデンサ、個別部品コンデンサ、集積化インダクタ、個別部品インダクタ、集積化抵抗器、および個別部品抵抗器を含む、任意の数の集積化または個別部品デバイスを含んでいてもよい。

【 0 0 1 8 】

以下にいくつかの例を示す。このような受動部品構造の主な目的は、以下でより詳細に説明するように、プロービング性能を向上させるために孔間の補償インピーダンスを提供することである。補償インピーダンスは、パターン化金属層の特徴によってさまざまな方法で定義することができる。

【 0 0 1 9 】

例えば、信号孔 1 5 2 と、所定のプローブパターンの接地孔（1 0 8 a、1 0 8 b および 1 0 8 c）に接続されたパターン化金属層の接地部 1 0 8 との間の隙間 1 5 4 によってコンデンサが提供されてもよい。

【 0 0 2 0 】

あるいは、所定のプローブパターンの信号孔 1 3 4 に接続されたパターン化金属層の信号部 1 3 6 と、所定のプローブパターンの信号孔 1 3 2 に接続されたパターン化金属層の接地部 1 3 0 との間の隙間 1 3 8 によってコンデンサが提供されてもよい。他の例として、所定のプローブパターンの信号孔 1 0 4 に接続されたパターン化金属層の信号部 1 0 6 と、所定のプローブパターンの接地孔（1 0 8 a、1 0 8 b、1 0 8 c）に接続されたパターン化金属層の接地部 1 0 8 との間の隙間 1 0 7 によってコンデンサが提供されてもよい。

【 0 0 2 1 】

パターン化金属層の信号部と接地部の間の隙間は、任意の形状を有していてもよい。例えば、所定のプローブパターンの信号孔 1 4 4 に接続されたパターン化金属層の信号部 1 4 6 と、所定のプローブパターンの接地孔 1 4 2 に接続されたパターン化金属層の接地部 1 4 0 との間の隙間 1 4 8 が、2 つの互いに組み合わさった金属領域 1 5 0 の間の間隔（スペース）として構成され、コンデンサを提供してもよい。

【 0 0 2 2 】

三次元集積化構造を使用して、パターン化金属層の信号部と接地部の間に静電容量を設けてもよい。例えば、パターン化金属層の信号部 1 2 2 の上に順に積層された誘電体 1 2 4 の上に、パターン化金属層の接地部 1 0 8 の 歯 1 2 6 を積層することによって、コンデンサが提供されてもよい。結果として静電容量が、信号孔 1 2 0 と接地孔（1 0 8 a、1 0 8 b および 1 0 8 c）との間に生じる。

【 0 0 2 3 】

孔の側壁の金属も静電容量に寄与することがあり、これらの方針に沿った設計では、ガイドプレートの基板材料の誘電特性を考慮する必要がある。垂直プローブに必要な補償インピーダンスは容量性である傾向があるため、前述の例は静電容量を提供することに関連している。

【 0 0 2 4 】

しかしながら、集積化抵抗器と集積化インダクタは、パターン化金属ガイドプレート上に組付けられてもよい。図 2 A～C は、薄膜抵抗器およびインダクタの代表的な構造を示す。ここで、2 0 2 と 2 0 4 はプローブパターンの 2 つの孔であり、2 0 6 と 2 0 8 はそれぞれ孔 2 0 2 と 2 0 4 に接続されたパターン化金属層の対応する部分である。

【 0 0 2 5 】

図 2 A は、金属配線 2 1 0 によって提供される抵抗器を示す。ここで、金属配線 2 1 0 は、示された形状に限定されず、任意の形状を有していてもよい。以下 2 つの製造方法が可能である。第一の方法として、配線の抵抗値が設計の目標抵抗を満たすようにするために母材の薄い配線を使用する方法と、または、第二の方法として、ガイドプレートパターンの母材金属と比較して抵抗が大きい導体の配線を使用する方法がある。第二の方法の場合

10

20

30

40

50

、高抵抗材料は、めっき、物理蒸着、または化学蒸着のいずれかの方法で塗布してもよい。

【0026】

図2Bは、1ターンの金属ループ212によって提供されるインダクタを示す。他の形状を使用してもよい。図2Cは、マルチターン平面コイル214によって提供されるインダクタを示し、エアブリッジ216は、それが交差するコイルのループに接触することなく孔204への接続を行うために使用される。このようなコイルでは、任意の形状または巻き数を使用してもよい。

【0027】

図3は、いくつかの好ましい実施形態のインピーダンス補償アプローチを概略的に示す。ここで、プロービング構成302は、スペーストランスフォーマ310、プローブヘッド320、およびテストターゲット330を含む。信号プローブ328および接地プローブ326は、それぞれ、被テストデバイス336の接触パッド334、332に接触する。被テストデバイス336は、一般的に50Ωの負荷抵抗 R_L を有するものとして概略的に示されている。スペーストランスフォーマ310は、シールド304および中心導体306によって形成された伝送線路上にテスト信号を提供するテスト機器ソース308を有するものとして概略的に示されている。この伝送線路の特性インピーダンスは Z_{TL} で、通常は50Ωとされる。プローブヘッド320は、ガイドプレート322、324を有する。接地プローブ326はシールド304に接続され、信号プローブ328は中心導体306に接続されている。

【0028】

図3に示すように、主な局所電流経路は、中心導体306から信号プローブ328を通り、被テストデバイス336を通過して、接地プローブ326に戻ることが明らかである。その結果、このプロービング構成は、特に、プローブ326および328の長さが、回路における他の関連する幾何学的パラメータと比較して、やむを得ず非常に大きくなる傾向があるため、図式的には L_p として参照される誘導インピーダンスを有する傾向がある。

【0029】

静電容量とインダクタンスは逆符号のリアクタンスを提供するため、金属ガイドプレート構造に適切な静電容量342および344を追加することで、高周波でのプロービングデバイスのインピーダンス整合を改善することができる。

【0030】

したがって、本発明の好ましい実施形態は、上述の補償インピーダンスを有する上部ガイドプレートと、上記の補償インピーダンスを有する下部ガイドプレートと、および2以上のプローブを含むプローブアレイとを有し、プローブアレイの各プローブが、上部ガイドプレートおよび下部ガイドプレートにおいて対応する孔を通過する。ここで、プローブアレイの少なくとも1のプローブが、上部ガイドプレートおよび下部ガイドプレートに電気的に接続する接地プローブであり、プローブアレイの少なくとも1つのプローブが、接地プローブから電気的に絶縁された信号プローブであるものを含む。

【0031】

上部および下部ガイドプレートの補償インピーダンスは、好ましくは、信号プローブおよび接地プローブを用いて被テストデバイスを検査するためのインピーダンス整合を改善するように構成される。

【0032】

図4～7はいくつかの例示的な実施形態の側面図を示す。図1に対応する特徴がある場合、注意されたい。図4に示されるように、上部ガイドプレート404は、セラミック基板416およびパターン化金属層の接地部408を含み、下部ガイドプレート406は、セラミック基板418およびパターン化金属層の接地部412を含む。ここで、補償容量は、信号プローブ328と接地部408、412との間の隙間によって形成される。この場合は、図1に示す隙間154によってパターン化された金属層の接地部108から分離されている信号孔152にほぼ対応する。図1に示す信号孔152が、信号プローブによって占有されている場合、隙間154は、信号と接地との間の静電容量につながる。

【0033】

図5に示すように、上部ガイドプレート404は、パターン化金属層の信号部410をさらに含み、下部ガイドプレート406は、パターン化金属層の信号部414をさらに含む。ここで補償容量は、パターン化金属層の信号部410、414とパターン化金属層の接地部408、412との間の隙間によってそれぞれ形成される。この場合は、パターン化金属層の信号部106と接地部108との間の隙間107によって図1に示される静電容量にほぼ対応する。

【0034】

図6の例は、図5の例と同様であり、プローブアレイの上部および下部ガイドプレートと同様の構造を有する中間ガイドプレート602を追加したものである。中間ガイドプレート602は、セラミック基板604と、パターン化金属層の信号部608および接地部606とをそれぞれ含む。中間ガイドプレートの補償容量は、パターン化金属層の信号部608と接地部606との間の隙間により形成される。1つ以上の中間ガイドプレートを使用してもよい。プローブアレイの各プローブは、1つまたは複数の中間ガイドプレートにおける対応する孔を通過し、中間ガイドプレートの補償インピーダンスが、好ましくは、信号プローブおよび接地プローブを用いて被テストデバイスを検査するためのインピーダンス整合を改善するように構成される。

【0035】

図7の例は、図5の例と同様に、上側ガイドプレート上のパターン化金属層の信号部410と接地部408との間、および下側ガイドプレート上のパターン化金属層の信号部414と接地部412との間に3次元コンデンサ構造が形成されるように誘導体702を追加したものである。このようにして、静電容量は、二次元静電容量構造で容易に取得できる値よりも高い値に増やすことができる。

【0036】

ここでは、コンデンサをショートさせる金属接続との混同を避けるため、空気—誘電体間の境界面は明示的に線で示していない。そのような誘導体構造のより現実的な観点を、図10A～Hに関連して以下に示す。

【0037】

本発明の実施形態は、上述のガイドプレートを製造する方法を含む。このような方法の1つは、孔パターンの少なくとも2つの孔が互いに電氣的に接続され、かつ孔パターンの少なくとも2つの孔が互いに電氣的に絶縁されるように、セラミック基板上に金属層を堆積およびパターン形成するステップを含む。好ましくは、パターン化金属層の厚さは10 μ m以下である。

【0038】

いくつかの例示的な製造シーケンスを以下の図に示す。図8A～8Dは、第1の例示的な製造シーケンスを示す。図8Aは、セラミック基板802に孔を開け、次に金属シード層804を（例えば、スパッタリングによって）堆積し、さらにフォトレジスト806を堆積した結果を示す。図8Bは、フォトレジスト806をパターン形成（すなわち、マスクを通して露光し、結果として得られたパターンを現像）し、続いて金属層808を（例えば、めっきによって）堆積した結果を示す。ここで、金属シード層804は、金属層808のめっきを可能にするために存在する必要がある。

【0039】

図8Cは、フォトレジスト806を除去した結果を示し、図8Dは、金属シード層をエッチング除去した後の完成したガイドプレートを示す。金属シード層804は、金属層808よりもはるかに薄くすることができるため、金属シード層804を除去するのに十分なエッチングは、例えば、単にエッチングを適切なタイミングで行うことにより、金属層808の影響を実質的に受けないままにする。好ましい代替案は、金属シード層804および金属層808が、金属シード層804のためのエッチングが金属層808を攻撃しないような異なる金属組成物を有することである。例えば、金属シード層804が銅であり、金属層808が金である場合、金を攻撃せずに銅を選択的に攻撃するエッチングが容易に

10

20

30

40

50

利用可能である。図 8 D に見られるように、結果として、いくつかの孔が互いに電氣的に接続され、他の孔が互いに電氣的に絶縁され得るガイドプレートが所望の任意のパターンで形成される。

【 0 0 4 0 】

これを起点として、さらなる処理を行うことができる。図 9 A ~ 9 C は、図 9 A が図 8 C の出発点を示している第 2 の例示的な製造シーケンスを示している。図 9 B は、フォトレジスト 8 0 6 を堆積し、フォトレジストをパターン形成し、得られた開口部に第 2 の金属層 9 0 2 を堆積した結果を示す。図 9 C は、フォトレジスト 8 0 6 を除去した結果を示す。このプロセスまたは同様のプロセスを必要に応じて繰り返し、より複雑な多層ガイドプレート構造を構築することができる。

10

【 0 0 4 1 】

図 1 0 A ~ H は、そのような一例を示す。ここで、図 1 0 A は図 8 D と同様に完成したガイドプレートを示す。図 1 0 B は、（例えば、スパッタリング、化学気相堆積、物理気相堆積によって）誘電体 1 0 0 2 を堆積した結果を示す。図 1 0 C は、フォトレジスト 8 0 6 を堆積し、それをパターン形成した結果を示す。図 1 0 D は、フォトレジストによって横方向に定義されるように、およびエッチング選択性によって縦方向に定義されるように、選択的に誘電体 1 0 0 2 をエッチングする結果を示す（すなわち、エッチングは誘電体を除去するが、金属層 8 0 8 またはセラミック基板 8 0 2 を攻撃しない）。

【 0 0 4 2 】

図 1 0 E は、（例えば、スパッタリングによって）新しい金属シード層 8 0 4 を堆積させた結果を示す。図 1 0 F は、フォトレジスト 8 0 6 を堆積してパターンニングした結果を示す。図 1 0 G は、フォトレジストによって定義された金属 1 0 0 4 を堆積させた結果を示す。図 1 0 H は、フォトレジストを除去し、金属シード層 8 0 4 をエッチング除去した後の完成したガイドプレートを示す。ここで、誘電体 1 0 0 2 は金属層 8 0 8 を金属 1 0 0 4 から分離し、それによりコンデンサを形成する。このシーケンスを簡単にするために、シード金属層を隣接する金属層から区別する試みは行われていない。

20

【 0 0 4 3 】

本発明の実施は、ガイドプレート基板上に堆積された金属および／または誘電体の組成に決定的に依存せず、ガイドプレート基板上の組成に決定的に依存しない。前述の製造シーケンスは例示的なものであり、したがって、上記のような構造を作成するのに適した他の任意の処理アプローチを使用してもよい。

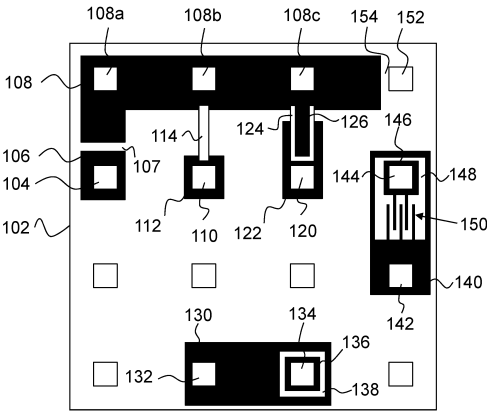
30

40

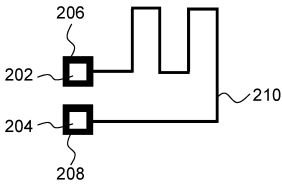
50

【図面】

【図 1】

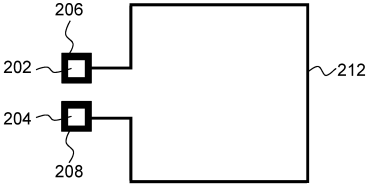


【図 2 A】

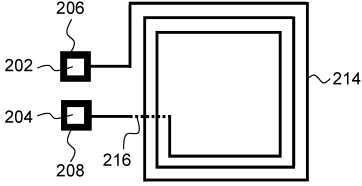


10

【図 2 B】

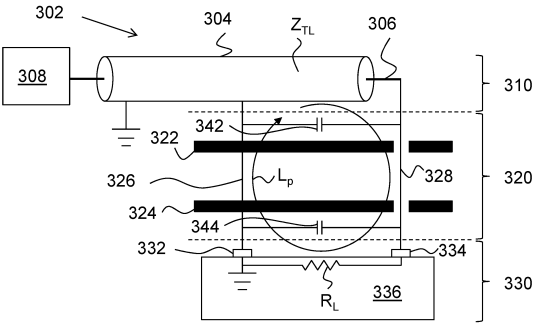


【図 2 C】

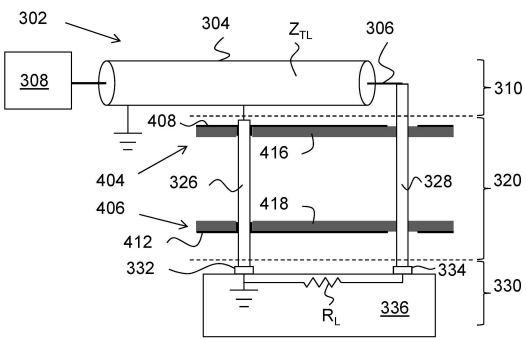


20

【図 3】



【図 4】

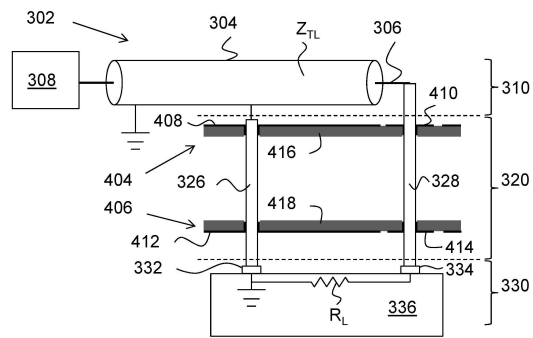


30

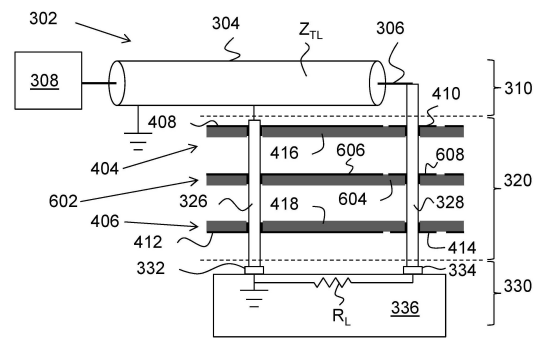
40

50

【図 5】

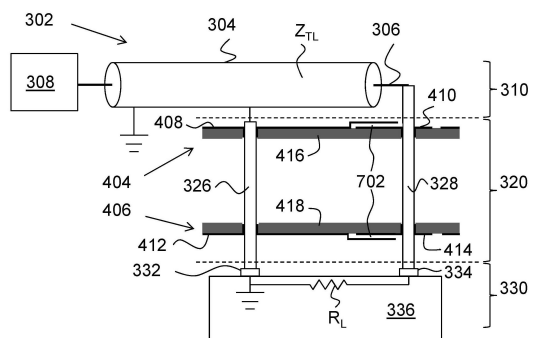


【図 6】

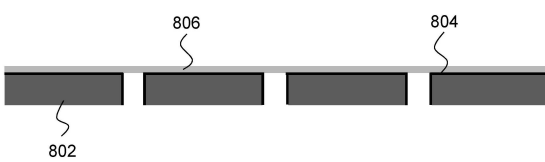


10

【図 7】

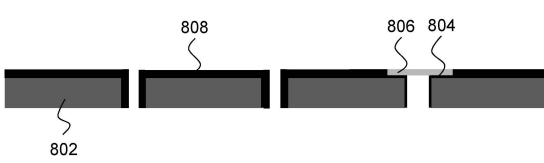


【図 8 A】

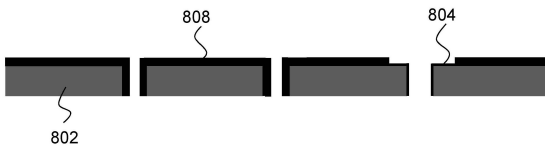


20

【図 8 B】



【図 8 C】



30

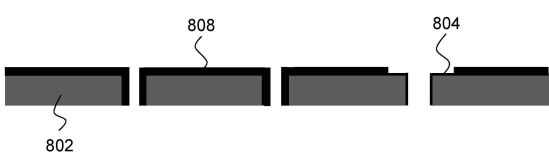
40

50

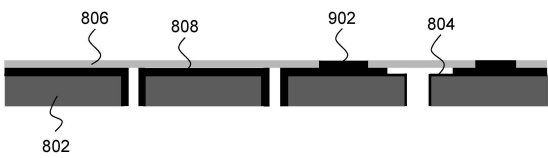
【図 8 D】



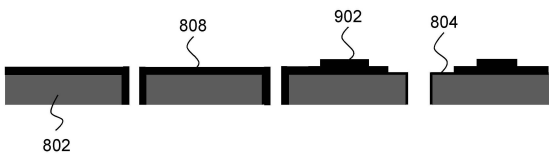
【図 9 A】



【図 9 B】



【図 9 C】

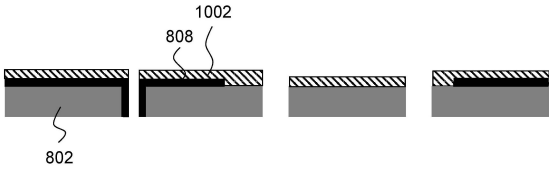


10

【図 10 A】

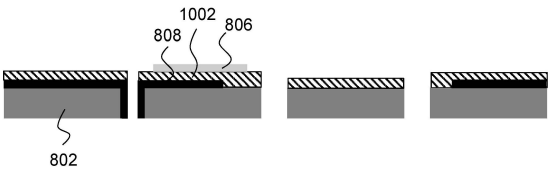


【図 10 B】

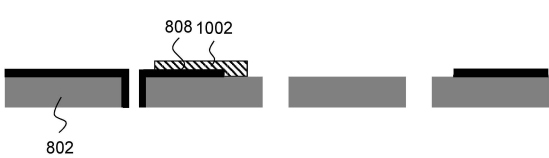


20

【図 10 C】



【図 10 D】

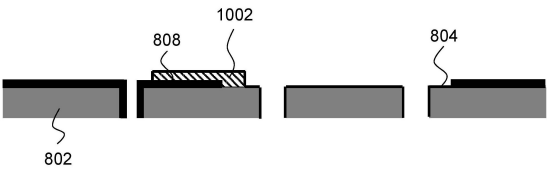


30

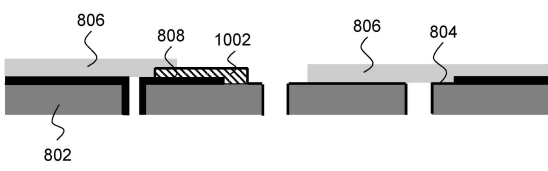
40

50

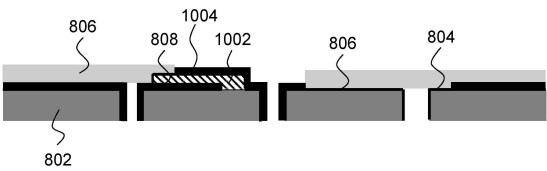
【図 10 E】



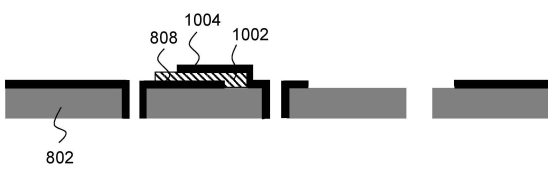
【図 10 F】



【図 10 G】



【図 10 H】



10

20

30

40

50

フロントページの続き

(33)優先権主張国・地域又は機関

米国(US)

(72)発明者 ヒル、エリック

アメリカ合衆国オレゴン州97202・ポートランド・サウスイースト レックス ストリート 1
024

(72)発明者 エブナー、ジョン

アメリカ合衆国オレゴン州97008・ビーヴァートン・サウスウェスト ジェミニ ドライブ 9
100

(72)発明者 シジェルチッチ、エディン

アメリカ合衆国オレゴン州97008・ビーヴァートン・サウスウェスト ジェミニ ドライブ 9
100

審査官 島田 保

(56)参考文献

国際公開第2018/108790 (WO, A1)

米国特許出願公開第2015/0198632 (US, A1)

特開2010-216847 (JP, A)

米国特許出願公開第2015/0309074 (US, A1)

特開平08-172029 (JP, A)

米国特許出願公開第2019/0302185 (US, A1)

特開2012-159422 (JP, A)

特開2015-025749 (JP, A)

特開2008-002804 (JP, A)

(58)調査した分野 (Int.Cl., DB名)

G01R 1/06-1/073

G01R 31/28