

【公報種別】特許法第 17 条の 2 の規定による補正の掲載  
【部門区分】第 7 部門第 2 区分  
【発行日】令和 7 年 5 月 27 日(2025.5.27)

【国際公開番号】WO2024/257530  
【出願番号】特願 2024-564758(P2024-564758)

【国際特許分類】

H 0 1 G 9/012(2006.01)

H 0 1 G 9/048(2006.01)

H 0 1 G 9/15(2006.01)

10

【F I】

H 0 1 G 9/012 3 0 5

H 0 1 G 9/048 H

H 0 1 G 9/15

【手続補正書】

【提出日】令和 6 年 10 月 31 日(2024.10.31)

【手続補正 1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

20

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項 1】

芯部の少なくとも一方の主面に多孔質部を有する陽極板と、前記多孔質部の表面に設けられた誘電体層と、前記誘電体層の表面に設けられた陰極層と、を含むコンデンサ部と、前記コンデンサ部を覆うように設けられた封止層と、

前記陽極板に電氣的に直接接続されるように前記コンデンサ部及び前記封止層を厚さ方向に貫通するように設けられ、両方の端部が前記封止層の表面に引き出された第 1 スルーホール導体と、

30

前記陰極層に電氣的に直接接続されるように前記コンデンサ部及び前記封止層を前記厚さ方向に貫通するように設けられ、両方の端部が前記封止層の表面に引き出された第 2 スルーホール導体と、

前記第 1 スルーホール導体に電氣的に接続されるように前記封止層の表面に設けられた第 1 外部電極層と、

前記第 2 スルーホール導体に電氣的に接続されるように前記封止層の表面に設けられた第 2 外部電極層と、を備え、

前記第 1 外部電極層の少なくとも一部は、前記厚さ方向において前記陰極層に重なり、  
前記陰極層、前記第 1 外部電極層及び前記第 2 外部電極層は、それぞれ、銅層を含み、  
前記陰極層の銅層の厚みを  $d_1$ 、前記第 1 外部電極層の銅層の厚みを  $d_2$ 、前記第 2 外部電極層の銅層の厚みを  $d_3$  としたとき、

40

$d_1 \geq d_2$  かつ  $d_1 \geq d_3$  を満たす、コンデンサ素子。

【請求項 2】

前記第 1 外部電極層の面積を  $S_1$ 、前記第 2 外部電極層の面積を  $S_2$  としたとき、  
 $S_1 > S_2$  を満たす、請求項 1 に記載のコンデンサ素子。

【請求項 3】

前記封止層を前記厚さ方向に貫通するように設けられ、一方の端部が前記第 2 外部電極層に電氣的に接続され、他方の端部が前記陰極層に電氣的に接続された内部ビア導体をさらに備える、請求項 1 又は 2 に記載のコンデンサ素子。

【請求項 4】

50

前記陰極層は、前記誘電体層の表面上に設けられた固体電解質層と、前記固体電解質層の表面上に設けられた第 1 導電体層と、前記第 2 スルーホール導体に電氣的に直接接続されるように前記第 1 導電体層の表面上に設けられた第 2 導電体層と、を含む、請求項 1 又は 2 に記載のコンデンサ素子。

10

20

30

40

50