



ÚŘAD PRO VYNÁLEZY
A OBJEVY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

(22) Přihlášeno 27 02 78
(21) (PV 1216—78)

(40) Zveřejněno 29 08 80
(45) Vydáno 30 03 84

20 5372
(11) (B1)

(51) Int. Cl.³

G 01 N 27/78

H 03 K 17/56

24/08 apr.

(75)

Autor vynálezu

KREJČÍ IVAN ing., Brno

(54) Zapojení ke spínání digitálních systémů nukleární stabilizace a extrémního regulátoru homogenity magnetického pole spektrometru nukleární magnetické rezonance

1

Vynález se týká zapojení ke spínání digitálních systémů nukleární stabilizace a extrémního regulátoru homogenity magnetického pole spektrometru nukleární magnetické rezonance, sestávajícího ze dvou regulačních systémů, z nichž první regulační systém tvoří obvod nukleárního stabilizátoru a druhý regulační systém tvoří extrémní regulátor homogenity magnetického pole.

Doposud používaná zapojení pro stabilizaci magnetického pole u spektrometrů nukleární magnetické rezonance jsou tvořena analogovými systémy spojitě pracujícími. Analogový systém má tu nevýhodu, že je málo odolný vůči rušení a šumu, nedostačující zvýšeným nárokům kladeným na moderní impulsní spektrometry.

Tyto dosavadní nevýhody odstraňuje zapojení ke spínání digitálních systémů nukleární stabilizace a extrémního regulátoru homogenity magnetického pole spektrometru nukleární magnetické rezonance, sestávající ze dvou regulačních systémů podle vynálezu, jehož podstata spočívá v tom, že první regulační systém, výstupem spojený přes první a druhý logický obvod s prvním indikačním systémem, je prvním vstupem spojen s logickým součinným obvodem, jehož vstup je spojen s druhým vstupem prvního regulačního systému a s druhou a čtvrtou

2

svorkou prvního klopného obvodu, zatímco druhý regulační systém je spojen jednak výstupem přes třetí a čtvrtý logický obvod s druhým indikačním obvodem a jednak prvním vstupem s logickým součinným obvodem opatřeným druhou vstupní svorkou zapojení a svým druhým vstupem se čtvrtým logickým obvodem a s třetí svorkou druhého klopného obvodu, jehož druhá a čtvrtá svorka je navzájem propojená a první svorka je spojena s třetím nearetovaným tlačítkem, které je doteky spojeno se svorkami log 1 a 0, přičemž jeho pátá svorka je spojena s třetí svorkou prvního klopného obvodu, který je ještě prvním vstupem spojen s druhým nearetovaným tlačítkem, doteky spojeným se svorkami log 1 a 0 a pátou svorkou spojenou s první vstupní svorkou zapojení, přičemž první aretované tlačítko, doteky spojené se svorkami log 1 a 0 je spojeno s druhým logickým obvodem a přes invertor se součinným logickým obvodem, zatímco druhý a čtvrtý logický obvod je ještě spojen s generátorem.

Hlavní předností zapojení podle vynálezu je, že vylučuje chybný zásah obsluhy pomocí sekvence spínání jednotlivých systémů, umožňuje zachování posledního stavu pomocí paměti při vypnutí systému, dále pak nulování systémů a indikace v bezprostřed-

ní blízkosti saturace systémů.

Vynález blíže objasní přiložený výkres, na kterém je uvedeno blokové zapojení.

Základními obvody zapojení podle přiloženého obrázku jsou dva regulační systémy 11 a 12. První regulační systém 11 má dva vstupy. Oba vstupy jsou spojeny s logickým součinným obvodem 22, přičemž druhý, z těchto vstupů je současně spojen s druhou a čtvrtou svorkou D a $\bar{Q}$ prvního klopného obvodu 20, jehož první svorka T je spojena s druhým nearetovaným tlačítkem 3, které je doteky spojeno se svorkami log 1 a 0 a s pátou svorkou C spojenou s první vstupní svorkou 5. Výstup prvního regulačního systému 11 je spojen přes první a druhý logický obvod 13 a 15 s prvním indikačním obvodem 17. Výstup druhého regulačního systému 12 je spojen přes třetí a čtvrtý logický obvod 14 a 16 s druhým indikačním obvodem 18. První vstup druhého regulačního systému 12 je spojen s logickým součtovým obvodem 24 opatřeným druhou výstupní svorkou 6. Druhý vstup druhého regulačního systému 12 je spojen jednak se čtvrtým logickým obvodem 16 a jednak s třetí svorkou Q druhého klopného obvodu 21, jehož druhá a čtvrtá svorka D a $\bar{Q}$ jsou navzájem propojeny, přičemž první svorka T je spojena se třetím nearetovaným tlačítkem 4, které je doteky spojeno se svorkami log 1 a 0. Pátá svorka C druhého klopného obvodu 21 je spojena se třetí svorkou Q prvního klopného obvodu 20. Generátor 19 je spojen s druhým a čtvrtým logickým obvodem 15 a 16. První aretované tlačítko 2 je spojeno doteky se svorkami log 1 a 0, a do uzlu s druhým logickým obvodem 15 a invertorem 23 spojeným se součinným logickým obvodem 22. První aretované tlačítko 2 je vázáno ještě s doteky spínajícími superstabilizátor. Tato část spojení není pro vynález podstatná, proto není na obrázku zakreslena.

Funkční podstata jednotlivých obvodů je určena požadovanými vlastnostmi. První regulační systém 11 tvoří obvod nukleárního stabilizátoru a sestává z fázového detektoru, třístavového regulátoru, tvořeného nelinearitou s pásmem necitlivosti a vratného čítače, jehož výstupy jsou na analogovou řídicí veličinu převáděny číslicově analogovým převodníkem. Druhý regulační systém 12 tvoří extrémní regulátor homogenity magnetického pole. Sestává z fázového detektoru, převodníku napětí na kmitočet, řídicího logického obvodu určujícího smysl gradientu homogenity magnetického pole a z vratného čítače, jehož výstupy jsou na analogovou řídicí veličinu převedeny číslicově analogovým převodníkem. První a třetí logický obvod 13 a 14 je tvořen integrovaným logickým obvodem, například hradlem. Druhý a čtvrtý logický obvod 15

a 16 tvoří například hradlo a invertor. Generátor 19 sestává z běžného logického obvodu. První a druhý klopný obvod 20 a 21 je tvořen dvojitým klopným obvodem typu D. Součinný logický obvod 22 realizuje logický součin a součtový obvod 24 logický součet. Invertor 23 sestává z logického obvodu tvořeného hradlem. Indikační obvody 17 a 18 jsou například indikační žárovečky umístěné v prvním a třetím tlačítku 2 a 3.

Po uvedení zapojení do provozu z prvního a druhého regulačního systému 11 a 12, respektive z jejich vratných čítačů, jsou vedeny digitální signály nejvyšších čtyř bitů, které podávají informaci o stavu těchto regulačních systémů 11 a 12 do prvního a třetího logického obvodu 13 a 14. První a třetí logický obvod 13 a 14 reaguje na blízkost krajní hranice buď log 0 nebo log 1 nejvyšších bitů, takže na jejich výstupu se objeví úroveň log 1. Při stisknutí prvního aretovaného tlačítka 2 je ve druhém logickém obvodu 15 prováděn logický součin signálů přicházejících z prvního logického obvodu 13, z prvního aretovaného tlačítka 2 a z generátoru 19. Výstupní signál z druhého logického obvodu 15 je veden k prvnímu indikačnímu obvodu 17 umístěnému například v prosvětlovacím prostoru prvního aretovaného tlačítka 2. První indikační obvod 17 bliká kmitočtem generátoru 19. Tím se indikuje blízkost saturace prvního regulačního systému 11. Stejným způsobem indikuje blízkost saturace druhý regulační systém 12. Ve čtvrtém logickém obvodu 16 se provádí logický součin signálů ze třetího logického obvodu 14, generátoru 19 a z třetí svorky Q druhého klopného obvodu 21, který se dostává do jednotkového stavu při stisknutí třetího nearetovaného tlačítka 4, kterým se spíná druhý regulační systém 12 a to pouze v případě, že je zapojen první regulační systém 11 druhým nearetovaným tlačítkem 3, jímž se nastavuje první klopný obvod 20 do jednotkového stavu. Podmínkou tohoto nastavení je přítomnost signálu absorpce ze druhé svorky D prvního klopného obvodu 20. Výstupní signál log 1 logického součinu ze čtvrtého logického obvodu 16 ovládá druhý indikační obvod 18, umístěný v prosvětlovacím prostoru třetího nearetovaného tlačítka 4, který počne blikat. Před započítáním měření je nutno, aby vratné čítače obou regulačních systémů 11 a 12 byly nulovány. Nulování probíhá u prvního regulačního systému 11 v době, kdy není zapojen, a první aretované tlačítko 2 a druhé nearetované tlačítko 3 jsou v poloze log 0. Nulování se provádí pomocí invertoru 23 a logického součinného obvodu 22, do kterého jsou přivedeny signály ze čtvrté svorky Q prvního klopného obvodu 20, zatímco do invertoru 23 je přiveden ještě negovaný nulový signál z prvního aretovaného tlačítka 2. Při přerušení

činnosti prvního regulačního systému 11 se požaduje, aby pro další činnost byl zachován poslední stav, udávaný vratným čítačem v prvním regulačním systému 11 a dále se neměnil. Proto se provádí zablokování tohoto vratného čítače signálem ze čtvrté svorky $\bar{Q}$ prvního klopného obvodu 20.

Podobně u druhého regulačního systému 12 požadujeme, aby jej bylo možno nulovat před započítím měření, případně nulovat poslední stav předchozího měření. To znamená zrušit stav paměti, když jsou oba regulační systémy 11 a 12 vypnuty. Nulování se provádí buď signálem vyslaným ze druhé vstupní svorky 6, odvozeným od zapnuté sítě, nebo signálem log 1, vyslaným sepnutím třetího nearetovaného tlačítka 4 a to v době, kdy není v činnosti první regulační systém 11 a tím není možno stlačením třetího nearetovaného tlačítka 4 sepnout druhý regulační systém 12. Logický součet obou signálů je realizován logickým součtovým obvodem 24. Paměťový stav druhého regulačního systému 12 se získá zablokováním jeho vratných čítačů signálem log 0 z třetí svorky Q druhého klopného obvodu 21, je-li na třetí svorce Q prvního klopného obvodu 20 signál log 1.

Podmínkou provozní spolehlivosti je, že regulační systémy 11 a 12 je nutno spínat tak, že se nejprve zapojí první regulační systém 11 a potom druhý regulační systém 12. Při chybném přehození funkce je činnost zapojení blokována. Toto zajištění je provedeno tak, že má-li být sepnutí některého z obou regulačních systémů 11 a 12 proveditelné, musí být současně uskutečněn předchozí spínací krok. Naopak při vypínání, do-

jde-li k přehození spínacího postupu, vypne se automaticky i ten systém, jehož vypnutí nebylo provedeno. Například před sepnutím druhého regulačního systému 12 musí být zapnut první regulační systém 11 i superstabilizátor prvním aretovaným tlačítkem 2. Vypne-li se však za provozu první regulační systém 11 v případě, je-li v provozu i druhý regulační systém 12, pak se automaticky současně vypínají oba regulační systémy 11 a 12. Tím je zaručen požadavek sekvence spínání. Při vypnutí prvního regulačního systému 11 přechází jeho vratný čítač do stavu paměti (je zablokován), je-li zapnut superstabilizátor. Tím je zapamatován poslední regulační stav před vypnutím. Při vypnutí druhého regulačního systému 12 přechází jeho vratný čítač do stavu paměti, zůstává-li nadále v činnosti první regulační systém 11. Tímto zablokováním druhého regulačního systému 12 zůstává v paměti jeho vratného čítače poslední optimální korekční proud před vypnutím systému. Nulování vratného čítače prvního regulačního systému 11 se provádí automaticky zrušením aretovaného tlačítka 2. Nulování vratného čítače druhého regulačního obvodu 12 se provádí po zapnutí spektrometru nebo stlačením třetího nearetovaného tlačítka 4 při nezapnutém prvním regulačním systému 11. Blízkost saturace obou regulačních systémů 11 a 12 je signalizována blokováním prvního a druhého indikačního obvodu 17 a 18, které indikují sepnutí příslušného regulačního systému 11 a 12. Při sepnutí oba indikační obvody 17 a 18 svítí, při rozpojení nesvítí.

Předmět vynálezu

Zapojení ke spínání digitálních systémů nukleární stabilizace magnetického pole a regulátoru homogenity magnetického pole spektrometru nukleární magnetické rezonance, sestávají ze dvou regulačních systémů, z nichž první regulační systém tvoří extrémní regulátor homogenity magnetického pole, vyznačený tím, že první regulační systém (11) výstupem spojený přes první a druhý logický obvod (13 a 15) s prvním indikačním systémem (17), je prvním vstupem spojen s logickým součtovým obvodem (22), jehož vstup je spojen s druhým vstupem prvního regulačního systému (11) a s druhou a čtvrtou svorkou (D, $\bar{Q}$) prvního klopného obvodu (20), zatímco druhý regulační systém (12) je spojen jednak výstupem přes třetí a čtvrtý logický obvod (14 a 16) s druhým indikačním obvodem (18) a jednak prvním vstupem s logickým součtovým obvodem (24) opatřeným druhou vstup-

ní svorkou (6) zapojení a svým druhým vstupem se čtvrtým logickým obvodem (16) a s třetí svorkou (Q) druhého klopného obvodu (21), jehož druhá a čtvrtá svorka (D, $\bar{Q}$) je navzájem propojená a první svorka (T) je spojena s třetím nearetovaným tlačítkem (4), které je doteky spojeno se svorkami log 1 a 0, přičemž jeho pátá svorka (C) je spojena s třetí svorkou (Q) prvního klopného obvodu (20), který je ještě spojen s první svorkou (T) s druhým nearetovaným tlačítkem (3) doteky spojeným se svorkami log 1 a 0 a pátou svorkou (C) spojenou s první vstupní svorkou (5) zapojení, přičemž aretované tlačítko (2) doteky spojené se svorkami log 1 a 0 je spojeno s druhým logickým obvodem (15) a přes invertor (23) se součtovým logickým obvodem (22), zatímco druhý a čtvrtý logický obvod (15 a 16) je ještě spojen s generátorem (19).

