

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6840555号
(P6840555)

(45) 発行日 令和3年3月10日 (2021.3.10)

(24) 登録日 令和3年2月19日 (2021.2.19)

(51) Int. Cl.	F I
H O 1 L 27/146 (2006.01)	H O 1 L 27/146 A
H O 4 N 5/369 (2011.01)	H O 4 N 5/369
H O 4 N 5/374 (2011.01)	H O 4 N 5/374

請求項の数 15 (全 17 頁)

(21) 出願番号	特願2017-14552 (P2017-14552)	(73) 特許権者	000001007
(22) 出願日	平成29年1月30日 (2017.1.30)		キヤノン株式会社
(65) 公開番号	特開2018-125347 (P2018-125347A)		東京都大田区下丸子3丁目30番2号
(43) 公開日	平成30年8月9日 (2018.8.9)	(74) 代理人	100094112
審査請求日	令和2年1月24日 (2020.1.24)		弁理士 岡部 譲
		(74) 代理人	100101498
			弁理士 越智 隆夫
		(74) 代理人	100106183
			弁理士 吉澤 弘司
		(74) 代理人	100128668
			弁理士 齋藤 正巳
		(72) 発明者	豊口 銀二郎
			東京都大田区下丸子3丁目30番2号 キヤノン株式会社内

最終頁に続く

(54) 【発明の名称】 固体撮像装置及び撮像システム

(57) 【特許請求の範囲】

【請求項 1】

光電変換により電荷を生成する光電変換部と、前記光電変換部から転送される電荷を保持する電荷保持部と、をそれぞれが含む複数の画素を有する固体撮像装置であって、

前記光電変換部は、半導体基板の表面部に設けられた第1導電型の第1の半導体領域と、前記第1の半導体領域の下部に設けられ、生成した電荷を蓄積する第2導電型の第2の半導体領域と、前記第2の半導体領域の下部に設けられた前記第1導電型の第3の半導体領域と、前記第1の半導体領域と前記第2の半導体領域との間の一部に設けられた前記第1導電型の第4の半導体領域と、を有し、

前記第2の半導体領域は、平面視において前記第3の半導体領域と重ならない第1の領域を有し、

前記第4の半導体領域は、平面視において前記第1の領域の少なくとも一部と重なっており、且つ、平面視において前記第3の半導体領域と重なる部分を有する

ことを特徴とする固体撮像装置。

【請求項 2】

前記第4の半導体領域は、平面視において、前記第1の領域の全体と重なっている

ことを特徴とする請求項1記載の固体撮像装置。

【請求項 3】

前記光電変換部から前記電荷保持部に電荷を転送する転送トランジスタを更に有し、

前記第4の半導体領域は、前記第1の領域よりも前記転送トランジスタのゲート電極が

10

20

ら離間した領域であって、平面視において前記第 2 の半導体領域と前記第 3 の半導体領域とが重なる第 2 の領域に延在している

ことを特徴とする請求項 1 記載の固体撮像装置。

【請求項 4】

前記第 4 の半導体領域は、前記第 1 の領域の内側に設けられている

ことを特徴とする請求項 1 記載の固体撮像装置。

【請求項 5】

前記第 3 の半導体領域は、平面視において前記第 2 の半導体領域と重なる第 3 の領域及び第 4 の領域を有し、前記第 3 の領域と前記第 4 の領域とが離間している

ことを特徴とする請求項 1 乃至 4 のいずれか 1 項に記載の固体撮像装置。

10

【請求項 6】

前記第 4 の半導体領域は、平面視において前記第 3 の領域と重なる部分と、平面視において前記第 4 の領域と重なる部分と、を有する

ことを特徴とする請求項 5 記載の固体撮像装置。

【請求項 7】

光電変換により電荷を生成する光電変換部と、前記光電変換部から転送される電荷を保持する電荷保持部と、をそれぞれが含む複数の画素を有する固体撮像装置であって、

前記光電変換部は、半導体基板の表面部に設けられた第 1 導電型の第 1 の半導体領域と、前記第 1 の半導体領域の下部に設けられ、生成した電荷を蓄積する第 2 導電型の第 2 の半導体領域と、前記第 2 の半導体領域の下部に設けられた前記第 1 導電型の第 3 の半導体領域と、前記第 1 の半導体領域と前記第 3 の半導体領域との間の深さに設けられた前記第 2 導電型の第 5 の半導体領域と、を有し、

20

前記第 2 の半導体領域は、平面視において前記第 3 の半導体領域と重ならない第 1 の領域と、平面視において前記第 3 の半導体領域と重なる第 2 の領域とに設けられており、

前記第 5 の半導体領域は、平面視において前記第 3 の半導体領域が設けられた領域と同じ領域に設けられている

ことを特徴とする固体撮像装置。

【請求項 8】

前記第 3 の半導体領域は、平面視において前記第 2 の半導体領域と重なる第 3 の領域及び第 4 の領域を有し、前記第 3 の領域と前記第 4 の領域とが離間している

30

ことを特徴とする請求項 7 記載の固体撮像装置。

【請求項 9】

前記第 3 の領域と前記第 4 の領域との間の間隙は、平面視において前記第 2 の半導体領域を横断するように配置されている

ことを特徴とする請求項 5 又は 8 記載の固体撮像装置。

【請求項 10】

前記第 1 の領域は、平面視において、前記第 2 の半導体領域の中央部分に配置されている

ことを特徴とする請求項 1 乃至 9 のいずれか 1 項に記載の固体撮像装置。

【請求項 11】

40

前記光電変換部は、前記第 2 導電型の第 6 の半導体領域に設けられている

ことを特徴とする請求項 1 乃至 10 のいずれか 1 項に記載の固体撮像装置。

【請求項 12】

前記半導体基板は、前記第 2 導電型を有し、

前記第 6 の半導体領域は、前記第 1 導電型の第 7 の半導体領域によって前記半導体基板の他の部分から電気的に分離されている

ことを特徴とする請求項 11 記載の固体撮像装置。

【請求項 13】

前記光電変換部は、前記第 2 導電型の前記半導体基板に設けられた前記第 1 導電型の第 8 の半導体領域に設けられている

50

ことを特徴とする請求項 1 乃至 1 0 のいずれか 1 項に記載の固体撮像装置。

【請求項 1 4】

請求項 1 乃至 1 3 のいずれか 1 項に記載の固体撮像装置と、
前記固体撮像装置の前記画素から出力される信号を処理する信号処理部と
を有することを特徴とする撮像システム。

【請求項 1 5】

移動体であって、
請求項 1 乃至 1 3 のいずれか 1 項に記載の固体撮像装置と、
前記固体撮像装置からの信号に基づく視差画像から、対象物までの距離情報を取得する
距離情報取得手段と、
前記距離情報に基づいて前記移動体を制御する制御手段と
を有することを特徴とする移動体。

10

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は、固体撮像装置及び撮像システムに関する。

【背景技術】

【0 0 0 2】

CCDイメージセンサやCMOSイメージセンサに代表される固体撮像装置において、
光電変換部の感度、飽和電荷量及び電荷の転送性能は、固体撮像装置の性能を左右する重
要な特性である。

20

【0 0 0 3】

CCDイメージセンサやCMOSイメージセンサの光電変換部としては、半導体基板の
表面部に設けられたp型半導体領域と電荷蓄積領域をなすn型半導体領域とのpn接合か
らなる埋め込みフォトダイオードを用いるのが主流になっている。この場合、光電変換部
で生成される信号キャリアは電子である。

【0 0 0 4】

光電変換部が配置される基板の構造としては、n型基板構造とp型ウェル構造とが挙げ
られる。n型基板構造は、不純物濃度の低いn型半導体基板の深部にp型半導体領域を設
け、より深い部分の半導体基板から電氣的に分離された基板表面部のn型半導体領域内に
光電変換部を配置した構造である。p型ウェル構造は、半導体基板の表面部に設けたp型
ウェル内に光電変換部を配置した構造である。

30

【0 0 0 5】

n型基板構造は、n型半導体領域内で生じた信号電荷をドリフトによって集めやすいた
め、感度が高いという特徴がある。n型基板構造の光電変換部を有する固体撮像装置は、
例えば、特許文献1に記載されている。一方、p型ウェル構造は、電荷蓄積領域をなすn
型半導体領域とp型ウェルとの間にpn接合容量が形成されるため、飽和電荷量が大い
いという特徴がある。p型ウェル構造の光電変換部を有する固体撮像装置は、例えば、特許
文献2に記載されている。特許文献1及び特許文献2に記載の固体撮像装置では、電荷蓄
積領域をなすn型半導体領域の下部にp型半導体領域を配置してpn接合容量を増加する
ことにより、光電変換部の飽和電荷量を増加している。

40

【先行技術文献】

【特許文献】

【0 0 0 6】

【特許文献1】特開2008-078302号公報

【特許文献2】特開2014-165286号公報

【発明の概要】

【発明が解決しようとする課題】

【0 0 0 7】

しかしながら、特許文献1及び特許文献2に記載の固体撮像装置は、高い感度と大きな

50

飽和電荷量とを両立しつつ十分な転送性能を確保するうえで、必ずしも適切な構成とは言えなかった。

【0008】

本発明の目的は、光電変換部の高い感度と大きな飽和電荷量とを両立しつつ電荷の転送性能を向上しうる固体撮像装置を提供することにある。

【課題を解決するための手段】

【0009】

本発明の一観点によれば、光電変換により電荷を生成する光電変換部と、前記光電変換部から転送される電荷を保持する電荷保持部と、をそれぞれが含む複数の画素を有する固体撮像装置であって、前記光電変換部は、半導体基板の表面部に設けられた第1導電型の第1の半導体領域と、前記第1の半導体領域の下部に設けられ、生成した電荷を蓄積する第2導電型の第2の半導体領域と、前記第2の半導体領域の下部に設けられた前記第1導電型の第3の半導体領域と、前記第1の半導体領域と前記第2の半導体領域との間の一部に設けられた前記第1導電型の第4の半導体領域と、を有し、前記第2の半導体領域は、平面視において前記第3の半導体領域と重ならない第1の領域を有し、前記第4の半導体領域は、平面視において、前記第1の領域の少なくとも一部と重なっており、且つ、平面視において前記第3の半導体領域と重なる部分を有する固体撮像装置が提供される。

10

【0010】

また、本発明の他の一観点によれば、光電変換により電荷を生成する光電変換部と、前記光電変換部から転送される電荷を保持する電荷保持部と、をそれぞれが含む複数の画素を有する固体撮像装置であって、前記光電変換部は、半導体基板の表面部に設けられた第1導電型の第1の半導体領域と、前記第1の半導体領域の下部に設けられ、生成した電荷を蓄積する第2導電型の第2の半導体領域と、前記第2の半導体領域の下部に設けられた前記第1導電型の第3の半導体領域と、前記第1の半導体領域と前記第3の半導体領域との間の深さに設けられた前記第2導電型の第5の半導体領域と、を有し、前記第2の半導体領域は、平面視において前記第3の半導体領域と重ならない第1の領域と、平面視において前記第3の半導体領域と重なる第2の領域とに設けられており、前記第5の半導体領域は、平面視において前記第3の半導体領域が設けられた領域と同じ領域に設けられている固体撮像装置が提供される。

20

【発明の効果】

30

【0011】

本発明によれば、光電変換部の高い感度と大きな飽和電荷量とを両立しつつ信号電荷の転送性能を向上することができるため、安定的に高感度で飽和信号量が大きい高性能の固体撮像装置を実現することができる。

【図面の簡単な説明】

【0012】

【図1】本発明の第1実施形態による固体撮像装置の概略構成を示すブロック図である。

【図2】本発明の第1実施形態による固体撮像装置の画素の等価回路図である。

【図3】本発明の第1実施形態による固体撮像装置の画素の平面レイアウトを示す図である。

40

【図4】本発明の第1実施形態による固体撮像装置の画素の概略断面図である。

【図5】信号電荷の転送時における半導体基板内のポテンシャル図である。

【図6】信号電荷の転送時における半導体基板内のポテンシャル図である。

【図7】本発明の第2実施形態による固体撮像装置の画素の平面レイアウトを示す図である。

【図8】本発明の第2実施形態による固体撮像装置の画素の概略断面図である。

【図9】信号電荷の転送時における半導体基板内のポテンシャル図である。

【図10】本発明の第3実施形態による固体撮像装置の画素の平面レイアウトを示す図である。

【図11】本発明の第3実施形態による固体撮像装置の画素の概略断面図である。

50

【図 1 2】本発明の第 4 実施形態による固体撮像装置の画素の概略断面図である。

【図 1 3】本発明の第 5 実施形態による撮像システムの概略構成を示すブロック図である。

【図 1 4】本発明の第 6 実施形態による撮像システム及び移動体の構成例を示す図である。

【発明を実施するための形態】

【 0 0 1 3 】

[第 1 実施形態]

本発明の第 1 実施形態による固体撮像装置について、図 1 乃至図 6 を用いて説明する。

【 0 0 1 4 】

図 1 は、本実施形態による固体撮像装置の概略構成を示すブロック図である。図 2 は、本実施形態による固体撮像装置の画素の等価回路図である。図 3 は、本実施形態による固体撮像装置の画素の平面レイアウトを示す図である。図 4 は、本実施形態による固体撮像装置の画素の概略断面図である。図 5 及び図 6 は、信号電荷の転送時における半導体基板内のポテンシャル図である。

【 0 0 1 5 】

本実施形態による固体撮像装置 1 0 0 は、図 1 に示すように、画素領域 1 0 と、垂直走査回路 2 0 と、列読み出し回路 3 0 と、水平走査回路 4 0 と、制御回路 5 0 と、出力回路 6 0 とを有している。

【 0 0 1 6 】

画素領域 1 0 には、複数行及び複数列に渡ってマトリクス状に配された複数の画素 1 2 が設けられている。画素領域 1 0 の画素アレイの各行には、行方向（図 1 において横方向）に延在して、制御信号線 1 4 が配されている。制御信号線 1 4 は、行方向に並ぶ画素 1 2 にそれぞれ接続され、これら画素 1 2 に共通の信号線をなしている。また、画素領域 1 0 の画素アレイの各列には、列方向（図 1 において縦方向）に延在して、垂直出力線 1 6 が配されている。垂直出力線 1 6 は、列方向に並ぶ画素 1 2 にそれぞれ接続され、これら画素 1 2 に共通の信号線をなしている。

【 0 0 1 7 】

各行の制御信号線 1 4 は、垂直走査回路 2 0 に接続されている。垂直走査回路 2 0 は、画素 1 2 から画素信号を読み出す際に画素 1 2 内の読み出し回路を駆動するための制御信号を、制御信号線 1 4 を介して画素 1 2 に供給する回路部である。各列の垂直出力線 1 6 の一端は、列読み出し回路 3 0 に接続されている。画素 1 2 から読み出された画素信号は、垂直出力線 1 6 を介して列読み出し回路 3 0 に入力される。列読み出し回路 3 0 は、画素 1 2 から読み出された画素信号に対して所定の信号処理、例えば増幅処理や A/D 変換処理等の信号処理を実施する回路部である。列読み出し回路 3 0 は、差動増幅回路、サンプル・ホールド回路、A/D 変換回路等を含み得る。

【 0 0 1 8 】

水平走査回路 4 0 は、列読み出し回路 3 0 において処理された画素信号を列毎に順次、出力回路 6 0 に転送するための制御信号を、列読み出し回路 3 0 に供給する回路部である。制御回路 5 0 は、垂直走査回路 2 0、列読み出し回路 3 0 及び水平走査回路 4 0 の動作やそのタイミングを制御する制御信号を供給するための回路部である。出力回路 6 0 は、バッファアンプ、差動増幅器などから構成され、列読み出し回路 3 0 から読み出された画素信号を固体撮像装置 1 0 0 の外部の信号処理部に出力するための回路部である。

【 0 0 1 9 】

それぞれの画素 1 2 は、図 2 に示すように、光電変換部 P D と、転送トランジスタ M 1 と、リセットトランジスタ M 2 と、増幅トランジスタ M 3 と、選択トランジスタ M 4 とを含む。光電変換部 P D は、例えばフォトダイオードであり、アノードが接地電圧線に接続され、カソードが転送トランジスタ M 1 のソースに接続されている。転送トランジスタ M 1 のドレインは、リセットトランジスタ M 2 のソース及び増幅トランジスタ M 3 のゲートに接続されている。転送トランジスタ M 1 のドレイン、リセットトランジスタ M 2 のソー

10

20

30

40

50

ス及び増幅トランジスタM3のゲートの接続ノードは、いわゆるフローティングディフュージョン(FD)であり、このノードが含む容量成分からなる電荷電圧変換部を構成する。リセットトランジスタM2のドレイン及び増幅トランジスタM3のドレインは、電源電圧線(Vdd)に接続されている。増幅トランジスタM3のソースは、選択トランジスタM4のドレインに接続されている。選択トランジスタM4のソースは、垂直出力線16に接続されている。垂直出力線16の他端には、電流源18が接続されている。

【0020】

制御信号線14は、図2に示す回路構成の場合、転送ゲート信号線TX、リセット信号線RES、選択信号線SELを含む。転送ゲート信号線TXは、転送トランジスタM1のゲートに接続される。リセット信号線RESは、リセットトランジスタM2のゲートに接

10

【0021】

光電変換部PDは、入射光をその光量に応じた量の電荷に変換(光電変換)するとともに、生じた電荷を蓄積する。転送トランジスタM1は、オンすることにより光電変換部PDの電荷をフローティングディフュージョンFDに転送する。フローティングディフュージョンFDは、その容量による電荷電圧変換によって、光電変換部PDから転送された電荷の量に応じた電圧となる。増幅トランジスタM3は、ドレインに電源電圧Vddが供給され、ソースに選択トランジスタM4を介して電流源18からバイアス電流が供給される構成となっており、ゲートを入力ノードとする増幅部(ソースフォロワ回路)を構成する。これにより増幅トランジスタM3は、フローティングディフュージョンFDの電圧に基づき信号を、選択トランジスタM4を介して垂直出力線16に出力する。リセットトランジスタM2は、オンすることによりフローティングディフュージョンFDを電源電圧Vddに応じた電圧にリセットする。

20

【0022】

図3は、本実施形態による固体撮像装置の画素12の平面レイアウトを示す図である。図4は、図3のA-A線に沿った概略断面図である。なお、図3には1つの画素12の平面レイアウトのみを示しているが、実際には左右方向及び上下方向に所定の単位画素ピッチで図3の平面レイアウトが周期的に配されている。図3に示す点線は、隣接する画素12との間の境界線の一例である。

【0023】

不純物濃度の低いn型の半導体基板110の表面部には、活性領域112を画定する素子分離絶縁領域114が設けられている。活性領域112には、光電変換部PDを構成するフォトダイオードと、転送トランジスタM1と、光電変換部PDから転送される電荷を保持する電荷保持部としてのフローティングディフュージョンFDとが配される。

30

【0024】

光電変換部PDは、半導体基板110の活性領域112の表面部に設けられたp型半導体領域116(第1の半導体領域)と、p型半導体領域116の下部に接して設けられたn型半導体領域118(第2の半導体領域)とを含む埋め込みフォトダイオードである。n型半導体領域118は、光電変換部PDで生じた信号電荷(電子)を蓄積するための電荷蓄積層である。

40

【0025】

フローティングディフュージョンFDは、半導体基板110の活性領域112の表面部にn型半導体領域118から離間して設けられたn型半導体領域120により構成されている。

【0026】

転送トランジスタM1は、n型半導体領域118とn型半導体領域120との間の半導体基板110上にゲート絶縁膜122を介して設けられたゲート電極124を含む。n型半導体領域118とn型半導体領域120との間の半導体基板110内には、これらを電氣的に分離するためのp型半導体領域126が設けられている。

【0027】

50

n型半導体領域118の下部には、n型半導体領域118から下方に空乏層が広がるのを抑制するための空乏化抑制層としてのp型半導体領域128（第3の半導体領域）が設けられている。ここでは一例として、p型半導体領域128を、平面視において、行方向（図において横方向）に延在するストライプ状のパターンにより構成している。図3には、隣接する2つのストライプ状のパターンのp型半導体領域128a、128bと、これらの間の間隙140とを示している。なお、本明細書において平面視とは、固体撮像装置の各構成部分を半導体基板110の表面に平行な面に投影することにより得られる2次元平面図であり、例えば図3の平面レイアウト図に対応する。

【0028】

n型半導体領域118の少なくとも一部の領域は、平面視において、p型半導体領域128が設けられていない領域、すなわち間隙140と重なっている。すなわち、n型半導体領域118は、平面視においてp型半導体領域128と重ならない領域（第1の領域）と、平面視においてp型半導体領域128と重なる領域（第2の領域）とを有する。平面視においてn型半導体領域118と間隙140とが重なる領域は、n型半導体領域118の電位が最も高くなる部分、典型的には平面視におけるn型半導体領域118の中央部分に配されていることが好ましい。また、間隙140の平面的なレイアウトは、特に限定されるものではないが、例えば図3の例に示すように、平面視においてn型半導体領域118を横断するように配されていることが好ましい。この場合、平面視においてn型半導体領域118とp型半導体領域128aとが重なる領域（第3の領域）と、平面視においてn型半導体領域118とp型半導体領域128bとが重なる領域（第4の領域）とが、互いに離間しているということもできる。

【0029】

平面視においてn型半導体領域118と間隙140とが重なる領域の全体には、図3に示すように、p型半導体領域144（第4の半導体領域）が設けられている。p型半導体領域144は、断面視においては、図4に示すように、p型半導体領域116とn型半導体領域118との間に設けられている。p型半導体領域144は、上部においてp型半導体領域116の下部に接し、n型半導体領域118の下部よりも浅い半導体基板110内に設けられている。

【0030】

半導体基板110の深部には、p型半導体領域130、132、134が設けられている。p型半導体領域130は、半導体基板110の内部において画素12間の分離の役目を果たすものである。p型半導体領域132は、p型半導体領域130よりも深い半導体基板110の内部において画素12間の分離の役目を果たすものである。p型半導体領域134（第7の半導体領域）は、半導体基板110中で発生した信号電荷を有効に集める深さを規定するためのものである。なお、本明細書では、p型半導体領域126によって電氣的に分離された半導体基板110の表面部を、半導体領域（第6の半導体領域）と呼ぶこともある。

【0031】

n型半導体領域118の下部にp型半導体領域128を設けることで、n型半導体領域118とp型半導体領域128との間にはpn接合容量が形成される。 $Q = CV$ で表される関係式から明らかなように、光電変換部PDのpn接合にある決まった逆バイアス電圧Vを印加した場合、pn接合容量Cが大きいほどに蓄積電荷量Qは大きくなる。n型半導体領域118に蓄積された信号電荷は信号出力部に転送されるが、n型半導体領域118の電位が電源電圧等によって決まるある所定の電位に達すると、n型半導体領域118の信号電荷は転送されなくなる。つまり、信号電荷の転送に伴う電圧Vの変動量は決まっているので、光電変換部PDのpn接合容量に比例して飽和電荷量は大きくなる。したがって、p型半導体領域128を設けることで、電荷蓄積層としてのn型半導体領域118の飽和電荷量を増加することができる。

【0032】

また、p型半導体領域128aとp型半導体領域128bとの間の間隙140は、n型

10

20

30

40

50

半導体領域 118 と p 型半導体領域 134 との間の半導体基板 110 内で発生した信号電荷を n 型半導体領域 118 に集める際の信号電荷の移動経路となる。したがって、間隙 140 の大きさや形状、p 型半導体領域 128 の不純物濃度を適切に設定することにより、n 型半導体領域 118 と p 型半導体領域 134 との間の半導体基板 110 内で発生した信号電荷をすみやかに n 型半導体領域 118 に集めることができる。すなわち、p 型半導体領域 128 を設けない構造において得られる感度と同等の感度を得ることができる。

【0033】

なお、図 3 に示す平面レイアウトでは、p 型半導体領域 128a と p 型半導体領域 128b との間隙 140 を、n 型半導体領域 118 の角部から離間している。このようにすると、平面視において n 型半導体領域 118 と間隙 140 とが重なる部分の形状は、n 型半導体領域 118 と p 型半導体領域 128 の位置が多少ずれても変化しない。つまり、形成時のばらつきによらず一定の感度が得られるため、高い感度と大きな飽和電荷量とを両立することができる。また、平面視において n 型半導体領域 118 を横断するように間隙 140 を配置すれば、n 型半導体領域 118 と間隙 140 とが重なる領域内に間隙 140 の角部が位置することを防止でき、形成時のばらつきによる感度の変動を更に抑制することができる。

【0034】

図 5 及び図 6 は、転送トランジスタ M1 がオンのときの、光電変換部 PD (n 型半導体領域 118) からチャネル部を介してフローティングディフュージョン FD (n 型半導体領域 120) に至る部分の電位分布を示す図である。図 5 は p 型半導体領域 144 を設けていない場合であり、図 6 は p 型半導体領域 144 を設けた場合である。

【0035】

n 型半導体領域 118 の下部に p 型半導体領域 128 を配置すると、図 5 に示すように、光電変換部 PD には比較的大きなポテンシャルの窪みが生じ、転送性能が低下する。このポテンシャルの窪みは、p 型半導体領域 128 の間隙 140 が設けられた部位に対応して生じる。これは、平面視において n 型半導体領域 118 と p 型半導体領域 128 とが重なる部分に比べて、n 型半導体領域 118 と間隙 140 とが重なる部分のほうが同じ電位に対して空乏化しにくいからである。このようなポテンシャルの窪みには信号電荷が留まりやすく、転送動作時には転送性能の低下として表れる。

【0036】

このような観点から、本実施形態による固体撮像装置では、平面視において間隙 140 とほぼ重なる場所の n 型半導体領域 118 内に、p 型半導体領域 144 を設けている。p 型半導体領域 144 を設けることで、図 6 に示すように、間隙 140 が設けられた部分の n 型半導体領域 118 におけるポテンシャルの窪みを低減することができる。これにより、ポテンシャルの窪みに信号電荷が留まるのを抑制し、転送性能を向上することができる。

【0037】

また、本実施形態による固体撮像装置においては、p 型半導体領域 144 を、図 3 に示すように、平面視において n 型半導体領域 118 と間隙 140 とが重なる領域の全体を覆うように配置している。したがって、n 型半導体領域 118、p 型半導体領域 128 及び p 型半導体領域 144 の位置が多少ずれても、平面視において n 型半導体領域 118 と間隙 140 とが重なる部分の全域に、p 型半導体領域 144 を配置することができる。したがって、形成時のばらつきによらず、一定の転送性能を実現することができる。

【0038】

このように、本実施形態によれば、光電変換部の高い感度と大きな飽和電荷量とを両立しつつ信号電荷の転送性能を向上することができる。これにより、安定的に高感度で飽和信号量が大きい高性能の固体撮像装置を実現することができる。

【0039】

[第2実施形態]

本発明の第2実施形態による固体撮像装置について、図7乃至図9を用いて説明する。

第1実施形態による固体撮像装置と同様の構成要素には同一の符号を付し、説明を省略し或いは簡潔にする。

【0040】

図7は、本実施形態による固体撮像装置の画素の平面レイアウトを示す図である。図8は、本実施形態による固体撮像装置の画素の概略断面図である。図9は、信号電荷の転送時における半導体基板内のポテンシャル図である。

【0041】

本実施形態による固体撮像装置は、図7及び図8に示すように、平面視におけるp型半導体領域144の配置場所が異なるほかは、第1実施形態による固体撮像装置と同様である。すなわち、第1実施形態による固体撮像装置では、図3に示すように、p型半導体領域144を、平面視においてn型半導体領域118と間隙140とが重なる領域の全体を覆うように配置している。これに対し、本実施形態による固体撮像装置では、p型半導体領域144を、平面視においてn型半導体領域118と間隙140とが重なる領域から、ゲート電極124からの距離が長くなる方向へと延伸している。p型半導体領域144が設けられている深さは、第1実施形態と本実施形態とで同じである。

【0042】

なお、図7及び図8において、p型半導体領域144は、平面視においてn型半導体領域118と間隙140とが重なる領域の全体を覆うように配置していないが、n型半導体領域118と間隙140とが重なる領域の全体を覆うように配置してもよい。

【0043】

図9は、転送トランジスタM1がオンのときの、光電変換部PD（n型半導体領域118）からチャネル部を介してフローティングディフュージョンFD（n型半導体領域120）に至る部分の電位分布を示す図である。本実施形態による固体撮像装置では、p型半導体領域144を、転送トランジスタM1のゲート電極124からの距離が長くなる方向へと延伸している。これにより、光電変換部PDのポテンシャルは、ゲート電極124から離れた位置からフローティングディフュージョンFD側に向かって傾斜している。

【0044】

一般に、チャネル部に近い箇所で発生した信号電荷は、フローティングディフュージョンFD部の電界の影響を強く受け、電界ドリフトによって高い効率で転送することができる。一方、転送部から遠い箇所では、例えば図6に示すようにポテンシャルは平坦であり、発生した電荷は主に拡散によって移動する。

【0045】

この点、本実施形態による固体撮像装置では、p型半導体領域144を転送トランジスタM1のゲート電極124からの距離が長くなる方向へと延伸しているため、ポテンシャル差による電界ドリフトによって転送性能を更に向上することができる。

【0046】

このように、本実施形態によれば、光電変換部の高い感度と大きな飽和電荷量とを両立しつつ信号電荷の転送性能を向上することができる。これにより、安定的に高感度で飽和信号量が大きい高性能の固体撮像装置を実現することができる。

【0047】

[第3実施形態]

本発明の第3実施形態による固体撮像装置について、図10及び図11を用いて説明する。第1及び第2実施形態による固体撮像装置と同様の構成要素には同一の符号を付し、説明を省略し或いは簡潔にする。

【0048】

図10は、本実施形態による固体撮像装置の画素の平面レイアウトを示す図である。図11は、本実施形態による固体撮像装置の画素の概略断面図である。

【0049】

本実施形態による固体撮像装置は、図10及び図11に示すように、平面視におけるp型半導体領域144の配置場所が異なるほかは、第1実施形態による固体撮像装置と同様

10

20

30

40

50

である。すなわち、第1実施形態による固体撮像装置では、図3に示すように、p型半導体領域144を、平面視においてn型半導体領域118と間隙140とが重なる領域の全体を覆うように配置している。これに対し、本実施形態による固体撮像装置では、p型半導体領域144を、平面視においてn型半導体領域118と間隙140とが重なる領域の内側に配置している。すなわち、本実施形態のp型半導体領域144は、平面視においてn型半導体領域118と間隙140とが重なる部分の形状よりも一回り小さい形状となっている。p型半導体領域144が設けられている深さは、第1実施形態と本実施形態とで同じである。

【0050】

n型半導体領域118の中央部分は、p型半導体領域128が設けられていない場合でも最も電位が高く、ポテンシャルの窪みができやすい箇所である。本実施形態では、n型半導体領域118、p型半導体領域128及び間隙140の配置場所等に応じて変化するポテンシャルの窪みに応じて、p型半導体領域144の不純物濃度や深さを最適化する。このようにすることで、平面視におけるp型半導体領域144の形状を間隙140よりも小さくすることが可能である。

【0051】

また、n型半導体領域118内にp型半導体領域144を設けること自体が、電荷蓄積層としてのn型半導体領域118の領域を狭めることであり、光電変換部PDの飽和電荷量が減ることに繋がる。平面視におけるp型半導体領域144の形状を小さくすることは、必要以上に光電変換部PDの飽和電荷量を減らすことなく、高い感度と良好な転送性能を実現するうえで有効である。

【0052】

このように、本実施形態によれば、光電変換部の高い感度と大きな飽和電荷量とを両立しつつ信号電荷の転送性能を向上することができる。これにより、安定的に高感度で飽和信号量が大きい高性能の固体撮像装置を実現することができる。

【0053】

[第4実施形態]

本発明の第4実施形態による固体撮像装置について、図12を用いて説明する。第1乃至第3実施形態による固体撮像装置と同様の構成要素には同一の符号を付し、説明を省略し或いは簡潔にする。

【0054】

図12は、本実施形態による固体撮像装置の画素の概略断面図である。

本実施形態による固体撮像装置は、図12に示すように、p型半導体領域144の代わりにn型半導体領域146（第5の半導体領域）を設けているほかは、第1乃至第3実施形態による固体撮像装置と同様である。n型半導体領域146は、p型半導体領域128が設けられた領域と平面視において実質的に等しい領域の、p型半導体領域116とp型半導体領域128との間の深さに設けられている。n型半導体領域146は、n型半導体領域118とほぼ同じ深さに位置している。なお、実質的に等しい領域とは、n型半導体領域146とp型半導体領域128とが同じマスクパターンを用いてイオン注入により形成されたものであることを意図している。

【0055】

n型半導体領域118の不純物濃度は、例えば、n型半導体領域146を設けない場合と同等の飽和電荷量が得られるように設定される。このため、本実施形態の固体撮像装置におけるn型半導体領域118の不純物濃度は、第1実施形態の固体撮像装置におけるn型半導体領域118の不純物濃度よりも低濃度となる。平面視において間隙140と重なる部分にはn型半導体領域146は設けられていないため、間隙140が設けられた部分のn型半導体領域118にポテンシャルの窪みは形成されにくく、転送可能な信号電荷量を増加することができる。

【0056】

しかも本実施形態においては、p型半導体領域128とn型半導体領域146とを同じ

10

20

30

40

50

マスク工程で形成することが可能であり、第1乃至第3実施形態の場合と比較してフォトリソグラフィ工程を1工程少なくすることができる。すなわち、製造コストを低廉化することができる。また、p型半導体領域128とn型半導体領域146との間に位置合わせずれが生じることはなく、安定した飽和電荷量、転送特性、感度特性を得ることができる。

【0057】

このように、本実施形態によれば、光電変換部の高い感度と大きな飽和電荷量とを両立しつつ信号電荷の転送性能を向上することができる。これにより、安定的に高感度で飽和信号量が大きい高性能の固体撮像装置を実現することができる。

【0058】

[第5実施形態]

本発明の第5実施形態による撮像システムについて、図13を用いて説明する。第1乃至第4実施形態による固体撮像装置と同様の構成要素には同一の符号を付し説明を省略し或いは簡潔にする。図13は、本実施形態による撮像システムの概略構成を示すブロック図である。

【0059】

上記第1乃至第4実施形態で述べた固体撮像装置100は、種々の撮像システムに適用可能である。適用可能な撮像システムの例としては、デジタルスチルカメラ、デジタルカムコーダ、監視カメラ、複写機、ファックス、携帯電話、車載カメラ、観測衛星などが挙げられる。また、レンズなどの光学系と撮像装置とを備えるカメラモジュールも、撮像システムに含まれる。図13には、これらのうちの一例として、デジタルスチルカメラのブロック図を例示している。

【0060】

図13に例示した撮像システム200は、撮像装置201、被写体の光学像を撮像装置201に結像させるレンズ202、レンズ202を通過する光量を可変にするための絞り204、レンズ202の保護のためのバリア206を有する。レンズ202及び絞り204は、撮像装置201に光を集光する光学系である。撮像装置201は、第1乃至第4実施形態で説明した固体撮像装置100であって、レンズ202により結像された光学像を画像データに変換する。

【0061】

撮像システム200は、また、撮像装置201より出力される出力信号の処理を行う信号処理部208を有する。信号処理部208は、撮像装置201が出力するアナログ信号をデジタル信号に変換するAD変換を行う。また、信号処理部208はその他、必要に応じて各種の補正、圧縮を行って画像データを出力する動作を行う。信号処理部208の一部であるAD変換部は、撮像装置201が設けられた半導体基板に形成されていてもよいし、撮像装置201とは別の半導体基板に形成されていてもよい。また、撮像装置201と信号処理部208とが同一の半導体基板に形成されていてもよい。

【0062】

撮像システム200は、さらに、画像データを一時的に記憶するためのメモリ部210、外部コンピュータ等と通信するための外部インターフェース部（外部I/F部）212を有する。さらに撮像システム200は、撮像データの記録又は読み出しを行うための半導体メモリ等の記録媒体214、記録媒体214に記録又は読み出しを行うための記録媒体制御インターフェース部（記録媒体制御I/F部）216を有する。なお、記録媒体214は、撮像システム200に内蔵されていてもよく、着脱可能であってもよい。

【0063】

さらに撮像システム200は、各種演算とデジタルスチルカメラ全体を制御する全体制御・演算部218、撮像装置201と信号処理部208に各種タイミング信号を出力するタイミング発生部220を有する。ここで、タイミング信号などは外部から入力されてもよく、撮像システム200は少なくとも撮像装置201と、撮像装置201から出力された出力信号を処理する信号処理部208とを有すればよい。

10

20

30

40

50

【 0 0 6 4 】

撮像装置 2 0 1 は、撮像信号を信号処理部 2 0 8 に出力する。信号処理部 2 0 8 は、撮像装置 2 0 1 から出力される撮像信号に対して所定の信号処理を実施し、画像データを出力する。信号処理部 2 0 8 は、撮像信号を用いて、画像を生成する。

【 0 0 6 5 】

第 1 乃至第 4 実施形態による固体撮像装置 1 0 0 を適用することにより、安定的に高感度で飽和信号量が大きい良質な画像を取得しうる撮像システムを実現することができる。

【 0 0 6 6 】

[第 6 実施形態]

本発明の第 6 実施形態による撮像システム及び移動体について、図 1 4 を用いて説明する。図 1 4 は、本実施形態による撮像システム及び移動体の構成を示す図である。

10

【 0 0 6 7 】

図 1 4 (a) は、車載カメラに関する撮像システムの一例を示したものである。撮像システム 3 0 0 は、撮像装置 3 1 0 を有する。撮像装置 3 1 0 は、上記第 1 乃至第 4 実施形態のいずれかに記載の撮像装置 1 0 0 である。撮像システム 3 0 0 は、撮像装置 3 1 0 により取得された複数の画像データに対し、画像処理を行う画像処理部 3 1 2 と、撮像システム 3 0 0 により取得された複数の画像データから視差（視差画像の位相差）の算出を行う視差算出部 3 1 4 を有する。また、撮像システム 3 0 0 は、算出された視差に基づいて対象物までの距離を算出する距離計測部 3 1 6 と、算出された距離に基づいて衝突可能性があるか否かを判定する衝突判定部 3 1 8 と、を有する。ここで、視差算出部 3 1 4 や距離計測部 3 1 6 は、対象物までの距離情報を取得する距離情報取得手段の一例である。すなわち、距離情報とは、視差、デフォーカス量、対象物までの距離等に関する情報である。衝突判定部 3 1 8 はこれらの距離情報のいずれかを用いて、衝突可能性を判定してもよい。距離情報取得手段は、専用に設計されたハードウェアによって実現されてもよいし、ソフトウェアモジュールによって実現されてもよい。また、FPGA (Field Programmable Gate Array) やASIC (Application Specific Integrated Circuit) 等によって実現されてもよいし、これらの組合せによって実現されてもよい。

20

【 0 0 6 8 】

撮像システム 3 0 0 は車両情報取得装置 3 2 0 と接続されており、車速、ヨーレート、舵角などの車両情報を取得することができる。また、撮像システム 3 0 0 は、衝突判定部 3 1 8 での判定結果に基づいて、車両に対して制動力を発生させる制御信号を出力する制御装置である制御 ECU 3 3 0 が接続されている。また、撮像システム 3 0 0 は、衝突判定部 3 1 8 での判定結果に基づいて、ドライバーへ警報を発する警報装置 3 4 0 とも接続されている。例えば、衝突判定部 3 1 8 の判定結果として衝突可能性が高い場合、制御 ECU 3 3 0 はブレーキをかける、アクセルを戻す、エンジン出力を抑制するなどして衝突を回避、被害を軽減する車両制御を行う。警報装置 3 4 0 は音等の警報を鳴らす、カーナビゲーションシステムなどの画面に警報情報を表示する、シートベルトやステアリングに振動を与えるなどしてユーザに警告を行う。

30

【 0 0 6 9 】

本実施形態では、車両の周囲、例えば前方又は後方を撮像システム 3 0 0 で撮像する。図 1 4 (b) に、車両前方（撮像範囲 3 5 0 ）を撮像する場合の撮像システムを示した。車両情報取得装置 3 2 0 が、撮像システム 3 0 0 ないしは撮像装置 3 1 0 に指示を送る。このような構成により、測距の精度をより向上させることができる。

40

【 0 0 7 0 】

上記では、他の車両と衝突しないように制御する例を説明したが、他の車両に追従して自動運転する制御や、車線からはみ出さないように自動運転する制御などにも適用可能である。さらに、撮像システムは、自車両等の車両に限らず、例えば、船舶、航空機あるいは産業用ロボットなどの移動体（移動装置）に適用することができる。加えて、移動体に限らず、高度道路交通システム（ITS）等、広く物体認識を利用する機器に適用することができる。

50

【 0 0 7 1 】

〔 変形実施形態 〕

本発明は、上記実施形態に限らず種々の変形が可能である。

【 0 0 7 2 】

例えば、いずれかの実施形態の一部の構成を他の実施形態に追加した例や、他の実施形態の一部の構成と置換した例も、本発明の実施形態である。

【 0 0 7 3 】

また、上記実施形態では、信号電荷として電子を生成する光電変換部 P D を用いた固体撮像装置を例にして説明したが、信号電荷として正孔を生成する光電変換部 P D を用いた固体撮像装置についても同様に適用可能である。この場合、画素 1 2 の各部を構成する半導体領域の導電型は、逆導電型になる。なお、上記実施形態に記載したトランジスタのソースとドレインの呼称は、トランジスタの導電型や着目する機能等に応じて異なることもあり、上述のソース及びドレインの全部又は一部が逆の名称で呼ばれることもある。

10

【 0 0 7 4 】

また、図 2 に示した画素 1 2 の回路構成は一例であり、適宜変更が可能である。画素 1 2 は、少なくとも、光電変換部 P D と、光電変換部 P D から電荷保持部に電荷を転送する転送トランジスタ M 1 とを有していればよい。本発明は、C M O S イメージセンサのみならず、C C D イメージセンサにも適用可能である。また、光電変換部 P D から電荷が転送される電荷保持部は、必ずしも増幅部の入力ノードとしてのフローティングディフュージョン F D である必要はなく、光電変換部 P D 及びフローティングディフュージョン F D とは別の電荷保持部であってもよい。

20

【 0 0 7 5 】

また、上記実施形態では、光電変換部が配置される基板の構造として n 型基板構造を適用した場合の例を示したが、p 型ウェル構造を適用した場合においても同様である。例えば、n 型半導体基板に設けられた p 型ウェル（第 8 の半導体領域）内に、上記実施形態と同じ構成の光電変換部 P D 、転送トランジスタ M 1 、フローティングディフュージョン F D を配置することができる。

【 0 0 7 6 】

また、第 5 及び第 6 実施形態に示した撮像システムは、本発明の撮像装置を適用しうる撮像システム例を示したものであり、本発明の撮像装置を適用可能な撮像システムは図 1 3 及び図 1 4 に示した構成に限定されるものではない。

30

【 0 0 7 7 】

なお、上記実施形態は、何れも本発明を実施するにあたっての具体化の例を示したものに過ぎず、これらによって本発明の技術的範囲が限定的に解釈されてはならないものである。すなわち、本発明はその技術思想、又はその主要な特徴から逸脱することなく、様々な形で実施することができる。

【 符号の説明 】

【 0 0 7 8 】

F D ... フローティングディフュージョン

M 1 ... 転送トランジスタ

40

P D ... 光電変換部

1 0 0 ... 固体撮像装置

1 1 0 ... 半導体基板

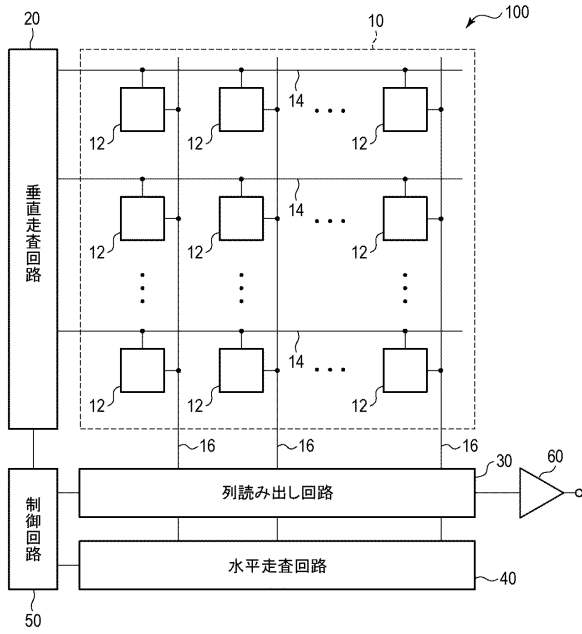
1 1 6 , 1 2 6 , 1 2 8 , 1 3 0 , 1 3 2 , 1 3 4 , 1 4 4 ... p 型半導体領域

1 1 8 , 1 2 0 , 1 4 6 ... n 型半導体領域

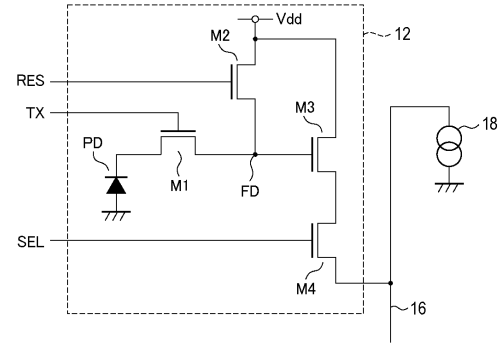
1 2 4 ... ゲート電極

1 4 0 ... 間隙

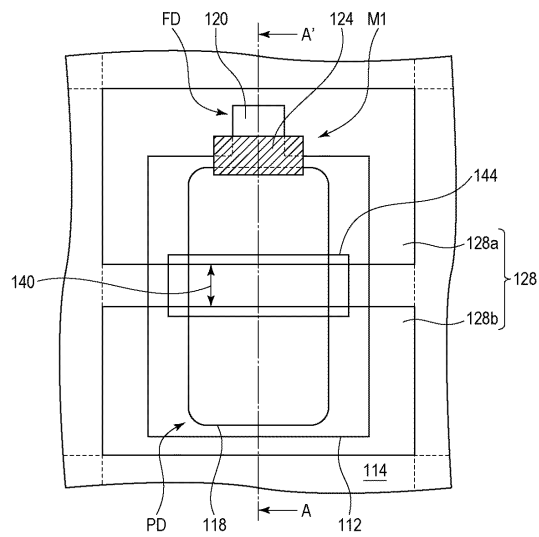
【図 1】



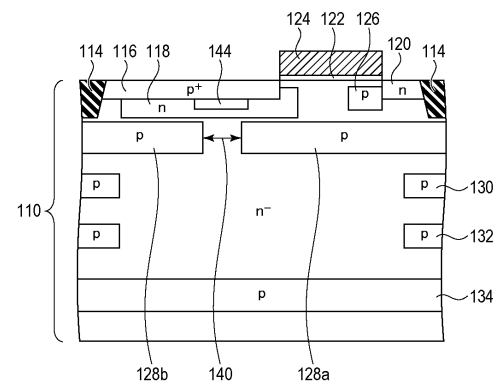
【図 2】



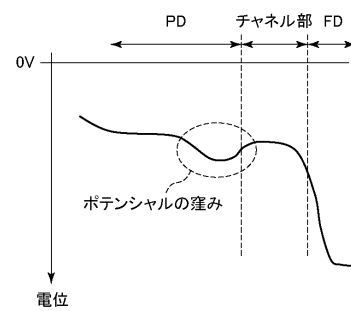
【図 3】



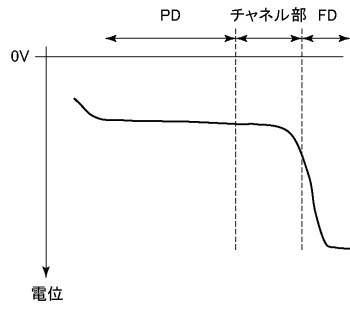
【図 4】



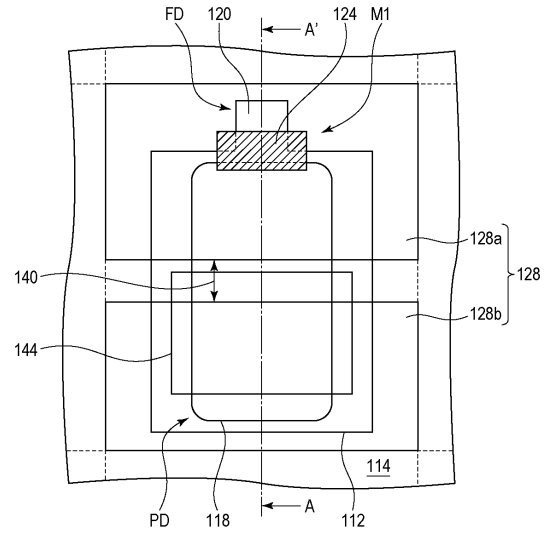
【図 5】



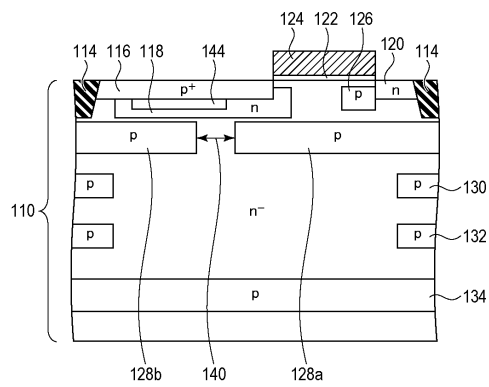
【図 6】



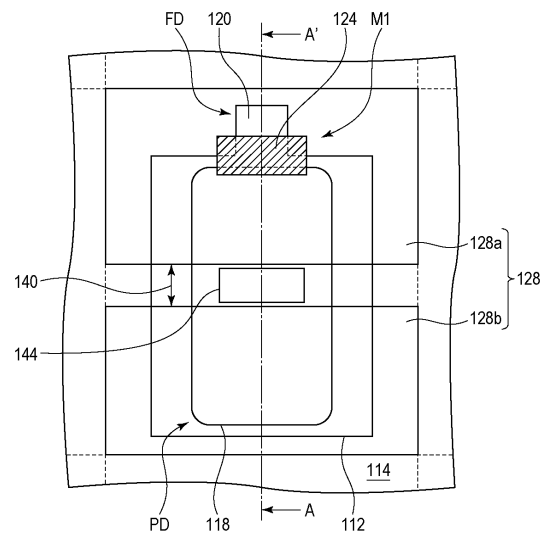
【図 7】



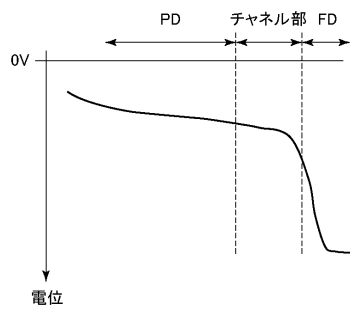
【図 8】



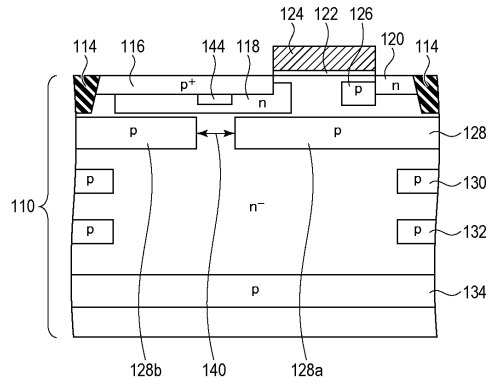
【図 10】



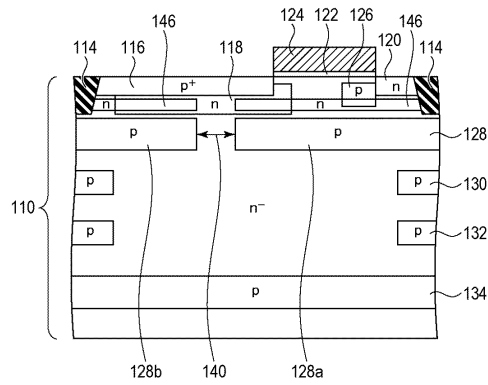
【図 9】



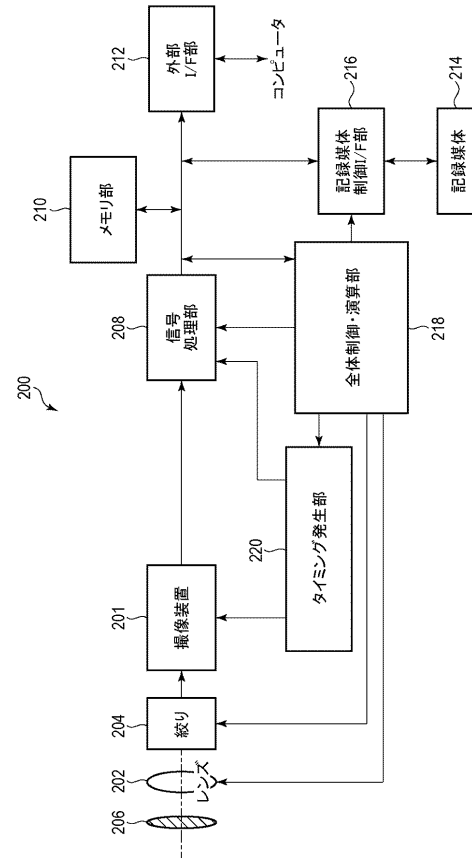
【図 1 1】



【図 1 2】

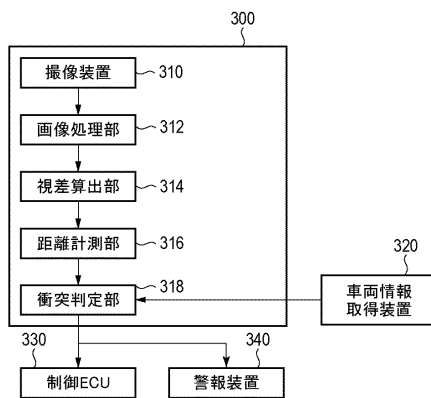


【図 1 3】

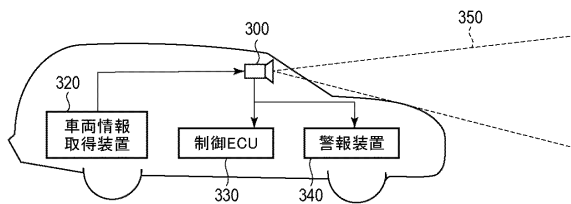


【図 1 4】

(a)



(b)



フロントページの続き

審査官 田邊 顕人

- (56)参考文献 米国特許出願公開第2014/0246748(US,A1)
米国特許出願公開第2015/0237276(US,A1)
米国特許出願公開第2015/0060951(US,A1)
特開2014-165286(JP,A)
特開2012-129371(JP,A)
特開2015-002192(JP,A)
国際公開第2011/043339(WO,A1)
特開2015-226255(JP,A)
特開2011-082329(JP,A)

- (58)調査した分野(Int.Cl.,DB名)

H01L	27/146
H04N	5/369
H04N	5/374