

(12) DEMANDE INTERNATIONALE PUBLIÉE EN VERTU DU TRAITÉ DE COOPÉRATION EN MATIÈRE DE BREVETS (PCT)

(19) Organisation Mondiale de la
Propriété Intellectuelle
Bureau international



(10) Numéro de publication internationale
WO 2017/194845 A1

(43) Date de la publication internationale
16 novembre 2017 (16.11.2017)

(51) Classification internationale des brevets :

H01L 27/15 (2006.01) H01L 33/40 (2010.01)
H01L 31/00 (2006.01) H01L 33/42 (2010.01)
H01L 33/00 (2010.01) H01L 25/075 (2006.01)

Paris (FR). **THALES** [FR/FR] ; Tour Carpe Diem, Place des Corolles, Esplanade Nord, 92400 Courbevoie (FR).

(21) Numéro de la demande internationale :

PCT/FR2016/051140

(72) Inventeurs : **TEMPLIER, François** ; DRT/LETI/DOPT, 17 rue des Martyrs, 38054 Grenoble Cedex 9 (FR). **BE-NAISSA, Lamine** ; 2 rue de la Saussaye, 91300 Massy (FR). **RABAROT, Marc** ; 3 rue Casimir Brenier, 38120 Saint-Egreve (FR).

(22) Date de dépôt international :

13 mai 2016 (13.05.2016)

(74) Mandataire : **CABINET BEAUMONT** ; 1 Rue Champollion, 38000 Grenoble (FR).

(25) Langue de dépôt :

français

(26) Langue de publication :

français

(71) Déposants : **COMMISSARIAT A L'ENERGIE ATOMIQUE ET AUX ENERGIES ALTERNATIVES** [FR/FR] ; Bâtiment Le Ponant D - 25, Rue Leblanc, 75015

(81) États désignés (sauf indication contraire, pour tout titre de protection nationale disponible) : AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC,

(54) Title: METHOD FOR PRODUCING AN OPTOELECTRONIC DEVICE COMPRISING A PLURALITY OF GALLIUM NITRIDE DIODES

(54) Titre : PROCÉDÉ DE FABRICATION D'UN DISPOSITIF OPTOÉLECTRONIQUE COMPORTANT UNE PLURALITÉ DE DIODES AU NITRURE DE GALLIUM

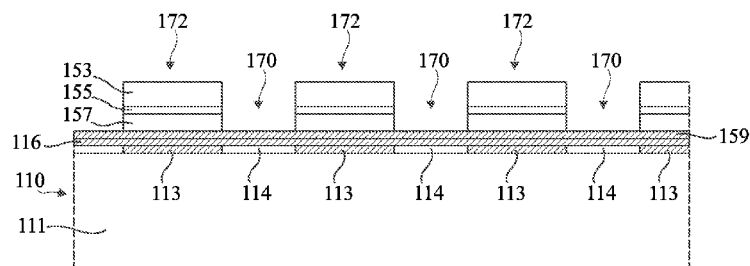


Fig 1E

(57) Abstract: The invention relates to a method for producing an optoelectronic device, comprising the following sequence of steps: a) applying, on one face of an integrated control circuit (110) comprising a plurality of metallic connection pads (113), an active diode stack (150) comprising at least first (153) and second (157) semiconducting layers doped for opposite conductivity types, in such a way that the second layer (157) of the stack is electrically connected to the metal pads (113) of the control circuit (110); and b) forming, in the active stack (150), slices (170) delimiting a plurality of diodes (172) connected to distinct metal pads (113) of the control circuit (110).



WO 2017/194845 A1

LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(84) États désignés (*sauf indication contraire, pour tout titre de protection régionale disponible*) : ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasién (AM, AZ, BY, KG, KZ, RU, TJ, TM), européen (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Déclarations en vertu de la règle 4.17 :

— *relative à des divulgations non opposables ou à des exceptions au défaut de nouveauté (règle 4.17(v))*

Publiée:

— *avec rapport de recherche internationale (Art. 21(3))*

(57) Abrégé : L'invention concerne un procédé de fabrication d'un dispositif optoélectronique, comportant les étapes successives suivantes : a) rapporter, sur une face d'un circuit intégré de contrôle (110) comportant une pluralité de plots métalliques (113) de connexion, un empilement actif (150) de diode comportant au moins des première (153) et deuxième (157) couches semi-conductrices dopées de types de conductivité opposés, de façon que la deuxième couche (157) de l'empilement soit électriquement connectée aux plots métalliques (113) du circuit de contrôle (110); et b) former dans l'empilement actif (150) des tranchées (170) délimitant une pluralité de diodes (172) connectées à des plots métalliques (113) distincts du circuit de contrôle (110).

**PROCEDE DE FABRICATION D'UN DISPOSITIF OPTOELECTRONIQUE
COMPORTANT UNE PLURALITE DE DIODES AU NITRURE DE GALLIUM**

Domaine

La présente demande concerne le domaine des dispositifs optoélectroniques. Elle concerne plus particulièrement un procédé de fabrication d'un dispositif optoélectronique comportant une pluralité de diodes au nitrure de gallium, et un circuit électronique de contrôle de ces diodes.

Exposé de l'art antérieur

On a déjà proposé un dispositif d'affichage émissif comportant un ensemble de diodes électroluminescentes (LEDs) au nitrure de gallium, et un circuit de contrôle permettant de commander individuellement les LEDs pour afficher des images.

Pour réaliser un tel dispositif, on peut prévoir de fabriquer séparément le circuit de contrôle et l'ensemble de LEDs, puis de les connecter l'un à l'autre pour obtenir le dispositif d'affichage. Le circuit de contrôle peut être intégré dans et sur un substrat semiconducteur, par exemple un substrat de silicium. A titre d'exemple, le circuit de contrôle est réalisé en technologie CMOS. Du côté d'une de ses faces, le circuit de contrôle peut comprendre une pluralité de plots métalliques, chaque plot étant destiné à être connecté à une électrode d'une LED de l'ensemble de LEDs, pour pouvoir commander les LEDs

individuellement. L'ensemble de LEDs est par exemple réalisé de façon monolithique sur un substrat de support, puis rapporté sur le circuit de contrôle de façon que chaque LED ait une électrode (anode ou cathode) connectée à l'un des plots métalliques du circuit de contrôle.

Un inconvénient de cette méthode de fabrication réside dans la nécessité d'aligner précisément le circuit de contrôle et l'ensemble de LEDs lors de l'étape d'assemblage de ces deux éléments, de façon que chaque LED vienne bien se positionner sur le plot métallique qui lui correspond dans le circuit de contrôle. Cet alignement est notamment difficile à réaliser lorsque le pas des pixels diminue, et constitue un frein à l'augmentation de la résolution et/ou de la densité d'intégration des pixels.

Une autre approche pour réaliser un dispositif optoélectronique comportant un ensemble de LEDs au nitrure de gallium et un circuit de contrôle de ces LEDs consiste à réaliser l'ensemble de LEDs de façon monolithique sur un substrat de support, puis à déposer des transistors de type TFT (de l'anglais "Thin Film Transistor" - transistor en couches minces) sur l'ensemble de LEDs pour former le circuit de contrôle.

Un inconvénient de cette approche réside dans les performances relativement faibles et dans les dispersions de fabrication relativement élevées des transistors TFT du circuit de contrôle. De plus, les transistors TFT sont relativement encombrants, ce qui, là encore, limite l'augmentation de la résolution et/ou de la densité d'intégration des pixels.

Résumé

Ainsi, un mode de réalisation prévoit un procédé de fabrication d'un dispositif optoélectronique, comportant les étapes successives suivantes : a) rapporter, sur une face d'un circuit intégré de contrôle comportant une pluralité de plots métalliques de connexion, un empilement actif de diode comportant au moins des première et deuxième couches semiconductrices dopées de types de conductivité opposés, de façon que la deuxième couche de l'empilement soit électriquement connectée aux plots

métalliques du circuit de contrôle ; et b) former dans l'empilement actif des tranchées délimitant une pluralité de diodes connectées à des plots métalliques distincts du circuit de contrôle.

5 Selon un mode de réalisation, le procédé comporte en outre, avant l'étape a), au moins l'une des étapes suivantes : une étape de dépôt d'au moins une première couche métallique sur sensiblement toute la surface du circuit de contrôle côté plots métalliques ; et une étape de dépôt d'au moins une deuxième couche
10 métallique sur sensiblement toute la surface de la deuxième couche semiconductrice opposée à la première couche semiconductrice.

 Selon un mode de réalisation, au moins l'une des première et deuxième couches métalliques comprend une couche réfléchissante en argent.

15 Selon un mode de réalisation, au moins l'une des première et deuxième couches métalliques comprend une couche barrière en TaN, TiN, WN, TiW, ou en une combinaison d'un ou plusieurs de ces matériaux.

 Selon un mode de réalisation, au moins l'une des
20 première et deuxième couches métalliques comprend une couche de collage en Ti, Ni, Pt, Sn, Au, Ag, Al, Pd, W, Pb, Cu, AuSn, TiSn, NiSn ou en un alliage de tout ou partie de ces matériaux.

 Selon un mode de réalisation, les tranchées formées à l'étape b) s'étendent sur toute la hauteur de l'empilement actif
25 et traversent les première et deuxième couches métalliques.

 Selon un mode de réalisation, lors de la mise en oeuvre de l'étape a), l'empilement actif est supporté par un substrat de support situé du côté de la première couche semiconductrice opposé à la deuxième couche semiconductrice, le procédé comprenant en
30 outre, entre l'étape a) et l'étape b), une étape de retrait du substrat de support.

 Selon un mode de réalisation, le procédé comporte en outre, après l'étape b), une étape de dépôt, sur chaque diode, d'une électrode sur et en contact avec la face de la première

couche semiconductrice opposée à la deuxième couche semiconductrice.

Selon un mode de réalisation, les électrodes forment une grille métallique continue agencée de façon que, au niveau de
5 chaque diode, dans une partie périphérique de la diode, la face de la première couche semiconductrice opposée à la deuxième couche semiconductrice soit en contact avec la grille, et, dans une partie centrale de la diode, la face de la première couche semiconductrice ne soit pas revêtue par la grille.

10 Selon un mode de réalisation, les électrodes forment une couche continue en un matériau conducteur transparent, revêtant sensiblement toute la surface du dispositif.

Selon un mode de réalisation, les diodes semiconductrices sont des diodes électroluminescentes.

15 Selon un mode de réalisation, le procédé comporte en outre, après l'étape b), une étape de report, sur la face du dispositif opposée au circuit de contrôle, d'un empilement de conversion photoluminescent à puits quantiques multiples revêtant sensiblement toute la surface du dispositif.

20 Selon un mode de réalisation, le procédé comprend en outre, après le report de l'empilement de conversion, une étape de retrait de l'empilement de conversion en regard de certaines seulement des diodes semiconductrices.

25 Selon un mode de réalisation, les diodes sont des photodiodes.

Selon un mode de réalisation, les première et deuxième couches semiconductrices sont des couches de nitrure de gallium, les diodes étant des diodes au nitrure de gallium.

Brève description des dessins

30 Ces caractéristiques et leurs avantages, ainsi que d'autres, seront exposés en détail dans la description suivante de modes de réalisation particuliers faite à titre non limitatif en relation avec les figures jointes parmi lesquelles :

35 les figures 1A, 1B, 1C, 1D, 1E, 1F, 1G, 1H, 1I sont des vues en coupe illustrant des étapes d'un exemple d'un mode de

réalisation d'un procédé de fabrication d'un dispositif optoélectronique ;

la figure 2 est une vue en coupe illustrant une variante de réalisation du procédé des figures 1A, 1B, 1C, 1D, 1E, 1F, 1G, 1H, 1I ; et

les figures 3A, 3B, 3C, 3D sont des vues en coupe illustrant une autre variante de réalisation du procédé des figures 1A, 1B, 1C, 1D, 1E, 1F, 1G, 1H, 1I.

Description détaillée

De mêmes éléments ont été désignés par de mêmes références aux différentes figures et, de plus, les diverses figures ne sont pas tracées à l'échelle. Par souci de clarté, seuls les éléments qui sont utiles à la compréhension des modes de réalisation décrits ont été représentés et sont détaillés. En particulier, la réalisation d'un circuit intégré de contrôle de diodes au nitrure de gallium n'a pas été détaillée, les modes de réalisation décrits étant compatibles avec les structures et procédés de fabrication usuels de tels circuits de contrôle. De plus, la composition et l'agencement des différentes couches d'un empilement actif de diode au nitrure de gallium n'ont pas été détaillés, les modes de réalisation décrits étant compatibles avec les empilements actifs usuels de diode au nitrure de gallium. Dans la description qui suit, sauf indication contraire, lorsque l'on fait référence à des qualificatifs de position absolue, tels que les termes "avant", "arrière", "haut", "bas", "gauche", "droite", etc., ou relative, tels que les termes "dessus", "dessous", "supérieur", "inférieur", etc., ou à des qualificatifs d'orientation, tels que les termes "horizontal", "vertical", "latéral", etc., il est fait référence à l'orientation des figures correspondantes, étant entendu que, dans la pratique, les dispositifs et assemblages décrits peuvent être orientés différemment. Sauf précision contraire, les expressions "approximativement", "sensiblement", et "de l'ordre de" signifient à 10 % près, de préférence à 5 % près.

Selon un aspect d'un mode de réalisation, on prévoit, pour fabriquer un dispositif optoélectronique comportant une pluralité de LEDs au nitrure de gallium et un circuit électronique de contrôle de ces LEDs, de :

5 réaliser d'abord le circuit de contrôle sous la forme d'un circuit intégré comportant, sur une face, une pluralité de plots métalliques destinés à être connectés aux LEDs de façon à pouvoir contrôler, par exemple de façon individuelle, le courant circulant dans les LEDs ;

10 rapporter ensuite sur la face du circuit de contrôle comportant les plots métalliques un empilement actif de LED au nitrure de gallium comportant au moins des première et deuxième couches de nitrure de gallium dopées de types de conductivité opposés, de façon que l'une des première et deuxième couches de
15 nitrure de gallium de l'empilement soit électriquement en contact avec les plots métalliques du circuit de contrôle ; puis

structurer l'empilement actif pour délimiter dans l'empilement les différentes LEDs du dispositif.

Un avantage de ce procédé de fabrication est que, lors
20 de l'étape de report de l'empilement actif de LED au nitrure de gallium sur le circuit de contrôle, les positions des différentes LEDs du dispositif dans l'empilement actif ne sont pas encore définies. Il n'y a par conséquent pas de contrainte forte en termes de précision d'alignement lors du report. La délimitation
25 des différentes LEDs dans l'empilement actif peut ensuite être réalisée par des procédés de structuration d'un substrat et de dépôt de couches isolantes et conductrices sur un substrat, qui offrent une précision d'alignement nettement supérieure à la précision qui peut être obtenue lors d'un report d'un substrat
30 sur un autre.

Les figures 1A, 1B, 1C, 1D, 1E, 1F, 1G, 1H, 1I sont des vues en coupe illustrant des étapes d'un exemple d'un mode de réalisation d'un procédé de fabrication d'un dispositif optoélectronique.

La figure 1A représente de façon schématique un circuit intégré de contrôle 110, préalablement formé dans et sur un substrat semiconducteur 111, par exemple un substrat en silicium. Dans cet exemple, le circuit de contrôle 110 comprend, du côté de sa face supérieure, pour chacune des LEDs du dispositif, un plot métallique de connexion 113 destiné à être connecté à l'une des électrodes (anode ou cathode) de la LED, de façon à pouvoir commander un courant circulant dans la LED et/ou appliquer une tension aux bornes de la LED. Le circuit de contrôle comprend par exemple, pour chaque LED, connectée au plot métallique 113 dédié à la LED, une cellule élémentaire de contrôle comportant un ou plusieurs transistors, permettant de contrôler le courant circulant dans la LED et/ou une tension appliquée aux bornes de la LED. Le circuit de contrôle 110 est par exemple réalisé en technologie CMOS. Les plots métalliques 113 peuvent être latéralement entourés par un matériau isolant 114, par exemple de l'oxyde de silicium, de façon que le circuit de contrôle 110 présente une surface supérieure sensiblement plane comprenant une alternance de régions métalliques 113 et de régions isolantes 114. Le contact sur les électrodes des LEDs (cathodes ou anodes) non connectées aux plots 113, peut être pris de façon collective, par exemple dans une région périphérique du circuit de contrôle 110, par l'intermédiaire d'un ou plusieurs plots de connexion (non visibles sur la figure) du circuit de contrôle 110.

La figure 1A représente en outre de façon schématique un empilement actif de LED au nitrure de gallium 150, disposé sur la face supérieure d'un substrat de support 151. Le substrat de support 151 est par exemple un substrat en silicium, en saphir, en corindon, ou en tout autre matériau sur lequel un empilement actif de LED au nitrure de gallium peut être déposé. Dans l'exemple représenté, l'empilement actif comprend, dans l'ordre à partir de la surface supérieure du substrat 151, une couche de nitrure de gallium dopé de type N 153, une couche émissive 155, et une couche de nitrure de gallium dopé de type P 157. La couche émissive 155 est par exemple constituée par un empilement d'une ou plusieurs

couches émissives formant chacune un puit quantique, par exemple à base de GaN, InN, InGaN, AlGaN, AlN, AlInGaN, GaP, AlGaP, AlInGaP, ou d'une combinaison d'un ou plusieurs de ces matériaux. A titre de variante, la couche émissive 155 peut être une couche
5 de nitrure de gallium intrinsèque, c'est-à-dire non intentionnellement dopée, par exemple de concentration en donneurs résiduels comprise entre 10^{15} et 10^{18} atomes/cm³, par exemple de l'ordre de 10^{17} atomes/cm³. Dans cet exemple, la face inférieure de la couche émissive 155 est en contact avec la face supérieure
10 de la couche 153, et la face supérieure de la couche émissive 155 est en contact avec la face inférieure de la couche 157. En pratique, selon la nature du substrat 151, un empilement d'une ou plusieurs couches tampon (non représentées) peut faire interface entre le substrat de support 151 et la couche de nitrure de gallium
15 153. L'empilement actif 150 est par exemple déposé par épitaxie sur le substrat de support 151.

La figure 1B illustre une étape de dépôt, sur la face supérieure du circuit de contrôle 110, d'une couche métallique 116. Dans l'exemple représenté, la couche métallique 116 revêt
20 sensiblement toute la surface supérieure du circuit de contrôle 110. En particulier, la couche métallique 116 est en contact avec les plots métalliques de connexion 113 du circuit de contrôle 110.

La figure 1B illustre en outre une étape de dépôt, sur la face supérieure de l'empilement actif de diode au nitrure de gallium 150, d'une couche métallique 159. Dans l'exemple
25 représenté, la couche métallique 159 est disposée sur et en contact avec la face supérieure de la couche de nitrure de gallium 157. La couche métallique 159 revêt par exemple sensiblement toute la surface supérieure de l'empilement actif.

La figure 1C illustre une étape au cours de laquelle l'empilement actif de LED au nitrure de gallium 150 est rapporté sur la face supérieure du circuit de contrôle 110. Pour cela, l'ensemble comportant le substrat de support 151 et l'empilement
30 actif 150 peut être retourné, puis rapporté sur le circuit de contrôle 110, de façon à mettre en contact la face supérieure
35

(dans l'orientation de la figure 1B) de la couche métallique 159 en contact avec la face supérieure de la couche métallique 116. Au cours de cette étape, l'empilement actif 150 est fixé (bonded) au circuit de contrôle 110. A titre d'exemple, la fixation de l'empilement actif 150 sur le circuit de contrôle 110 peut être obtenue par collage moléculaire entre les deux surfaces mises en contact. A titre de variante, la fixation des deux surfaces peut être réalisée par thermocompression, collage eutectique, ou par toute autre méthode de fixation adaptée.

La figure 1D illustre une étape postérieure à l'étape de report de la figure 1C, au cours de laquelle le substrat de support 151 de l'empilement actif de LED au nitrure de gallium 150 est retiré de façon à découvrir la face supérieure de la couche de nitrure de gallium 153. Le substrat 151 est par exemple retiré par meulage et/ou gravure à partir de sa face opposée à l'empilement actif 150. A titre de variante, dans le cas d'un substrat 151 transparent, par exemple un substrat en saphir ou en corindon, le substrat 151 peut être détaché de l'empilement actif 150 au moyen d'un faisceau laser projeté à travers le substrat 151 depuis sa face opposée à l'empilement actif 150 (procédé de type laser lift-off). Plus généralement, toute autre méthode permettant de retirer le substrat 151 peut être utilisée. Après le retrait du substrat, une étape supplémentaire de gravure peut être prévue pour retirer d'éventuelles couches tampon subsistant du côté de la face supérieure de la couche de nitrure de gallium 153. En outre, une partie de l'épaisseur de la couche de nitrure de gallium 153 peut être retirée, par exemple par gravure. A l'issue de cette étape, l'empilement actif 150 revêt sensiblement toute la surface du circuit de contrôle 110, sans discontinuité. A titre d'exemple, l'épaisseur de l'empilement actif 150 à l'issue de l'étape de la figure 1D est comprise entre 0,5 et 2 μm .

La figure 1E illustre une étape postérieure à l'étape de la figure 1D, au cours de laquelle des tranchées sont formées dans l'empilement actif 150, depuis sa face supérieure, par exemple par lithographie puis gravure, de façon à délimiter une

pluralité de LEDs au nitrure de gallium 172. Chaque LED 172 correspond à un îlot ou mesa formé dans l'empilement 150 et entouré latéralement par une tranchée 170. Les tranchées 170 s'étendent verticalement sur toute la hauteur de l'empilement 150. Ainsi, 5 chaque LED 172 comprend un empilement vertical comportant, dans l'ordre à partir de la surface supérieure de la couche métallique 159, une portion de la couche de nitrure de gallium 157, correspondant à l'anode de la LED dans cet exemple, une portion de la couche émissive 155, et une portion de la couche de nitrure 10 de gallium 153, correspondant à la cathode de la LED dans cet exemple. Les tranchées 170 peuvent être alignées sur des repères préalablement formés sur le circuit de contrôle 110. Dans l'exemple représenté, chaque LED 172 est située, en projection verticale, en regard d'un unique plot métallique 113 du circuit 15 de contrôle 110. Dans cet exemple, les tranchées 170 sont situées, en projection verticale, en regard des régions isolantes 114 de la face supérieure du circuit de contrôle 110. Dans l'exemple représenté, la couche métallique 159 sert de couche d'arrêt de gravure lors de la réalisation des tranchées 170 dans l'empilement 20 actif 150.

La figure 1F illustre une étape ultérieure de retrait, par exemple par gravure, des portions des couches métalliques 159 et 116 situées au fond des tranchées 170, de façon à prolonger les tranchées 170 jusqu'aux régions isolantes 114 de la face 25 supérieure du circuit de contrôle 110. A l'issue de cette étape, les anodes (régions 157) des différentes LEDs 172 sont isolées électriquement les unes des autres par les tranchées 170, et chaque LED 172 a son anode connectée au plot métallique 113 sous-jacent par l'intermédiaire des portions de couches métalliques 30 159 et 116 subsistant entre la LED et le plot 113. Ceci permet un contrôle individuel des LEDs par le circuit de contrôle 110.

La figure 1G illustre une étape ultérieure de dépôt, sur les flancs des LEDs 172, d'une couche isolante de passivation 174, par exemple en oxyde de silicium. La couche 174 est par exemple 35 déposée sur toute la surface supérieure de l'assemblage par une

technique de dépôt conforme, puis retirée uniquement sur la face supérieure des LEDs 172 et au fond des tranchées 170, par exemple par gravure anisotrope.

La figure 1H illustre une étape postérieure à l'étape de la figure 1G, au cours de laquelle les tranchées 170 sont comblées par un matériau isolant 176, par exemple de l'oxyde de silicium. A titre d'exemple, une couche d'oxyde de silicium suffisamment épaisse pour combler les tranchées 170 est déposée sur toute la surface supérieure de l'assemblage, puis une étape de planarisation, par exemple une planarisation mécano-chimique (CMP), est mise en oeuvre pour retirer l'oxyde de silicium sur la surface supérieure des LEDs 172. A l'issue de cette étape, la face supérieure de l'assemblage est sensiblement plane et comprend une alternance de régions isolantes 174, 176 et de régions de nitrure de gallium 153. En variante, l'étape de remplissage des tranchées 170 (figure 1H) et l'étape de passivation des flancs des LEDs (figure 1G) peuvent être combinées.

La figure 1H illustre en outre une étape postérieure au remplissage des tranchées 170 par le matériau isolant 176, au cours de laquelle une ou plusieurs métallisations 178 sont formées sur la face supérieure du dispositif, en contact avec les régions de cathode 153 des LEDs 172. Dans cet exemple, les régions de cathode des LEDs 172 sont toutes connectées à une même métallisation 178. La métallisation 178 forme une grille venant contacter, sur chacune des LEDs 172, une partie périphérique de la face supérieure de la région de cathode 153 de la LED. Au niveau de chacune des LEDs 172, une partie centrale de la LED n'est en revanche pas recouverte par la grille métallique 178, de façon à permettre le passage de la lumière émise par la LED. En effet, dans l'exemple représenté, le dispositif d'affichage est destiné à être observé du côté de sa face supérieure. La grille métallique 178 peut être connectée au circuit de contrôle 110, par exemple par l'intermédiaire d'un ou plusieurs vias (non représentés) formés dans l'empilement actif 150 ou dans le

matériau isolant 176 de remplissage des tranchées 170, par exemple dans une région périphérique du dispositif.

La figure 1I illustre une étape postérieure au dépôt des métallisations 178, au cours de laquelle une couche isolante 180, par exemple en oxyde de silicium, est déposée sur sensiblement toute la surface supérieure du dispositif, pour protéger les métallisations 178 et les portions apparentes de la couche de nitrure de gallium 153. La couche isolante 180 peut être planarisée de façon à obtenir un dispositif d'affichage présentant une surface supérieure sensiblement plane.

Dans l'exemple de réalisation décrit en relation avec les figures 1A à 1I, le dépôt des couches métalliques 116 et 159 sur le circuit de contrôle 110 et sur l'empilement actif 150 (étape de la figure 1B) préalablement au report de l'empilement actif 150 sur le circuit de contrôle 110 (étape de la figure 1C) présente plusieurs avantages.

En particulier, les couches 116 et 159 permettent d'améliorer la qualité du collage entre les deux structures. En effet, bien que possible, le collage direct de la face supérieure (dans l'orientation de la figure 1A) de la couche de nitrure de gallium 157 sur la surface supérieure du circuit de contrôle 110 (comprenant une alternance de régions isolantes 114 et de régions métalliques 113) est relativement délicate à réaliser.

En outre, la couche 159 peut avantageusement être choisie pour réaliser un bon contact ohmique avec la couche de nitrure de gallium 157. Le matériau des plots métalliques 113 du circuit de contrôle 110, par exemple du cuivre ou de l'aluminium, peut en effet ne pas être adapté à la réalisation d'un tel contact ohmique.

De plus, les couches 116 et/ou 159 peuvent comprendre un métal réfléchissant pour la lumière émise par les LEDs 172, de façon à augmenter l'efficacité d'émission et éviter des déperditions de lumière dans le circuit de contrôle 110.

Par ailleurs, la couche 116 et/ou la couche 159 peuvent être choisies de façon à éviter que du métal des plots de connexion

113 du circuit de contrôle, par exemple du cuivre, ne diffuse vers la couche de nitrure de gallium 157, ce qui pourrait notamment dégrader la qualité du contact ohmique avec la couche de nitrure de gallium 157.

5 En pratique, chacune des couches 116 et 159 peut être une couche unique ou un empilement d'une ou plusieurs couches de métaux différents permettant d'assurer tout ou partie des fonctions susmentionnées.

10 A titre d'exemple la couche 116 comprend une couche supérieure en un métal de même nature qu'une couche supérieure (dans l'orientation de la figure 1B) de la couche 159, ce métal étant choisi pour obtenir un bon collage entre les deux structures lors de l'étape de la figure 1C, par exemple un métal du groupe comprenant le Ti, le Ni, le Pt, le Sn, l'Au, l'Ag, l'Al, le Pd,
15 le W, le Pb, le Cu, l'AuSn, le TiSn, le NiSn ou un alliage de tout ou partie de ces matériaux. L'empilement formé par les couches 116 et 159 peut en outre comprendre une ou plusieurs couches en des métaux adaptés à réfléchir la lumière émise par les LEDs, par exemple de l'argent. De plus, l'empilement formé par les couches
20 116 et 159 peut comprendre une ou plusieurs couches adaptées à faire barrière à la diffusion de métaux tels que le cuivre ou l'argent compris dans l'empilement 116/159 et/ou dans les plots métalliques 113, par exemple des couches de TaN, TiN, WN, TiW, ou d'une combinaison de tout ou partie de ces matériaux.

25 En variante, la couche 116 et/ou la couche 159 peuvent toutefois être omises. De préférence, au moins l'une des couches 116 et 159 est prévue, de préférence la couche 159 formée côté empilement actif de LED 150.

30 La figure 2 est une vue en coupe illustrant une variante de réalisation du procédé des figures 1A, 1B, 1C, 1D, 1E, 1F, 1G, 1H, 1I. Le procédé de la figure 2 diffère du procédé décrit précédemment essentiellement en ce que, à l'étape de la figure 1H, après le remplissage des tranchées 170 par le matériau isolant 176, le contact sur les régions de cathode des LEDs 172 est réalisé
35 non pas au moyen d'une métallisation 178 en un matériau opaque,

mais par une électrode 182 en un matériau conducteur transparent, par exemple en ITO (oxyde d'indium étain). Dans l'exemple représenté, l'électrode 182 est une électrode continue revêtant sensiblement toute la surface supérieure du dispositif. En particulier, dans cet exemple, l'électrode 182 recouvre sensiblement toute la surface supérieure des LEDs 172. L'électrode 182 peut être connectée au circuit de contrôle 110, par exemple par l'intermédiaire d'un ou plusieurs vias (non représentés) formés dans l'empilement actif 150 ou dans le matériau isolant 176 de remplissage des tranchées 170, par exemple dans une région périphérique du dispositif.

Les figures 3A, 3B, 3C, 3D sont des vues en coupe illustrant des étapes d'une autre variante de réalisation du procédé des figures 1A, 1B, 1C, 1D, 1E, 1F, 1G, 1H, 1I, adaptée à la réalisation d'un dispositif d'affichage d'images couleur. En effet, dans l'exemple des figures 1A, 1B, 1C, 1D, 1E, 1F, 1G, 1H, 1I, les LEDs 172 sont toutes sensiblement identiques, et émettent sensiblement à la même longueur d'onde. Le dispositif obtenu à l'issue de l'étape de la figure 1I est donc un dispositif d'affichage monochromatique.

Le procédé des figures 3A, 3B, 3C, 3D est mis en oeuvre en partant du dispositif obtenu à l'issue du procédé des figures 1A, 1B, 1C, 1D, 1E, 1F, 1G, 1H, 1I. Cette structure est représentée à nouveau sur la figure 3A.

La figure 3A illustre en outre de façon schématique une étape de formation, sur la face supérieure d'un substrat de support 201, par exemple un substrat de GaAs, d'un empilement 203 de conversion photoluminescent à puits quantiques multiples. L'empilement 203 comprend une pluralité de couches définissant chacune un puit quantique. L'empilement 203 est adapté à absorber des photons à la longueur d'onde d'émission des LEDs 172, et à réémettre des photons à une autre longueur d'onde. A titre d'exemple, l'empilement 203 est adapté à convertir de la lumière bleue en lumière rouge ou de la lumière bleue en lumière verte.

L'empilement de conversion 203 est par exemple réalisé par épitaxie sur le substrat de support 201.

Dans l'exemple représenté, une couche de revêtement 205, par exemple une couche d'oxyde (par exemple de l'oxyde de silicium), est déposée sur et en contact avec la surface
5 supérieure de l'empilement de conversion 203, la couche 205 s'étendant sur sensiblement toute la surface supérieure de l'empilement de conversion 203.

La figure 3B illustre une étape au cours de laquelle
10 l'empilement de conversion 203 est rapporté sur la surface supérieure du dispositif d'affichage. Pour cela, l'ensemble comportant le substrat de support 201 et l'empilement de conversion 203 peut être retourné, puis rapporté sur le dispositif d'affichage, de façon à mettre en contact la face supérieure (dans
15 l'orientation de la figure 3A) de la couche de revêtement 205 en contact avec la face supérieure de la couche supérieure 180 du dispositif d'affichage. Au cours de cette étape, l'empilement de conversion 203 est fixé (bonded) au dispositif d'affichage. A titre d'exemple, la fixation de l'empilement actif 203 sur le
20 dispositif d'affichage peut être obtenue par collage moléculaire entre les deux surfaces mises en contact. A titre de variante, la fixation des deux surfaces peut être réalisée par thermocompression, collage eutectique, ou par toute autre méthode de fixation adaptée. La couche de revêtement 205 permet de
25 favoriser le collage des deux structures. Toutefois, en variante, la couche 205 peut être omise, la surface supérieure (dans l'orientation de la figure 3A) de l'empilement de conversion 203 étant alors mise en contact directement avec la face supérieure du dispositif d'affichage.

30 La figure 3C illustre une étape postérieure à l'étape de report de la figure 3B, au cours de laquelle le substrat de support 201 de l'empilement de conversion 203 est retiré. Le substrat 201 est par exemple retiré par meulage et/ou gravure chimique à partir de sa face supérieure, c'est-à-dire sa face
35 opposée à l'empilement de conversion 203. A l'issue de cette

étape, l'empilement de conversion 203 revêt sensiblement toute la surface du dispositif d'affichage, sans discontinuité.

La figure 3D illustre une étape postérieure à l'étape de la figure 3C, au cours de laquelle des portions de l'empilement de conversion 203 sont retirées, par exemple par gravure sèche, en regard de certaines parties du dispositif d'affichage. Plus particulièrement, lors de cette étape, l'empilement de conversion 203 peut être retiré au-dessus de certaines LEDs 172, et conservé au-dessus des autres LEDs 172. On obtient ainsi un dispositif d'affichage comportant des premiers pixels adaptés à émettre de la lumière à une première longueur d'onde, et des deuxièmes pixels adaptés à émettre de la lumière à une deuxième longueur d'onde.

En variante, pour augmenter le nombre de couleurs susceptibles d'être affichées par le dispositif, les étapes des figures 3A, 3B, 3C, 3D peuvent être répétées plusieurs fois pour déposer des empilements de conversion photoluminescents à puits quantiques multiples présentant des propriétés de conversion différentes.

Par ailleurs, à titre de variante, le procédé des figures 3A, 3B, 3C, 3D peut être mis en oeuvre en prenant comme structure de départ le dispositif d'affichage monochromatique de la figure 2.

Des modes de réalisation particuliers ont été décrits. Diverses variantes et modifications apparaîtront à l'homme de l'art. En particulier, les types de conductivité des couches de nitrure de gallium 153 (de type N dans les exemples décrits) et 157 (de type P dans les exemples décrits) peuvent être inversés.

En outre, des étapes supplémentaires peuvent être prévues pour réaliser, du côté de la face supérieure des dispositifs d'affichage des structures adaptées à améliorer l'extraction de la lumière émise par les LEDs.

Par ailleurs, bien que l'on ait décrit uniquement des exemples de réalisation de dispositifs d'affichage à base de LEDs au nitrure de gallium, les modes de réalisation décrits peuvent être adaptés à la fabrication d'un capteur comportant une

pluralité de photodiodes au nitrure de gallium adressables individuellement pour acquérir une image.

Plus généralement, les modes de réalisation décrits peuvent être adaptés à la fabrication de tout dispositif
5 d'affichage ou capteur photosensible à base de diodes semi-conductrices, y compris à base de matériaux semiconducteurs autres que le nitrure de gallium, par exemple des diodes à base d'autres matériaux semi-conducteurs III-V ou des diodes à base de silicium.

REVENDICATIONS

1. Procédé de fabrication d'un dispositif opto-électronique, comportant les étapes successives suivantes :

a) rapporter, sur une face d'un circuit intégré de contrôle (110) comportant une pluralité de plots métalliques (113) de connexion, un empilement actif (150) de diode comportant au moins des première (153) et deuxième (157) couches semi-conductrices dopées de types de conductivité opposés, de façon que la deuxième couche (157) de l'empilement soit électriquement connectée aux plots métalliques (113) du circuit de contrôle (110) ; et

b) former dans l'empilement actif (150) des tranchées (170) délimitant une pluralité de diodes (172) connectées à des plots métalliques (113) distincts du circuit de contrôle (110).

2. Procédé selon la revendication 1, comportant en outre, avant l'étape a), au moins l'une des étapes suivantes :

une étape de dépôt d'au moins une première couche métallique (116) sur sensiblement toute la surface du circuit de contrôle (110) côté plots métalliques (113) ; et

une étape de dépôt d'au moins une deuxième couche métallique (159) sur sensiblement toute la surface de la deuxième couche (157) semiconductrice opposée à la première couche (153) semiconductrice.

3. Procédé selon la revendication 2, dans lequel au moins l'une des première (116) et deuxième (159) couches métalliques comprend une couche réfléchissante en argent.

4. Procédé selon la revendication 2 ou 3, dans lequel au moins l'une des première (116) et deuxième (159) couches métalliques comprend une couche barrière en TaN, TiN, WN, TiW, ou en une combinaison d'un ou plusieurs de ces matériaux.

5. Procédé selon l'une quelconque des revendications 2 à 4, dans lequel au moins l'une des première (116) et deuxième (159) couches métalliques comprend une couche de collage en Ti, Ni, Pt, Sn, Au, Ag, Al, Pd, W, Pb, Cu, AuSn, TiSn, NiSn ou en un alliage de tout ou partie de ces matériaux.

6. Procédé selon l'une quelconque des revendications 2 à 5, dans lequel les tranchées (170) formées à l'étape b) s'étendent sur toute la hauteur de l'empilement actif (150) et traversent les première (116) et deuxième (159) couches
5 métalliques.

7. Procédé selon l'une quelconque des revendications 1 à 6, dans lequel, lors de la mise en oeuvre de l'étape a), l'empilement actif (150) est supporté par un substrat de support (201) situé du côté de la première couche (153) semiconductrice
10 opposé à la deuxième couche (157) semiconductrice, le procédé comprenant en outre, entre l'étape a) et l'étape b), une étape de retrait du substrat de support (201).

8. Procédé selon l'une quelconque des revendications 1 à 7, comportant en outre, après l'étape b), une étape de dépôt,
15 sur chaque diode (172), d'une électrode (178 ; 182) sur et en contact avec la face de la première couche (153) semiconductrice opposée à la deuxième couche (157) semiconductrice.

9. Procédé selon la revendication 8, dans lequel lesdites électrodes (178) forment une grille métallique continue
20 agencée de façon que, au niveau de chaque diode (172), dans une partie périphérique de la diode (172), la face de la première couche (153) semiconductrice opposée à la deuxième couche (157) semiconductrice soit en contact avec la grille, et, dans une partie centrale de la diode (172), la face de la première couche
25 (153) semiconductrice ne soit pas revêtue par la grille.

10. Procédé selon la revendication 8, dans lequel lesdites électrodes (182) forment une couche continue en un matériau conducteur transparent, revêtant sensiblement toute la surface du dispositif.

30 11. Procédé selon l'une quelconque des revendications 1 à 10, dans lequel lesdites diodes (172) semiconductrices sont des diodes électroluminescentes.

12. Procédé selon la revendication 11, comportant en outre, après l'étape b), une étape de report, sur la face du
35 dispositif opposée au circuit de contrôle (110), d'un empilement

de conversion (203) photoluminescent à puits quantiques multiples revêtant sensiblement toute la surface du dispositif.

13. Procédé selon la revendication 12, comprenant en outre, après le report de l'empilement de conversion (203), une
5 étape de retrait de l'empilement de conversion (203) en regard de certaines seulement des diodes (172) semiconductrices.

14. Procédé selon l'une quelconque des revendications 1 à 10, dans lequel lesdites diodes sont des photodiodes.

15. Procédé selon l'une quelconque des revendications 1
10 à 14, dans lequel les première (153) et deuxième (157) couches semiconductrices sont des couches de nitrure de gallium, lesdites diodes (172) étant des diodes au nitrure de gallium.

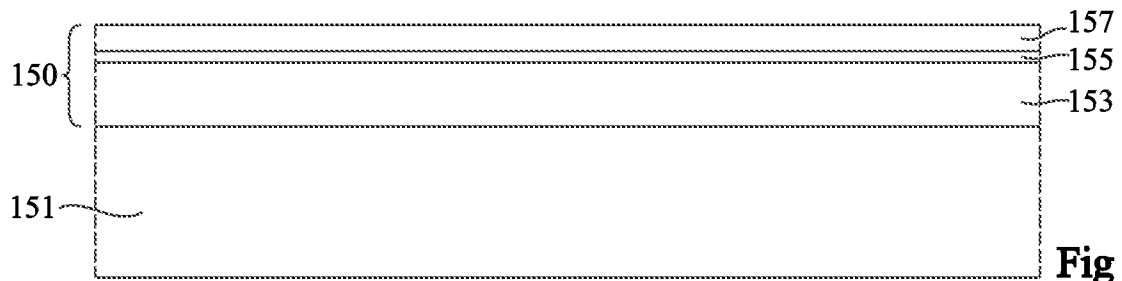
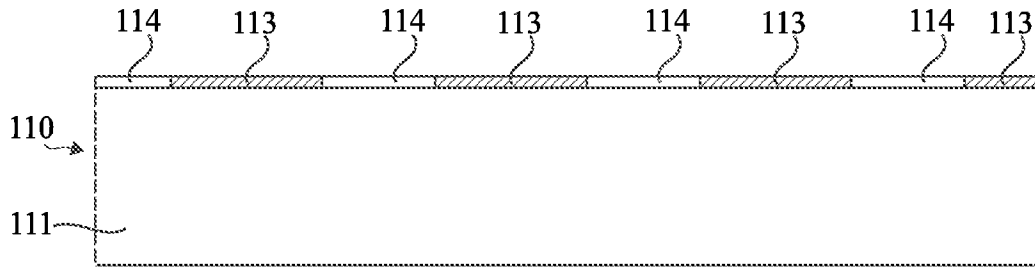


Fig 1A

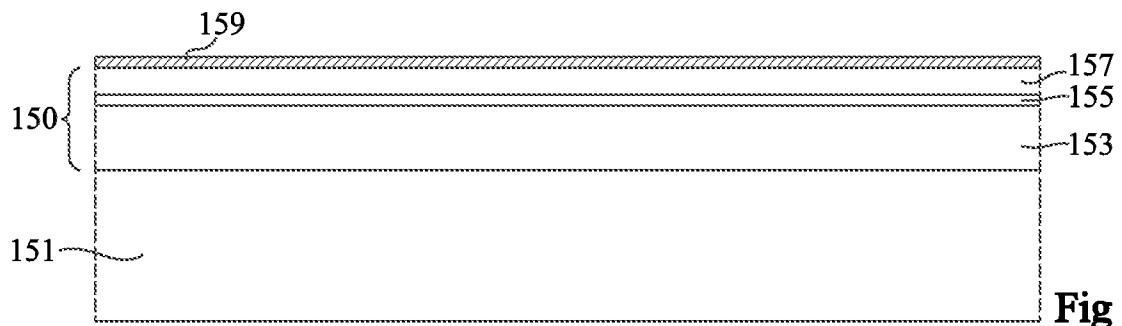
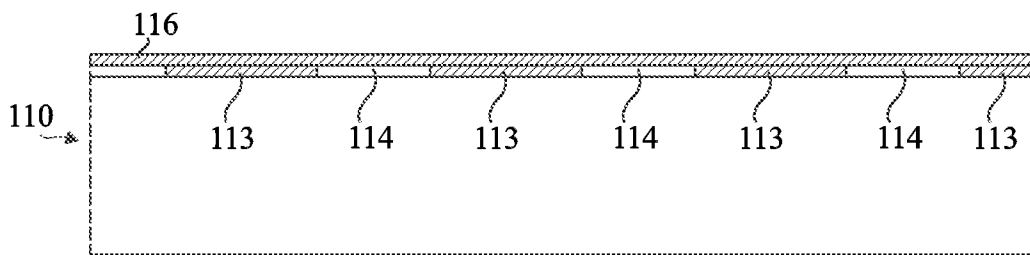


Fig 1B

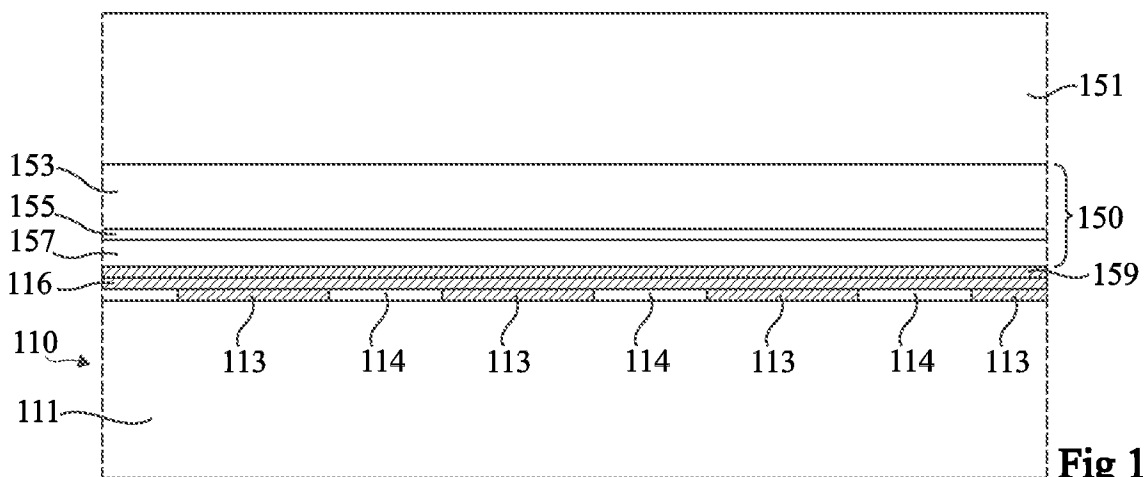


Fig 1C

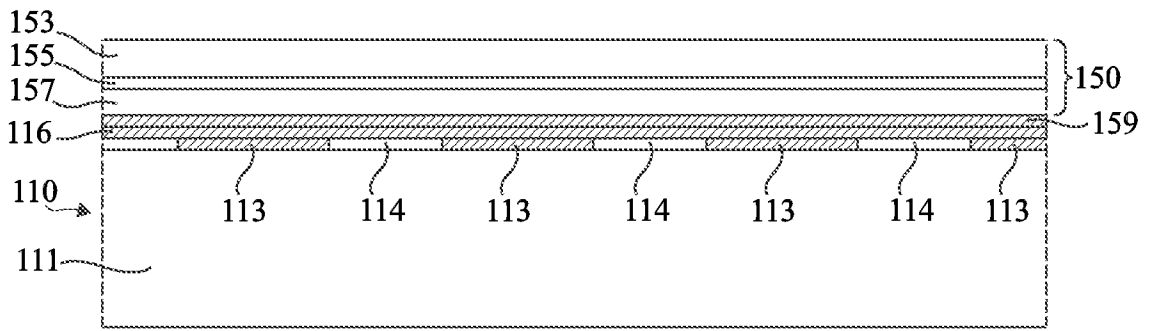


Fig 1D

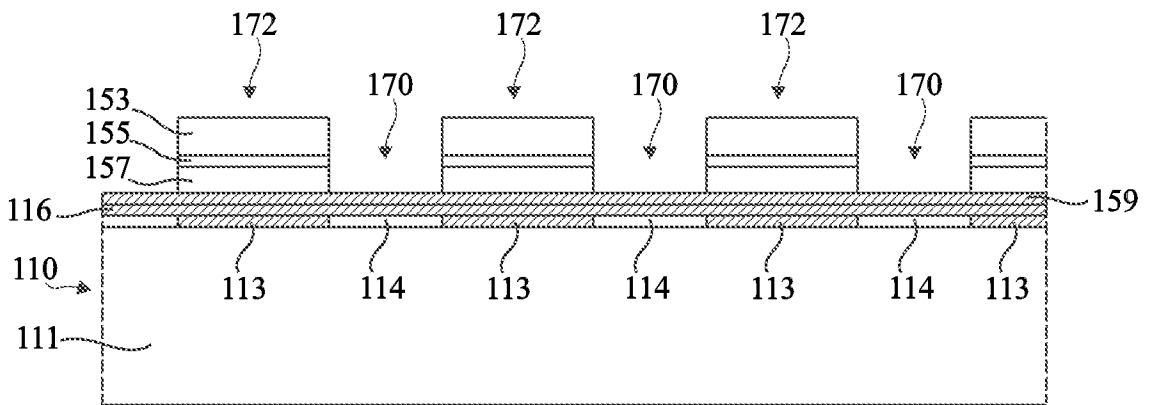


Fig 1E

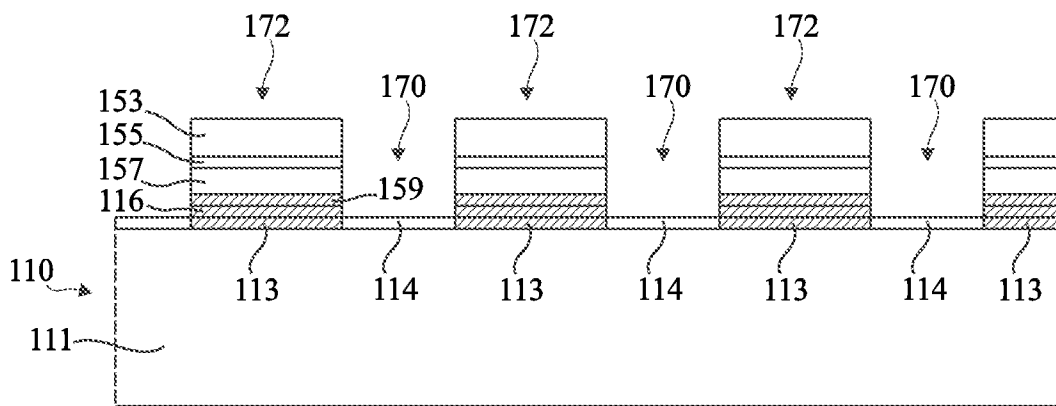


Fig 1F

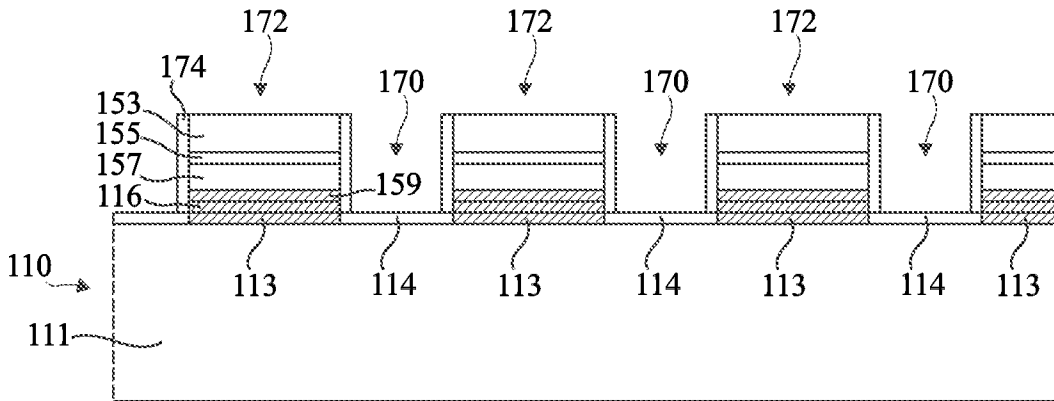


Fig 1G

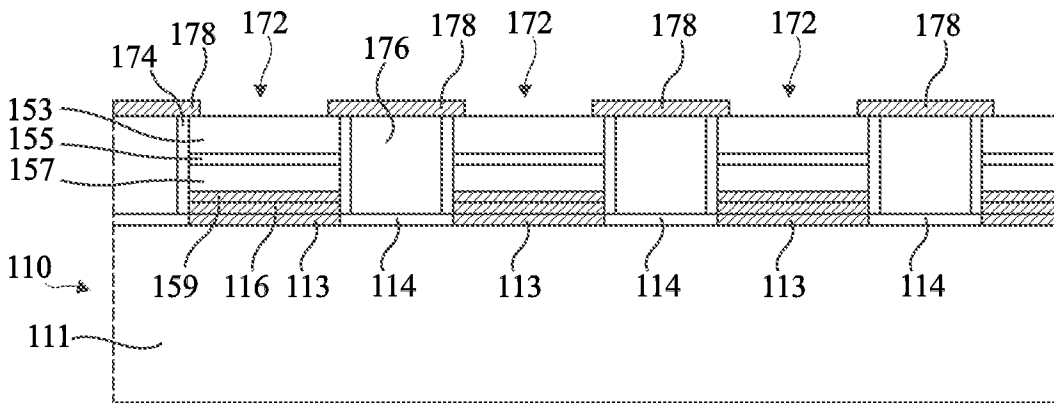


Fig 1H

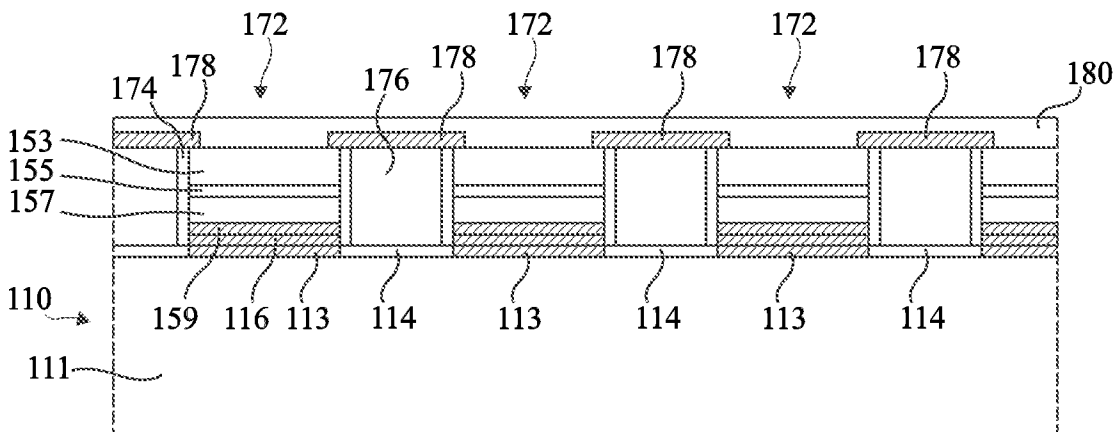


Fig 1I

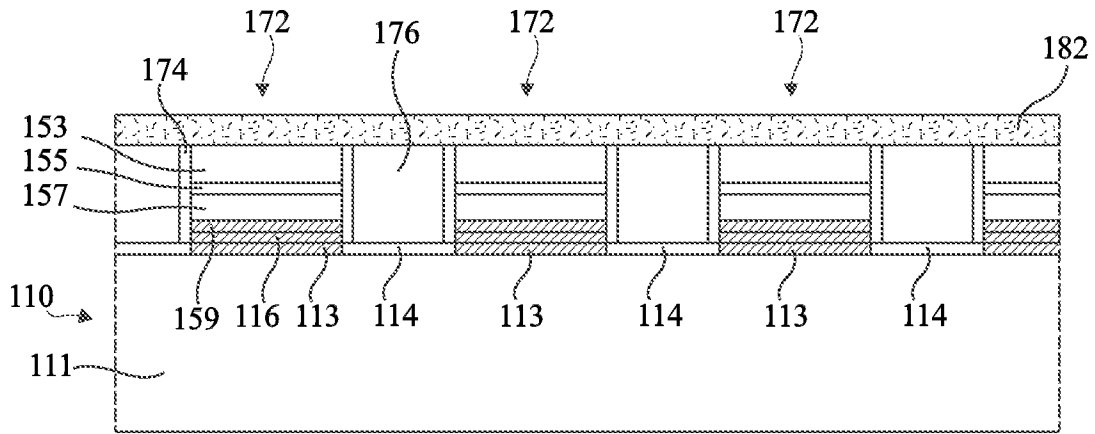


Fig 2

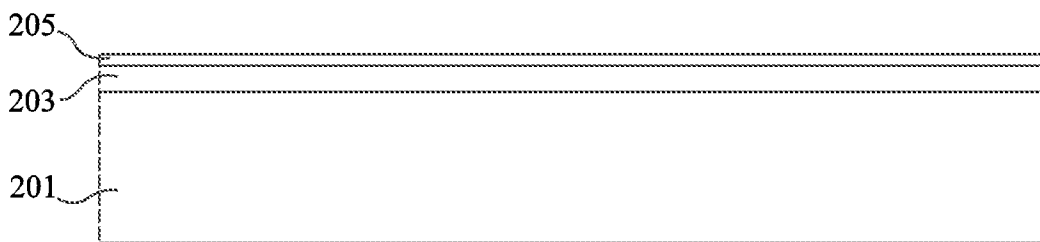
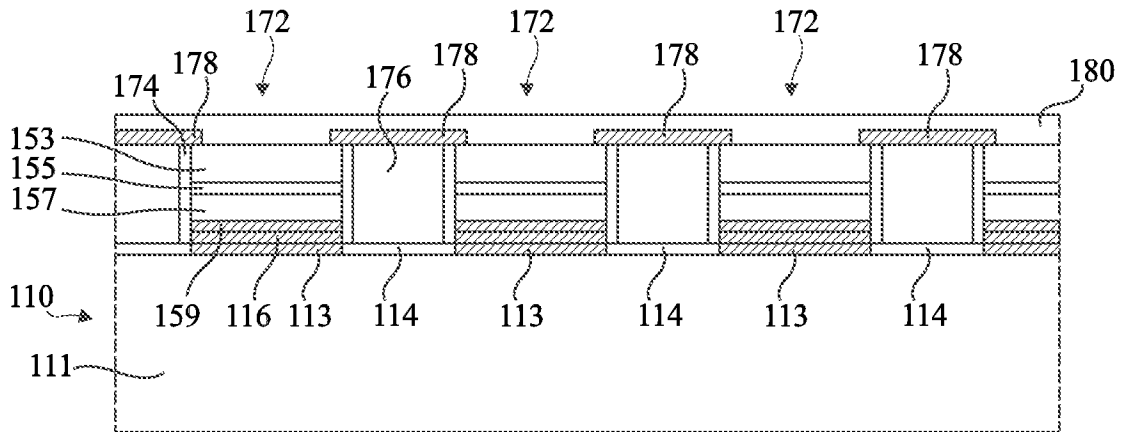


Fig 3A

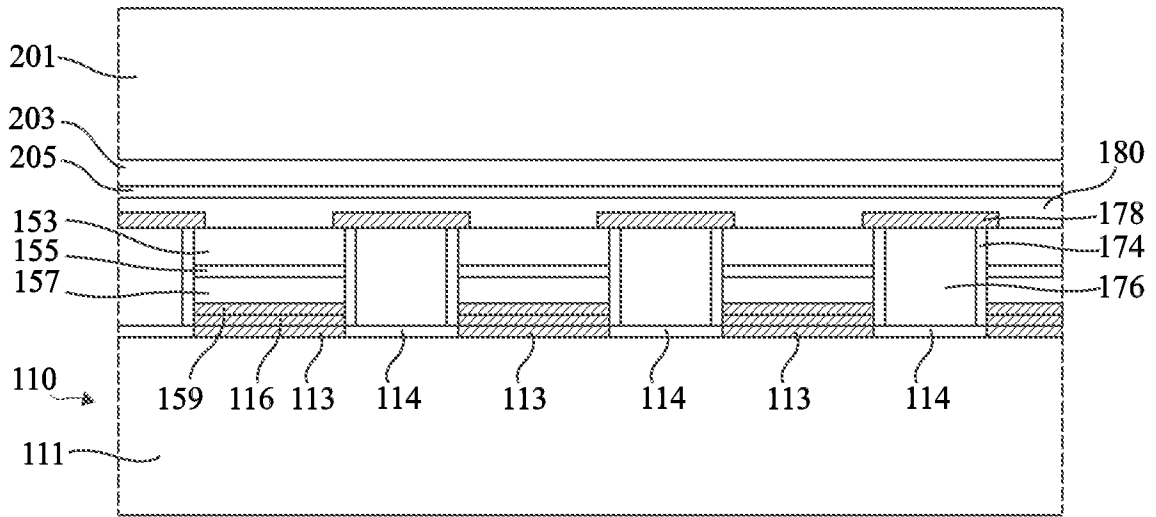


Fig 3B

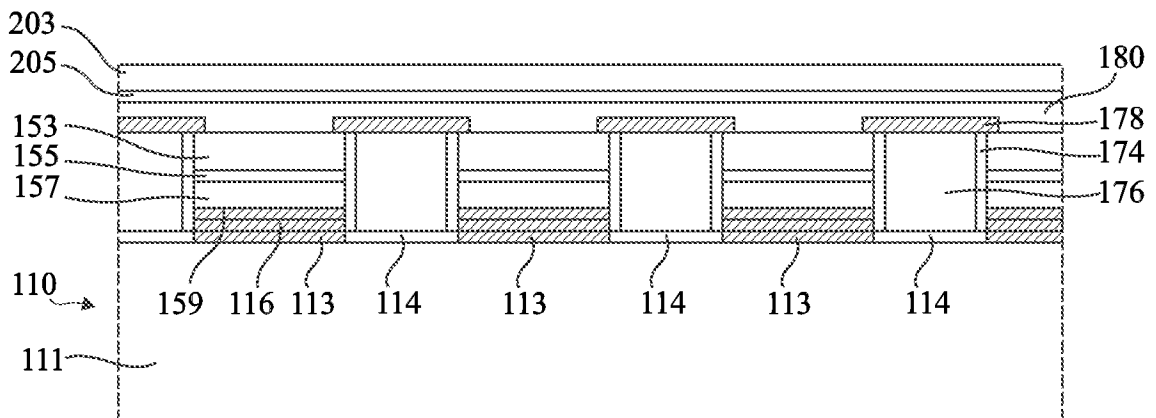


Fig 3C

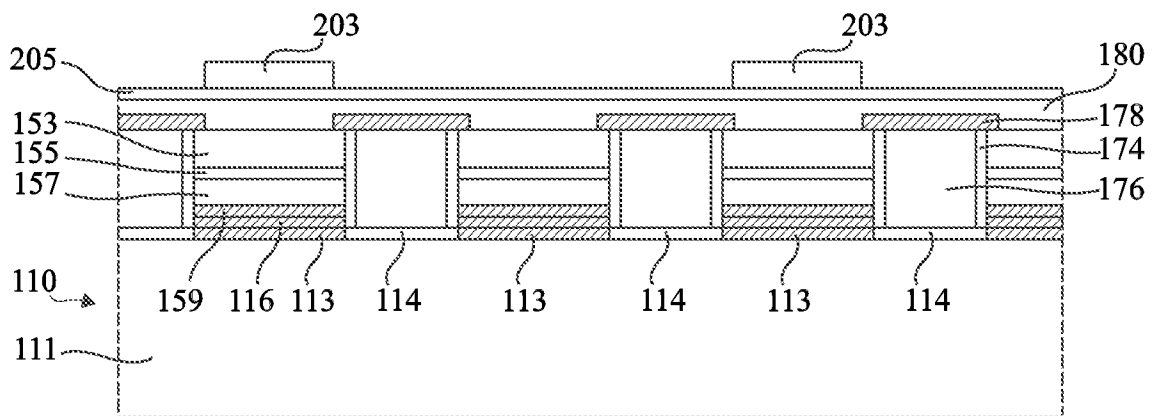


Fig 3D

INTERNATIONAL SEARCH REPORT

International application No
PCT/FR2016/051140

A. CLASSIFICATION OF SUBJECT MATTER
 INV. H01L27/15 H01L31/00
 ADD. H01L33/00 H01L33/40 H01L33/42 H01L25/075

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED
 Minimum documentation searched (classification system followed by classification symbols)
 H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
 EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2013/126890 A1 (BEDELL STEPHEN W [US] ET AL) 23 May 2013 (2013-05-23) paragraph [0021] - paragraph [0031]; figures 1-9	1-15
X	US 2015/115387 A1 (BUCKLEY JULIEN [FR] ET AL) 30 April 2015 (2015-04-30) paragraphs [0163] - [0177]; figures 6a-6i	1,14
A	US 2013/049038 A1 (JEONG HWAN HEE [KR]) 28 February 2013 (2013-02-28) paragraphs [0040], [0185]; figures 9-14	3,4,9

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents :

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier application or patent but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

- "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
- "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
- "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
- "&" document member of the same patent family

Date of the actual completion of the international search 10 January 2017	Date of mailing of the international search report 18/01/2017
---	---

Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Authorized officer Ott, André
--	---

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/FR2016/051140

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 2013126890 A1	23-05-2013	DE 102012221294 A1	29-08-2013
		GB 2496970 A	29-05-2013
		US 2013126890 A1	23-05-2013
		US 2015102359 A1	16-04-2015

US 2015115387 A1	30-04-2015	EP 2869342 A1	06-05-2015
		FR 3012669 A1	01-05-2015
		US 2015115387 A1	30-04-2015

US 2013049038 A1	28-02-2013	CN 102956782 A	06-03-2013
		EP 2562814 A2	27-02-2013
		JP 2013046050 A	04-03-2013
		US 2013049038 A1	28-02-2013

RAPPORT DE RECHERCHE INTERNATIONALE

Demande internationale n°

PCT/FR2016/051140

A. CLASSEMENT DE L'OBJET DE LA DEMANDE INV. H01L27/15 H01L31/00 ADD. H01L33/00 H01L33/40 H01L33/42 H01L25/075		
Selon la classification internationale des brevets (CIB) ou à la fois selon la classification nationale et la CIB		
B. DOMAINES SUR LESQUELS LA RECHERCHE A PORTE Documentation minimale consultée (système de classification suivi des symboles de classement) H01L		
Documentation consultée autre que la documentation minimale dans la mesure où ces documents relèvent des domaines sur lesquels a porté la recherche		
Base de données électronique consultée au cours de la recherche internationale (nom de la base de données, et si cela est réalisable, termes de recherche utilisés) EPO-Internal, WPI Data		
C. DOCUMENTS CONSIDERES COMME PERTINENTS		
Catégorie*	Identification des documents cités, avec, le cas échéant, l'indication des passages pertinents	no. des revendications visées
X	US 2013/126890 A1 (BEDELL STEPHEN W [US] ET AL) 23 mai 2013 (2013-05-23) alinéa [0021] - alinéa [0031]; figures 1-9 -----	1-15
X	US 2015/115387 A1 (BUCKLEY JULIEN [FR] ET AL) 30 avril 2015 (2015-04-30) alinéas [0163] - [0177]; figures 6a-6i -----	1,14
A	US 2013/049038 A1 (JEONG HWAN HEE [KR]) 28 février 2013 (2013-02-28) alinéas [0040], [0185]; figures 9-14 -----	3,4,9
<input type="checkbox"/> Voir la suite du cadre C pour la fin de la liste des documents <input checked="" type="checkbox"/> Les documents de familles de brevets sont indiqués en annexe		
* Catégories spéciales de documents cités:		
"A" document définissant l'état général de la technique, non considéré comme particulièrement pertinent "E" document antérieur, mais publié à la date de dépôt international ou après cette date "L" document pouvant jeter un doute sur une revendication de priorité ou cité pour déterminer la date de publication d'une autre citation ou pour une raison spéciale (telle qu'indiquée) "O" document se référant à une divulgation orale, à un usage, à une exposition ou tous autres moyens "P" document publié avant la date de dépôt international, mais postérieurement à la date de priorité revendiquée	"T" document ultérieur publié après la date de dépôt international ou la date de priorité et n'appartenant pas à l'état de la technique pertinent, mais cité pour comprendre le principe ou la théorie constituant la base de l'invention "X" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme nouvelle ou comme impliquant une activité inventive par rapport au document considéré isolément "Y" document particulièrement pertinent; l'invention revendiquée ne peut être considérée comme impliquant une activité inventive lorsque le document est associé à un ou plusieurs autres documents de même nature, cette combinaison étant évidente pour une personne du métier "&" document qui fait partie de la même famille de brevets	
Date à laquelle la recherche internationale a été effectivement achevée 10 janvier 2017	Date d'expédition du présent rapport de recherche internationale 18/01/2017	
Nom et adresse postale de l'administration chargée de la recherche internationale Office Européen des Brevets, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Fonctionnaire autorisé Ott, André	

RAPPORT DE RECHERCHE INTERNATIONALE

Renseignements relatifs aux membres de familles de brevets

Demande internationale n°

PCT/FR2016/051140

Document brevet cité au rapport de recherche	Date de publication	Membre(s) de la famille de brevet(s)	Date de publication
US 2013126890 A1	23-05-2013	DE 102012221294 A1	29-08-2013
		GB 2496970 A	29-05-2013
		US 2013126890 A1	23-05-2013
		US 2015102359 A1	16-04-2015

US 2015115387 A1	30-04-2015	EP 2869342 A1	06-05-2015
		FR 3012669 A1	01-05-2015
		US 2015115387 A1	30-04-2015

US 2013049038 A1	28-02-2013	CN 102956782 A	06-03-2013
		EP 2562814 A2	27-02-2013
		JP 2013046050 A	04-03-2013
		US 2013049038 A1	28-02-2013
