



(19)中華民國智慧財產局

(12)發明說明書公告本 (11)證書號數：TW I555080 B

(45)公告日：中華民國 105 (2016) 年 10 月 21 日

(21)申請案號：103121224

(22)申請日：中華民國 103 (2014) 年 06 月 19 日

(51)Int. Cl. : **H01L21/3065(2006.01)**

(30)優先權：2014/01/31 日本 2014-016335

(71)申請人：日立全球先端科技股份有限公司 (日本) HITACHI HIGH-TECHNOLOGIES CORPORATION (JP)

日本

(72)發明人：寺倉聰志 TERAOKA, SATOSHI (JP)；森政士 MORI, MASAHIRO (JP)；荒瀬高男 ARASE, TAKAO (JP)；町田竜太 MACHIDA, RYUTA (JP)

(74)代理人：林志剛

(56)參考文獻：

TW 200917357A

US 5830807

US 2012/0298911A1

審查人員：劉守禮

申請專利範圍項數：6 項 圖式數：8 共 23 頁

(54)名稱

乾式蝕刻方法

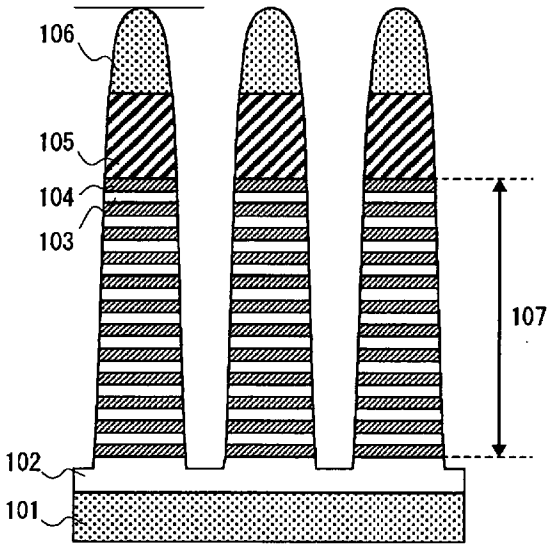
(57)摘要

本發明，係在對於供以形成硬遮罩之無機膜與複數個對層作電漿蝕刻之乾式蝕刻方法方面，提供可抑制在前述無機膜之側蝕及扇(Scallopping)形狀的乾式蝕刻方法。本發明，係一種乾式蝕刻方法，對於積層了含矽膜與氧化矽膜之第一積層膜被複數積層的第二積層膜及配置於前述第二積層膜之上方的無機膜作電漿蝕刻，特徵在於：利用 NF_3 氣體與 CH_3F 氣體的混合氣體而對於前述無機膜與前述第二積層膜作蝕刻。

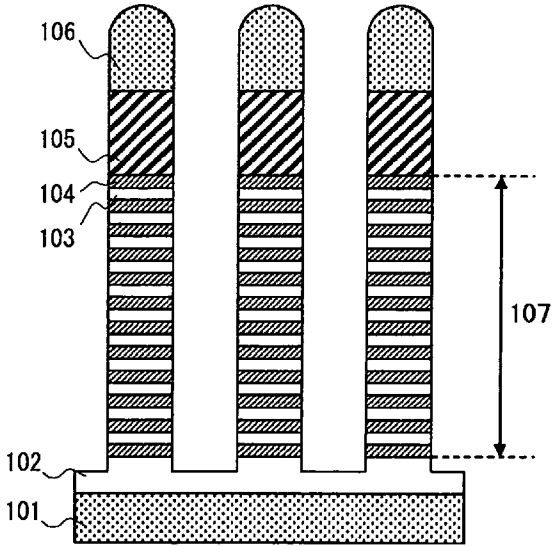
指定代表圖：

- 符號簡單說明：
- 101 . . . 晶圓基板
 - 102 . . . 阻擋膜
 - 103 . . . SiO₂ 膜
 - 104 . . . 多晶矽膜
 - 105 . . . 無機膜
 - 106 . . . 遮罩
 - 107 . . . 積層膜

圖 3



(a)



(b)

發明摘要

※申請案號：103121224

※申請日：103 年 06 月 19 日

※IPC 分類：H01L 21/3065 (2006.01)

【發明名稱】(中文/英文)

乾式蝕刻方法

【中文】

[課題]

本發明，係在對於供以形成硬遮罩之無機膜與複數個對層作電漿蝕刻之乾式蝕刻方法方面，提供可抑制在前述無機膜之側蝕及扇(Scallopping)形狀的乾式蝕刻方法。

[解決手段]

本發明，係一種乾式蝕刻方法，對於積層了含矽膜與氧化矽膜之第一積層膜被複數積層的第二積層膜及配置於前述第二積層膜之上方的無機膜作電漿蝕刻，特徵在於：利用 NF_3 氣體與 CH_3F 氣體的混合氣體而對於前述無機膜與前述第二積層膜作蝕刻。

【英文】

【代表圖】

【本案指定代表圖】：第(3)圖。

【本代表圖之符號簡單說明】：

101：晶圓基板

102：阻擋膜

103：SiO₂ 膜

104：多晶矽膜

105：無機膜

106：遮罩

107：積層膜

【本案若有化學式時，請揭示最能顯示發明特徵的化學式】：無

發明專利說明書

(本說明書格式、順序，請勿任意更動)

【發明名稱】（中文/英文）

乾式蝕刻方法

【技術領域】

[0001] 本發明係採用電漿之乾式蝕刻方法，尤其有關於 3 維構造裝置的蝕刻方法。

【先前技術】

[0002] 近年來，隨著快閃記憶體的高積體化，將各記憶元件之通道、或閘極電極積層化於垂直方向這樣的 3 維記憶體構造受到檢討。為了實現如此之 3 維記憶體構造，係變得需要以下蝕刻技術：將多晶矽膜與 SiO_2 膜、或者將 SiN 膜與 SiO_2 膜作成對層，可對於複數個對層一貫加工高縱橫比之導孔、或溝渠。

[0003] 例如，依專利文獻 1，揭露：使非晶碳層（Amorphous Carbon Layer: ACL，以下稱作 ACL）為遮罩膜，對於由多晶矽膜與 SiO_2 膜的對層所成之高縱橫比積層構造作乾式蝕刻時，利用含 NF_3 與 CH_2F_2 之混合氣體。再者，揭露以下技術：在該氣體系統中，以主蝕刻作成錐狀，接著應用使壓力下降之過蝕，從而將錐狀的底部擴大，垂直對於高縱橫比之導孔進行蝕刻。

[先前技術文獻]

[專利文獻]

[0004]

[專利文獻 1]日本發明專利公開 2013-80909 號公報

【發明內容】

[發明所欲解決之問題]

[0005] 將利用在專利文獻 1 所揭露之蝕刻方法對於如示於圖 1 之是供以形成硬遮罩之膜的無機膜 105 與由多晶矽膜 104 及 SiO_2 膜 103 所成之對層被複數積層的積層膜 107 在相同處理室進行一貫蝕刻之情況下的加工剖面之示意圖繪示於圖 2。發生是 ACL 遮罩之遮罩 106 殘量的不足所造成之無機膜 105 的一方缺落 108，或發生側蝕 109。

[0006] 此外，在積層膜 107 方面係成為錐狀，或產生多晶矽層 104 之越上層部越發生大的側蝕這樣的扇（Scallopping）形狀 110。此時，圖 2 之以 b-a 定義的 CD 偏移量係成為 27nm 程度，此 CD 偏移量係引起記憶體特性在上層部與下層部不同這樣的問題。

[0007] 為此，本發明，係在對於供以形成硬遮罩之無機膜與複數個對層作電漿蝕刻之乾式蝕刻方法方面，提供可抑制在前述無機膜之側蝕及扇（Scallopping）形狀的乾式蝕刻方法。

[解決問題之技術手段]

[0008] 本發明，係一種乾式蝕刻方法，對於積層了

含矽膜與氧化矽膜之第一積層膜被複數積層的第二積層膜及配置於前述第二積層膜之上方的無機膜作電漿蝕刻，特徵在於：利用 NF_3 氣體與 CH_3F 氣體的混合氣體而對於前述無機膜與前述第二積層膜作蝕刻。

[對照先前技術之功效]

[0009] 依本發明，即可在對於供以形成硬遮罩之無機膜與複數個對層作電漿蝕刻之乾式蝕刻方法方面，抑制在前述無機膜的側蝕及扇（Scallopping）形狀。

【圖式簡單說明】

[0010]

[圖 1]對於應用本發明之 3 維記憶體元件部分的剖面作繪示之圖。

[圖 2]對於應用現有技術之情況下的蝕刻形狀作繪示之圖。

[圖 3]對於本發明之情況下的蝕刻形狀作繪示之圖。

[圖 4]有磁場 VHF 乾式蝕刻裝置的剖面圖。

[圖 5]對於關於 Ar 氣體添加量之 CD 偏移量 501 依存性與關於 Ar 氣體添加量之對遮罩選擇比 502 依存性作繪示的圖。

[圖 6]對於關於 N_2 氣體添加量之 CD 偏移量 601 依存性與關於 N_2 氣體添加量之對遮罩選擇比 602 依存性作繪示的圖。

[圖 7]對於關於 O₂ 氣體添加量為 20sccm 情況下的 ACL 遮罩之圖案開口率的 CD 偏移量 701 依存性與關於在 ACL 遮罩之圖案開口率為 8%的 O₂ 氣體添加量為 30sccm 情況下之 CD 偏移量 702 作繪示的圖。

[圖 8]對於關於 2 級的時間調變之高頻偏壓功率的工作比之 CD 偏移量依存性作繪示的圖。

【實施方式】

[0011] 首先，說明有關於供以實施本發明之乾式蝕刻裝置。圖 4，係平行平板型的有磁場 VHF（Very High Frequency，以下稱作 VHF）乾式蝕刻裝置的縱剖面圖。在此乾式蝕刻裝置的真空容器，係具備：作為電漿處理室之蝕刻室 406、放射 VHF 波之 VHF 放射天線 411、將真空容器內抽真空之真空泵浦（未圖示）、對於電漿處理室內的壓力作控制之壓力控制閥（未圖示）。

[0012] 蝕刻用的氣體，係通過質流控制器（未圖示）與停止閥（未圖示）後，通過第一氣體導入口 407 與第二氣體導入口 409，而噴淋板 412 的同心圓狀地分別導入至蝕刻室 406 內。然後從設於真空容器下部之排氣口（未圖示）藉渦輪分子泵浦（未圖示）及乾式泵浦（未圖示）而作排氣。如此所導入之氣體係因藉電漿產生手段所照射的電磁波之能量被解離而生成、維持電漿。

[0013] 電漿的產生手段，係具有：200MHz 的 VHF 波之源用電源 401、來源電磁波用整合器 402、由第一電

磁鐵 404 與第二電磁鐵 405 所成之磁場生成手段。利用此等 2 個電磁鐵，而將電漿生成分布予以均勻化。所生成之磁場，係在噴淋板 412 附近為 10mT 以下。

[0014] 載置是樣品之晶圓 413 的晶圓台 416，係具備覆蓋晶圓 413 之載置面的外周側及側壁而配置之環狀的聚焦環 414 與基座 415，可使用複數個溫度控制手段等（未圖示），而將晶圓台 416 之複數部分控制成不同的既定之溫度。此外，藉 ESC 用直流電源 418 而供應之直流電壓使得晶圓 413 係靜電吸附於是樣品台的晶圓台 416 之載置面。再者，在晶圓台 416 方面，係連接著：供以從電漿中對於晶圓 413 引入離子並控制該離子能之 4MHz 的高頻偏壓電源 419 與高頻偏壓整合器 417。

[0015] 高頻偏壓電源 419，係可對於 12 英寸徑的晶圓 413，連續正弦波時相當下從最低 1W 程度輸出至最大功率 6000W 程度。再者，為了獲得充電損傷（電子屏蔽）減低及垂直加工性的效果，高頻偏壓電源 419 係可供應 2 級的時間調變之高頻功率。時間調變之高頻功率，係在 0.1~10kHz 的範圍之頻率重複高偏壓功率與低偏壓功率這樣的 2 級之功率。此外，高偏壓功率之期間與低偏壓功率之期間，係依重複頻率與工作比而作控制。另外，工作比，係關於一週期之高偏壓功率的期間之比。此外，低功率的功率範圍，係可在 0W 以上、不足高偏壓功率下作設定。

[0016] 此外，具備對於透過電漿之偏壓電流的至

VHF 放射天線 411 之比例作控制的偏壓路徑控制機構 420，可更高準確度地對於電漿的分布作控制。再者為了依時間調變之偏壓功率的高功率與低功率，跟隨電漿阻抗的變化而將電漿予以穩定，於來源電磁場用整合器 402 與偏壓路徑控制機構 420，係輸入來自高頻偏壓電源 419 的時間調變之週期資訊。

[0017] 對於採用上述之乾式蝕刻裝置而應用了本發明之實施例在以下作說明。

[0018] 首先，將應用本發明之 3 維構造的記憶體元件部分之剖面構造繪示於圖 1。在晶圓基板 101 上從下配置：阻擋膜 102、由是氧化矽膜之 SiO_2 膜 103 與是多晶矽膜之多晶矽膜 104 所成之對層被複數積層之積層膜 107、無機膜 105、遮罩 106。是積層膜 107 的各層之對層的厚度，係 15~40nm 之厚度。此外，無機膜 105，係供以形成硬遮罩之膜，為 SiN 膜、 SiON 膜、 SiO_2 膜等。再者無機膜 105 之厚度，係 100~300nm 之厚度。

[0019] 此外，在本實施例中，係作為遮罩 106 採用 ACL 遮罩。另外，ACL 遮罩，係預先藉乾式顯影而形成之遮罩。於此乾式顯影，係如下的遮罩之形成方法：利用預先圖案化之抗蝕遮罩而藉電漿蝕刻形成是中間層的 SiON 膜之硬遮罩，接著利用在硬遮罩形成時殘留之抗蝕遮罩與硬遮罩而藉電漿蝕刻於 ACL 膜形成圖案。

[0020] 利用 NF_3 氣體與 CH_3F 氣體的混合氣體而對於如示於圖 1 之剖面構造的無機膜 105 與積層膜 107 一貫到

底作蝕刻之結果，如圖 3 (a) 所示遮罩 106 的殘量為充分，可獲得抑制了在無機膜 105 之側蝕及扇 (Scallopping) 形狀的形狀。可獲得如此圖 3 (a) 之形狀的理由思考如下。

[0021] 首先，ACL 遮罩之殘量的不足或發生側蝕及扇 (Scallopping) 形狀之原因，係在於：所電漿化之氣體組成的 F 元素相對於 CH_x 過剩。亦即，原因在於：由於過剩之 F 元素，ACL 遮罩之蝕刻率變大，且 SiO_2 膜 103、多晶矽膜 104、無機膜 105 被側蝕同時從曝於電漿之時間長的上層側面往下層之線尺寸會後退。為此，為了抑制側蝕及扇 (Scallopping) 形狀的發生，係在蝕刻氣體方面以是含氟氣體之 NF_3 氣體作為主氣體的情況下，為了將相對於構成含有含氟氣體之混合氣體的元素總數之氟元素的比例予以降低而需要混合具有堆積性之 CH_x 系氣體。

[0022] 例如，在 NF_3 氣體與 CHF_3 氣體之混合氣體方面，係相對於混合氣體的構成元素之 F 元素的比為高，故即使將相對於 NF_3 氣體與 CHF_3 氣體的混合氣體之 NF_3 氣體的比例予以降低至 5% 在無機膜 105 仍會發生側蝕，將 NF_3 氣體的比例予以增加之情況下，側蝕會進一步變大，產生扇 (Scallopping) 形狀。

[0023] 此外，在 NF_3 氣體與 CH_2F_2 氣體之混合氣體方面，係相對於混合氣體之 NF_3 氣體的比例為 50% 以上之情況下，在無機膜 105 發生側蝕，在 25% 以下係發生上部的堆積物所造成之孔阻塞。此外，在 25% ~ 50% 的範圍之

比例，係不發生側蝕及扇（Scallopping）形狀，惟對遮罩選擇比低至 1.1 程度，發生 ACL 遮罩之一方缺落 108。

[0024] 再者利用了 NF_3 氣體與 CH_3F 氣體的混合氣體之情況下，ACL 遮罩之殘量為充分，可抑制側蝕及扇（Scallopping）形狀的發生。此外，依圖案的開口率或 1 晶片內之疏密圖案等的圖案尺寸，對於 NF_3 氣體的流量與 CH_3F 氣體的流量作調整使得可抑制側蝕。另外，圖案的開口率，係指佔晶圓基板 101 整體的面積之被蝕刻面積的比例。

[0025] 具體而言使相對於 NF_3 氣體與 CH_3F 氣體的混合氣體之 NF_3 氣體的流量比例為 40~70%之間使得可獲得抑制了側蝕及扇（Scallopping）的發生之形狀。在本實施例中，係使相對於 NF_3 氣體與 CH_3F 氣體的混合氣體之 NF_3 氣體的流量比例為 11/20 之情況為最佳。

[0026] 再者，在 NF_3 氣體與 CH_3F 氣體的混合氣體進一步將稀有氣體、 N_2 氣體予以混合，使得可使 ACL 遮罩之殘量增加與 CD（Critical Dimension，以下稱作 CD）偏移量抑制並存。首先，將關於 Ar 氣體添加量之 CD 偏移量 501 依存性與關於 Ar 氣體添加量之對遮罩選擇比 502 依存性繪示於圖 5。於此，對遮罩選擇比，係採取相對於 ACL 遮罩之蝕刻率的對層之蝕刻率比。

[0027] 如圖 5 所示得知：隨著 Ar 氣體添加量的增加，CD 偏移量 501 與對遮罩選擇比 502 降低。CD 偏移量 501 的改善理由，係可想作：Ar 氣體添加使得氟碳氣體被

稀釋，可自由基的堆積量。在本實施例係在稀有氣體方面使用了 Ar 氣體，惟在本發明方面，係除了 Ar 氣體以外亦可採用 He 氣體、Ne 氣體或 Kr 氣體。

[0028] 然後，為了將因此 Ar 氣體添加而降低之對遮罩選擇比予以改善係 N₂ 氣體添加為有效的。將關於 N₂ 氣體添加量之 CD 偏移量 601 依存性與關於 N₂ 氣體添加量之對遮罩選擇比 602 依存性繪示於圖 6。如圖 6 所示得知：隨著 N₂ 氣體添加量的增加，CD 偏移量 601 與對遮罩選擇比 602 增加。此結果，係展現與示於圖 5 之 Ar 氣體添加的特性相反之特性，惟藉 Ar 氣體添加之 CD 偏移量減低效果較大。

[0029] 亦即，藉 Ar 氣體添加而改善 CD 偏移量，藉 N₂ 氣體添加而改善因 Ar 氣體添加之對遮罩選擇比的不良化，使得總結而言可維持對遮罩選擇比同時獲得各向異性高之形狀。在本實施例中，係對於 NF₃ 氣體、CH₃F 氣體、Ar 氣體、N₂ 氣體的混合氣體，NF₃：CH₃F：Ar：N₂ = 11：9：10：4 之氣體流量比為最佳。

[0030] 此外，代替稀有氣體（例如 Ar 氣體）而採用 CH₄ 氣體與 Ar 氣體的混合氣體（CH₄ 氣體的對於 Ar 氣體之稀釋率係 4%）仍可一邊改善 CD 偏移量，一邊抑制對遮罩選擇比的降低。此係作為 CH₄ 氣體與 Ar 氣體的混合氣體（CH₄ 氣體的對於 Ar 氣體之稀釋率係 4%）而添加 NH 仍可獲得同樣的效果。

[0031] 再者在本發明中，係對於 NF₃ 氣體、CH₃F 氣

體、Ar 氣體、N₂ 氣體的混合氣體添加 O₂ 氣體使得可調整 CD 偏移量，可應對圖案開口率的變化。將 O₂ 氣體添加量為 20sccm 情況下的關於 ACL 遮罩之圖案開口率的 CD 偏移量 701 依存性、在 ACL 遮罩之圖案開口率為 8%之 O₂ 氣體添加量為 30sccm 情況下的 CD 偏移量 702 繪示於圖 7。

[0032] 得知：隨著圖案開口率的降低，CD 偏移量 701 增加。此結果，係可想作：隨著溝渠圖案的開口率之減少，在電漿中來自 ACL 遮罩的碳系反應生成物會增加，再入射於溝渠圖案之量亦增加之故。因此，圖案開口率變小之情況下，將 O₂ 氣體添加量予以增加，從而除去因再入射而增加之碳系堆積膜而改善 CD 偏移量，使得可獲得各向異性高之形狀。

[0033] 然而，隨著 O₂ 氣體添加量的增加，對於 ACL 遮罩之選擇比會降低，故需要依圖案開口率，而避開過剩之 O₂ 氣體添加量。8%的圖案開口率之情況下，使 O₂ 氣體添加量為 9%以下時，獲得是對層處理所需之選擇比的 1.7 以上之選擇比，故 8%的圖案開口率之情況下，使 O₂ 氣體添加量為 9%以下較佳。

[0034] 此外，作為 O₂ 氣體的替代氣體而採用含有 CO 氣體或 CO₂ 氣體的碳元素與氧元素之氣體時，碳系堆積膜的除去力會變弱，故變得需要比氧氣多的添加量。藉此，O₂ 氣體添加量為少之情況下，具有在廣的氣體流量範圍下之調整變容易的優點。

[0035] 再者採用 NF_3 氣體、 CH_3F 氣體、Ar 氣體、 N_2 氣體的混合氣體同時應用 2 級的時間調變之高頻偏壓使得可減低 CD 偏移量。將關於 2 級的時間調變之高頻偏置電力的工作比之 CD 偏移量依存性繪示於圖 8。另外，以在各工作比之時間調變的高頻偏壓功率之時間平均成為相等的方式設定在各工作比之高偏壓功率。於此，時間調變之高頻偏壓功率的時間平均，係採用以高偏壓功率與工作比之積而求得之值。此外，時間調變的重複頻率係採取 1kHz，低功率係採取 0W。

[0036] 如圖 8 所示是圖案開口率為 8%之情況下的結果之 801，係在工作比為 80%之情況下 CD 偏移量成為極小值，是圖案開口率為 50%之情況下的結果之 802，係工作比為 50%之情況下，CD 偏移量成為極小值。此結果，係表示：在如本發明為了使側蝕減低效果與 ACL 遮罩之選擇比提升效果並存而使用之堆積性強的氣體電漿方面，相對於圖案開口率為低之情況下係低功率時間成為短之高工作比較可減低堆積物的堆積期間使得可迴避孔上部的堆積物所造成之孔阻塞，圖案開口率為高之情況下，係碳系堆積物的再入射量減少，故低功率時間變長之低工作比在堆積物的堆積期間方面增加使得可改善 CD 偏移量。亦即，此結果，係表示可應對圖案開口率。

[0037] 根據上述時，本發明係應用於 5%~70%的圖案開口率之情況下較佳。此外，關於工作比，係是 30%以下的圖案開口率之低圖案開口率的情況下，在從具有再堆

積之 50%以上至具有設定堆積期間之效果的 95%以下作使用較佳。再者，發生圖案上部的堆積物所造成之阻塞的情況下，係低功率期間中，採取可除去堆積物之最小功率，使得可迴避圖案的阻塞同時維持時間調變之高頻偏壓的效果。

[0038] 以上，本發明，係採用 NF_3 氣體、 CH_3F 氣體、Ar 氣體、 N_2 氣體、 O_2 氣體的混合氣體，依圖案開口率、ACL 遮罩之厚度及開口尺寸而使處理壓力為 $0.6 \sim 4\text{Pa}$ ，對於 2 級的時間調變之高頻偏壓的工作比、高功率、及低功率作調整，使得可獲得如圖 3 (b) 所示之大致垂直之形狀。再者本發明，係與揭露於專利文獻 1 之蝕刻方法不同，無須在中途變更壓力，故可減低產量之降低。

[0039] 關於處理壓力，係如上所述，壓力越高，越以高蝕刻率獲得高遮罩選擇性故在 0.6Pa 以上作使用較佳，且在圖案的開口部之尺寸為 50nm 以下的尺寸方面係抑制離子屏蔽的效果故在 4Pa 以下作使用較佳。

[0040] 此外，本發明的 NF_3 氣體、 CH_3F 氣體、Ar 氣體、 N_2 氣體、 O_2 氣體的混合氣體中之 CH_3F 氣體與 O_2 氣體，係成為爆炸性氣體與助燃性氣體的組合，惟在 10Pa 以下的處理壓力下之使用，係基本上沒有問題。再者採取在氣體接觸之部分無超過 200°C 之熱源從而進一步提升安全性。例如，在示於圖 4 之平行平板型的有磁場 VHF 乾式蝕刻裝置，係使用採用不需燈絲加熱至 200°C 程度之石

英晶體諧振器的壓力系統或採用膜片式冷陰極之壓力計。
再者蝕刻室 406 的溫度亦控制成 100℃ 以下較佳。

[0041] 再者本實施例的對層，係由氧化矽膜與多晶矽膜所成之對層，惟在本發明方面，係由氧化矽膜與氮化矽膜（SiN 膜）所成之對層或、由氧化矽膜與矽化鎢膜（WSi 膜）所成之對層亦可。

[0042] 此外，在本實施例係採用平行平板型的有磁場 VHF 乾式蝕刻裝置，惟本發明係應用於採用電容耦合型、電感耦合型、微波 Electron Cyclotron Resonance（ECR）等之其他電漿源的電漿蝕刻裝置仍可獲得與本發明同樣之效果。

【符號說明】

[0043]

101：晶圓基板

102：阻擋膜

103：SiO₂ 膜

104：多晶矽膜

105：無機膜

106：遮罩

107：積層膜

108：一方缺落

109：側蝕

110：扇（Scallopping）形狀

- 401：源用電源
- 402：來源電磁波用整合器
- 404：第一電磁鐵
- 405：第二電磁鐵
- 406：蝕刻室
- 407：第一氣體導入口
- 409：第二氣體導入口
- 411：VHF 放射天線
- 412：噴淋板
- 413：晶圓
- 414：聚焦環
- 415：基座
- 416：晶圓台
- 417：高頻偏壓整合器
- 418：ESC 用直流電源
- 419：高頻偏壓電源
- 420：偏壓路徑控制機構

申請專利範圍

1.一種乾式蝕刻方法，對交替積層了含矽膜與氧化矽膜的積層膜及配置於前述積層膜的上方的無機膜作電漿蝕刻，

特徵在於：

利用 NF_3 氣體、 CH_3F 氣體、 O_2 氣體、 N_2 氣體、 He 氣體的混合氣體而蝕刻前述無機膜與前述積層膜。

2.一種乾式蝕刻方法，對交替積層了含矽膜與氧化矽膜的積層膜及配置於前述積層膜的上方的無機膜作電漿蝕刻，

特徵在於：

利用 NF_3 氣體與 CH_3F 氣體的混合氣體，一貫地蝕刻前述無機膜與前述積層膜。

3.如申請專利範圍第 1 項之乾式蝕刻方法，其中，

前述無機膜與前述積層膜的蝕刻，係利用前述 NF_3 氣體、 CH_3F 氣體、 O_2 氣體、 N_2 氣體、 He 氣體的混合氣體的一貫的蝕刻。

4.如申請專利範圍第 1～3 中任一項之乾式蝕刻方法，其中，

前述含矽膜係多晶矽膜，

相對於前述混合氣體的流量之前述 NF_3 氣體的流量之比例為 40%～70%的範圍內之值。

5.如申請專利範圍第 1 至 3 項中任一項之乾式蝕刻方法，其中，

對配置前述無機膜與前述積層膜的樣品供應被時間調變的高頻電力，

前述時間調變的工作比，係基於是相對於前述試料的面積的被蝕刻面積的比例的圖案開口率而求出。

6.如申請專利範圍第 5 項之乾式蝕刻方法，其中，前述時間調變的工作比，係 50%～95%的範圍內之值。

圖式
圖 1

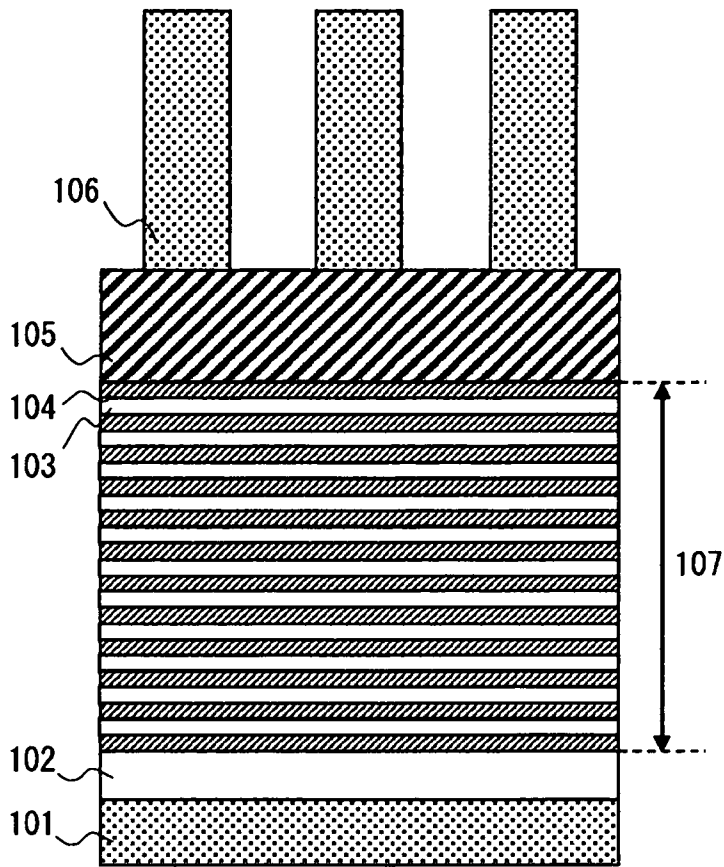


圖 2

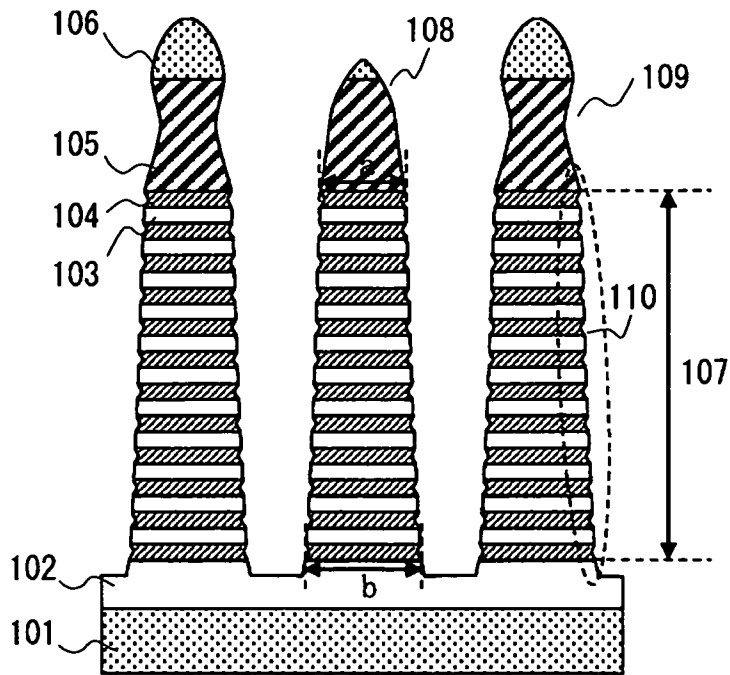
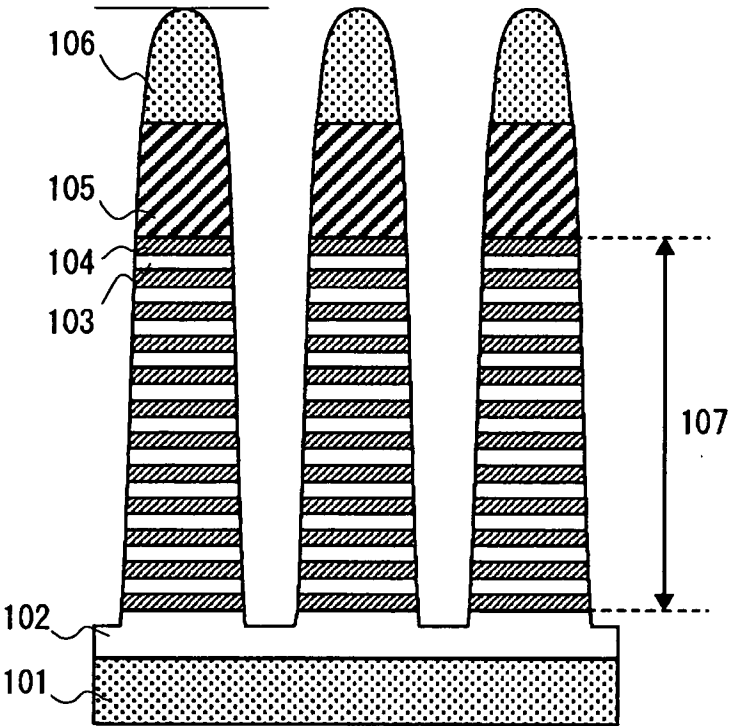
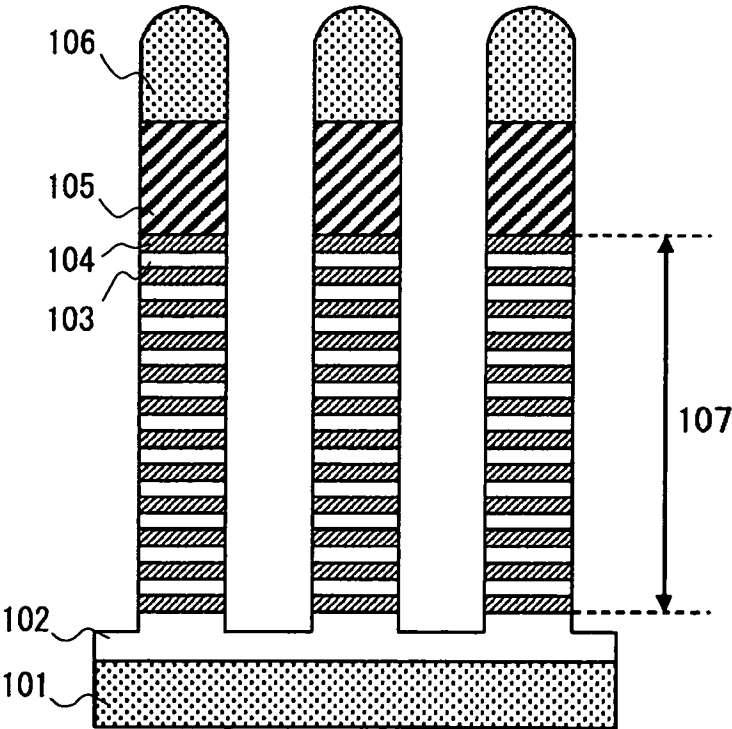


圖 3



(a)



(b)

圖 4

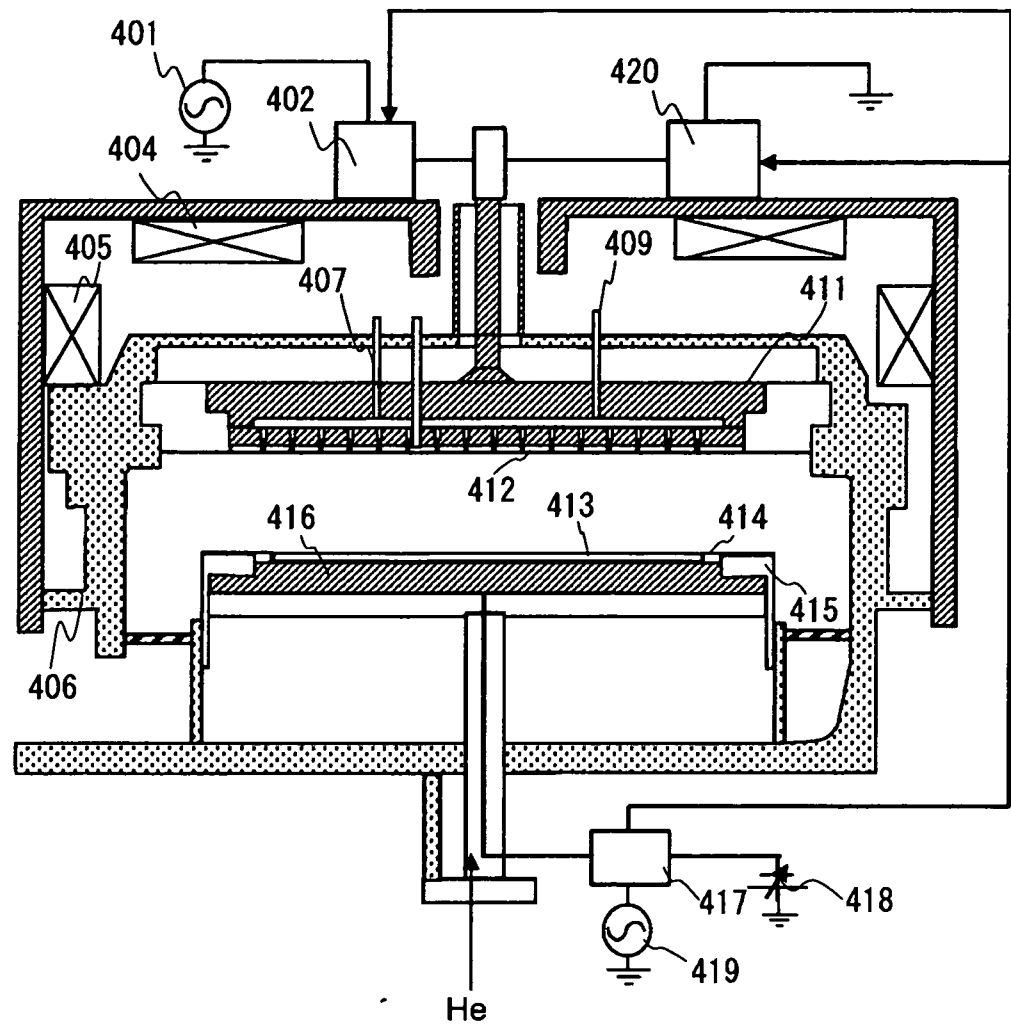


圖 5

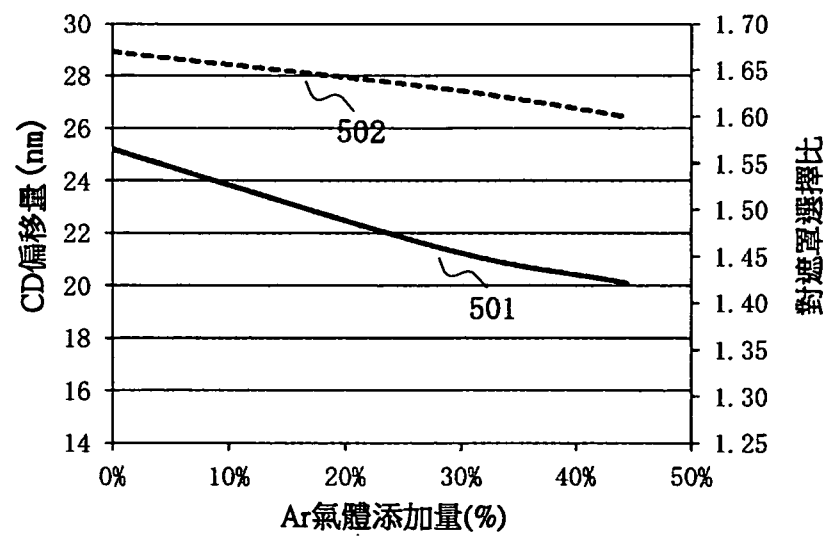


圖 6

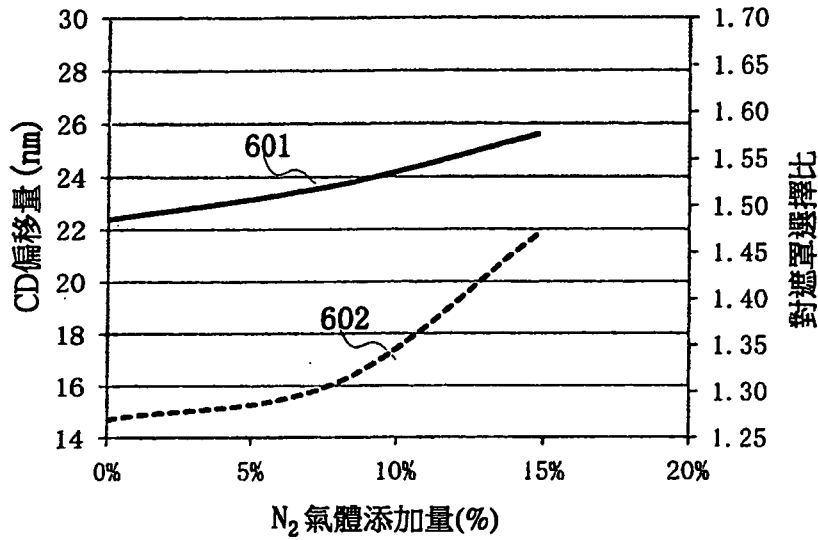


圖 7

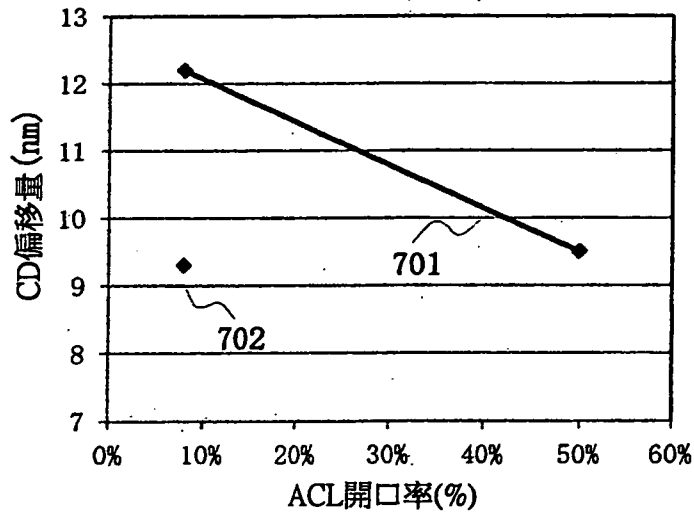


圖 8

