

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第5420910号
(P5420910)

(45) 発行日 平成26年2月19日(2014.2.19)

(24) 登録日 平成25年11月29日(2013.11.29)

(51) Int. Cl.	F I
HO2M 3/28 (2006.01)	HO2M 3/28 Q
	HO2M 3/28 E

請求項の数 8 (全 16 頁)

(21) 出願番号	特願2008-555377 (P2008-555377)	(73) 特許権者	506380075
(86) (22) 出願日	平成19年2月14日(2007.2.14)		フレクストロニクス エーピー, リミテッ ド ライアビリティ カンパニー
(65) 公表番号	特表2009-527215 (P2009-527215A)		アメリカ合衆国 コロラド州 80021 ブルームフィールド インターロックン パークウェイ 305
(43) 公表日	平成21年7月23日(2009.7.23)	(74) 代理人	100067736
(86) 国際出願番号	PCT/US2007/004099		弁理士 小池 晃
(87) 国際公開番号	W02007/095346	(74) 代理人	100096677
(87) 国際公開日	平成19年8月23日(2007.8.23)		弁理士 伊賀 誠司
審査請求日	平成22年1月29日(2010.1.29)	(72) 発明者	シャリフィプア、バーマン
(31) 優先権主張番号	60/773,765		アメリカ合衆国 マサチューセッツ州 O 1886 ウェストフォード、クック ス トリート 11
(32) 優先日	平成18年2月14日(2006.2.14)		
(33) 優先権主張国	米国 (US)		

最終頁に続く

(54) 【発明の名称】 電力変換装置

(57) 【特許請求の範囲】

【請求項 1】

フライバックコンバータからなる電力変換装置であって、
一次側を有するトランスと、
上記トランスに接続され、第1及び第2の共振コンデンサを有する共振回路と、
上記トランスの二次側の近傍に配設された整流器とを備え、
上記共振回路は、主スイッチと、補助スイッチを有し、
上記補助スイッチは、上記一次側に接続され、
上記第2の共振コンデンサの電圧を検出する比較器と、
上記比較器の出力状態に基づいて、上記補助スイッチを駆動する補助ドライバとを更に
備えることを特徴とする電力変換装置。

10

【請求項 2】

上記共振回路は、上記補助スイッチを転流させることによって、上記トランスの一次側
インダクタンスと、上記第1及び第2の共振コンデンサとの間でエネルギーの交換を行い、
上記転流は、上記補助スイッチのオン/オフサイクルからなることを特徴とする請求項
1記載の電力変換装置。

【請求項 3】

上記共振回路は、上記補助スイッチによって、上記第1及び第2の共振コンデンサの値
に基づく2つの共振周波数を切り換えることを特徴とする請求項1記載の電力変換装置。

【請求項 4】

20

当該電力変換装置は、上記主スイッチ及び補助スイッチの少なくとも1つのゼロ電圧スイッチング（ZVS）を行うことを特徴とする請求項1記載の電力変換装置。

【請求項5】

当該電力変換装置は、上記主スイッチ、補助スイッチ及びトランスのうちの少なくとも1つに関連する寄生容量に蓄積されたエネルギーを、共振サイクルにおいて循環させることを特徴とする請求項1記載の電力変換装置。

【請求項6】

上記主スイッチ用の主ドライバを更に備え、

上記補助ドライバは、上記主ドライバから独立している請求項1記載の電力変換装置。

【請求項7】

上記補助スイッチは、主共振サイクルにおいて、上記補助ドライバによってエネルギーを取り出して、自励駆動されることを特徴とする請求項1記載の電力変換装置。

【請求項8】

フライバックコンバータからなる電力変換装置であって、

トランスと、

上記トランスに接続された共振回路とを備え、

上記共振回路は、上記トランスに接続され、第1の共振周波数で動作する第1のコンデンサと、スイッチによって上記第1のコンデンサに並列に選択的に接続され、第2の共振周波数で動作する第2のコンデンサとを有し、

上記第2の共振コンデンサの電圧を検出する比較器と、

上記比較器の出力状態に基づいて、上記スイッチを駆動するドライバとを更に備えることを特徴とする電力変換装置。

【発明の詳細な説明】

【関連出願】

【0001】

米国特許法第119条(e)項のに基づき、2006年2月14日に出願された米国仮特許出願、発明の名称「2端子擬似共振タンク回路」の優先権を主張する。

【技術分野】

【0002】

本発明は、共振回路の分野に関する。詳しくは、本発明は、2端子擬似共振タンク回路に関する。

【背景技術】

【0003】

パワーコンバータの出力密度（power density）及びスイッチング効率を向上させることを目的として、幾つかのパワーコンバータトポロジが長年に亘って研究されている。新たなコンバータトポロジでは、スイッチング周波数を高めながら、コンバータスイッチング損失を低減又は排除することに注目が集まっている。損失を低減し、スイッチング周波数を高めることは、より効率的なコンバータを意味し、これにより、コンバータ部品の大きさ及び重量を削減することができる。更に、高速の複合半導体スイッチ（high speed composite semiconductor switch）、例えば、パルス幅変調（pulse width modulation：PWM）によって動作する金属酸化膜半導体電界効果トランジスタ（metal oxide semiconductor field effect transistor：MOSFET）スイッチの導入によって、近年のフォワード及びフライバックトポロジは、例えば、最大1.0MHz等の非常に高いスイッチング周波数で動作できるようになった。

【0004】

しかしながら、スイッチング周波数が高まると、スイッチング素子及び部品のストレスに関連する損失及び電磁干渉（electromagnetic interference：EMI）雑音が大きくなり、高電圧及び/又は大電流レベルでの半導体スイッチの急速なオン/オフ切換のために生じるスイッチング転流問題（switching commutation problem）が深刻になる虞がある。更に、現代の電子部品は、小さなスペースで、効率的に、望ましくない副次的作用を最

10

20

30

40

50

小化して、複数の機能を実現することが期待されている。例えば、比較的高い出力密度及び高いスイッチング周波数を有する現代の電圧コンバータは、出力又は「負荷」電圧を、入力又は「電源」電圧から分離した整然とした回路トポロジを有する必要がある、及び可変ステップアップ又はステップダウン電圧変換を実現する必要がある。

【 0 0 0 5 】

当該分野では、スイッチング損失を低減又は排除し、E M I 雑音を低減するために、「共振」又は「ソフト」スイッチング技術が採用されることが多くなっている。従来のパワーコンバータトポロジに共振スイッチング技術を適用することによって、高密度及び高周波を実現しながら、スイッチングストレスを低減又は排除し、E M I を低減できる多くの利点が得られる。しかしながら、このようなトポロジは、電力スイッチ（以下では、S 1 及び S 2 として示す）及び複雑な制御に関連する部品を制御するための複雑性のために、商用アプリケーションでの使用は限定されている。

【 0 0 0 6 】

従来のフライバック電圧コンバータトポロジ

図 1 は、フライバック電圧コンバータ（以下、単にコンバータともいう。）1 0 0 を示している。コンバータ 1 0 0 は、トランス 1 0 2 と、抵抗 1 0 4 と、2 つのコンデンサ 1 0 6、1 1 2 と、2 つのダイオード 1 0 8、1 1 0 とを含む。抵抗 1 0 4 とコンデンサ 1 0 6 は、並列に接続されている。並列の抵抗 1 0 4 及びコンデンサ 1 0 6 の 1 つの端子は、トランス 1 0 2 の一次巻線の第 1 の端子に接続されている。ダイオード 1 0 8 のアノードは、トランス 1 0 2 の一次巻線に接続されており、ダイオード 1 0 8 のカソードは、並列の抵抗 1 0 4 及びコンデンサ 1 0 6 の他方の端子に接続されている。入力電圧 V_{IN} は、抵抗 1 0 4 の第 1 の端子に接続されており、及び接地されている。ダイオード 1 1 0 のアノードは、トランス 1 0 2 の二次巻線の第 1 の端子に接続されている。ダイオード 1 1 0 のカソードは、コンデンサ 1 1 2 の第 1 の端子に接続されている。コンデンサ 1 1 2 の第 2 の端子は、トランス 1 0 2 の二次巻線の第 2 の端子に接続されている。スイッチング素子 1 1 5 の第 1 の端子は、トランス 1 0 2 の一次巻線の第 2 の端子に接続されており、トランス 1 0 2 にオン/オフ入力電力サイクルを提供する。スイッチング素子 1 1 5 の第 2 の端子は、検出抵抗 1 1 7 に接続されており、検出抵抗 1 1 7 は、接地されている。負荷 1 1 4 は、通常、トランス 1 0 2 の二次巻線側において、コンバータ 1 0 0 の出力に接続される。

【 0 0 0 7 】

フライバックトポロジは、低出力アプリケーションで用いられる他のトポロジと比較して、単純であるので、長い間、好まれてきた。フライバック「トランス」は、エネルギーの蓄積と、コンバータの絶縁といった 2 つの目的に役立ち、例えば、フォワードコンバータと比較して、理論的には、磁気部品数を最小化する。フライバックを用いる場合の問題点は、スイッチング素子によって生じる比較的高い電圧及び電流ストレスである。更に、主スイッチ側に生じる高いターンオフ電圧（トランス漏れインダクタンスとスイッチ容量間の寄生振動（parasitic oscillation）によって起こされる）のために、従来より、R C D 1 0 8、1 0 6、1 0 4 を使用する必要があった。この寄生振動は、高調波が極めて多く、E M I によって環境を汚染し、余分な熱放散の形式で、スイッチング素子から大きなスイッチング損失を引き起こす。これらのスイッチング損失については、図 2 を用いて、後に更に詳細に説明する。

コンバータ 1 0 0 は、トランス 1 0 2 の一次巻線に亘って入力電圧 V_{IN} が供給され、トランス 1 0 2 の二次巻線を介して、抵抗 1 1 4 として表された負荷に電力を供給するように構成されている。更に図 1 に示すように、トランス 1 0 2 の一次側の電流は、検出抵抗 1 1 7 を介して流れる電流に比例しており、 I_{PRI} として表され、二次側の電流は、 I_{SEC} として表されている。

従来のフライバック電圧コンバータのタイミングチャート

フライバック電圧コンバータ 1 0 0 は、動作中に、損失、雑音及び他の非効率な及び/又は望ましくない作用の影響を受ける。例えば、図 2 は、図 1 のフライバック電圧コンバ

ータ100の動作時に記録された電圧及び電流の信号曲線を示すグラフ200を示している。図2に示すように、グラフ200は、時刻 $t_1 \sim t_5$ の入力電圧 V_{IN} 、スイッチング素子115に亘るドレイン-ソース電圧 V_{DS} 及びスイッチング素子115を介する電流 I_{PRS} を表す信号を示している。更に、図2に示すように、信号曲線は、フライバック電圧コンバータ100のハードスイッチングによって生じる雑音効果及び鋸歯波を含んでいる。スイッチングサイクルにおけるハードスイッチングを行った時点の付近で、リングングによる粗い電子雑音は、特に顕著になっている。更に、上述したように、これらの望ましくない効果は、現代の電圧コンバータ用途において要求されるよりも高いスイッチング周波数によって、更に顕著になる。

【0008】

高スイッチング周波数で生じるスイッチング損失を低減又は排除し、EMI雑音を低減するために、「共振」又は「ソフト」スイッチング技術が採用されることが多くなっている。共振スイッチング技術は、通常、半導体スイッチに直列のコイル-コンデンサ(LC)サブ回路を含み、このサブ回路は、オンにされると、コンバータ内で共振サブ回路として機能する。更に、スイッチングサイクルの間、各コンバータ部品に亘る特定の電圧及び電流条件に応じて、共振スイッチのオン/オフ制御サイクルを調節することによって、ゼロ電圧及び/又はゼロ電流条件下でのスイッチングが実現される。ゼロ電圧スイッチング(zero voltage switching: ZVS)及び/又はゼロ電流スイッチング(zero current switching: ZCS)は、生来的に、周波数に関連するスイッチング損失を低減又は排除することができる。

【0009】

例えば、引用によって本願に援用される、テレファス(Telefus)他による米国特許第5,694,304号、発明の名称「高効率共振スイッチングコンバータ(High Efficiency Resonant Switching Converters)」、引用によって本願に援用される、ヘンツェ(Enze)他による米国特許第5,057,986号、発明の名称「ゼロ電圧共振遷移スイッチングパワーコンバータ(Zero Voltage Resonant Transition Switching Power Converter)」、引用によって本願に援用される、ジタル(Jitaru)による米国特許第5,126,931号、発明の名称「ゼロ電圧における固定周波数シングルエンド型フォワードコンバータスイッチング(Fixed Frequency Single Ended Forward Converter Switching at Zero Voltage)」及び引用によって本願に援用される、アーチャー(Archer)による米国特許第5,177,675号、発明の名称「ゼロ電圧、ゼロ電流共振コンバータ(Zero Voltage, Zero Current, Resonant Converter)」等、共振スイッチング技術を用いた幾つかのパワーコンバータトポロジが提案されている。

【0010】

特にヘンツェの特許文献には、1.0MHz以上の非常に高いスイッチング周波数で動作するシングルエンド型DC-DCフライバックトポロジが開示されている。ここでは、ゼロ電圧共振遷移スイッチングのために、複数のパルス幅変調(pulse width modulated: PWM)スイッチが用いられている。ジタルの特許文献には、ゼロ電圧及び/又はゼロ電流共振技術を採用した既知のフォワード及び/又はフライバックコンバータトポロジの変形例が開示されている。ここでは、特に、一定の周波数で動作する、共振スイッチング技術を利用したフォワードコンバータトポロジが開示されている。アーチャーの特許文献には、主トランスの一次巻線又は二次巻線の何れかに並列に接続された共振変圧器アセンブリを用いた共振フライバックトポロジにおけるゼロ電圧及びゼロ電流のスイッチング技術が開示されている。

【0011】

従来のパワーコンバータトポロジにこのような共振なスイッチング技術を適用することには、高密度、高周波コンバータにとって多くの利点があり、例えば、擬似正弦波形、コンバータの電気部品に対するスイッチングストレスの低減又は排除、周波数に依存する損失の低減、及び/又はEMIの低減等の利点がある。しかしながら、ゼロ電圧スイッチング及び/又はゼロ電流スイッチングを制御する際に生じるエネルギー損失及び共振回路を駆

10

20

30

40

50

動及び制御する際に生じる損失の問題は解決されていない。例えば、共振コンバータ回路と連携する能動クランプを用いて、多くの望ましくない効果を低減しながら、有利な高周波スイッチングを実現する技術も提案されている。このような技術は、例えば、引用によって本願に援用されるテレファスの特許文献に開示されている。

【発明の開示】

【課題を解決するための手段】

【0012】

電力変換装置は、トランスと、第1及び第2の共振コンデンサを有する共振回路と、二次側に配設された整流手段とを備え、共振回路は、主スイッチと、補助スイッチを備える。補助スイッチがオンになると、トランスの一次側インダクタンスと、第1の共振コンデンサとの間のエネルギーの交換によって、第1の共振周波数が生成される。補助スイッチがオフになると、トランスの一次側インダクタンスと、第1及び第2の共振コンデンサとの間のエネルギーの交換によって、第2の共振周波数が生成される。

10

【0013】

本発明の一実施の形態においては、電力変換装置は、以下に限定されるものではないが、フライバックコンバータであってもよく、更に、第2の共振コンデンサの電圧を検出する比較器と、この比較器の出力に基づいて補助スイッチを駆動する駆動手段とを備えていてもよい。本発明は、主スイッチについて、略ゼロ電圧スイッチング (Zero Voltage Switching: ZVS) を行う。更に、本発明は、補助スイッチについて、略ゼロ電圧スイッチング (ZVS) を行う。また、本発明は、主スイッチ、補助スイッチ及びトランス内の殆どの寄生容量に蓄積されたエネルギーを共振サイクルに含ませる。更に、本発明は、主スイッチ用の駆動手段から独立した、補助スイッチ用の駆動手段を提供する。また、本発明は、主共振サイクルから、補助スイッチ用の駆動手段のエネルギーを取り出して、補助スイッチを自己駆動させる。

20

【発明を実施するための最良の形態】

【0014】

以下では、説明のために、多くの詳細事項及び代替を開示する。なお、これらの具体的な詳細事項を使用することなく、本発明を実施できることは当業者にとって明らかである。また、本発明の特徴を不明瞭にしないために、ブロック図では、よく知られた構造及び機器の構造を簡潔に示す。

30

【0015】

擬似共振フライバック型 (Quasi Resonant Flyback type) のパワーコンバータの本発明の好ましい実施の形態に基づいて、本発明の原理を詳細に説明する。なお、本発明は他の種類のコンバータ、例えば、これに限定されるわけではないが、フォワードコンバータにも適用できる。

【0016】

図3の回路は、本発明に基づく擬似共振フライバックコンバータの概念を示している。図3のパワーコンバータは、一次巻線及び二次巻線を有するトランス (303) と、主スイッチ (305) と、補助スイッチ (304) と、第1の共振コンデンサ (306) と、第2の共振コンデンサ (302) と、補助スイッチ (304) を駆動する比較器 (309) とを備える。パワーコンバータは、更に、ダイオード (307) 及びコンデンサ (308) からなる二次整流器回路を備えている。

40

【0017】

更に、図3の回路は、パワーコンバータの一次側に電力を供給するDC電源 (301) を備える。補助スイッチ (304) の比較器 (309) 及び駆動回路は、コンバータ (303) の一次巻線に亘る電圧が、ゼロより大きいとき、補助スイッチ (304) がオン位置になるように構成されている。

【0018】

更に、補助スイッチ (304) の比較器 (309) 及び駆動回路は、コンバータ (303) の一次巻線に亘る電圧が、ゼロ以下のとき、補助スイッチがオフ位置になるように構

50

成されている。したがって、トランス(303)の一次側インダクタンスと、第1の共振コンデンサ(306)との間のエネルギーの交換の結果として、トランス(303)の一次巻線に亘るゼロ以下の電圧に対応する第1の共振周波数が存在する。

【0019】

トランス(303)の一次巻線に亘る電圧がゼロより大きい場合、補助スイッチ(304)は、オン位置になり、第2の共振コンデンサ(302)は、第1の共振コンデンサ(306)に並列に接続される。したがって、トランス(303)の一次側インダクタンスと、第1及び第2の共振コンデンサ(306、302)との間のエネルギーの交換の結果として、トランス(303)の一次巻線に亘るゼロより大きい電圧に対応する、第1の共振周波数より値が低い第2の共振周波数が存在する。

10

【0020】

図6Aは、主スイッチ(305)の駆動信号 $V_{g_{s1}}$ 及び主スイッチ(305)に亘る電圧 $V_{d_{s1}}$ を表している。図3に示すパワーコンバータの単一のスイッチングサイクルに関する以下の説明は、パワーコンバータの出力における最小の負荷の下での定常状態の連続した波形に基づいている。また、本発明は、他の状況下での動作、例えば、以下に限定されるわけではないが、パワーコンバータの出力における一定の負荷の下での動作、及びパワーコンバータの起動時等においても同様の効果を提供する。

【0021】

図3に示すパワーコンバータが、最小の負荷条件下で動作する場合、駆動信号 $V_{g_{s1}}$ のデューティサイクルは、非常に小さくなくてはならない。以下では、主スイッチ(305)がオフにされた瞬間から、次に主スイッチが再びオンにされた瞬間までの、パワーコンバータの1つのスイッチングサイクルについて説明する。主スイッチ(305)がオフになると、第1の共振コンデンサ(306)に亘る電圧は、電源(301)の電圧に略等しくなる。トランス(303)の一次巻線のインダクタンスと、第1の共振コンデンサ(306)との間の共振の結果、主スイッチ(305)に亘る電圧は、高くなり、この結果、第1の共振コンデンサ(306)及びトランス(303)の一次巻線に亘る電圧は低くなる。

20

【0022】

第1の共振周波数の4分の1サイクル後には、主スイッチ(305)に亘る電圧は、電源(301)の電圧と略等しくなり、したがって、第1の共振コンデンサ(306)と、トランス(303)の一次巻線とに亘る電圧は、略ゼロになる。当初は第1の共振コンデンサ(306)に蓄積されていたエネルギーの大部分は、この時点では、トランス(303)のインダクタンスに蓄積されている。更に、この時点で、比較器(309)及び補助スイッチ(304)の駆動回路によって、補助スイッチ(304)がオンになる。トランス(303)の一次巻線のインダクタンスと、並列に接続された第1及び第2の共振コンデンサ(306、302)との間の第2の共振の結果、主スイッチ(305)に亘る電圧は、更に高くなり、したがって、第1の共振コンデンサ(306)とトランス(303)の一次巻線とに亘る電圧が高くなる。

30

【0023】

第2の共振周波数の4分の1サイクル後には、トランス(303)のインダクタンスに蓄積されていたエネルギーの大部分は、第1及び第2の共振コンデンサ(306、302)に移され、このエネルギーは、反対の極性で、第1の共振コンデンサ(306)に亘る元の開始電圧 V_{source} より小さい振幅 V_{reset} を示す。第1及び第2の共振コンデンサ(306、302)と、トランス(303)の一次側インダクタンスとの間の共振の結果、一次巻線に亘る電圧、したがって、主スイッチ(305)に亘る電圧は、減衰し始める。

40

【0024】

第2の共振周波数の4分の1サイクルの後、第1及び第2の共振コンデンサ(306、302)に蓄積されていたエネルギーの大部分は、再びトランス(303)のインダクタンスに蓄積される。この時点では、第1及び第2の共振コンデンサ(306、302)と、

50

トランス(303)の一次巻線とに亘る電圧は、略ゼロとなる。この時点で、補助スイッチ(304)は、補助スイッチの比較器(309)及び駆動回路によって、再びオフ位置に切り換えられる。補助スイッチ(304)がオフ位置に切り換えられた後は、トランス(303)の一次巻線のインダクタンスと、第1の共振コンデンサ(306)の間での元の第1の共振が継続する。

【0025】

第1の共振周波数の4分の1サイクルの後、主スイッチ(305)に亘る電圧は、略ゼロに達するまで更に低下する。この時点で、主スイッチ(305)は、略ゼロ電圧スイッチング状態の下でオンになる。また、補助スイッチ(304)は、比較器(309)が、補助スイッチ(304)に亘る略ゼロ電圧と同時に生じるトランス(303)の一次巻線に亘るゼロ電圧点を検出した結果、略ゼロ電圧スイッチング状態の下で、切り換わる。

【0026】

図6Bは、図3のパワーコンバータの二次側に大きな負荷が接続されている状況での主スイッチ(305)の駆動信号 V_{gs1} 及び主スイッチ(305)に亘る電圧 V_{ds1} を表している。この状況では、トランス(303)のインダクタンスにより多くの量のエネルギーを蓄えるために、主スイッチ(305)は、より長い時間、オンにされる。主スイッチ(305)がオフ位置に切り換えられた後、ゼロ負荷条件の場合と同様に、主スイッチ(305)に亘る電圧 V_{ds1} が上昇する。一旦、主スイッチ(305)に亘る電圧が V_{reset} のレベルに達すると、主スイッチ(305)がオン状態の間に、より長い蓄電時間によって蓄えられたトランス(303)の更なるエネルギーが、トランス(303)の二次側から、二次整流器ダイオード(307)を介して、二次平滑コンデンサ(308)に、そして、最終的に負荷(310)に供給される。図6Cは、主スイッチ(305)に亘る電圧 V_{ds1} に対する二次整流器ダイオード(307)を介する電流 I_d を表している。

【0027】

図4は、本発明の好ましい実施の形態の、より実際的な回路400を表している。補助スイッチ(304)は、寄生容量 C_{iss1} (442)、 C_{oss1} (428)及び C_{rss1} (440)と、その固有のボディダイオード(422)とを有する補助MOSFET(420)によって表される。また、主スイッチ(305)は、寄生容量 C_{iss2} (446)、 C_{oss2} (448)及び C_{rss2} (444)と、その固有のボディダイオード(426)とを有する主MOSFET(424)によって表される。回路400は、更に、トランス(402)と、3つのダイオード(430、432、434)及びコンデンサ(436)を含む補助MOSFET(420)用の駆動回路と、平滑コンデンサ(412)を含む二次整流回路とを備える。

【0028】

図3に簡略化された形式で示す第2の共振コンデンサ(302)は、図4では、 C_{RES} (438)に直列に追加された C_{oss1} (428)及び C_{rss1} (440)と、更に追加された C_{oss2} (448)及び C_{rss2} (444)とによって表される。図3の第1の共振コンデンサ(306)は、図4では、コンデンサ C_{RES} (438)によって表される。当業者にとっては、明らかであるが、回路内のダイオードの存在及び補助MOSFETのスイッチングの結果、有効な共振容量、したがって、スイッチングサイクルの4つの象限の共振周波数は、図3の簡略化された回路の共振周波数とは、僅かに異なる。

【0029】

例えば、図3及び図4のフライバック電圧コンバータを始めとする殆どのシングルエンド型パワーコンバータにおいて、スイッチングMOSFETに亘る電圧レベル V_{ds1} が安全動作領域内に収まるように、リセット電圧を制限し続けることが望ましい。この状況では、トランス(402)の一次巻線に亘るリセット電圧 V_{res} は、主MOSFET(424)がオンの間のトランス(402)の一次巻線に亘る電圧 V_{de} より低い。主MOSFET(424)のゼロ電圧スイッチングを実現するためには、最大のリセット電圧 V

$r_{e s}$ 点における有効な共振容量内のエネルギー E_{high} は、主 MOSFET (424) をオンにする直前の有効な共振容量内のエネルギー E_{low} 以上である必要がある。以下の式は、電圧及び容量の関数として E_{low} 及び E_{high} の値を表している。

【0030】

【数1】

$$E_{low} = V_{source}^2 (C_{oss1} + C_{oss2} + C_{rss1} + C_{rss2}) / 2 \quad \dots \text{式1}$$

【0031】

【数2】

$$E_{high} = (V_{RES}^2 (C_{RES} + C_{oss1} + C_{rss1} + [C_{iss1} \cdot C_{DV}] / [C_{iss1} + C_{DV}])) / 2 \quad \dots \text{式2}$$

【0032】

主 MOSFET (424) の ZVS を実現するためには、以下の式を満たす必要がある。

【0033】

【数3】

$$E_{high} = E_{low} \quad \dots \text{式3}$$

【0034】

C_{RES} の値は、式1、式2及び式3から算出できる。

【0035】

本発明の好ましい実施の形態を示す図4は、更に、コンデンサ C_{RES} (438) に亘る電圧から補助 MOSFET (420) のゲートを駆動する原理を示している。トランス (402) の一次巻線に亘る電圧の立ち上がりエッジがゼロに達したとき、補助 MOSFET (420) のボディダイオード (422) が導通を開始し、これにより、図3の簡略化された回路に示している補助スイッチ (304) がオンに切り換えられる。また、この時点で、ダイオード (432) は、導通を開始し、 C_{DV} (436) を介して C_{iss1} (442) の充電を開始する。コンデンサ C_{RES} (438) に亘る電圧の更なる上昇は、ゲート駆動コンデンサ C_{DV} (436) と、追加された寄生容量 C_{iss1} (442) 及び C_{rss1} (440) とによって分割される。

【0036】

C_{iss1} (442) に亘る電圧が補助 MOSFET (420) の閾値電圧に達すると、補助 MOSFET (420) は、オンになる。なお、リセット電圧 V_{res} と、補助 MOSFET (420) のゲートの最大電圧との間の比率は、補助 MOSFET (420) の安全動作領域内に収まるように選択される。この比率は、駆動コンデンサ C_{DV} (436) の値によって調整することができる。 C_{RES} (438) に亘る電圧がゲート電圧のレベルと同じレベルに低下するまで補助 MOSFET (420) のゲート電圧は、略不変に維持される。 C_{RES} (438) に亘る電圧が更に低下すると、ダイオード (434) が導通を開始し、補助 MOSFET (420) のゲート電圧をゲート閾値電圧に達するまで引き下げ、この時点で、補助 MOSFET (420) がオフになる。更に、ダイオード (430、432、434) は、 C_{RES} (438) に亘る電圧がゼロより大きく低下することを防止している。

【0037】

図6D及び図6Eは、それぞれ、負荷がゼロの場合 (図6D) 及び通常の負荷 (図6E) の下での主 MOSFET (424) に亘る電圧 V_{ds1} に対する補助 MOSFET (420) のゲート電圧を表している。

10

20

30

40

50

【 0 0 3 8 】

本発明の実施の形態に基づく実際の回路、例えば、以下に限定されるわけではないが、図4の回路において、トランス(402)は、例えば、漏れインダクタンス等の他の寄生成分を含んでいてもよい。第1及び第2の共振コンデンサ(306、302)と、トランス(402)の他の寄生成分との間における更なる共振は、更なる電圧フリッカを引き起こすことがあり、この電圧フリッカは、図6A~図6Eに示すように、波形に重ねられる。これらの更なる電圧フリッカによって、波形が歪むことがあるが、本発明の原理に基づく動作は阻害されない。

【 0 0 3 9 】

上述のように、図3の回路300は、エネルギーを蓄積及び放出する一定の寄生容量を更に含む。図4は、代表的な寄生容量と共に図3の共振フライバックポロジの他の具体例を示しており、図5は、図4の回路400を更なる共振と共に示している。図5に示すように、回路500は、非寄生(実際の)容量 C_{503} 、 $C_{DV}(536)$ 、 $C_{RES}(538)$ と、寄生容量 $C_{r_{ss}1}(540)$ 、 $C_{i_{ss}1}(542)$ 、 $C_{r_{ss}2}(544)$ 、 $C_{i_{ss}2}(546)$ 、 $C_{o_{ss}1}(528)$ 、 $C_{o_{ss}2}(548)$ と、スイッチ $S1$ 、 $S2$ とを含む。全て並列に接続された、MOSFET(524)、ダイオード(526)及び寄生容量 $C_{o_{ss}2}(548)$ によって構成されるスイッチ $S1$ は、幾つかの実施の形態において、主スイッチとして機能する。

【 0 0 4 0 】

したがって、MOSFET(524)のゲートリード線は、通常、回路500のコントローラ及び/又はドライバに接続されている。また、回路500は、トランス(502)の二次巻線に接続されたダイオード(510)、コンデンサ(512)、及び通常、整流回路を含む負荷(514)を備える。

【 0 0 4 1 】

更に、図5は、トランス(502)の一次巻線が、インダクタンス $L(501)$ 、 $L_{RES}(516)$ 、 $L_{MAG}(518)$ を有することを示している。したがって、トランス(502)は、寄生容量 $C_{r_{ss}2}(544)$ に並列に接続されるとともに、スイッチ $S2$ を介して、寄生容量 $C_{r_{ss}1}(540)$ に並列に選択的に接続されており、コイル-コンデンサ(LC)回路が形成されている。例えば、寄生容量 $C_{r_{ss}1}(540)$ は、スイッチ $S2$ を用いて、コイル-コンデンサ回路に選択的に接続及び切断され、例えば、複数の周波数を生成する等、回路の特性を有益に変更できる。図5の例示的な実施の形態500に示すように、スイッチ $S2$ は、補助スイッチとして機能し、全てが並列に接続されたMOSFET(520)と、ダイオード(522)と、寄生容量 $C_{o_{ss}1}(528)$ とを備える。スイッチング周波数については、後に図7を用いてより詳細に説明する。

ゼロ電圧スイッチング

図3の回路300、図4の回路400、及び図5の回路500は、2つの異なる周波数及びゼロ電圧スイッチングを用いて有効に動作させることができる。これらの2つの周波数について、図3を参照して説明する。第1の周波数 f_1 は、補助スイッチ(304)がオンになると生成される。補助スイッチ(304)がアクティブ、すなわちオンになると、第2の共振コンデンサ(302)は、第1の共振コンデンサ(306)及びトランス(303)の一次巻線を含むコイル-コンデンサ回路に並列に接続される。したがって、第1の周波数 f_1 は、以下のように表される。

【 0 0 4 2 】

【 数 4 】

$$f_1 = 1 / [2\pi \sqrt{L * \Sigma(C_{302} + C_{306})}]$$

【 0 0 4 3 】

ここで、 L は、一次巻線のインダクタンスであり、 C_{302} は、図3に示す第2の共振コンデンサ(302)の容量であり、 C_{306} は、第1の共振コンデンサ(306)の容

10

20

30

40

50

量である。

【 0 0 4 4 】

【 数 5 】

$$f_2=1/[2\pi\sqrt{L*C_{306}}]$$

【 0 0 4 5 】

図 7 は、幾つかの実施の形態のゼロ電圧スイッチングに関連して、これらの 2 つの異なる周波数 f_1 、 f_2 を概念的により詳細に示している。詳しくは、図 7 は、擬似正弦波形又は正弦波形を有する信号図 7 0 0 を示している。図 7 に示すように、第 1 の周波数 f_1 は、X 軸より上の信号曲線の部分によって表され、第 2 の周波数 f_2 は、X 軸より下の信号曲線の部分によって表される。更に、この図からわかるように、第 1 の周波数 f_1 から第 2 の周波数 f_2 への切替は、ゼロ電圧スイッチングによって行われ、第 2 の周波数 f_2 から第 1 の周波数 f_1 への切替も、ゼロ電圧スイッチングによって行われる。上述のように、このような切替は、より効率的であり、例えば、EMI、雑音及び高調波等の望ましくない作用を抑制する。

10

効果

電力変換の分野では、従来より最も伝統的な電源技術の 1 つは、フライバック電圧コンバータである。フライバック技術は、エネルギーを蓄積及び放出することによって、DC 高電圧又は DC 低電圧を変換する。フライバック型変換は、通常、高電力アプリケーションには向いていないが、例えば、約 1 0 0 ワットまでの小電力及び中電力の電力変換に向いていると考えられている。したがって、フライバック技術は、実装寸法が小さく、電気エネルギー効率が高く、(雑音及びノイズ又は EMI 効果に関して) 電気環境への影響が小さいことから、電力変換の分野における特定のアプリケーションでは、今でも有益なトポロジであると考えられている。しかしながら、現代の高周波及びノイズ又は高電力アプリケーションでは、従来技術、例えば、フライバック変換は、自然法則に基づく幾つかの望ましくない作用を生じる。例えば、ランドの法則及びマクスウェルの法則によれば、周波数によって生成される磁界は、例えば、電圧コンバータアプリケーションのスイッチング周波数等の動作周波数に依存する。したがって、周波数が高くなるに従って、磁界によって導入される成分は、より小さくなる。様々な研究者が、電圧変換における磁気効果の問題の解決策として、この特性を利用してきた。具体的には、スイッチング周波数を高めることによって、高速スイッチング電気部品によって当然発生する磁界及び特性は、より小さくなる。なお、高周波動作は、トレードオフを有する。例えば、多くのハードスイッチングを用いることによる高周波動作によって、スイッチング損失及び雑音レベルの増加に加えて、高調波が増加した望ましくない波形が生成される。したがって、当該分野における高周波による解決法は、1 つの望ましくない要素を低減させるのみである。すなわち、通常は、望ましくない磁気効果だけが低減される代わりに、他の多くの望ましくない作用が生じる。

20

30

【 0 0 4 6 】

これらの更なる望ましくないトレードオフのために、ヒートシンク、より大きなサイズの電源等の対応策が必要となり、この結果、効率が悪く、コストが高くなる。このように、磁気を低減するために高い周波数を用いるトレードオフによって、システムに正味損失が生じる。しかしながら、物理法則のための望ましくない磁気効果を低減するには、より高い動作周波数を使用する必要がある、それに伴う幾つかの弊害を避けることはできない。

40

【 0 0 4 7 】

詳しくは、電源において、最も複雑な部品は、通常、トランス及びトランジスタである。スイッチング周波数を高めると、これらの電気部品の磁界の幾何学的形状の断面積が減少し、スイッチングの望ましくない磁気効果が低減される。しかしながら、動作周波数を高めると、鋸歯波形が生じることが従来より知られている。また、これらのハードスイッ

50

チング波形は、大量の雑音及び非効率なスイッチングによる損失を含む。更に、このような雑音が多い鋸歯波形は、高調波を多く含み、更なる望ましくない作用を生じ、効率が悪い。

【 0 0 4 8 】

以上のような観点から、本発明に基づく幾つかの実施の形態は、共振高周波を導入することによって高周波動作を有利に用いて、ハードスイッチングの作用を低減し、スイッチングを「よりソフト」にする。これらの実施の形態は、応急措置的な対応策に頼るのではなく、共振（周波数）を適用することによって、基本的な電圧コンバータ回路を変更する。上述した実施の形態は、このような共振型回路の動作を示しており、この回路は、スイッチングトランジスタ及びダイオード素子を正弦波形により近似する「ソフトモード」で動作させる。更に、これらの実施の形態では、周期的で正弦波的なスイッチが、正弦波形の立ち上がり部分又は立ち下がり部分で切り換えられる前に、電圧及び/又は電流がゼロ値に近付くのでスイッチング損失がなく、又は最小化されている。

10

【 0 0 4 9 】

幾つかの実施の形態では、コンデンサ及びコイルが共振回路を形成し、幾つかの実施の形態では、コンデンサ（実際の部品）をトランスのコイル（固有のコイル）に並列に接続して、並列共振回路を形成する。これらの種類の実現例の両方において、寄生容量は、好ましくは、負の電流を生成して電源に戻す。このように、通常、システムにとって問題となることが多い寄生容量が、共振タンク及び実際の容量と連携して、エネルギーを蓄積及び放出する大きなコンデンサとして機能する。換言すれば、実際の、すなわち能動部品及び寄生部品を含む全ての部品は、完全な共振回路を構成する。したがって、寄生部品を含むシステムの部品によって生成されるエネルギーの全て又は大部分は、（通常、低周波モードにおいて）負荷及び（高周波モードにおいて）電源の何れかに伝えられる。

20

【 0 0 5 0 】

特に、幾つかの実施の形態において、周期的な動作は、一連の減衰された正弦波形によって、擬似共振蓄積タンクを実現する。更に、幾つかの実施の形態では、高周波サイクルのエネルギーが、低周波サイクルのエネルギーと略同等になるように、システムのエネルギー平衡を維持する。

【 0 0 5 1 】

また、上述したように、本発明の幾つかの実施の形態は、2つの端子のみを有する。これらの2つ端子のみによる構成は、製造及び商業的見地の両方にとって有益である。例えば、幾つかの実施の形態の共振タンク回路は、能動部品を有し、これらの能動部品は、2つの端子だけを用いてトランスに接続することができ、優れた製造設計が実現される。更に、2つの端子のみを有する設計では、ピンが2本で済み、これは、パッケージング及び商業的見地の両方にとって有益である。

30

【 0 0 5 2 】

多数の具体的な詳細事項を参照して本発明について説明したが、本発明の範囲から逸脱することなく、他の特定の形式によっても本発明を実施できることは、当業者にとって明らかである。例えば、特定の実施の形態では、図3に示す主スイッチ（305）のドレイン電圧 V_D は、約100Vであり、ゲート電圧 V_G は、約20Vボルトであり、電流 I_{P_R} は、約200mAであり、 $I_{S_E_C}$ は、約2.0Aであってよく、幾つかの実施の形態のコイルのインダクタンスは、約600 μ Hであってよい。しかしながら、これらの特定の信号及び値は、特定の電力に応じた実現例毎に異なることは、当業者にとって明らかである。したがって、本発明は、上述した詳細な説明に限定されず、添付の特許請求の範囲によって定義されることは当業者にとって明らかである。

40

【 図面の簡単な説明 】

【 0 0 5 3 】

【 図 1 】 従来フライバックトポロジを示す図である。

【 図 2 】 図 1 のフライバックトポロジのタイミングチャートを示す図である。

【 図 3 】 本発明の2端子共振タンク回路を示す図である。

50

- 【図4】寄生容量と共に、2端子共振タンク回路の他の実施の形態を示す図である。
- 【図5】図4の回路を寄生容量及び共振と共に示す図である。
- 【図6A】図3、図4及び5に示す回路の動作のタイミングチャートである。
- 【図6B】図3、図4及び5に示す回路の動作のタイミングチャートである。
- 【図6C】図3、図4及び5に示す回路の動作のタイミングチャートである。
- 【図6D】図3、図4及び5に示す回路の動作のタイミングチャートである。
- 【図6E】図3、図4及び5に示す回路の動作のタイミングチャートである。
- 【図7】擬似正弦波形又は正弦波形を有する信号を示す図である。

【図1】

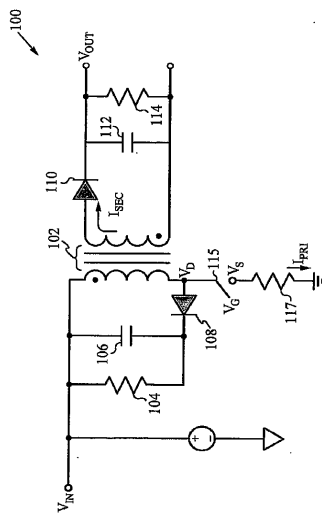


Fig. 1 (Prior Art)

【図2】

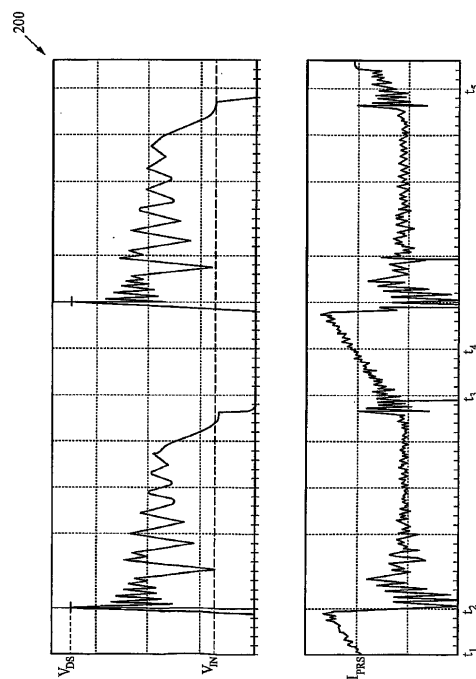


Fig. 2 (Prior Art)

【 図 3 】

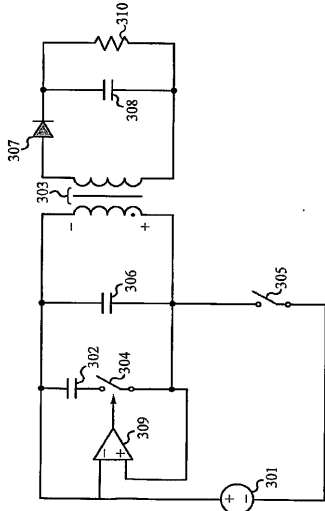


Fig. 3

【 図 4 】

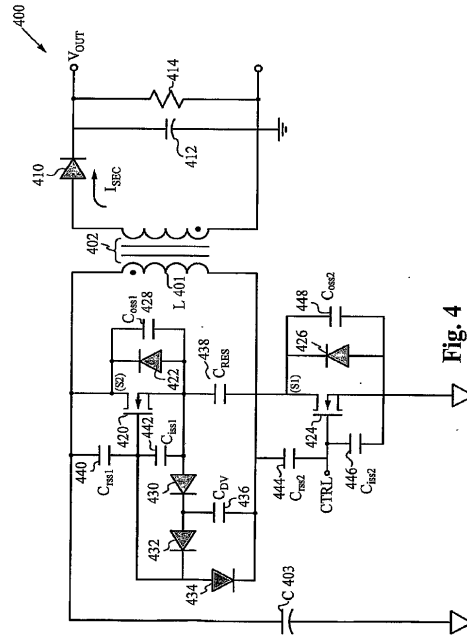


Fig. 4

【 図 5 】

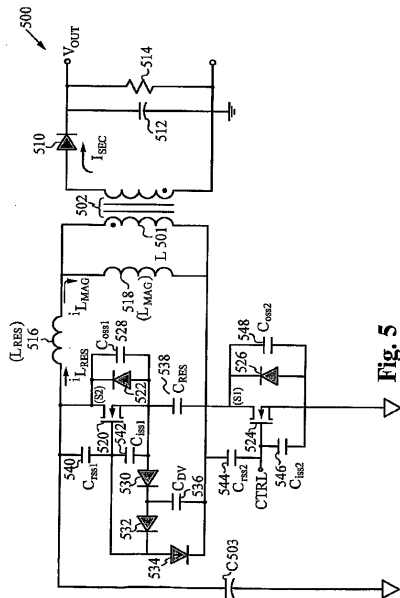


Fig. 5

【 図 6 A 】

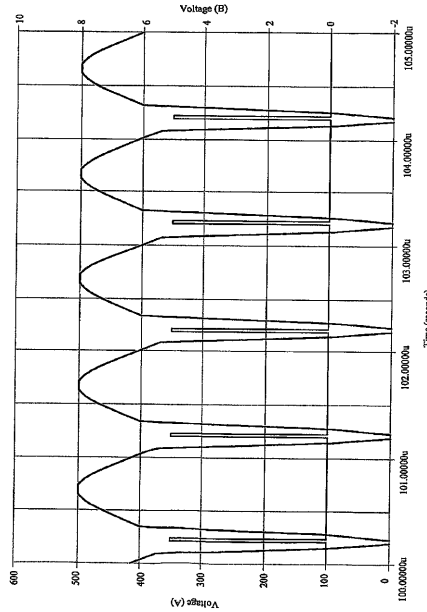


Fig. 6A

【 6 B 】

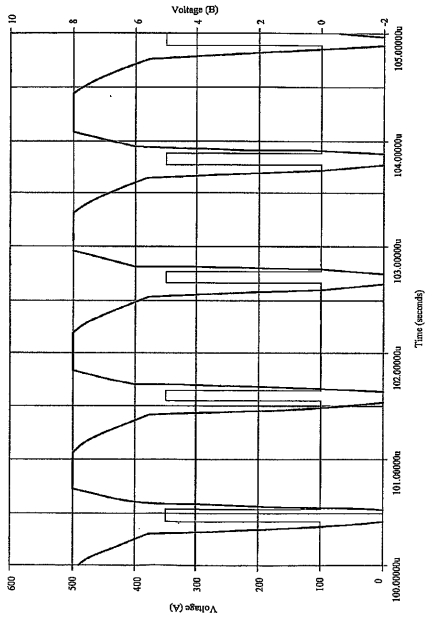


Fig. 6B

【 6 C 】

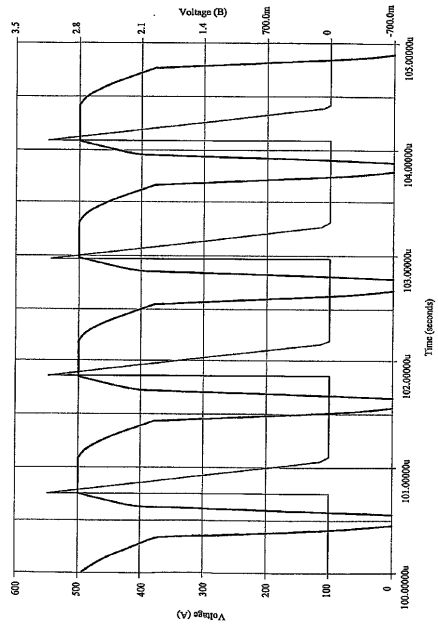


Fig. 6C

【 6 D 】

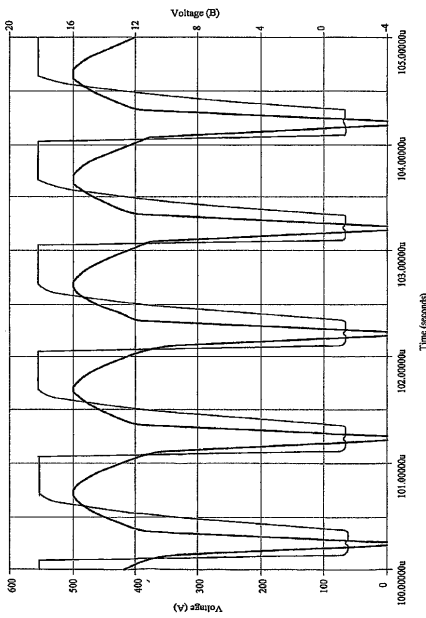


Fig. 6D

【 6 E 】

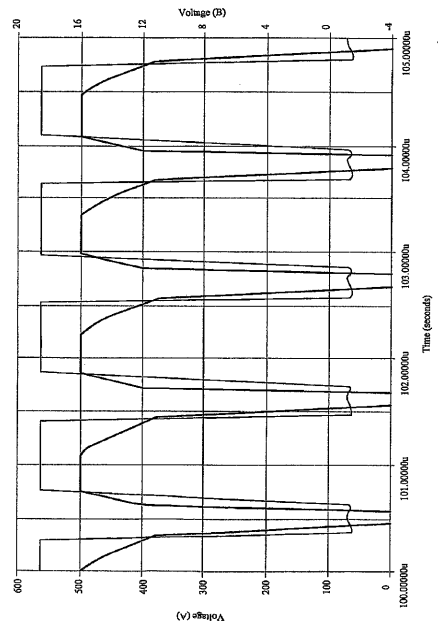


Fig. 6E

【 7 】

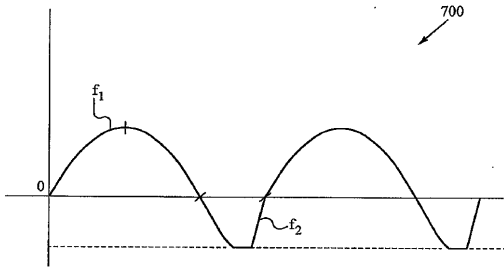


Fig. 7

フロントページの続き

(72)発明者 ジャンセン、アライアン
アメリカ合衆国 カリフォルニア州 9 1 3 6 0 サウザンド オークス、サンダンス ストリー
ト 4 0 2

(72)発明者 テレフス、マーク
アメリカ合衆国 カリフォルニア州 9 4 5 6 3 オリンダ、ウッダクレス コート 2 2

審査官 槻木澤 昌司

(56)参考文献 特開2001-319767(JP,A)
特開2003-219659(JP,A)
特開2004-312794(JP,A)
特開平08-280178(JP,A)
米国特許第05712772(US,A)

(58)調査した分野(Int.Cl., DB名)
H02M 3/28