

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2006 年 7 月 6 日 (06.07.2006)

PCT

(10) 国際公開番号
WO 2006/070649 A1

(51) 国際特許分類:
H01J 9/02 (2006.01) H01J 11/02 (2006.01)
H01J 9/20 (2006.01)

(21) 国際出願番号: PCT/JP2005/023406

(22) 国際出願日: 2005 年 12 月 20 日 (20.12.2005)

(25) 国際出願の言語: 日本語

(26) 国際公開の言語: 日本語

(30) 優先権データ:
特願 2004-376332
2004 年 12 月 27 日 (27.12.2004) JP

(71) 出願人 (米国を除く全ての指定国について): 旭硝子株式会社 (ASAHI GLASS CO., LTD.) [JP/JP]; 〒1008405 東京都千代田区有楽町一丁目 1 2 番 1 号 Tokyo (JP).

(72) 発明者; および

(75) 発明者/出願人 (米国についてのみ): 佐藤 了平 (SATO, Ryohei). 岩田 剛治 (IWATA, Yoshinori). 中川 浩司 (NAKAGAWA, Koji). 田中 健治 (TANAKA, Kenji). 高木 悟 (TAKAKI, Satoru).

(74) 代理人: 小栗 昌平, 外 (OGURI, Shohei et al.); 〒1076013 東京都港区赤坂一丁目 1 2 番 3 2 号 アーク森ビル 1 3 階 栄光特許事務所 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, LY, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SM, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

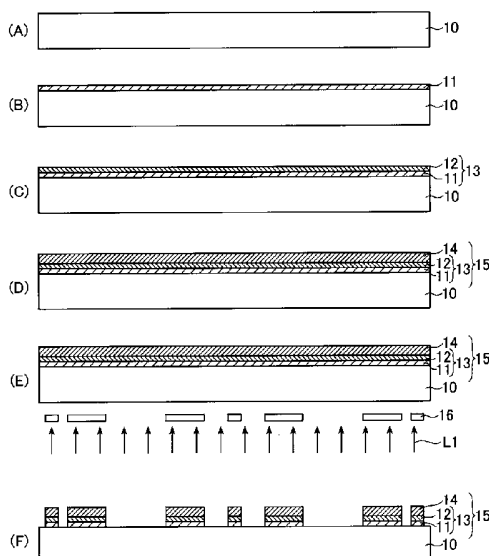
(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IS, IT, LT, LU, LV, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:
— 国際調査報告書

2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

(54) Title: PATTERN FORMING METHOD AND ELECTRONIC CIRCUIT

(54) 発明の名称: パターン形成方法および電子回路



(57) Abstract: A pattern forming method by which a pattern for an electronic circuit and the like can be formed by a small number of steps without using a strongly acidic or strongly alkaline etching solution. The pattern forming method is provided with a stacked body forming step for forming a stacked body (15) of a reflection preventing layer (13) and a thin film layer (14) by successively forming the reflection preventing layer (13) and the thin film layer (14) on one main plane of a transparent substrate (10), and a stacked body opening section forming step for forming an opening section on the stacked body (15) by irradiating the stacked body (15) with a first laser beam (L1).

[続葉有]



(57) 要約:

本発明は、少ない工程数で、強酸性や強アルカリ性を示すエッチング液を用いることなく電子回路などのパターンを形成できる、パターン形成方法を提供することを課題とする。本発明のパターン形成方法は、透明基板（１０）の一方主面上に、反射防止層（１３）と薄膜層（１４）とを順次形成し、前記反射防止層（１３）と前記薄膜層（１４）との積層体（１５）を形成する積層体形成工程と、前記積層体（１５）に第１レーザ光（Ｌ１）を照射して、前記積層体（１５）に開口部を形成する積層体開口部形成工程とを備える。

明 細 書

パターン形成方法および電子回路

技術分野

- [0001] 本発明は、電子回路に備えられるパターンの形成方法、ならびに、プラズマディスプレイ基板などの電子回路に関する。

背景技術

- [0002] プラズマディスプレイパネル(以下、「PDP」ともいう)は、薄型化が可能で、かつ大型化が容易であり、さらに軽量、高解像度等の特徴を有するため、表示装置としてCRTに替わる有力候補として注目されている。

PDPはDC型とAC型に大別されるが、その動作原理は、ガス放電に伴う発光現象を利用したものである。例えばAC型では、図15に示すように、対向して配置された透明な前面基板1と背面基板2との間に形成した隔壁3によりセル空間を区画してセルを画定し、セル内には可視発光が少なく紫外線発光効率が高いHe+Xe、Ne+Xeなどのペニング混合ガスを封入する。そしてセル内でプラズマ放電を発生させ、セル内壁の蛍光体層9Aを発光させて表示画面上に画像を形成する。

- [0003] PDPは、一般的に、前面基板1上に、プラズマ放電を発生させるための表示電極5と、表示電極5の一部の上に設けられており表示電極5の抵抗を低減するバス電極6と、表示電極5およびバス電極6がプラズマに侵食されることや、背面基板2上に形成されている電極に接触することを防ぐ誘電体層8およびMgO層9と、また、必要に応じて、外光の反射を低減するブラックストライプ4とを備えたプラズマディスプレイ基板を有している。また、背面基板2上に、情報を書き込むためのアドレス電極7を備えている。

- [0004] このPDPを製造するときには、前面基板1上に、透明な導電材料を用いて表示電極5を形成した後に、表示電極5の一部の上に、導電材料を用いてバス電極6を形成する。また、ブラックストライプ4を備える場合には、さらにブラックストライプ4を形成する。

ついで、誘電体層8とMgO層9を形成する(特許文献1、非特許文献1、非特許文

献2参照)。

[0005] ところで、表示電極5やバス電極6などを形成する場合には、導電材料によって形成された薄層を、所定の形状に加工する。薄層の形状を加工する方法としては、レジストを用いたウェットエッチングが採用されている。

[0006] しかしながら、ウェットエッチングによる薄層の加工は、最初に、薄層上にレジスト層を形成した後に、レジスト層の露光および現像を行ってレジスト層に開口部を形成し、ついで、エッチング液を用いて開口部に露出した薄層をエッチングし、最後にレジスト層を剥離することによってなされるために、多くの工程を必要とする。

また、ウェットエッチングは、表示電極5やバス電極6など、各部材を形成する毎に行うために、1つのPDPを製造するに際して、複数回行う。

[0007] したがって、ウェットエッチングによって薄膜を所定の形状に加工する場合には、PDPの製造に必要となる工程数が膨大になる。工程数が多いと、製造に必要となる作業が増えるために、煩雑な作業の増加やコストの上昇などの不都合が生じる。

[0008] また、コントラストをさらに向上させて、画像を鮮明にするために、前面基板1上に、ブラックストライプ4を形成することが提案されている。

しかしながら、ブラックストライプ4は、表示電極5やバス電極6などとは別工程で形成される。また、ブラックストライプ4を形成するときにも、ウェットエッチングによって所定の形状にする必要がある。したがって、PDPは、ブラックストライプ4を形成することによって、製造に必要となる工程数がさらに増加する。

[0009] また、ウェットエッチングに用いられるエッチング液は、強酸性や強アルカリ性を示すために、例えばそのまま廃棄すると環境負荷が大きいなどの問題点を有し、取り扱いが困難である。したがって、PDPを製造するときにウェットエッチングを行う場合には、エッチング液の取り扱いに伴った煩雑な作業を行う必要がさらに生じ、製造に必要となる工程数がさらに増加する。

[0010] さらに、ウェットエッチングは、上述したPDP以外の電子回路のパターンを形成するときにも用いられる。

電子回路のパターンは、近年、急速に進展する高度情報化社会に対応するために、より複雑化している。したがって、パターンの複雑化に伴い、電子回路を作製する

場合にも、ウェットエッチングを行うことによる工程数が大幅に増加し、上述したような煩雑な作業の増加や、コストの上昇などの不都合が生じる。

特許文献1:特開平7—65727号公報

非特許文献1:内田龍男、内池平樹著、「フラットパネル・ディスプレイ大辞典」、工業調査会、2001年12月25日、p. 583—585

非特許文献2:奥村健史著、「フラットパネル・ディスプレイ2004実務編」、日経BP社、p. 176—183

発明の開示

発明が解決しようとする課題

- [0011] 本発明は、以上説明した従来の実情を鑑みて提案されたものであり、ウェットエッチングを行うことなく、工程数を少なくしかつコストの低減を図ることが可能なパターン形成方法を提供することを目的とする。また、この形成方法により形成されるパターンを備える電子回路を提供することを目的とする。

課題を解決するための手段

- [0012] 本発明は、上記の課題を解決するために、以下の(1)～(12)に示すパターン形成方法、およびこれにより形成される、電極および／またはブラックストライプ、ならびにこれを用いた電子機器などを提供するものである。
- [0013] (1)透明基板の一方主面上に、反射防止層と薄膜層とを順次形成し、前記反射防止層と前薄膜層とからなる積層体を形成する積層体形成工程と、前記積層体に第1レーザ光を照射して、前記積層体に開口部を形成する積層体開口部形成工程とを備えるパターン形成方法。
- [0014] (2)前記反射防止層は、クロム酸化物および／またはチタン酸化物を含有する第1反射防止層と、金属クロムおよび／または金属チタンを含有する第2反射防止層とを備える前記(1)に記載のパターン形成方法。
- [0015] (3)前記第1レーザ光は、波長が500～1500nm、エネルギー密度が2～40J/cm²である前記(1)または(2)に記載のパターン形成方法。
- [0016] (4)前記積層体形成工程の前段に、前記透明基板の該一方主面上に、透明層を形成する透明層形成工程と、前記透明層形成工程に引き続いて、前記透明層に第2レ

ーザ光を照射して、前記透明層に開口部を形成する透明層開口部形成工程とを備える前記(1)～(3)のいずれかに記載のパターン形成方法。

(5)前記積層体開口部形成工程の後段に、前記透明基板の該一方主面上に、透明層を形成する透明層形成工程と、前記透明層形成工程に引き続いて、前記透明層に第2レーザ光を照射して、前記透明層に開口部を形成する透明層開口部形成工程とを備える前記(1)～(3)のいずれかに記載のパターン形成方法。

[0017] (6)前記第2レーザ光は、波長が500～1500nm、エネルギー密度が2～40J/cm²である前記(4)または(5)に記載のパターン形成方法。

[0018] (7)前記薄膜層形成工程の後段に、保護層を形成する保護層形成工程を備える前記(1)～(6)のいずれかに記載のパターン形成方法。

[0019] (8)前記(1)～(7)のいずれかに記載のパターン形成方法によって形成される電子回路。

[0020] (9)(8)に記載の電子回路を有する電子機器。

[0021] (10)前記(1)～(6)のいずれかに記載のパターン形成方法によって形成されるパターンを、プラズマディスプレイ基板用の電極および／またはブラックストライプとして備える、プラズマディスプレイ基板。

(11)前記(1)～(6)のいずれかに記載のパターン形成方法によって形成されるパターンを、プラズマディスプレイ基板用の電極およびブラックストライプとして備える、プラズマディスプレイ基板。

[0022] (12)透明基板の一方主面上に、クロム酸化物および／またはチタン酸化物からなる第1反射防止層と、金属クロムおよび／または金属チタンからなる第2反射防止層と、銅からなる薄膜層とを有するパターンをプラズマディスプレイ基板用の電極および／またはブラックストライプとして備える、プラズマディスプレイ基板。

(13)透明基板の一方主面上に、クロム酸化物および／またはチタン酸化物からなる第1反射防止層と、金属クロムおよび／または金属チタンからなる第2反射防止層と、銅からなる薄膜層と、透明層とを有するパターンをプラズマディスプレイ基板用の電極および／またはブラックストライプとして備える、プラズマディスプレイ基板。

[0023] (14)前記電極および／または前記ブラックストライプは、前記透明基板の他方主面

側から入射する可視光の反射率が50%以下である前記(12)または(13)に記載のプラズマディスプレイ基板。

[0024] (15)前記(12)、(13)または(14)に記載のプラズマディスプレイ基板を備えるプラズマディスプレイパネル。

発明の効果

[0025] 本発明によれば、反射防止層と薄膜層とからなる積層体、好ましくはさらに透明層を含む積層体を一括してパターンニングできるため、従来より少ない工程数でパターンを形成することが可能となる。したがって、本発明によれば、電子回路のパターンおよび電子回路を、低コストで効率よく製造することが可能となる。

[0026] また、本発明によれば、ウェットエッチングを施すことなくパターンを形成することが可能となる。したがって、本発明によれば、強酸性や強アルカリ性を示すエッチング液を用いる必要がなくなるために、パターンを形成するときに、エッチング液の取り扱いに伴って生じる煩雑な作業を削減することが可能となる。また、ウェットエッチングを施すことによる工程数の増加を、回避することが可能となる。

[0027] また、本発明のパターン形成方法により形成されたパターンをPDP用途に用いる場合は、本発明のパターン形成方法によりプラズマディスプレイ基板用ブラックストライプとプラズマディスプレイ基板用電極(表示電極およびバス電極)とを同時に形成することができる。また、プラズマディスプレイ基板用電極および／またはプラズマディスプレイ基板用ブラックストライプと基板との間に反射防止層を形成することで、PDPとして画像を表示するときに、電極やブラックストライプが映し出されることを回避できる。

[0028] また、積層体形成工程の前段または積層体開口部形成工程の後段に透明層を形成する場合には、透明層を透明電極とし、薄膜層をバス電極としたプラズマディスプレイ基板用ブラックストライプとプラズマディスプレイ基板用電極とを同時に形成できる。

図面の簡単な説明

[0029] [図1]図1(A)～(F)は本発明のパターン形成方法を示す概略断面図である。

[図2]図2は薄膜層上に保護層を形成した状態を示す断面図である。

[図3]図3は、本発明のプラズマディスプレイ基板用の電極および／またはブラックストライプの形成方法の好適実施例により形成されたプラズマディスプレイ基板用の電極および／またはブラックストライプを備える基板の概略平面図である。

[図4]図4は図3に示す基板のA-A'線断面概略図である。

[図5]図5(A)～(D)は、本発明のパターン形成方法のうち、透明層形成工程と、透明層開口部形成工程とを示す概略図である。

[図6]図6(E)～(I)は、本発明のパターン形成方法のうち、積層体形成工程と、積層体開口部形成工程とを示す概略図である。

[図7]図7は、透明層を備えるプラズマディスプレイ基板用の電極および／またはブラックストライプの形成方法により形成されたプラズマディスプレイ基板用の電極および／またはブラックストライプを備える基板の概略平面図である。

[図8]図8は図7に示す基板のB-B'線の断面概略図である。

[図9]図9は図7に示す基板の別の態様のB-B'線の断面概略図である。

[図10]図10(A)～(C)は、実施例1におけるプラズマディスプレイ基板用の電極および／またはブラックストライプの形成工程のうち、積層体形成工程を示す概略図である。

[図11]図11(D)～(F)は、実施例1におけるプラズマディスプレイ基板用の電極および／またはブラックストライプの形成工程のうち、積層体開口部形成工程を示す概略図である。

[図12]図12(A)～(C)は、実施例2におけるプラズマディスプレイ基板用の電極および／またはブラックストライプの形成工程のうち、透明層形成工程と透明層開口部形成工程とを示す概略図である。

[図13]図13(D)～(F)は、実施例2におけるプラズマディスプレイ基板用の電極および／またはブラックストライプの形成工程のうち、積層体形成工程を示す断面図である。

[図14]図14(G)および(H)は、実施例2におけるプラズマディスプレイ基板用の電極および／またはブラックストライプの形成工程のうち、積層体開口部形成工程を示す断面図である。

[図15]図15は従来のPDPの概略構成を示す概略図である。

符号の説明

- [0030]
- 1 前面基板
 - 2 背面基板
 - 3 隔壁
 - 4 ブラックストライプ
 - 5 表示電極
 - 6 バス電極
 - 7 アドレス電極
 - 8 誘電体層
 - 9 MgO層
 - 9A 蛍光体層
 - 10 透明基板
 - 11 第1反射防止層
 - 12 第2反射防止層
 - 13 反射防止層
 - 14 薄膜層
 - 15 積層体
 - 16 フォトマスク
 - 17 保護層
 - 30 プラズマディスプレイ基板用の電極および／またはブラックストライプ
 - 31 ブラックストライプ
 - 32 電極(バス電極兼表示電極)
 - 50 透明層
 - 51 フォトマスク
 - 52 フォトマスク
 - 60 プラズマディスプレイ基板用の電極および／またはブラックストライプ
 - 61 ブラックストライプ

- 62 表示電極
- 63 バス電極
- 70 ガラス基板
- 80 スパッタ成膜装置
- 82 第1反射防止層
- 84 第2反射防止層
- 86 薄膜層
- 87 積層体
- 88 保護層
- 89 フォトマスク
- 90 ガラス基板
- 91 透明層
- 92 フォトマスク
- 93 第1反射防止層
- 94 第2反射防止層
- 95 薄膜層
- 96 積層体
- 97 フォトマスク

発明を実施するための最良の形態

[0031] 以下、本発明について詳細に説明する。なお、以下の説明は本発明の一例であり、本発明はこれに限定されない。

[0032] 本発明のパターン形成方法においては、まず、透明基板10の一方主面上に、第1反射防止層11および第2反射防止層12を備える反射防止層13と、薄膜層14とを順次形成することにより、積層体15を形成する(図1(A)～(D):積層体形成工程)。

次に、フォトマスク16を介して、積層体15に、第1レーザ光L1を照射して開口部を形成し、積層体15を所定の形状に加工する(図1(E)、(F):積層体開口部形成工程)。

[0033] このような形成工程により、透明基板10の該一方主面上に、第1反射防止層11お

よび第2反射防止層12からなる反射防止層13と、薄膜層14とからなる積層体15をパターンニングしたパターンを形成することができる。

[0034] <透明基板>

透明基板10は、透明材料(本発明においては、JISR3106(1998年)規定の可視光透過率が80%以上の材料)を用いて形成されていれば特に限定されない。透明基板10の具体例としては、ガラス基板が好適に挙げられる。特に、PDP用のガラス基板として用いられている厚さが0.7~3mmのガラス基板が好ましい。

[0035] なお、本発明では、透明基板10の両主面のうち、第1反射防止層11、第2反射防止層12、および薄膜層14などが形成される側の主面を一方主面といい、第1反射防止層11、第2反射防止層12、および薄膜層14などが形成されない側の主面を他方主面という。

[0036] <積層体形成工程>

積層体形成工程では、透明基板10の一方主面上に、第1反射防止層11と第2反射防止層12とを含む反射防止層13を形成し、さらに薄膜層14を形成して、積層体15を形成する。

[0037] <反射防止層>

反射防止層13は、透明基板10の一方主面上に形成された第1反射防止層11と、その上面に形成された第2反射防止層12とを含む。このような構造であるために、反射防止層13は、各層からの反射光が互いに干渉するために、可視光の反射率が低くなり、PDPとして画像を表示するときに、電極やブラックストライプが画像に映し出されることを回避できる。

[0038] <第1反射防止層>

本発明において、第1反射防止層11の材料はクロム酸化物および／またはチタン酸化物を含有することが好ましい。特に耐久性が高く、電極の材料となるCuの酸化を防止でき、かつ反射性能を出しやすい点で、第1反射防止層11の材料はクロム酸化物であることが好ましい。反射防止性能の点で、クロム酸化物および／またはチタン酸化物は、第1反射防止層11を形成する材料の全体に対して、95質量%以上含有されていることが好ましい。

[0039] ここで、クロム酸化物とは、酸素が欠損していない Cr_2O_3 などや酸素欠損型の CrO_x ($1.0 \leq x < 1.5$)なども含む。クロム酸化物が酸素欠損型の CrO_x ($1.0 \leq x < 1.5$)であると、反射特性が良好となり特に好ましい。

また、チタン酸化物とは、酸素が欠損していない TiO_2 などや酸素欠損型の TiO_x ($1.0 \leq x < 2.0$)なども含む。チタン酸化物が酸素欠損型の TiO_x ($1.0 \leq x < 2.0$)であると、反射特性が良好となり特に好ましい。

[0040] また、第1反射防止層11は、さらに炭素、窒素等を含有していてもよい。特に炭素および／または窒素を、第1反射防止層11を形成する材料に含有させることにより、消衰係数、膜の屈折率を微調整できるため、第2反射防止層32の光学特性と整合させることで、可視域から本発明で使用されるレーザ波長範囲における反射防止特性を容易に良好とできる点で好ましい。クロム酸化物に窒素を含有している場合、この窒素化クロム膜の組成は、 $\text{Cr}_{1-Y-Z}\text{O}_Y\text{N}_Z$ と表す場合に、 $0.3 \leq Y \leq 0.55$ 、 $0.03 \leq Z \leq 0.2$ であることが好ましく、クロム酸化物には、こうした窒素含有クロム酸化物も含まれる。

[0041] 本発明において第1反射防止層11の厚さは、30～100nmとすることが好ましい。第1反射防止層11の厚さがこの範囲内であれば、反射光の干渉を利用することにより反射防止性能が良好となり好ましい。特に30～70nmが好ましい。第1反射防止層11の厚さは、30～100nmの範囲で、膜の屈折率および消衰係数などから適宜調整されればよい。

[0042] また、第1反射防止膜11は、実質的に透明であることが好ましく、波長550nmでの屈折率が1.9～2.8であることが好ましく、1.9～2.4であることがより好ましい。この範囲内であれば、反射防止特性を良好にできる点で好ましい。実質的に透明であるとは、消衰係数が1.5以下、より好ましくは0.7以下であることをいい、これにより、十分な光の干渉を生じさせることができるようになる。

また、第1反射防止膜11は複数の膜を積層した構成であってもよい。具体的には、基板から酸化クロム、窒化クロムを順に積層したものが例示される。

[0043] <第2反射防止層>

第2反射防止層12は、金属クロム(以下、Crともいう。)および／または金属チタン(

以下、Tiともいう。)を含有することが好ましい。特に耐久性が高く、電極の材料となるCuの酸化を防止でき、かつ反射性能を出しやすい点で、第2反射防止層12の材料はCrであることが好ましい。反射防止性能の点で、Crおよび／またはTiは、第2反射防止層12を形成する材料の全体に対して、含量で95質量%以上含有されていることが好ましい。

また、第2反射防止層12は、さらに炭素、窒素等を含有していてもよい。特に炭素および／または窒素を、第2反射防止層12を形成する材料に含有させることにより、消衰係数、膜の屈折率を微調整できるため、第1反射防止層11の光学特性と整合させることで可視域から本発明で使用されるレーザ波長範囲において反射防止性能を容易に良好とできる点で好ましい。

[0044] 本発明における第2反射防止層12は光透過率が低く、可視光領域で実質的に不透明であることが好ましい。実質的に不透明にするためには、可視光透過率で、0.001～0.1%とすればよい。具体的には、第2反射防止層12の厚さを10～200nm、特に20～100nmとすることが好ましい。

[0045] 本発明における第1反射防止層11および第2反射防止層12は、スパッタリング法や蒸着法によって形成される。スパッタリング法によって第2反射防止層12であるCr層を形成する場合には、Crターゲットを用い、Ar等の不活性雰囲気下で、スパッタリングを行えばよい。Ti層を形成する場合も同様である。ここでAr等に N_2 や CH_4 などを混合させてスパッタリングを行ってもよい。

[0046] また、第1反射防止層11のクロム酸化物層を形成するためには、Crターゲットを用い、酸素を含む雰囲気下でスパッタリングを行う方法のほか、酸化クロムターゲットを用いることも可能である。チタン酸化物層を形成する場合も同様である。ここでAr等に N_2 、 CH_4 や CO_2 などを混合させてスパッタリングを行ってもよい。

[0047] 透明基板10上に形成される第1反射防止層11および第2反射防止層12が、上記の厚さとなるようにするには、スパッタリング法や蒸着法等による成膜時間等を制御することで調整可能である。

[0048] 透明基板10上に形成される第1反射防止層11および第2反射防止層12のパターン幅は、目的のコントラストと輝度とのバランスを考慮して決めることが好ましい。太す

ぎるとPDPから発する光そのものが遮光されて、十分な輝度を確保できなくなる。

[0049] なお、本発明のプラズマディスプレイ基板用の電極および／またはブラックストライプの形成方法の反射防止層形成工程は、上述した第1反射防止層11および第2反射防止層12の2層を形成するものに限定されない。この2層の他に、さらに1層以上の層を形成してもよい。

[0050] <薄膜層>

薄膜層14を形成する薄膜層形成材料は、電極としての機能を果たすものであれば特に限定されない。例えば、銅、銀、アルミニウム、金等を用いることができる。これらの中でも、導電性が高く、材料として安価である銅を用いることが好ましい。

[0051] 薄膜層14は、以上説明した薄膜層形成材料を用いて、第1反射防止層11および第2反射防止層12と同様に、スパッタリング法や蒸着法等によって形成される。

また、薄膜層14の厚さは、第1反射防止層11および第2反射防止層12と同様に、スパッタリング法や蒸着法等による成膜時間等を制御することで調整可能である。

薄膜層14の厚さは、0.5～3 μ mであることが好ましく、0.5～2 μ mであることがより好ましく、0.5～1.5 μ mであることがさらに好ましい。上記範囲内であると、積層体15に第1レーザ光L1を照射することにより、積層体15を透明基板10上に残存させることなく、透明基板10から剥離することができる。また、1.5 μ m以下であれば、透明基板10から積層体15をより効果的に剥離することができる。

また、本発明の形成方法により形成されたパターンをプラズマディスプレイ基板用の電極および／またはブラックストライプに用いる場合には、薄膜層14の厚さが0.5～3 μ m、特に0.5～2 μ mであれば、表示電極やバス電極としての導電性を保ちつつ、PDPの画像に表示されることを回避でき、透明性の点で好ましい。

[0052] <積層体開口部形成工程>

積層体開口部形成工程では、第1レーザ光L1を照射して、上記積層体形成工程で透明基板10の該一方主面上に形成した積層体15の所定の領域を、アブレーションと熱エネルギーとの併用によって蒸発除去して、積層体15に開口部を形成する。第1レーザ光L1としては、例えばエキシマレーザ光やYAGレーザ光等を用いる。

[0053] 第1レーザ光L1は、積層体15に対して、フォトマスク16を介して照射される。これに

より、フォトマスク16に設けられた開口部を透過した第1レーザ光L1が積層体15に照射され、積層体15のフォトマスク16の開口部に対応する領域が蒸発除去され、積層体15は、フォトマスク16の形状どおりに加工される。この方法により、反射防止層と薄膜層とをパターンニングしたパターンを形成できる。

- [0054] 積層体開口部形成工程において開口部を形成するにあたり用いる第1レーザ光L1は、波長が500～1500nmであることが好ましく、エネルギー密度が $1.5 \sim 40 \text{ J/cm}^2$ 、 $2 \sim 40 \text{ J/cm}^2$ 、特に $1.5 \sim 20 \text{ J/cm}^2$ 、さらには $1.5 \sim 10 \text{ J/cm}^2$ であることが好ましい。第1レーザ光L1は、パルスであっても、CW(連続光)であってもよい。このようなレーザ光として、具体的には、波長が1064nmであるYAGレーザ光や、波長が532nmであるYAGレーザ光等が挙げられる。なお、エネルギー密度は、レーザパルス数が複数の場合は、照射したパルスの合計のエネルギー密度であり、以下同様である。

このような第1レーザ光L1を積層体15に照射すれば、短時間の照射のみで開口部に露出した透明基板10の表面に積層体15が残存することなく、確実に開口部を形成することができる。

- [0055] なお、本実施の形態では、第1反射防止層11と、第2反射防止層12と、薄膜層14とは、この順に透明基板10上に積層されているが、各層の間に、別の層が形成されていてもよい。

- [0056] ところで、形成されたパターンを、プラズマディスプレイ基板用電極および／またはプラズマディスプレイ用ブラックストライプとして使用するにあたり、誘電体によって被覆する場合がある。本発明の電極および／またはブラックストライプの誘電体に対する耐性は、以下に例示する2つの方法により、さらに向上するため好ましい。

- [0057] 第1の方法は、図2に示すように、薄膜層を形成する工程の後に、保護層17を形成する保護層形成工程を備えてパターンを形成することである。保護層17は、Crおよび／またはTiを主成分とすることが好ましく、具体的には、Crおよび／またはTiを95質量%以上含有することが好ましい。これにより誘電体が薄膜層14に直接接することがなくなるので、薄膜層14は侵食されにくくなる。

- [0058] 保護層17は、第1反射防止層11や第2反射防止層12と同様に、通常のスパッタリ

ング法や蒸着法によって形成される。

また、保護層17の厚さは、0.05～0.2 μ mとすることが好ましい。この厚さであれば、薄膜層14が誘電体により侵食されるのを防止または抑制することができる。保護層17の厚さは、第1反射防止層11と同様に、スパッタリング法や蒸着法等による成膜時間等を制御することで調整できる。

[0059] 第2の方法は、薄膜層14にCrおよび／またはTiを含有させる方法である。CrやTiは誘電体に対する耐性が高いからである。Crおよび／またはTiが薄膜層14を構成する材料全体に対して5～15質量%含有されていると、薄膜層14は誘電体に対して十分な耐性を有し、かつ導電性が保たれるので好ましい。

Crおよび／またはTiを含有した薄膜層14は、Crおよび／またはTiを含有する前記薄膜層形成材料を用いて、スパッタリング法や蒸着法により形成される。

[0060] なお、上記の第1反射防止層11、第2反射防止層12、および薄膜層14の他に、さらに、1層以上の他の薄膜層を形成してもよい。例えば、第1反射防止層11の形成前、第1反射防止層11の形成と第2反射防止層12の形成との間、または第2反射防止層12の形成後に、透明基板10の該一方主面側に、さらに他の薄膜層を形成してもよい。例えば、後述するような透明層を設けてもよい。

[0061] つぎに、図3および図4を用いて、以上説明したパターン形成方法により形成された、ブラックストライプ31および電極32が備えられているプラズマディスプレイ基板用の電極および／またはブラックストライプ30について説明する。なお、図4は図3に示す基板のA-A'線の断面図を示している。なお、電極32は、表示電極およびバス電極を兼ねている。

[0062] 図3に示すように、電極および／またはブラックストライプ30は、透明基板10の一方主面上に形成されている、外光の反射を低減するブラックストライプ31と、電極32とを含む。

[0063] ブラックストライプ31は、図4に示すように、第1反射防止層11と第2反射防止層12とからなる反射防止層13と、薄膜層14とを備えた積層体15から形成される。第1反射防止層11と第2反射防止層12を形成することにより、外光の反射を低減できる。

[0064] 電極32は、図4に示すように、第1反射防止層11と第2反射防止層12とからなる反

射防止層13と、薄膜層14とを備えた積層体15から形成される。電極32は、電極および／またはブラックストライプ30がPDPに装着されたときに電流が流される。電極32に電流が流れることにより、対応する位置に封入されているプラズマが放電する。

また、電極32は、第1反射防止層11と第2反射防止層12とを備えるために、ブラックストライプ31と同様に、透明基板10の他方主面側から入射した可視光の反射を防止する。このため、本発明の電極および／またはブラックストライプ30は、外光等の反射の抑制効果が高いものとなる。また、本発明の電極および／またはブラックストライプ30を用いてなるPDP上に鮮明な画像を形成することができる。つまり、電極32は、PDPにおける表示電極とバス電極の両方の機能を有している。

[0065] 透明基板10の他方主面側から入射した可視光の反射率は、50%以下であることが好ましく、40%以下であることがより好ましく、10%以下であることがさらに好ましい。50%以下とすることにより、PDPには、より鮮明な画像が表示される。

[0066] 以上説明したように、本発明では、レジスト膜を用いたウェットエッチングによる薄膜の加工を行わないため、より少ない形成工程数で、より安価にパターンを形成することができる。

また、強酸性や強アルカリ性を示すエッチング剤を使用しないために、エッチング剤を取り扱うことによって必要となる煩雑な作業を行う必要がなくなり、パターンの形成に必要な工程が削減される。

また、プラズマディスプレイ基板用ブラックストライプを設ける場合に、ブラックストライプと電極とを、同時に形成することができるため、より少ない形成工程数で、より安価にプラズマディスプレイ基板用の電極および／またはブラックストライプを形成することができる。ここで電極とは、プラズマディスプレイ基板における表示電極およびバス電極を意味する。なお、PDPの場合、薄膜層が透明電極とバス電極との機能を兼ねるため、さらに工程を短縮できる。また、反射防止層と薄膜層を一括してパターンニングすることにより、さらに工程を少なくすることができる。

また、本発明は、前記パターン形成方法により形成されるパターンを備える電子回路、および前記電子回路を用いてなる電子機器を形成することができる。前記電子回路としては、LCD用の電極付き基板、有機EL用の電極付き基板、プラズマディスプレイ

プレイ基板用の電極および／またはブラックストライプ付き基板(前面基板および背面基板のうち、特に前面基板)等が例示され、前記電子機器としては、LCD、有機EL、PDP等が例示される。

なお、本発明のパターン形成方法により、アドレス電極を備えるプラズマディスプレイ背面基板を形成することもできる。さらに、このプラズマディスプレイ背面基板を用いて、PDPを形成することもできる。

[0067] ところで、透明基板10の一方主面上に積層体15を形成する前に、最初に、図5(A)・(B)に示すように透明層50を形成し(透明層形成工程)、ついで、図5(C)・(D)に示すように透明層50に第2レーザ光L2をフォトマスクを介して照射して開口部を形成してもよい(透明層開口部形成工程)。

透明層の開口部を形成した後に、前述したような反射防止層および薄膜層を有する積層体形成工程および積層体開口部形成工程を経ることが可能である。具体的には、図6(E)～(G)に示すように、開口部が形成された透明層50上に積層体15が形成された後に、図6(H)・(I)に示すように、積層体15に開口部が形成される。

[0068] このような形成工程により、透明基板10の一方主面上に、透明層50と、第1反射防止層11と、第2反射防止層12と、薄膜層14とがパターンニングされたパターンを形成することができる。

[0069] <透明層形成工程>

透明層形成工程では、透明基板10の該一方主面上に透明層50を形成する。この透明層50の形成に用いられる材料は、透明性を有する導電性の材料であれば特に限定されず、ITO (Indium Tin Oxide) や酸化錫(SnO_2)などの錫化合物を用いることができる。錫化合物のうちでも、誘電体による侵食の防止の観点から、 SnO_2 を用いることが好ましく、特にSbを2～8質量%含有する SnO_2 を用いることが好ましい。透明層は、JISR3106(1998年)規定の可視光透過率が80%以上であることが好ましい。

[0070] 透明層50は、スパッタリング法や蒸着法によって形成される。透明層50の厚さは、パターンニングのしやすさから、0.1～3 μm 、0.1～1 μm 、特に0.1～0.5 μm であることが好ましい。電極として用いる場合には、その導電性の点で、透明層50の厚さ

は0.1～3 μ mであることが好ましい。透明層50が、上記の厚さとなるようにするには、スパッタリング法や蒸着法等による成膜時間等を制御することで調整可能である。

透明層50をスパッタリング法により形成する場合には、例えば、ITOやSnO₂などの透明層形成材料をターゲットとして、Ar等にO₂などを混合させてスパッタリングを行う。

[0071] <透明層開口部形成工程>

透明層開口部形成工程では、第2レーザー光L2として例えばエキシマレーザー光やYAGレーザー光等を用いて、アブレーションと熱エネルギーとの併用によって、上記透明層形成工程で透明基板10の表面に形成した透明層50を蒸発除去して開口部を形成する。

[0072] 第2レーザー光L2は、透明層50に対して、フォトマスク51を介して照射される。これにより、フォトマスク51に設けられた開口部を透過した第2レーザー光L2のみが透明層50に照射され、透明層50は、フォトマスク51の形状どおりに加工される。

[0073] 透明層開口部形成工程において開口部を形成するにあたり、用いる第2レーザー光L2は、波長が500～1500nmであることが好ましく、エネルギー密度が1.5～40J/cm²、2～40J/cm²、特に1.5～20J/cm²、さらには1.5～10J/cm²であることが好ましい。第2レーザー光L2はパルスであっても、CW(連続光)であってもよい。

このようなレーザー光として、具体的には、波長が1064nmであるYAGレーザー光、波長が532nmであるYAGレーザー光等が挙げられる。

図6に示す通り、積層体15を形成する前に透明層50を形成する場合は、第1レーザー光L1は波長が500～1500nmであることが好ましく、エネルギー密度は第2レーザー光L2よりも低いことが好ましい。第1レーザー光L1のエネルギー密度は、具体的には、0.5～20J/cm²、特に1.0～5J/cm²であることが好ましい。

[0074] このような第2レーザー光L2を、透明層50に照射すれば、極短時間の照射のみで開口部に露出した透明基板10の表面に透明層50が残存することなく、確実に開口部を形成することができる。

[0075] つぎに、図7および図8を用いて、以上説明したプラズマディスプレイ基板用の電極および／またはブラックストライプの形成方法により形成された、ブラックストライプ61

、表示電極62、およびバス電極63、ならびにブラックストライプ61、表示電極62、およびバス電極63を備えるプラズマディスプレイ基板用の電極および／またはブラックストライプ60について説明する。なお、図8は図7に示す基板のB-B'線の断面図を示している。

[0076] 図7に示すように、プラズマディスプレイ基板用の電極および／またはブラックストライプ60は、透明基板10上には、外光の反射を低減するブラックストライプ61と、電流が流される表示電極62と、表示電極62の抵抗値を下げるバス電極63とが形成されている。

[0077] ブラックストライプ61は、図8に示すように、第1反射防止層11と、第2反射防止層12と、薄膜層14とを備えた積層体15から形成される。ブラックストライプ61は、第1反射防止層11の反射光と第2反射防止層12の反射光との干渉を利用して外光の反射を低減し、PDPに表示される画像をより鮮明にする。

[0078] 表示電極62は、透明層50から形成される。表示電極62は、前面基板がPDPに装着されたときに電流が流れ、対応する位置に封入されているプラズマを放電させる。

[0079] バス電極63は、透明層50と、第1反射防止層11、第2反射防止層12および薄膜層14を備えた積層体15とから形成される。バス電極63は、表示電極62に電流を供給するとともに、表示電極62の抵抗値を低減する。

また、バス電極63は、第1反射防止層11と第2反射防止層12とを備えるために、ブラックストライプ61と同様に、透明基板10の他方主面側から入射する可視光の反射が防止される。そして、PDP上に鮮明な画像を表示することができる。

[0080] なお、図9に示すように、透明層50は、積層体開口部形成工程の後段に形成してもよい。ここで、図9は図7に示す基板のうち、この態様の基板のB-B'線の断面図を示している。積層体15を形成した後に透明層50を形成することにより、透明層50が積層体15を保護できる点で好ましい。前述した方法により、透明層50に開口部を形成すれば、図9に示すパターンが形成できる。特に、透明層50の材料として透明電極の材料である SnO_2 を用いる場合には、透明層50が反射防止層13と薄膜層14との積層体上に形成されることにより、反射防止層13と薄膜層14との積層体が透明層50によって保護され、誘電体により侵食されにくくなり好ましい。また、反射防止層／

薄膜層がこの順に接して形成されるため、反射特性がより有効となり好ましい。また、本発明のパターンをPDPとして用いる場合には、薄膜層と透明層との導通を有効にとることができる点で好ましい。

[0081] 透明層を形成する場合であっても、電極および／またはブラックストライプにおける透明基板10の他方主面側から入射した可視光の反射率(JIS-R3106(1998年)に規定)が、50%以下であることが好ましく、40%以下であることがより好ましく、10%以下であることがさらに好ましい。50%以下とすることにより、PDPには、より鮮明な画像が表示される。

[0082] 以上説明したように、透明層を形成する場合であっても、レジスト膜を用いたウェットエッチングによる薄膜の加工を行わないため、より少ない形成工程数で、より安価にプラズマディスプレイ基板用の電極および／またはブラックストライプを形成することができる。ここで電極とは、PDPにおける表示電極およびバス電極を意味する。なお、PDPの場合、透明層が表示電極となり、薄膜層がバス電極となる。

また、プラズマディスプレイ基板用ブラックストライプを設ける場合に、プラズマディスプレイ基板用ブラックストライプとプラズマディスプレイ基板用电極とを、同時に形成することができるため、より少ない形成工程数で、より安価にプラズマディスプレイ基板用の電極および／またはブラックストライプを形成することができる。また、反射防止層と薄膜層を一括してパターニングすることにより、さらに工程を少なくすることができる。

[0083] また、強酸性や強アルカリ性を示すエッチング剤を使用しないために、エッチング剤を取り扱うことによって必要となる煩雑な作業を行う必要がなくなり、プラズマディスプレイ基板用の電極および／またはブラックストライプの形成に必要な工程が削減される。

また、本発明は、前記パターン形成方法により形成されるパターンを備える電子回路、および前記電子回路を用いてなる電子機器を形成することができる。前記電子回路としては、LCD用の電極付き基板、有機EL用の電極付き基板、プラズマディスプレイ基板用の電極および／またはブラックストライプ付き基板(前面基板および背面基板のうち、特に前面基板)等が例示され、前記電子機器としては、LCD、有機E

L、PDP等が例示される。

実施例

[0084] 以下、実施例に基づいて本発明をより具体的に説明するが、本発明はこれらに限定されるものではない。

[0085] (実施例1)

実施例1に係るプラズマディスプレイ基板用の電極および／またはブラックストライプの形成方法を図10および11に基づき説明する。

[0086] 実施例1においては、第1反射防止層を形成する材料として金属Crターゲット(純度:99.99%以上)を用い、第2反射防止層を形成する材料として金属Crターゲット(純度:99.99%以上)、薄膜層形成材料として金属Cuターゲット(純度:99.99%以上)を用いる。

[0087] 図10および11に示すように、実施例1に係るプラズマディスプレイ基板用の電極および／またはブラックストライプの形成方法は、(1)積層体形成工程(図10)、(2)積層体開口部形成工程(図11)を備える。

[0088] まず、ガラス基板70をスパッタ成膜装置80に装着し、 $\text{Ar} + \text{O}_2$ ガス中で金属クロムターゲットを用いてスパッタ成膜を行うことにより、ガラス基板70の該一方主面上に、消衰係数が0.3の $\text{CrO}_{1.3}$ 層からなる第1反射防止層82を形成し(図10(A))、さらに、Arガス中で金属クロムターゲットを用いてスパッタ成膜を行うことにより、第1反射防止層82上に可視光透過率が0.05%のCr層からなる第2反射防止層84を形成する(図10(B))。第1反射防止層82の厚さは約50nmであり、第2反射防止層84の厚さは約80nmである。

[0089] ついで、Arガス中で金属銅ターゲットを用いてスパッタ成膜を行うことにより、第2反射防止層84上に、Cu層からなる薄膜層86を形成して、積層体87を形成する(図10(C))。薄膜層86の厚さは約1 μm である。

[0090] ついで、薄膜層86上に、Arガス中で金属クロムターゲットを用いてスパッタ成膜により、Cr層からなる保護層88を形成する(図11(D))。保護層88の厚さは約10nmである。

[0091] 第1レーザー光として、波長が1064nm、エネルギー密度が1.5J/cm²のYAGレー

ザ光を、ガラス基板70の他方主面側から、フォトマスク89を介して積層体87および保護層88に照射して、積層体87に開口部を形成する(図11(E)・(F))。

[0092] 以上の工程により、図3および図4に示したものと同様なプラズマディスプレイ基板用の電極および／またはブラックストライプを、非常に少ない工程で形成することができる。また、形成されたプラズマディスプレイ基板用の電極および／またはブラックストライプはPDPとして有用である。

[0093] (実施例2)

実施例2に係るプラズマディスプレイ基板用の電極および／またはブラックストライプの形成方法を図12～14に基づき説明する。

[0094] 実施例2においては、透明層を形成する材料としてSbを5質量%含む SnO_2 を用い、第1反射防止層を形成する材料として金属Cr(純度:99.99%以上)を用い、第2反射防止層を形成する材料として金属Cr(純度:99.99%以上)、薄膜層形成材料として金属Cu(純度:99.99%以上)を用いる。

[0095] 図12～14に示すように、実施例2に係るプラズマディスプレイ基板用の電極および／またはブラックストライプの形成方法は、(1)透明層形成工程(図12(A))、(2)透明層開口部形成工程(図12(B)・(C))、(3)積層体形成工程(図13)(4)積層体開口部形成工程(図14)を備える。

[0096] まず、ガラス基板90をスパッタ成膜装置80に装着し、Sbを5質量%含む SnO_2 をターゲットとして用いるスパッタ成膜を行うことにより、透明層91を形成する。(図12(A))。透明層91の厚さは、約 $0.2\mu\text{m}$ である。

[0097] ついで、第2レーザ光として、波長が 1064nm 、エネルギー密度が $2.5\text{J}/\text{cm}^2$ のYAGレーザ光を、ガラス基板90の他方主面側からフォトマスク92を介して透明層91に照射して、透明層91に開口部を形成する(図12(B)・(C))。

[0098] ついで、同じスパッタ成膜装置80を用いて、 $\text{Ar} + \text{O}_2$ ガス中で金属クロムターゲットを用いてスパッタ成膜を行うことにより、透明層91上に、消衰係数が0.3の $\text{CrO}_{1.3}$ 層からなる第1反射防止層93を形成し(図13(D))、さらに、Arガス中で金属クロムターゲットを用いてスパッタ成膜を行うことにより、第1反射防止層93上に可視光透過率が0.05%のCr層からなる第2反射防止層94を形成する(図13(E))。第1反射防止

層93の厚さは約50nmであり、第2反射防止層94の厚さは約80nmである。

[0099] ついで、同じスパッタ成膜装置80を用いて、Arガス中で金属銅ターゲットを用いてスパッタ成膜を行うことにより、第2反射防止層94上にCu層からなる薄膜層95を形成し、積層体96を形成する(図13(F))。薄膜層95の厚さは約1 μ mである。

[0100] 第1レーザ光として、波長が1064nm、エネルギー密度が2J/cm²のYAGレーザ光を、ガラス基板70の他方主面側から、フォトマスク97を介して積層体96に照射して、積層体96に開口部を形成する(図14(G)・(H))。

[0101] 以上の工程により、図7および図8に示したものと同様のプラズマディスプレイ基板用の電極および／またはブラックストライプを少ない工程で形成することができる。また、形成されたプラズマディスプレイ基板用の電極および／またはブラックストライプはPDPとして有用である。

[0102] 本発明を詳細にまた特定の実施態様を参照して説明したが、本発明の精神と範囲を逸脱することなく様々な変更や修正を加えることができることは当業者にとって明らかである。

本出願は、2004年12月27日出願の日本特許出願2004-376332に基づくものであり、その内容はここに参照として取り込まれる。

産業上の利用可能性

[0103] 本発明によれば、反射防止層と薄膜層とからなる積層体、好ましくはさらに透明層を含む積層体を一括してパターンニングできるため、従来より少ない工程数でパターンを形成することが可能となる。したがって、本発明によれば、電子回路のパターンおよび電子回路を、低コストで効率よく製造することが可能となる。

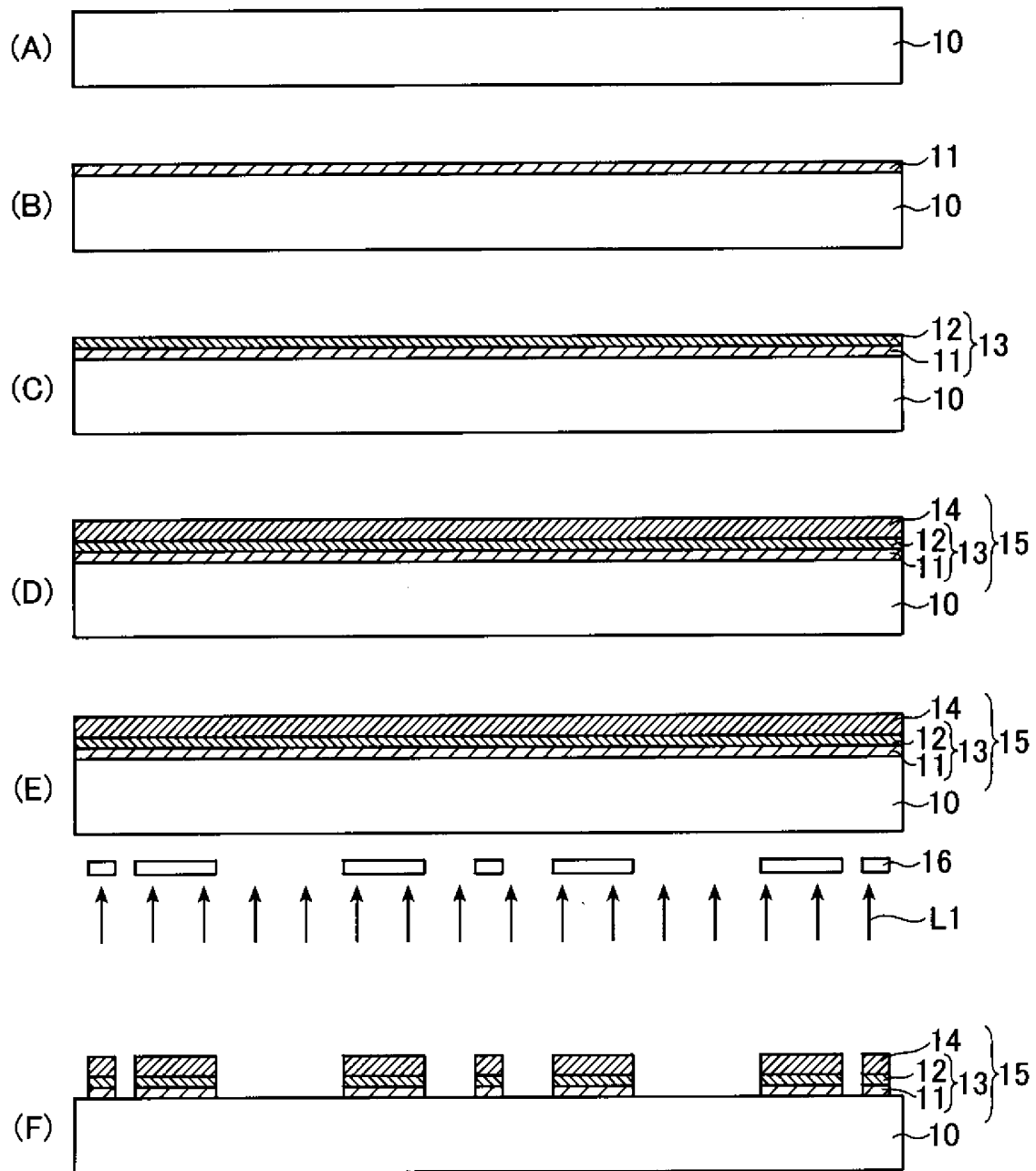
請求の範囲

- [1] 透明基板の一方主面上に、反射防止層と薄膜層とを順次形成し、前記反射防止層と前記薄膜層とからなる積層体を形成する積層体形成工程と、
前記積層体に第1レーザ光を照射して、前記積層体に開口部を形成する積層体開口部形成工程とを備える、パターン形成方法。
- [2] 前記反射防止層は、
クロム酸化物および／またはチタン酸化物を含有する第1反射防止層と、
金属クロムおよび／または金属チタンを含有する第2反射防止層とを備える、請求項1に記載のパターン形成方法。
- [3] 前記第1レーザ光は、波長が500～1500nm、エネルギー密度が2～40J/cm²である、請求項1または2に記載のパターン形成方法。
- [4] 前記積層体形成工程の前段に、
前記透明基板の該一方主面上に、透明層を形成する透明層形成工程と、
前記透明層形成工程に引き続いて、前記透明層に第2レーザ光を照射して、前記透明層に開口部を形成する透明層開口部形成工程とを備える、請求項1～3いずれかに記載のパターン形成方法。
- [5] 前記積層体開口部形成工程の後段に、
前記透明基板の該一方主面上に、透明層を形成する透明層形成工程と、
前記透明層形成工程に引き続いて、前記透明層に第2レーザ光を照射して、前記透明層に開口部を形成する透明層開口部形成工程とを備える、請求項1～3いずれかに記載のパターン形成方法。
- [6] 前記第2レーザ光は、波長が500～1500nm、エネルギー密度が2～40J/cm²である、請求項4または5に記載のパターン形成方法。
- [7] 前記薄膜層形成工程の後段に、保護層を形成する保護層形成工程を備える、請求項1～6いずれかに記載のパターン形成方法。
- [8] 請求項1～7のいずれかに記載のパターン形成方法によって形成される電子回路。
- [9] 請求項8に記載の電子回路を有する電子機器。
- [10] 請求項1～7のいずれかに記載のパターン形成方法によって形成されるパターンを

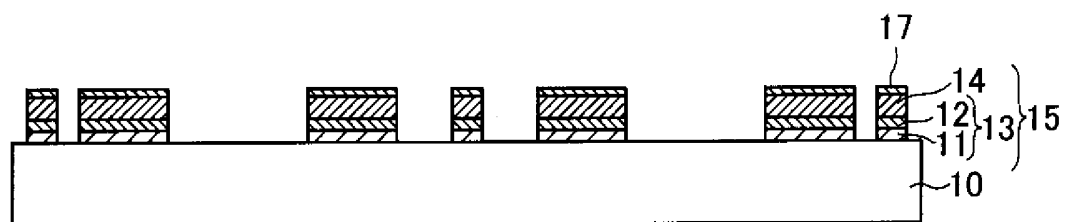
電極および／またはブラックストライプとして備える、プラズマディスプレイ基板。

- [11] 請求項1～7のいずれかに記載のパターン形成方法によって形成されるパターンを電極およびブラックストライプとして備える、プラズマディスプレイ基板。
- [12] 透明基板の一方主面上に、
クロム酸化物および／またはチタン酸化物からなる第1反射防止層と、
金属クロムおよび／または金属チタンからなる第2反射防止層と、
銅からなる薄膜層とを有するパターンを電極および／またはブラックストライプとして備える、プラズマディスプレイ基板。
- [13] 透明基板の一方主面上に、
クロム酸化物および／またはチタン酸化物からなる第1反射防止層と、
金属クロムおよび／または金属チタンからなる第2反射防止層と、
銅からなる薄膜層と、
透明層とを有するパターンを電極および／またはブラックストライプとして備える、プラズマディスプレイ基板。
- [14] 前記電極および／または前記ブラックストライプは、前記透明基板の他方主面側から入射する可視光の反射率が50%以下である請求項12または13に記載のプラズマディスプレイ基板。
- [15] 請求項13、14または15に記載のプラズマディスプレイ基板を備えるプラズマディスプレイパネル。

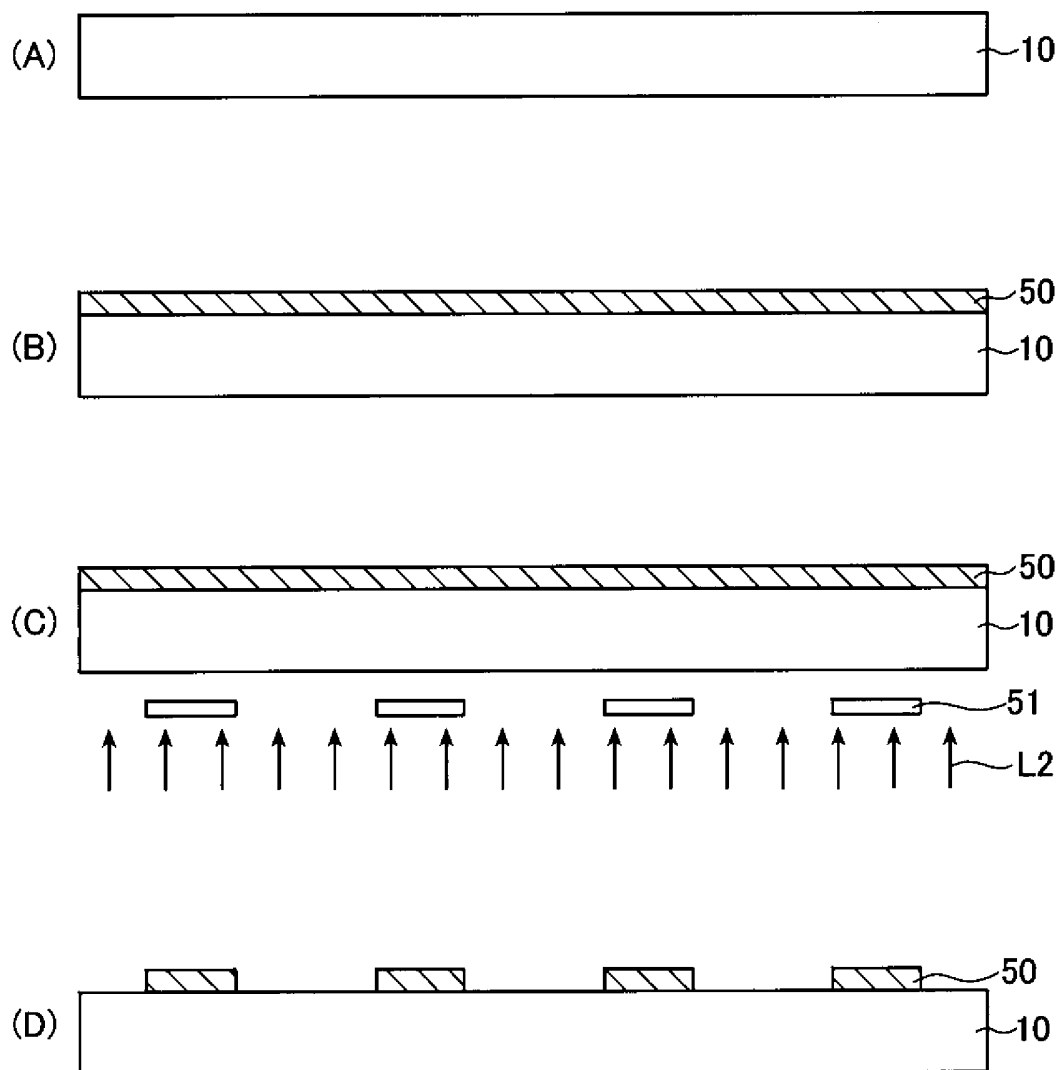
[図1]



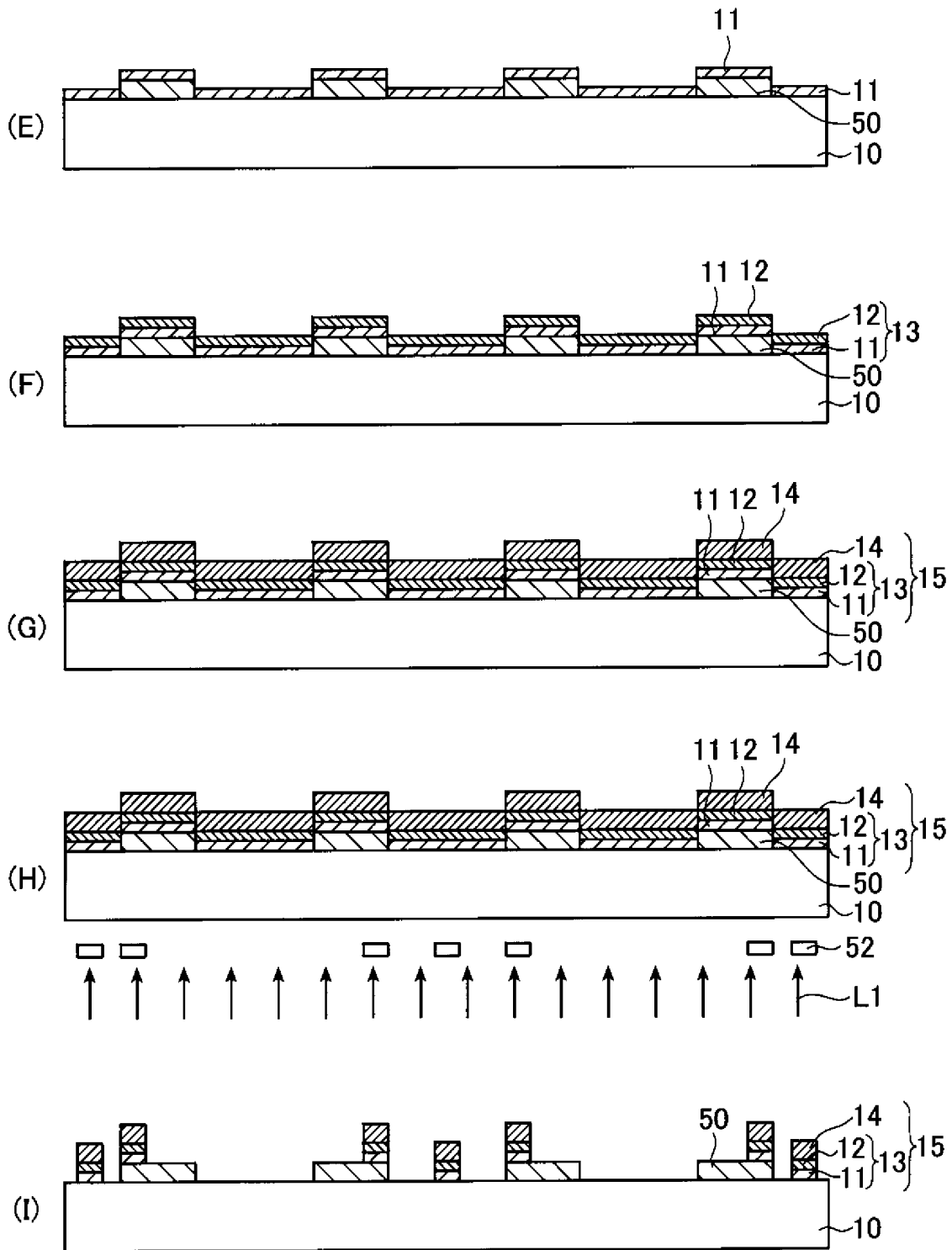
[図2]



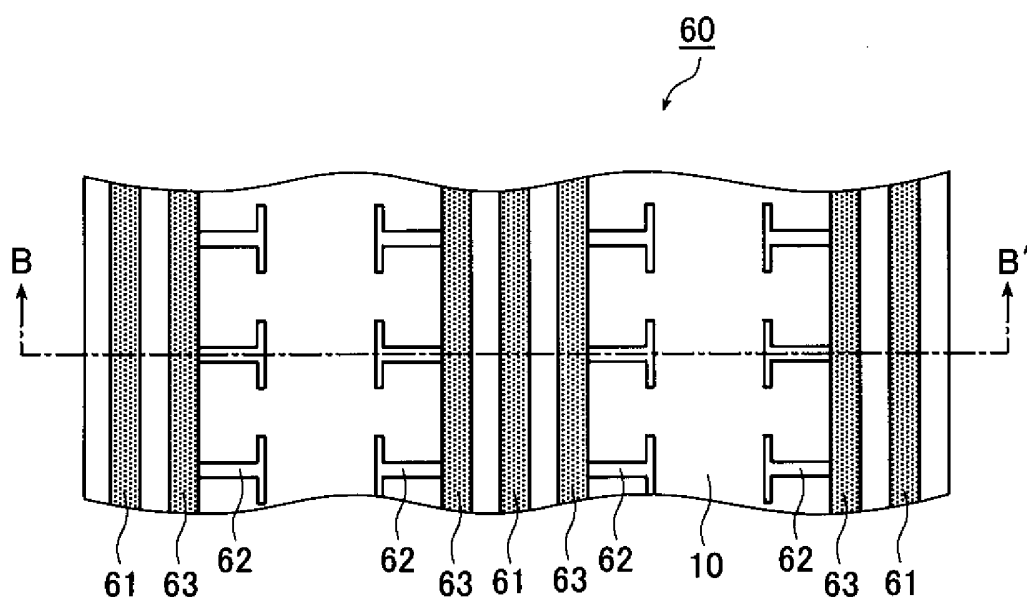
[図5]



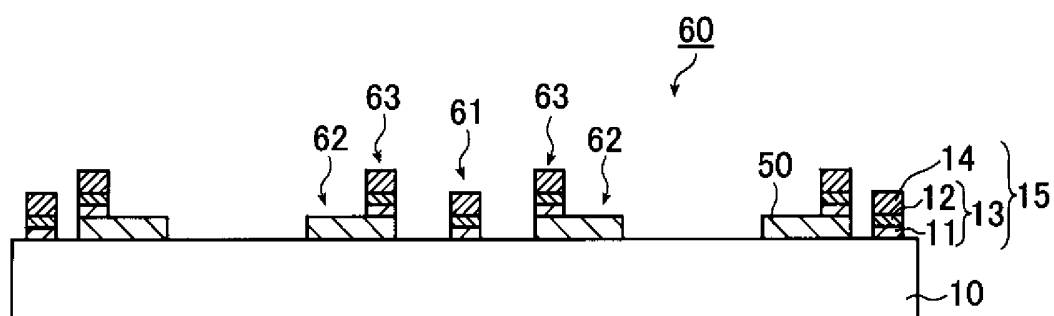
[図6]



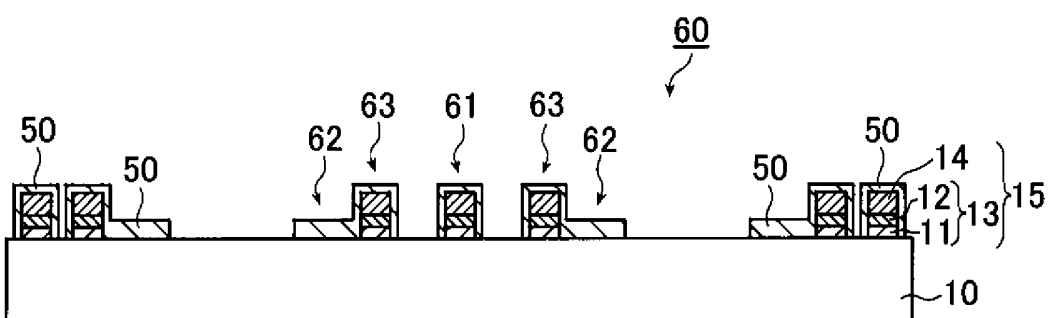
[図7]



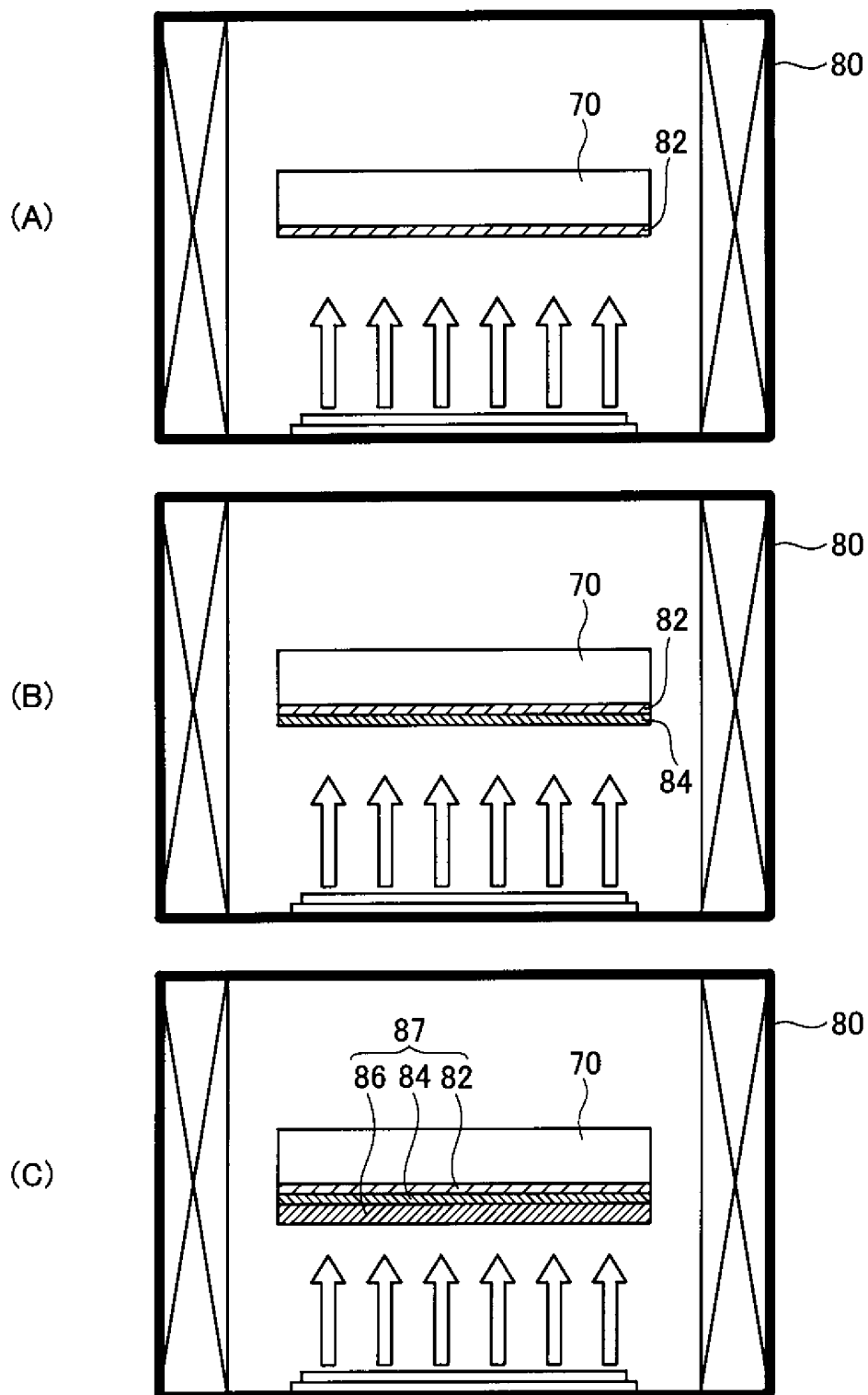
[図8]



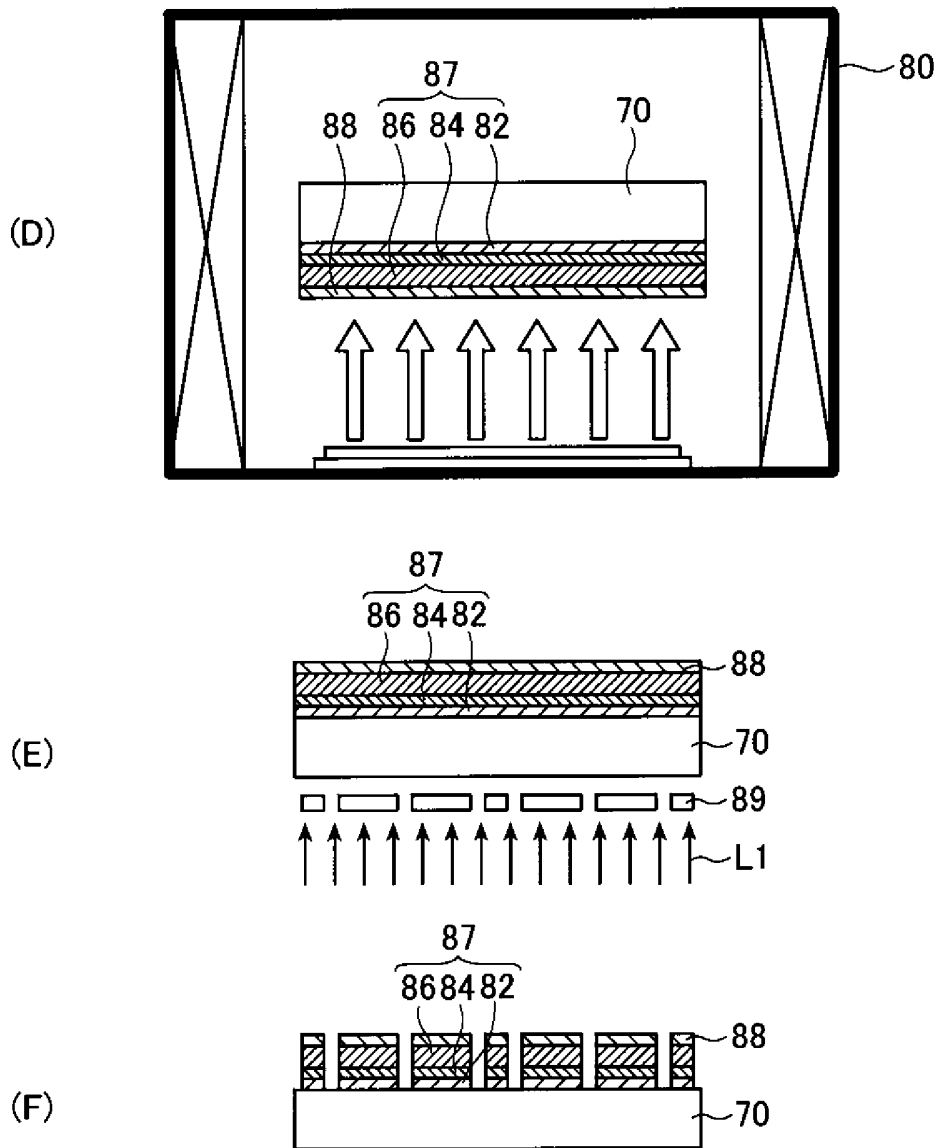
[図9]



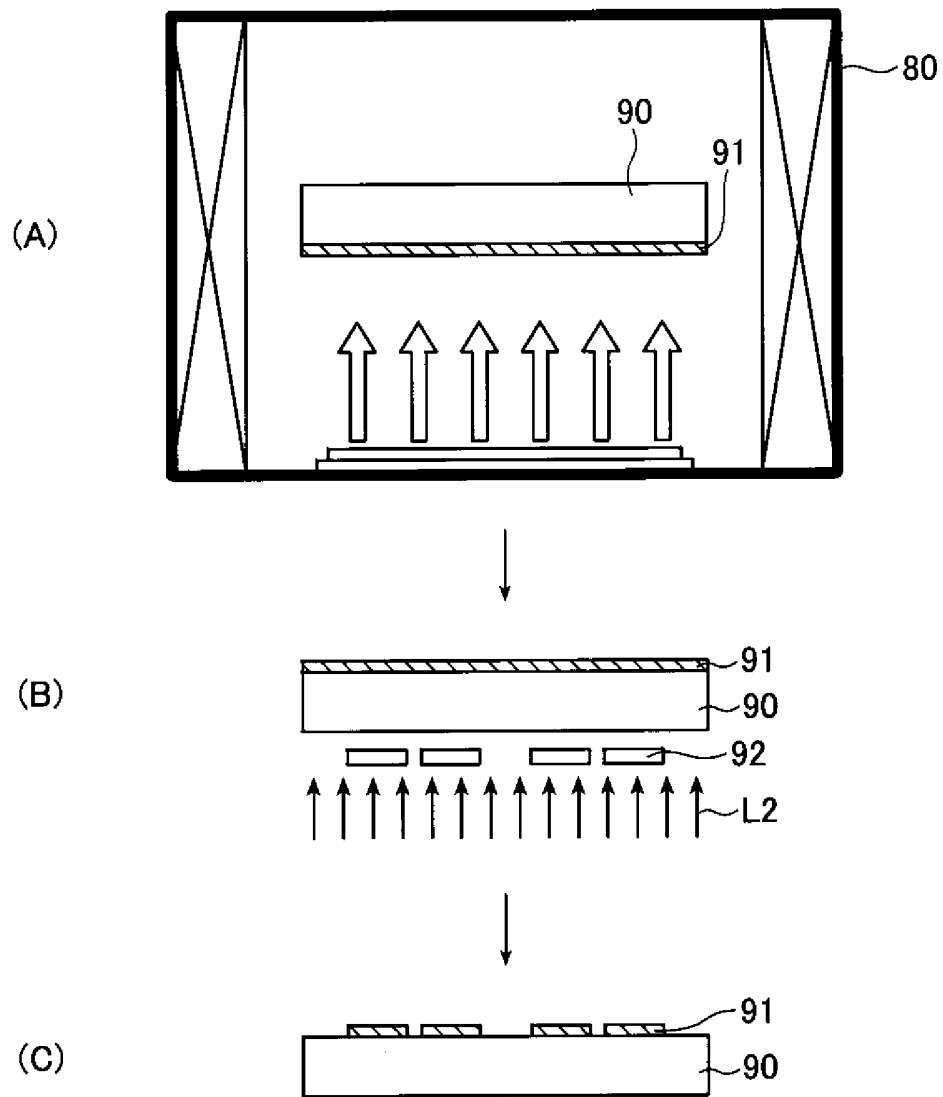
[図10]



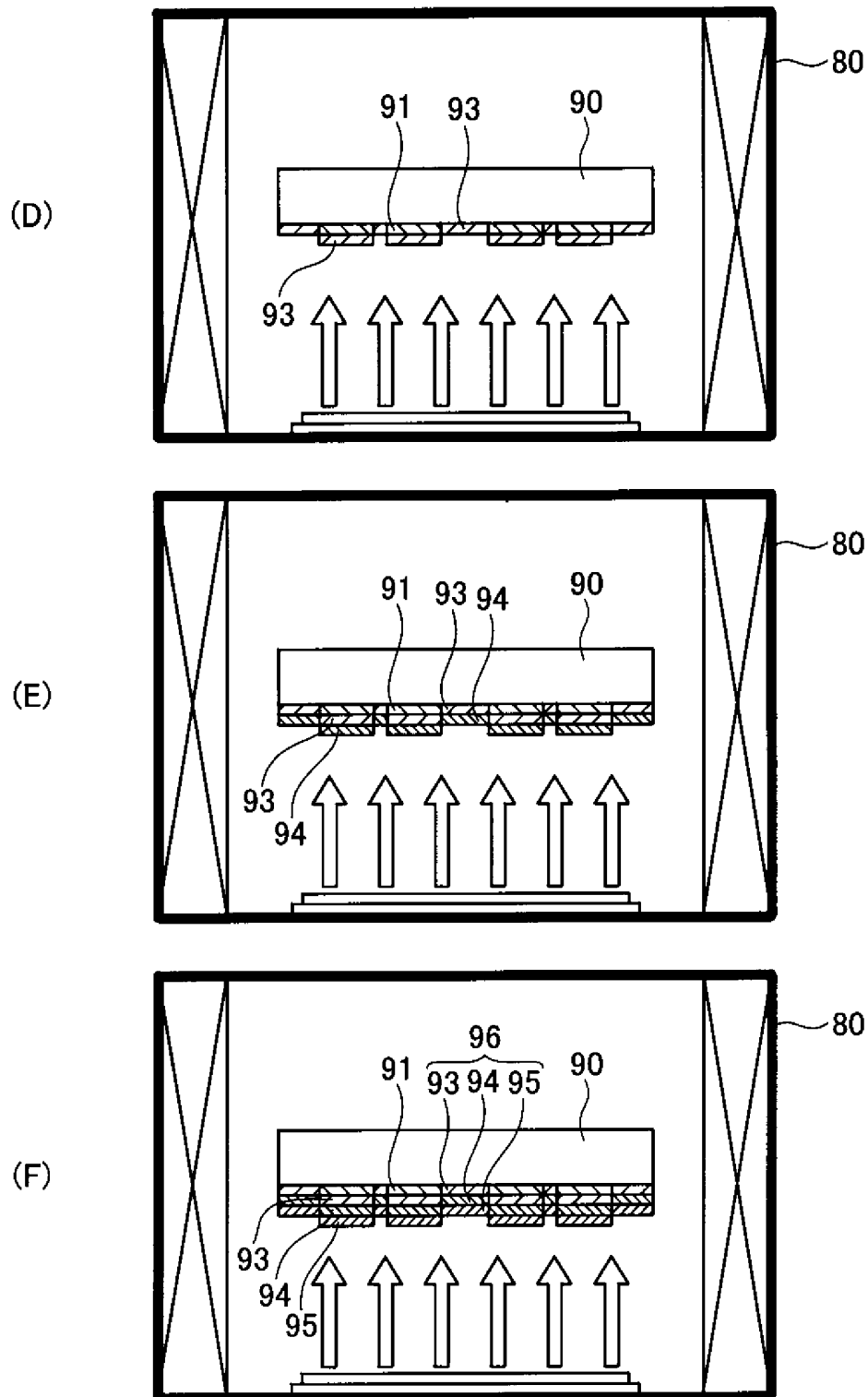
[図11]



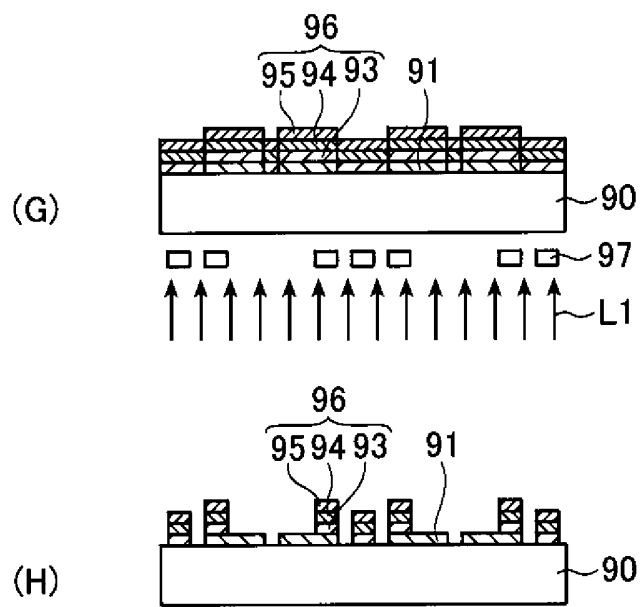
[図12]



[図13]



[図14]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/023406

A. CLASSIFICATION OF SUBJECT MATTER

H01J9/02(2006.01), H01J9/20(2006.01), H01J11/02(2006.01)

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

H01J9/02, H01J9/20, H01J11/02

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Jitsuyo Shinan Koho	1922-1996	Jitsuyo Shinan Toroku Koho	1996-2006
Kokai Jitsuyo Shinan Koho	1971-2006	Toroku Jitsuyo Shinan Koho	1994-2006

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y X	JP 4-345734 A (Fujitsu Ltd.), 01 December, 1992 (01.12.92), Par. Nos. [0015] to [0031], [0033]; Figs. 1, 2 (Family: none)	1-11 12-15
Y	JP 11-167874 A (Hitachi, Ltd.), 22 June, 1999 (22.06.99), Par. Nos. [0053] to [0059], [0083]; Figs. 3, 4, 8 & US 6261144 B1 & EP 907199 A2	1-11
Y	JP 2000-11896 A (Hitachi, Ltd.), 14 January, 2000 (14.01.00), Par. Nos. [0032], [0033]; Figs. 8, 9 (Family: none)	1-11

☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.

* Special categories of cited documents:	"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"A" document defining the general state of the art which is not considered to be of particular relevance	"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"E" earlier application or patent but published on or after the international filing date	"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	"&" document member of the same patent family
"O" document referring to an oral disclosure, use, exhibition or other means	
"P" document published prior to the international filing date but later than the priority date claimed	

Date of the actual completion of the international search
08 March, 2006 (08.03.06)

Date of mailing of the international search report
14 March, 2006 (14.03.06)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2005/023406

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JP 2003-331736 A (Matsushita Electric Industrial Co., Ltd.), 21 November, 2003 (21.11.03), Par. Nos. [0060], [0061]; Fig. 6 (Family: none)	5
A	JP 2004-335226 A (Sumitomo Rubber Industries, Ltd.), 25 November, 2004 (25.11.04), Par. Nos. [0024], [0027], [0028]; Fig. 2 (Family: none)	1-15
A	JP 2003-215816 A (Fuji Photo Film Co., Ltd.), 30 July, 2003 (30.07.03), Par. Nos. [0011], [0019] to [0023] (Family: none)	1-15
A	JP 10-92325 A (Fujitsu Ltd.), 10 April, 1998 (10.04.98), Full text; all drawings (Family: none)	1-15
A	JP 2002-507044 A (Matsushita Electric Industrial Co., Ltd.), 05 March, 2002 (05.03.02), Full text; all drawings & WO 1999/046793 A1 & US 5952781 A	1-15
A	JP 2-284333 A (Dainippon Printing Co., Ltd.), 21 November, 1990 (21.11.90), Full text; all drawings (Family: none)	1-15
A	JP 2001-236885 A (Matsushita Electric Industrial Co., Ltd.), 31 August, 2001 (31.08.01), Full text; all drawings & US 2003/30376 A1	1-15
A	JP 64-10540 A (Fujitsu Ltd.), 13 January, 1989 (13.01.89), Full text; all drawings (Family: none)	1-15
A	JP 2004-273771 A (Fuji Denki Debaisu Tekunoroji), 30 September, 2004 (30.09.04), Full text; all drawings (Family: none)	1-15

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int.Cl. H01J9/02 (2006.01), H01J9/20 (2006.01), H01J11/02 (2006.01)

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int.Cl. H01J 9/02, H01J 9/20, H01J 11/02

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報	1922-1996年
日本国公開実用新案公報	1971-2006年
日本国実用新案登録公報	1996-2006年
日本国登録実用新案公報	1994-2006年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 4-345734 A (富士通株式会社)	1-11
X	1992. 12. 01、段落【0015】-【0031】、 【0033】、図1、図2 (ファミリーなし)	12-15
Y	J P 11-167874 A (株式会社日立製作所) 1999. 06. 22、段落【0053】-【0059】、 【0083】、図3、図4、図8 & US 6261144 B1 & EP 907199 A2	1-11

☒ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

08. 03. 2006

国際調査報告の発送日

14. 03. 2006

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

小川 亮

電話番号 03-3581-1101 内線 3226

2G

3207

C (続き) . 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
Y	J P 2000-11896 A (株式会社日立製作所) 2000. 01. 14、段落【0032】、【0033】、図8、 図9 (ファミリーなし)	1-11
Y	J P 2003-331736 A (松下電器産業株式会社) 2003. 11. 21、段落【0060】、【0061】、図6 (ファミリーなし)	5
A	J P 2004-335226 A (住友ゴム工業株式会社) 2004. 11. 25、段落【0024】、【0027】、 【0028】、図2 (ファミリーなし)	1-15
A	J P 2003-215816 A (富士写真フイルム株式会社) 2003. 07. 30、段落【0011】、【0019】 - 【0023】 (ファミリーなし)	1-15
A	J P 10-92325 A (富士通株式会社) 1998. 04. 10、全文、全図 (ファミリーなし)	1-15
A	J P 2002-507044 A (松下電器産業株式会社) 2002. 03. 05、全文、全図 & WO 1999/046793 A1 & US 5952781 A	1-15
A	J P 2-284333 A (大日本印刷株式会社) 1990. 11. 21、全文、全図 (ファミリーなし)	1-15
A	J P 2001-236885 A (松下電器産業株式会社) 2001. 08. 31、全文、全図 & US 2003/30376 A1	1-15
A	J P 64-10540 A (富士通株式会社) 1989. 01. 13、全文、全図 (ファミリーなし)	1-15
A	J P 2004-273771 A (富士電機デバイステクノロジー株式会社) 2004. 09. 30、全文、全図 (ファミリーなし)	1-15