



發明專利說明書

(本說明書格式、順序及粗體字，請勿任意更動，※記號部分請勿填寫)

※申請案號：**93137387**

※申請日期：**93-12-3**

※IPC 分類：

G06F 13/14

一、發明名稱：(中文/英文)

(中文) 連接在集成電路匯流排上設備之位址動態分配系統及方法

(英文) **System and Method for Dynamically Allocating Addresses to Devices Connected to a Integrated Circuit Bus**

二、申請人：(共 1 人)

姓名或名稱：(中文/英文)

(中文) 鴻海精密工業股份有限公司

(英文) **HON HAI PRECISION INDUSTRY CO., LTD.**

代表人：(中文/英文)

(中文) 郭台銘

(英文) **GOU, TAI-MING**

住居所或營業所地址：(中文/英文)

(中文) 台北縣土城市自由街 2 號

(英文) **2, Tzu Yu Street, Tu-Cheng City, Taipei Hsien, Taiwan, ROC**

國 籍：(中文/英文)

(中文) 中華民國

(英文) **ROC**

三、發明人：(共 1 人)

1. 姓 名：(中文/英文)

(中文) 朗裕明

(英文) **LANG, YU-MING**

國 籍：(中文/英文)

(中文) 中華民國

(英文) ROC

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

(英文) ROC

四、聲明事項：

主張專利法第二十二條第二項 第一款或 第二款規定之事實，其事實發生日期為： 年 月 日。

申請前已向下列國家（地區）申請專利：

【格式請依：受理國家（地區）、申請日、申請案號 順序註記】

有主張專利法第二十七條第一項國際優先權：

無主張專利法第二十七條第一項國際優先權：

主張專利法第二十九條第一項國內優先權：

【格式請依：申請日、申請案號 順序註記】

主張專利法第三十條生物材料：

須寄存生物材料者：

國內生物材料 【格式請依：寄存機構、日期、號碼 順序註記】

國外生物材料 【格式請依：寄存國家、機構、日期、號碼 順序註記】

不須寄存生物材料者：

所屬技術領域中具有通常知識者易於獲得時，不須寄存。

九、發明說明：

【發明所屬之技術領域】

本發明係關於一種集成電路匯流排位址分配系統及方法，特別係關於 I²C 匯流排設備之位址動態分配系統及方法。

【先前技術】

飛利浦之 I²C (Inter Integrated Circuit, I²C) 匯流排因具有即插即用雙線介面的簡單性，加之其低實施成本，已經在眾多電子應用中成為控制、維護和配置的實際業界標準串列匯流排。

連接在 I²C 匯流排上的 I²C 設備需通過各自的 I²C 位址 (I²C Slave Address) 才能訪問。傳統的 I²C 設備的位址設置，係藉由每一個 I²C 設備的電路板上的硬體預先設定。I²C 匯流排限定了一個 I²C 設備只可以設定一個 I²C 位址，且 I²C 位址的設定範圍為 00-FF。例如，大多數 I²C 可以訪問的電子可擦寫可程式化只讀記憶體 (Electrically Erasable Programmable Read Only Memory, EEPROM) 只具有三個橡皮接腳 (strapping pin)，這樣限制了這些 EEPROM 的 I²C 位址設定範圍為 A0-AF (只可以是偶數位址)，因此最多只能夠有 8 個 EEPROM 設備連接到一條 I²C 匯流排。

因此，有必要提供一種採用動態方式設定 I²C 設備位址的方法，從而可以擴充 I²C 匯流排連接更多的 I²C 設備。

【發明內容】

本發明主要目的在於提供一種為連接在一集成電路匯流排 (例如 I²C 匯流排) 上的設備動態分配位址的系統，其可以擴充集成電路匯流排連接更多的設備。

本發明另一目的在於提供一種為連接在一集成電路匯流排 (例如 I²C 匯流排) 上的設備動態分配位址的方法，其可以擴充集成電路匯流排連接更多的設備。

為實現本發明之主要目的，本發明提供一技術方案如下：

一種為連接在一集成電路匯流排上的設備動態分配位址的系統，該系統包括一匯流排主控處理單元及複數連接在所述之集成電路匯流排上的設備，每一設備包括一處理單元。其中所述匯流排主控處理單元用於：產生複數各不相同的新位址；向上述集成電路匯流排上發送命令，將產生的新位址分配給當前位址為一預定位址的設備。其中連接在上述集成電路匯流排上的一第一設備之處理單元逐個執行如下作業：將各自所屬設備之位址設定為所述之預定位址；從上述集成電路匯流排上接收將一新位址分配給當前位址為上述預定位址之設備的命令，並根據所接收到的命令將該設備之位址設定為該新位址。

其中所述之集成電路匯流排係為 I²C 匯流排。

其中連接在上述集成電路匯流排上的各設備之處理單元還執行如下作業：設定各自所屬設備為位址可設定狀態或者設定為不可設定狀態。

為實現本發明之另一目的，本發明提供一技術方案如下：

一種為連接在一集成電路匯流排上的設備動態分配位址的方法，其改良在於，該方法包括：設定連接在所述之集成電路匯流排上的所有設備為位址不可設定狀態；一匯流排主控處理單元向上述集成電路匯流排不斷發送位址分配命令：將位址為一預定位址之設備之位址設定為一新位址；設定連接在所述之集成電路匯流排上的一第一設備為位址可設定狀態；設定所述第一設備之位址為一預定位址；從上述集成電路匯流排接收並執行一位址分配命令：設定所述第一設備之位址為一第一位址，其中該第一位址不同於所述之預定位址；設定連接在所述之集成電路匯流排上的一第二設備為位址可設定狀態；設定所述第二設備之位址為所述之預定位址；從上述集成電路匯流排接收並執行一位址分配命令：設定所述第二設備之位址為一第二位址，其中該第二位址不同於所述之預定位址，且該第二位址不同於所述之第一位址。

其中所述之集成電路匯流排係為 I²C 匯流排。

該方法還可以包括：設定連接在所述之集成電路匯流排上的一其它設備為位址可設定狀態；設定該其它設備之位址為所述之預定位址；從上述集成電路匯流排接收並執行一位址分配命令：將位址為上述預定位址之設備的位址設定為一新位址。

【實施方式】

參閱第一圖所示，係為本發明 I²C 匯流排位址動態分配系統之硬體架構圖。本發明之 I²C (Inter Integrated Circuit, I²C) 匯流排位址動態分配系統 100 包括一 I²C 匯流排驅動裝置 110 (I²C Bus Driver) 及複數 I²C 設備 (I²C Slave Device) 以串聯方式逐個連接在一 I²C 匯流排 120 上，例如 130, 140, 150。

所述之 I²C 匯流排驅動裝置 110 包括一匯流排主控處理單元 111，該匯流排主控處理單元 111 用於：產生複數各不相同的新位址；向上述 I²C 匯流排上發送命令將產生的新位址分配給當前位址為一預定位址 S 的 I²C 設備。

所述之每一 I²C 設備包括一處理單元 (131, 141, 151)，所述處理單元 (131, 141, 151) 將逐個執行如下作業：將各自所屬設備之位址設定為所述之預定位址；從上述 I²C 匯流排 120 上接收將一新位址分配給當前位址為上述預定位址之設備的命令，並根據所接收到的命令將該設備之位址設定為該新位址。在本發明實施例中，首先將由連接在所述 I²C 匯流排 120 上的第一 I²C 設備 130 之處理單元 131 執行上述作業，當處理單元 131 執行完成上述所有作業之後第二 I²C 設備 140 才能執行，當處理單元 141 執行完成上述所有作業之後第三 I²C 設備 150 才能執行。

本發明之複數 I²C 設備之間還藉由一可傳輸電訊號的電氣連接線 160 (可以是普通電線，也可以是可傳輸電訊號的其它傳輸線) 進行連接，因此在前一 I²C 設備的輸出端與在後一 I²C 設備的輸入端的電位相同，例如，I²C 設備 130 之輸出端 a 與 I²C 設備 140 之輸入端 b 電位相同，I²C 設備 140 之輸出端 b 與 I²C 設備 150 之輸入端 c 電位相同。在本發明實施例中，所述之匯流排主控處理單元 111 將發出命令逐個為

連接在 I²C 匯流排上 120 的 I²C 設備 130，140，150 分配不相同的新位址。

在被分配位址之前，所有 I²C 設備之處理單元（131，141，151）控制電源電壓 Vcc 在各自輸出端輸出低電位，然後不斷偵測輸入端是否為高電位。如果 I²C 設備之處理單元未偵測到輸入端為高電位，該 I²C 設備處於位址不可設定狀態；一旦偵測到輸入端為高電位，則 I²C 設備處於位址可設定狀態，此時 I²C 設備之處理單元先將位址設定為一預定位址 S，等待從 I²C 匯流排 120 接收到將位址設定為一新位址的命令，並按照命令將該 I²C 設備之位址設定為一新位址。設定新位址之後，處理單元控制 Vcc 將輸出端輸出高電位。

對於連接在 I²C 驅動裝置 110 之後的第一 I²C 設備 130，Vcc 控制其輸入端 a 保持高電位，因此 I²C 設備 130 將先於其他 I²C 設備（140，150）被分配位址。處理單元 131 首先控制電源電壓 Vcc 將其輸出端 a 輸出低電位，偵測到輸入端 a 為高電位之後，將 I²C 設備 130 位址設定為所述之預定位址 S。

所述之匯流排主控處理單元 111 向 I²C 匯流排上發送位址分配命令：將目前位址為 S 的 I²C 設備的位址設定為一第一新位址 X1，其中 X1 與 S 不相同。

因為 I²C 設備 130 目前位址為 S，所以其處理單元 131 可以從 I²C 匯流排接收到命令，並將 I²C 設備 130 位址設定為 X1，之後將其輸出端 a 輸出高電位。

因為 I²C 設備 140 之輸入端 b 與 I²C 設備 130 之輸出端 a 具有相同電位，因此，此時輸入端 b 為高電位。I²C 設備 140 之處理單元 141 偵測到輸入端 b 為高電位後，將 I²C 設備 140 之位址設定為所述之預定位址 S。因為 I²C 設備 140 目前位址為 S，所以其處理單元 141 可以從 I²C 匯流排上接收到位址分配命令，並將 I²C 設備 140 的位址設定為一第二新位址 X2。其中 X1，X2 及 S 各不相同。重複以上步驟可將 I²C 設備 150 的位址設定為一與 X1，X2 及 S 各不相同的新位址。

本發明實施例，只有三個 I²C 設備（130，140，150）連接在 I²C 匯流排 120 上，因此匯流排主控處理單元 111 僅僅對該三個 I²C 設備動態分配各不相同的位址。在其他實施例中，連接在 I²C 匯流排 120 上的 I²C 設備的數量可以增加。

以下結合第二圖及第三圖，詳細介紹匯流排主控處理單元 111 對連接在 I²C 匯流排上的 I²C 設備（130，140，150）動態分配各不相同位址之方法及詳細流程。

參閱第二圖所示，係為 I²C 設備之處理單元執行本發明之方法流程圖。首先，連接在 I²C 匯流排 120 上的所有 I²C 設備（130，140，150）之處理單元（131，141，151），各自控制其 V_{cc} 在輸出端（輸出端 a，輸出端 b，輸出端 c）輸出低電位（步驟 S210）。各 I²C 設備之處理單元各自完成上述操作之後，延遲一段時間，例如 10 毫秒（步驟 S220）。等待 10 毫秒後可以確定所有 I²C 設備完成步驟 S210 的操作。然後，所有處理單元（131，141，151）將不斷偵測各自輸入端是否為高電位（步驟 S230）。一旦其中某一處理單元偵測到其輸入端為高電位，則該處理單元將位址設定為一預定位址 S（步驟 S240）。

在本發明實施例中，對於連接在 I²C 驅動裝置 110 之後的第一 I²C 設備 130，V_{cc} 控制其輸入端 a 保持高電位，因此 I²C 設備 130 將先於其他 I²C 設備（140，150）被分配位址。

因此，I²C 設備 130 之處理單元 131 首先偵測到其輸入端 a 為高電位，將 I²C 設備 130 之位址設定為所述之預定位址 S（步驟 S240）。其它處理單元（141，151）仍在不斷偵測其輸入端（輸入端 b，輸入端 c）是否為高電壓（步驟 S230）。

經過上述一系列步驟之後，I²C 設備 130 之當前位址為 S，其處理單元 131 等待從 I²C 匯流排 120 上接收匯流排主控處理單元 111 發出的位址分配命令：將位址為 S 之設備的位址設定為 X。

對於匯流排主控處理單元 111 向 I²C 匯流排 120 上發送位址動態分配命令之過程，可參閱第三圖所示，係為 I²C 匯流排主控處理單元執行本發明之方法流程圖。匯流排主控處理單元 111 分配位址之前，首先

延遲等待一段足夠長的時間，該延遲的時間應該長於之前第一 I²C 設備 130 完成步驟 S210 之後所延遲的時間 10 毫秒，例如 20 毫秒（步驟 S310）。初始化所有在動態分配位址時需要用到的參數，例如設定連接在 I²C 匯流排 120 上的 I²C 設備總數 N，計劃分配給第一 I²C 設備的位址 A，以及設定一累加因子 B=0（步驟 S320），該累加因子 B 表示匯流排主控處理單元 111 已經發出位址分配命令的數量，也就是已經被分配到位址的 I²C 設備的數量。本發明實施例中，設定 N=3，A=10h。由於本發明之預定位址 S 可為一任意值，在實施例中設定上述之預定位址 S=60h。

完成參數初始化設定之後，匯流排主控處理單元 111 判斷 B 是否小於 N（步驟 S330）。由於此時剛完成初始化設定 N=3 且 B=0，因此直接進入下一步驟：令 X=A+B，則此時 X=10h（步驟 S340）。隨後，匯流排主控處理單元 111 向 I²C 匯流排 120 上發送命令：將位址為 S 的設備位址設定為 X（步驟 S350）。因為此時位址為 S 的設備係連接在 I²C 驅動裝置 110 之後的第一 I²C 設備 130，其此時位址為 S=60h。

之後，I²C 設備 130 之處理單元 131 從 I²C 匯流排 120 接收到命令（步驟 S250），將 I²C 設備 130 之位址設定為 X=10h（步驟 S260），最後控制其 Vcc 將其輸出端 a 輸出高電位（步驟 S270）。到此為止，完成對 I²C 設備 130 之位址動態分配，其所分配之位址為 10h。隨後將完成對 I²C 設備 140 之位址分配。

由於 I²C 設備 130 在步驟 S270 中將其輸出端 a 輸出高電位，因此，此時 I²C 設備 140 之輸入端口 b 也為高電位。I²C 設備 140 之處理單元 141 偵測到輸入端口 b 為高電位（步驟 S230）之後，將 I²C 設備 140 之位址設定為預定位址 S，即是 60h（步驟 S240）。

由於匯流排主控處理單元 111 在發送命令為 I²C 設備 130 分配位址 X=10h 之後（步驟 S350），累加因子 B=B+1（步驟 S360）。完成步驟 360 之後，B=1。為了保證 I²C 設備 140 有充足時間完成同步協調之步驟，匯流排主控處理單元 111 延遲等待 20 毫秒（步驟 S370）之後，判斷是否 B 小於 N（步驟 S330）。由於此時 B=1 且 N=3，則 B 小於 N，

轉到下一步驟，令 $X=A+B$ （步驟 S340）。因為此時 $A=10h$ 且 $B=1$ ，則經過步驟 S340 之後， $X=11h$ 。

匯流排主控處理單元 111 第二次向 I²C 匯流排 120 發送位址分配命令：將位址為 S 的設備位址設定為 X（步驟 S350）。因為此時 I²C 設備 140 之位址為 $S=60h$ ，所以 I²C 設備 140 之處理單元將可以從 I²C 匯流排 120 接收到此命令（步驟 S250），將 I²C 設備 140 之位址設定為 X（步驟 S260），最後控制 Vcc 將其輸出端 b 輸出高電位（步驟 S270）。因為此時 $X=11h$ ，所以到此為止，完成了對 I²C 設備 140 之位址動態分配，I²C 設備 140 所分配之位址為 11h。按照上述的方法及流程作業，可完成對 I²C 設備 150 之位址分配，I²C 設備 150 所分配之位址為 12h。

匯流排主控處理單元 111 完成三次動態分配位址作業之後，該三個 I²C 設備被分配到的位址分別為 10h，11h，12h。

在本發明的其他實施例中，可對其中各參數進行適當更改，但必須符合如下條件：確保所述之預定位址 S 最終不被分配給某一 I²C 設備。對於本領域的一般技術人員可以不用創造性勞動，選定符合上述條件的參數實施本發明。

I²C 匯流排係為一種集成電路匯流排，本領域的一般技術人員可以不用創造性勞動，將本發明運用到其他集成電路匯流排的設備位址分配當中。

本發明雖以較佳實施例揭露如上，然其並非用以限定本發明。任何熟悉此項技藝者，在不脫離本發明之精神和範圍內，當可做更動與潤飾，因此本發明之保護範圍當視後附之申請專利範圍所界定者為準。

【圖示簡要說明】

第一圖係為本發明 I²C 匯流排位址動態分配系統之硬體架構圖。

第二圖係為 I²C 設備之處理單元執行本發明之方法流程圖。

第三圖係為 I²C 匯流排主控處理單元執行本發明之方法流程圖。

【主要元件符號說明】

I ² C 匯流排驅動裝置	110
匯流排主控處理單元	111

I255404

I ² C 匯流排	120
I ² C 設備	130、140、150
I ² C 設備之處理單元	131、141、151
電氣連接線	160

五、中文發明摘要：

本發明提供一種為連接在一集成電路匯流排上的設備動態分配位址的系統，包括一匯流排主控處理單元及複數連接在集成電路匯流排上的設備，每一設備包括一處理單元。其中，匯流排主控處理單元用於：產生複數各不相同的新位址，向集成電路匯流排發送命令將產生的新位址分配給當前位址為一預定位址的設備。所述複數設備之處理單元逐個執行如下作業：將各自所屬設備之位址設定為所述之預定位址，從集成電路匯流排上接收將一新位址分配給當前位址為預定位址之設備的命令，並根據所接收到的命令將該設備之位址設定為該新位址。本發明還提供一種動態分配位址的方法。

六、英文發明摘要：

The present invention discloses a system for dynamically allocating addresses to devices connected to a integrated circuit bus, the system comprising a bus control unit and a plurality of devices connected to the integrated circuit bus, each device comprising a device control unit. The bus control unit is used for: generating a plurality of different new addresses and sending commands for replacing each device's address with a different new generated address to the bus. Each device control unit of the plurality of devices is used for: setting a predetermined address to the device; receiving a command for changing address with a new generated address from the bus; and setting the new generated address to the device. A related method is also disclosed.

十、申請專利範圍：

1. 一種為連接在一集成電路匯流排上的設備動態分配位址的系統，其改良在於，該系統包括一匯流排主控處理單元及複數連接在所述之集成電路匯流排上的設備，每一設備包括一處理單元，其中：

所述匯流排主控處理單元用於：產生複數各不相同的新位址；向上述集成電路匯流排上發送命令，將產生的新位址分配給當前位址為一預定位址的設備；

所述連接在集成電路匯流排上的複數設備之處理單元逐個執行如下作業：將各自所屬設備之位址設定為所述之預定位址；從上述集成電路匯流排上接收將一新位址分配給當前位址為上述預定位址之設備的命令，並根據所接收到的命令將該設備之位址設定為該新位址。

2. 如申請專利範圍第 1 項所述之為連接在一集成電路匯流排上的設備動態分配位址的系統，其中所述之集成電路匯流排係為 I²C (Inter Integrated Circuit) 匯流排。

3. 如申請專利範圍第 1 項所述之為連接在一集成電路匯流排上的設備動態分配位址的系統，其中連接在上述集成電路匯流排上的各設備之處理單元還執行如下作業：設定各自所屬設備為位址可設定狀態。

4. 如申請專利範圍第 1 項所述之為連接在一集成電路匯流排上的設備動態分配位址的系統，其中連接在上述集成電路匯流排上的各設備之處理單元還執行如下作業：設定各自所屬設備為位址不可設定狀態。

5. 如申請專利範圍第 1 項所述之為連接在一集成電路匯流排上的設備動態分配位址的系統，其中所述之複數設備係串聯在所述之集成電路匯流排上的。

6. 如申請專利範圍第 1 或 5 項所述之為連接在一集成電路匯流排上的設備動態分配位址的系統，其中“連接在上述集成電路匯流排上的複數設備之處理單元逐個執行如下作業”係指：當連接在上述集成電路匯流排上的前一設備之處理單元執行完成所述之如下作業之後，

其後一設備之處理單元才能執行所述之如下作業，直到所有設備執行完成所述之如下作業。

7. 一種為連接在一集成電路匯流排上的設備動態分配位址的方法，其改良在於，該方法包括：

設定連接在所述之集成電路匯流排上的所有設備為位址不可設定狀態；

一匯流排主控處理單元向上述集成電路匯流排不斷發送位址分配命令：將位址為一預定位址之設備的位址設定為一新位址；

設定連接在所述之集成電路匯流排上的一第一設備為位址可設定狀態；

設定所述第一設備之位址為一預定位址；

從上述集成電路匯流排接收並執行一位址分配命令：設定所述第一設備之位址為一第一位址，其中該第一位址不同於所述之預定位址；

設定連接在所述之集成電路匯流排上的一第二設備為位址可設定狀態；

設定所述第二設備之位址為所述之預定位址；

從上述集成電路匯流排接收並執行一位址分配命令：設定所述第二設備之位址為一第二位址，其中該第二位址不同於所述之預定位址，且該第二位址不同於所述之第一位址。

8. 如申請專利範圍第 7 項所述之為連接在一集成電路匯流排上的設備動態分配位址的方法，其中所述之集成電路匯流排係為 I²C (Inter Integrated Circuit) 匯流排。

9. 如申請專利範圍第 7 或 8 項所述之為連接在一集成電路匯流排上的設備動態分配位址的方法，其中連接在所述集成電路匯流排上的每一設備包括一處理單元，用於設定其設備之位址。

10. 如申請專利範圍第 7 或 8 項所述之為連接在一集成電路匯流排上的設備動態分配位址的方法，其中連接在所述集成電路匯流排上的每一設備包括一處理單元，用於設定其設備為位址可設定狀態。

11. 如申請專利範圍第7或8項所述之為連接在一集成電路匯流排上的設備動態分配位址的方法，其中連接在所述集成電路匯流排上的每一設備包括一處理單元，用於設定其設備為位址不可設定狀態。

12. 如申請專利範圍第7或8項所述之為連接在一集成電路匯流排上的設備動態分配位址的方法，還包括：

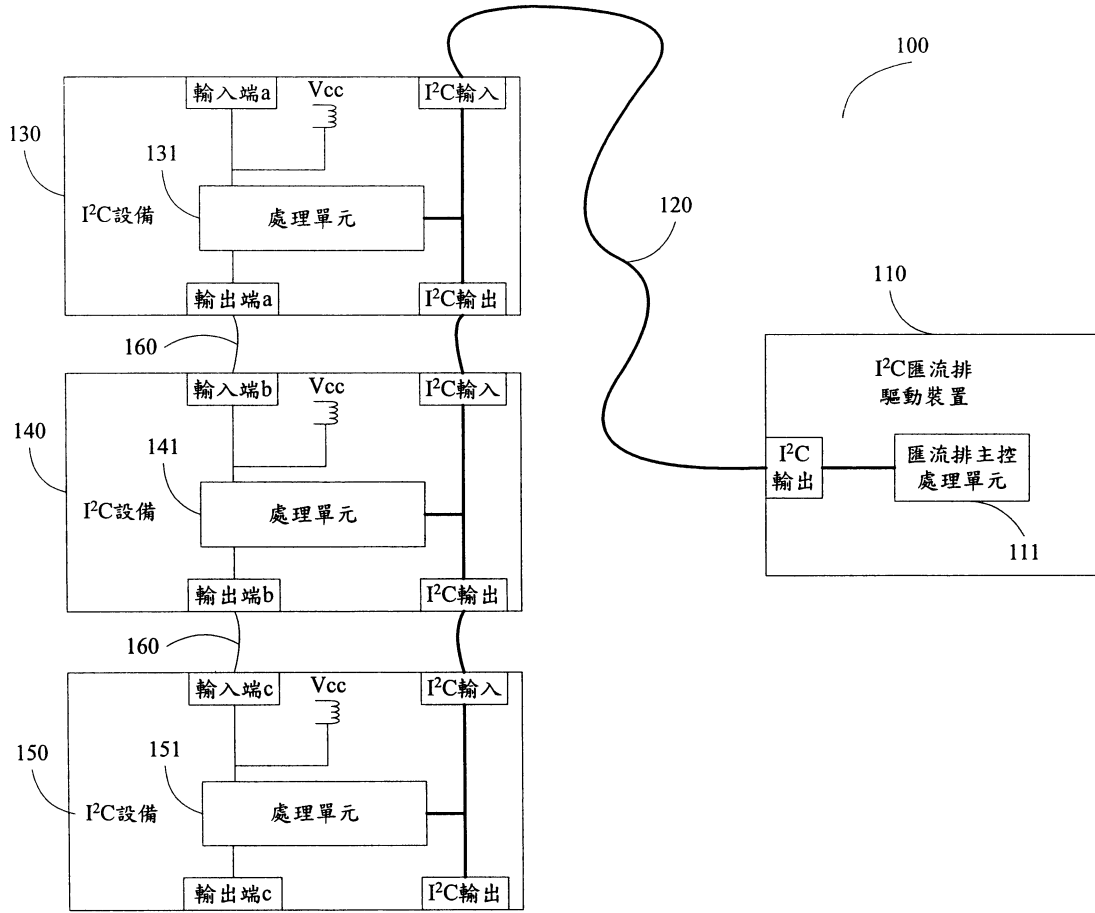
設定連接在所述之集成電路匯流排上的一其它設備為位址可設定狀態；

設定該其它設備之位址為所述之預定位址；

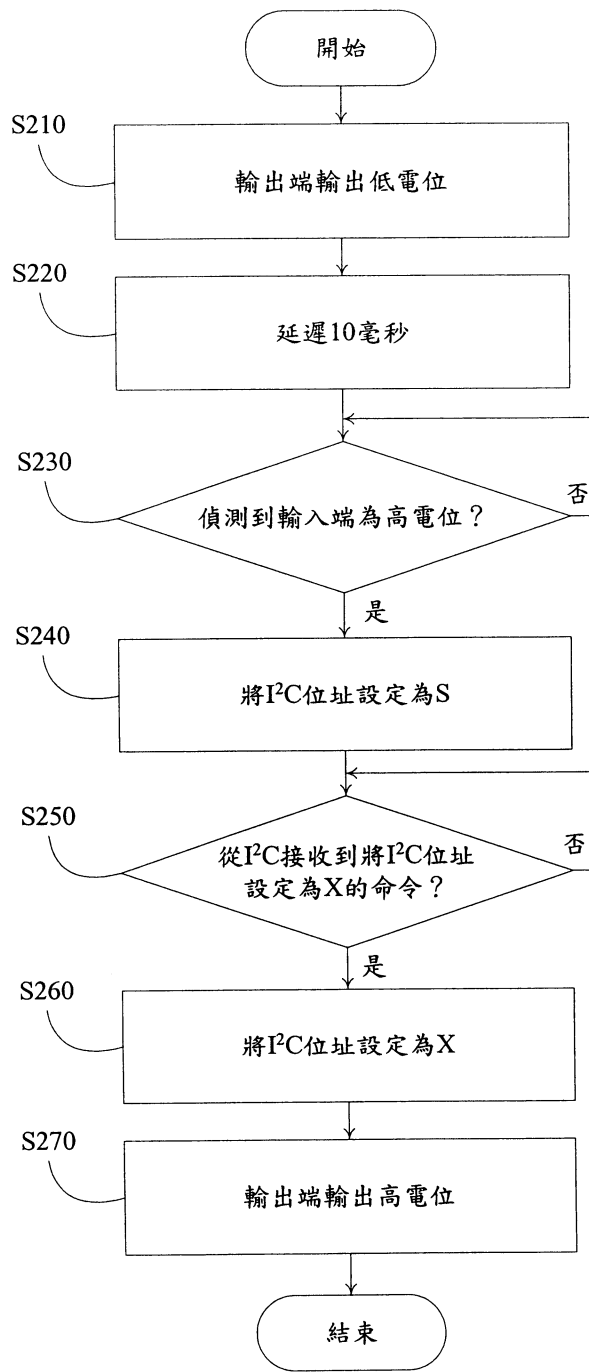
從上述集成電路匯流排接收並執行一位址分配命令：將位址為上述預定位址之設備的位址設定為一新位址。

I255404

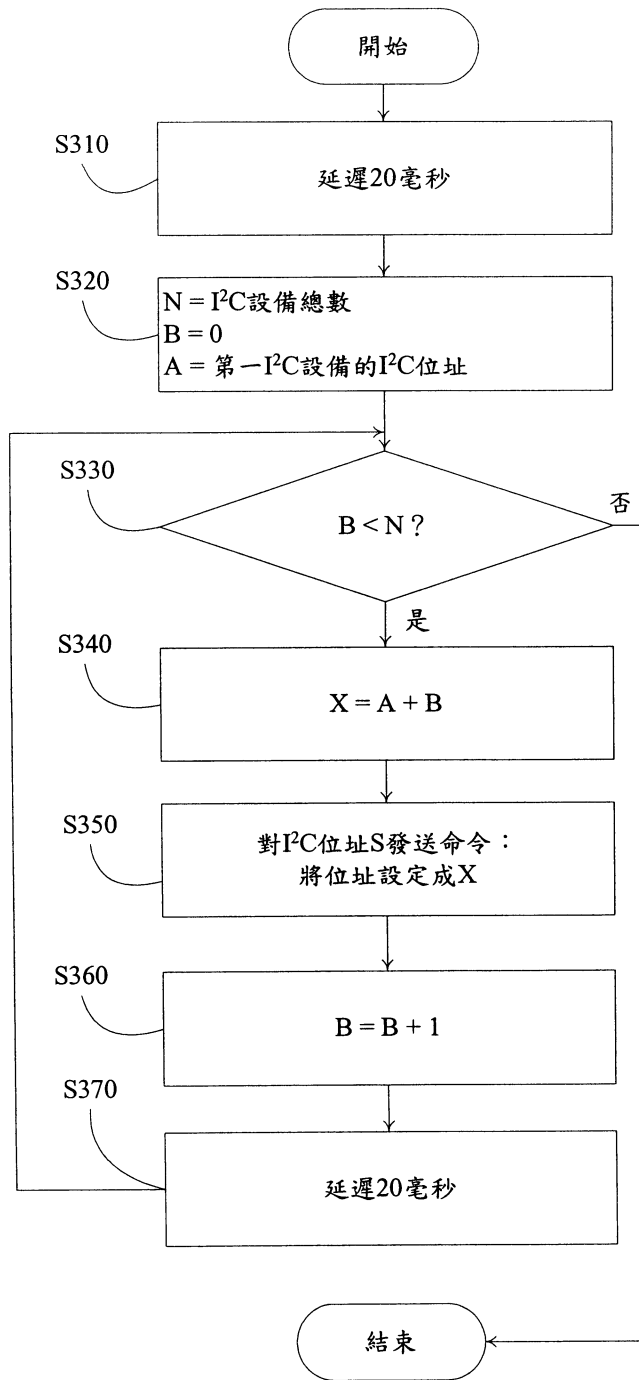
十一、圖式：



第一圖



第二圖



第三圖

七、指定代表圖：

(一) 本案指定代表圖為：第(一)圖。

(二) 本代表圖之元件符號簡單說明：

I ² C 匯流排驅動裝置	110
匯流排主控處理單元	111
I ² C 匯流排	120
I ² C 設備	130、140、150
I ² C 設備之處理單元	131、141、151
電氣連接線	160

八、本案若有化學式時，請揭示最能顯示發明特徵的化學式：