

【公報種別】特許法第17条の2の規定による補正の掲載
 【部門区分】第7部門第2区分
 【発行日】令和3年2月12日(2021.2.12)

【公表番号】特表2020-504451(P2020-504451A)
 【公表日】令和2年2月6日(2020.2.6)
 【年通号数】公開・登録公報2020-005
 【出願番号】特願2019-536063(P2019-536063)
 【国際特許分類】

H 0 1 L 23/28 (2006.01)

H 0 1 L 21/60 (2006.01)

H 0 1 L 23/50 (2006.01)

【F I】

H 0 1 L 23/28 A

H 0 1 L 21/60 3 1 1 Q

H 0 1 L 23/50 H

【手続補正書】

【提出日】令和2年12月25日(2020.12.25)

【手続補正1】

【補正対象書類名】特許請求の範囲

【補正対象項目名】全文

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【請求項1】

パッケージングされた半導体デバイスであって、
 リードフレームと、
 半導体デバイスと、
 前記リードフレームと前記半導体デバイス上の端子との間に結合されるはんだ接合と、
 前記リードフレームの表面の一部上にあり、第1の粒子を含む第1のポリマーで構成される、表面が粗化された粒子と、
 前記半導体デバイスと前記リードフレームと前記表面が粗化された粒子との一部を覆うモルディング化合物と、
 を含む、パッケージングされた半導体デバイス。

【請求項2】

請求項1に記載のパッケージングされた半導体デバイスであって、
 前記第1のポリマーが、ポリイミドとエポキシとポリエステルポリマーとで構成される群から選択される、パッケージングされた半導体デバイス。

【請求項3】

請求項1に記載のパッケージングされた半導体デバイスであって、
 前記第1の粒子が非金属粒子である、パッケージングされた半導体デバイス。

【請求項4】

請求項1に記載のパッケージングされた半導体デバイスであって、
 前記表面が粗化された粒子が、前記はんだ接合に隣接する前記リードフレームの表面の一部を覆う、パッケージングされた半導体デバイス。

【請求項5】

請求項1に記載のパッケージングされた半導体デバイスであって、
 はんだ接合を囲むリフロー壁であって、ポリイミドとエポキシとポリエステルとで構成される群から選択される第2のポリマーで構成される、前記リフロー壁を更に含む、パッ

ケーシングされた半導体デバイス。

【請求項 6】

請求項 5 に記載のパッケージングされた半導体デバイスであって、前記リフロー壁が、前記はんだ接合の少なくとも対向する 2 つの側部上の前記はんだ接合を囲む、パッケージングされた半導体デバイス。

【請求項 7】

請求項 5 に記載のパッケージングされた半導体デバイスであって、前記リフロー壁が前記はんだ接合を完全に囲む、パッケージングされた半導体デバイス。

【請求項 8】

請求項 5 に記載のパッケージングされた半導体デバイスであって、前記第 2 のポリマーが第 2 の粒子を含む、パッケージングされた半導体デバイス。

【請求項 9】

請求項 5 に記載のパッケージングされた半導体デバイスであって、前記はんだ接合の高さが、前記リフロー壁の高さと少なくとも同じ程度の高さである、パッケージングされた半導体デバイス。

【請求項 10】

請求項 1 に記載のパッケージングされた半導体デバイスであって、パッケージングされた半導体デバイスの底部上の印刷回路基板はんだパッドを更に含む、パッケージングされた半導体デバイス。

【請求項 11】

請求項 10 に記載のパッケージングされた半導体デバイスであって、前記印刷回路基板はんだパッドがはんだペーストである、パッケージングされた半導体デバイス。

【請求項 12】

請求項 10 に記載のパッケージングされた半導体デバイスであって、前記印刷回路基板はんだパッドが、銀と銅とニッケルとパラジウムと白金とスズと金とそれらの合金とで構成される群から選択される金属で形成されるはんだ付け可能な粒子を含むはんだペーストである、パッケージングされた半導体デバイス。

【請求項 13】

請求項 1 に記載のパッケージングされた半導体デバイスであって、前記はんだ接合と前記端子との間に結合される金属性ポストを更に含む、パッケージングされた半導体デバイス。

【請求項 14】

パッケージングされた半導体デバイスであって、リードフレームと、半導体デバイスと、前記リードフレームと前記半導体デバイス上の端子との間に結合されるはんだ接合と、前記リードフレームの表面の一部上にあり、第 1 の粒子を含む第 1 のポリマーで構成される、表面が粗化された粒子と、前記はんだ接合を囲み、第 2 の粒子を含む第 2 のポリマーで構成されるリフロー壁と、前記半導体デバイスと前記リードフレームと前記金属性ポストと前記リフロー壁と前記表面が粗化された粒子との一部を覆うモルディング化合物と、を含む、パッケージングされた半導体デバイス。

【請求項 15】

請求項 14 に記載のパッケージングされた半導体デバイスであって、前記第 1 のポリマーと前記第 2 のポリマーとが、ポリイミドとエポキシとポリエステルポリマーとで構成される群から選択される、パッケージングされた半導体デバイス。

【請求項 16】

請求項 14 に記載のパッケージングされた半導体デバイスであって、

前記第 1 のポリマーと前記第 2 のポリマーとが、ポリイミドとエポキシとポリエステルポリマーとで構成される群から選択され、前記第 1 及び第 2 の粒子が非金属粒子である、パッケージングされた半導体デバイス。

【請求項 17】

請求項 14 に記載のパッケージングされた半導体デバイスであって、

前記第 1 のポリマーと前記第 2 のポリマーとが同一のポリマーであり、前記第 1 の粒子と前記第 2 の粒子とが同一の非金属粒子である、パッケージングされた半導体デバイス。

【請求項 18】

請求項 14 に記載のパッケージングされた半導体デバイスであって、

前記第 1 のポリマーと前記第 2 のポリマーとが、ポリイミドとエポキシとポリエステルポリマーとで構成される群から選択され、前記第 1 の粒子が非金属粒子であり、前記第 2 の粒子が、銀と銅とニッケルとパラジウムと白金とスズと金とそれらの合金とで構成される群から選択されるはんだ付け可能な金属で構成される金属粒子である、パッケージングされた半導体デバイス。

【請求項 19】

請求項 14 に記載のパッケージングされた半導体デバイスであって、

前記リフロー壁が、前記はんだ接合の少なくとも 2 つの対向する側部を囲む、パッケージングされた半導体デバイス。

【請求項 20】

請求項 14 に記載のパッケージングされた半導体デバイスであって、

パッケージングされた半導体デバイスの底部上のはんだペーストで構成される印刷回路基板はんだパッドを更に含む、パッケージングされた半導体デバイス。