

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第4675319号
(P4675319)

(45) 発行日 平成23年4月20日(2011.4.20)

(24) 登録日 平成23年2月4日(2011.2.4)

(51) Int.Cl.

H02M 7/48 (2007.01)

F 1

H02M 7/48
H02M 7/48F
L

請求項の数 12 (全 23 頁)

(21) 出願番号 特願2006-510790 (P2006-510790)
 (86) (22) 出願日 平成17年3月2日 (2005.3.2)
 (86) 国際出願番号 PCT/JP2005/004018
 (87) 国際公開番号 WO2005/086336
 (87) 国際公開日 平成17年9月15日 (2005.9.15)
 審査請求日 平成20年1月18日 (2008.1.18)
 (31) 優先権主張番号 特願2004-61709 (P2004-61709)
 (32) 優先日 平成16年3月5日 (2004.3.5)
 (33) 優先権主張国 日本国 (JP)

(73) 特許権者 000116024
 ローム株式会社
 京都府京都市右京区西院溝崎町21番地
 (74) 代理人 100085501
 弁理士 佐野 静夫
 (74) 代理人 100134555
 弁理士 林田 英樹
 (72) 発明者 福本 肇一
 京都府京都市右京区西院溝崎町21番地
 ローム株式会社内

審査官 今井 貞雄

最終頁に続く

(54) 【発明の名称】直流-交流変換装置、そのコントローラIC、及びその直流-交流変換装置を用いた電子機器

(57) 【特許請求の範囲】

【請求項 1】

一次巻線と少なくとも1つの二次巻線とを持つ変圧器と、
 直流電源間に前記一次巻線を間に介して直列に接続され、前記一次巻線に第1方向に電流を流すための第1半導体スイッチ及び第2半導体スイッチと、前記直流電源間に前記一次巻線を間に介して直列に接続され、前記一次巻線に第2方向に電流を流すための第3半導体スイッチ及び第4半導体スイッチと、

前記二次巻線に接続された負荷に流れる電流を検出する電流検出回路と、
 三角波信号を発生する三角波信号発生回路と、
 前記電流検出回路による電流検出信号に基づく誤差信号と前記三角波信号とを比較して
 PWM制御信号を発生するPWM制御信号発生回路と、

間欠動作信号に基づいて間欠動作オフ時に前記誤差信号を実質上零に設定させるとともに、間欠動作オフ状態から間欠動作オン状態への移行時に前記誤差信号を緩やかに増加させ、間欠動作オン状態から間欠動作オフ状態への移行時に前記誤差信号を緩やかに減少させる間欠動作制御回路と、

前記PWM制御信号に基づいて、前記第1半導体スイッチをオンさせる第1スイッチ信号と、前記第2半導体スイッチをオンさせる第2スイッチ信号と、前記第3半導体スイッチをオンさせる第3スイッチ信号と、前記第4半導体スイッチをオンさせる第4スイッチ信号とを、前記第1半導体スイッチと前記第4半導体スイッチとの両方がオフしている同時オフ期間及び前記第3半導体スイッチと前記第2半導体スイッチとの両方がオフしてい

10

20

る同時オフ期間を設けるように、且つ前記一次巻線に流れる電流の方向を前記第1方向から前記第2方向あるいは前記第2方向から前記第1方向へ切り換える際の電流値が零の状態で切り換えるタイミングで、発生するスイッチ信号出力用のロジック回路とを備え。

前記第2半導体スイッチは、前記三角波信号列の1つおきの三角波信号の一方頂点の時点でオンし、その直後の三角波信号と前記誤差信号とが等しくなるまでオンを継続し、前記第1半導体スイッチは、前記第2半導体スイッチがオンする時点の所定時間前にオンし、前記第2半導体スイッチがオフした直後の三角波信号の他方頂点の時点までオンを継続し、前記第4半導体スイッチは、前記三角波信号列の前記第2半導体スイッチがオンする三角波信号とは異なる1つおきの三角波信号の一方頂点の時点でオンし、その直後の三角波信号と前記誤差信号とが等しくなるまでオンを継続し、前記第3半導体スイッチは、前記第2半導体スイッチがオフで前記第1半導体スイッチがオンしている時点であって、前記第4半導体スイッチがオンする所定期間前からオンし、前記第4半導体スイッチがオフした直後の三角波信号の他方頂点の時点までオンを継続することを特徴とする、直流-交流変換装置。

【請求項2】

一次巻線と少なくとも1つの二次巻線とを持つ変圧器と、

直流電源間に前記一次巻線を間に介して直列に接続され、前記一次巻線に第1方向に電流を流すための第1キャパシタと第1半導体スイッチと、前記直流電源間に前記一次巻線を間に介して直列に接続され、前記一次巻線に第2方向に電流を流すための第2半導体スイッチ及び第2キャパシタと、

前記二次巻線に接続された負荷に流れる電流を検出する電流検出回路と、

三角波信号を発生する三角波信号発生回路と、

前記電流検出回路による電流検出信号に基づく誤差信号と前記三角波信号とを比較してPWM制御信号を発生するPWM制御信号発生回路と、

間欠動作信号に基づいて間欠動作オフ時に前記誤差信号を実質上零に設定させるとともに、間欠動作オフ状態から間欠動作オン状態への移行時に前記誤差信号を緩やかに増加させ、間欠動作オン状態から間欠動作オフ状態への移行時に前記誤差信号を緩やかに減少させる間欠動作制御回路と、

前記PWM制御信号に基づいて、前記第1半導体スイッチをオンさせる第1スイッチ信号と、前記第2半導体スイッチをオンさせる第2スイッチ信号とを、前記第1半導体スイッチと前記第2半導体スイッチとの両方がオフしている同時オフ期間を設けるように、且つ前記一次巻線に流れる電流の方向を前記第1方向から前記第2方向あるいは前記第2方向から前記第1方向へ切り換える際の電流値が零の状態で切り換えるタイミングで、発生するスイッチ信号出力用のロジック回路とを備え。

前記第1半導体スイッチは、前記三角波信号列の1つおきの三角波信号の一方頂点の時点でオンし、その直後の三角波信号と前記誤差信号とが等しくなるまでオンを継続し、前記第2半導体スイッチは、前記三角波信号列の前記第1半導体スイッチがオンする三角波信号とは異なる1つおきの三角波信号の一方頂点の時点でオンし、その直後の三角波信号と前記誤差信号とが等しくなるまでオンを継続することを特徴とする、直流-交流変換装置。

【請求項3】

前記PWM制御信号発生回路は、前記電流検出信号と電流基準信号との差に基づく誤差信号が出力される誤差信号発生回路と、前記三角波信号と前記誤差信号とを比較して前記PWM制御信号を出力するPWM比較器とを有し、

前記間欠動作制御回路は、前記誤差信号発生回路に結合され、前記間欠動作信号によってオンあるいはオフに制御される間欠動作用制御素子を有し、間欠動作オフ時に前記誤差信号が実質上零になるように前記間欠動作用制御素子がスイッチングされることを特徴とする、請求項1または請求項2に記載の直流-交流変換装置。

【請求項4】

前記誤差信号発生回路は、前記電流検出信号を前記電流基準信号と比較する誤差増幅器

10

20

30

40

50

の誤差出力に基づいて前記誤差信号を出力し、

前記間欠動作制御回路は、前記誤差増幅器への前記電流検出信号を所定値に設定することにより、前記誤差信号を実質上零にすることを特徴とする、請求項3記載の直流-交流変換装置。

【請求項5】

前記誤差信号発生回路の出力端と前記誤差増幅器の電流検出信号入力端との間にキャパシタが接続されており、

間欠動作オフへの移行時に前記誤差信号が零になる方向に前記キャパシタの電荷を放電し、間欠動作オンへの移行時に前記誤差信号が増加する方向に前記キャパシタに電荷を充電させることを特徴とする、請求項4記載の直流-交流変換装置。

10

【請求項6】

変圧器の一次巻線を間に介して直列に接続され、直流電源からの電流を第1方向に電流を流すための第1半導体スイッチ及び第2半導体スイッチと、前記一次巻線を間に介して直列に接続され、前記直流電源からの電流を第2方向に電流を流すための第3半導体スイッチ及び第4半導体スイッチとを含むスイッチ回路を駆動して、前記変圧器の二次巻線に接続された負荷へ交流電力を供給するためのコントローラICであって、

三角波信号を発生する三角波信号発生回路と、

前記負荷に流れる電流に応じた電流検出信号に基づく誤差信号と前記三角波信号とを比較してPWM制御信号を発生するPWM制御信号発生回路と、

20

間欠動作信号に基づいて間欠動作オフ時に前記誤差信号を実質上零に設定させるとともに、間欠動作オフ状態から間欠動作オン状態への移行時に前記誤差信号を緩やかに増加させ、間欠動作オン状態から間欠動作オフ状態への移行時に前記誤差信号を緩やかに減少させるための間欠動作制御回路と、

前記PWM制御信号に基づいて、前記第1半導体スイッチをオンさせる第1スイッチ信号と、前記第2半導体スイッチをオンさせる第2スイッチ信号と、前記第3半導体スイッチをオンさせる第3スイッチ信号と、前記第4半導体スイッチをオンさせる第4スイッチ信号とを、前記第1半導体スイッチと前記第4半導体スイッチとの両方がオフしている同時オフ期間及び前記第3半導体スイッチと前記第2半導体スイッチとの両方がオフしている同時オフ期間を設けるように、且つ前記一次巻線に流れる電流の方向を前記第1方向から前記第2方向あるいは前記第2方向から前記第1方向へ切り換える際の電流値が零の状態で切り換えるタイミングで、発生するスイッチ信号出力用のロジック回路とを備え、

30

前記第2半導体スイッチは、前記三角波信号列の1つおきの三角波信号の一方頂点の時点でオンし、その直後の三角波信号と前記誤差信号とが等しくなるまでオンを継続し、前記第1半導体スイッチは、前記第2半導体スイッチがオンする時点の所定時間前にオンし、前記第2半導体スイッチがオフした直後の三角波信号の他方頂点の時点でオンを継続し、前記第4半導体スイッチは、前記三角波信号列の前記第2半導体スイッチがオンする三角波信号とは異なる1つおきの三角波信号の一方頂点の時点でオンし、その直後の三角波信号と前記誤差信号とが等しくなるまでオンを継続し、前記第3半導体スイッチは、前記第2半導体スイッチがオフで前記第1半導体スイッチがオンしている時点であって、前記第4半導体スイッチがオンする所定期間前からオンし、前記第4半導体スイッチがオフした直後の三角波信号の他方頂点の時点でオンを継続することを特徴とする、コントローラIC。

40

【請求項7】

変圧器の一次巻線を間に介して直列に接続され、直流電源からの電流を第1方向に流すための第1キャパシタと第1半導体スイッチと、前記一次巻線を間に介して直列に接続され、直流電源からの電流を第2方向に流すための第2半導体スイッチ及び第2キャパシタとを含むスイッチ回路を駆動して、前記変圧器の二次巻線に接続された負荷へ交流電力を供給するためのコントローラICであって、

三角波信号を発生する三角波信号発生回路と、

前記負荷に流れる電流に応じた電流検出信号に基づく誤差信号と前記三角波信号とを比

50

較して PWM 制御信号を発生する PWM 制御信号発生回路と、

間欠動作信号に基づいて間欠動作オフ時に前記誤差信号を実質上零に設定させるとともに、間欠動作オフ状態から間欠動作オン状態への移行時に前記誤差信号を緩やかに増加させ、間欠動作オン状態から間欠動作オフ状態への移行時に前記誤差信号を緩やかに減少させるための間欠動作制御回路と、

前記 PWM 制御信号に基づいて、前記第 1 半導体スイッチをオンさせる第 1 スイッチ信号と、前記第 2 半導体スイッチをオンさせる第 2 スイッチ信号とを、前記第 1 半導体スイッチと前記第 2 半導体スイッチとの両方がオフしている同時オフ期間を設けるように、且つ前記一次巻線に流れる電流の方向を前記第 1 方向から前記第 2 方向あるいは前記第 2 方向から前記第 1 方向へ切り換える際の電流値が零の状態で切り換えるタイミングで、発生するスイッチ信号出力用のロジック回路とを備え、

前記第 1 半導体スイッチは、前記三角波信号列の 1 つおきの三角波信号の一方頂点の時点でオンし、その直後の三角波信号と前記誤差信号とが等しくなるまでオンを継続し、前記第 2 半導体スイッチは、前記三角波信号列の前記第 1 半導体スイッチがオンする三角波信号とは異なる 1 つおきの三角波信号の一方頂点の時点でオンし、その直後の三角波信号と前記誤差信号とが等しくなるまでオンを継続することを特徴とする、コントローラ I C 。

【請求項 8】

前記 PWM 制御信号発生回路は、前記電流検出信号と電流基準信号との差に基づく誤差信号が出力される誤差信号発生回路と、前記三角波信号と前記誤差信号とを比較して前記 PWM 制御信号を出力する PWM 比較器とを有し、

前記間欠動作制御回路は、前記誤差信号発生回路に結合され、前記間欠動作信号によってオン或いはオフに制御される間欠動作用制御素子を有し、間欠動作オフ時に前記誤差信号が実質上零になるように前記間欠動作用制御素子がスイッチングされることを特徴とする、請求項 6 または請求項 7 に記載のコントローラ I C 。

【請求項 9】

前記誤差信号発生回路は、前記電流検出信号を前記電流基準信号と比較する誤差増幅器の誤差出力に基づいて前記誤差信号を出力し、

前記間欠動作制御回路は、前記誤差増幅器への前記電流検出信号を所定値に設定することにより、前記誤差信号を実質上零にすることを特徴とする、請求項 8 記載のコントローラ I C 。

【請求項 10】

前記誤差信号発生回路の出力端と前記誤差増幅器の電流検出信号入力端との間に接続されるキャパシタの電荷を、間欠動作オフへの移行時に前記誤差信号が零になる方向に放電し、

前記キャパシタへ電荷を、間欠動作オンへの移行時に前記誤差信号が増加する方向に充電させることを特徴とする、請求項 9 記載のコントローラ I C 。

【請求項 11】

直流電源と、該直流電源の直流電圧が入力され交流出力を発生する請求項 1 乃至 5 のいずれかに記載の直流 - 交流変換装置と、該直流 - 交流変換装置の交流出力により駆動される発光装置とを備えることを特徴とする、電子機器。

【請求項 12】

前記発光装置は、CCFL であることを特徴とする、請求項 11 記載の電子機器。

【発明の詳細な説明】

【技術分野】

本発明は、電気機器付属の電源アダプター、電池などの直流電源から、負荷を駆動するための交流電圧を発生する直流 - 交流変換装置（以下、インバータという）、そのコントローラ I C 、及びそのインバータを用いた電子機器に関する。

【背景技術】

ノートパソコンや液晶テレビ受像機などの液晶ディスプレイのバックライト光源として

10

20

30

40

50

、冷陰極蛍光灯（ C C F L ）が用いられるようになってきている。この C C F L は、通常の熱陰極蛍光灯とほぼ同様の高い効率と長い寿命を持っており、そして、熱陰極蛍光灯が持っているフィラメントを省いている。

この C C F L を起動及び動作させるためには、高い交流電圧を必要とする。例えば、起動電圧は約 1 0 0 0 v (実効値 ; 以下、交流電圧について同じ) であり、動作電圧は約 6 0 0 v である。この高い交流電圧を、インバータを用いて、ノートパソコンや液晶テレビ受像機などに設けられている直流電源から発生させる。

C C F L に交流電力を供給するためのインバータとして、電力変換効率を高めるようにした C C F L 用インバータが提案されている（特開平 1 0 - 5 0 4 8 9 号公報：以下、特許文献 1 ）。このインバータは、変圧器の一次巻線に第 1 半導体スイッチを直列に接続し、また、第 2 半導体スイッチとキャパシタとの直列接続回路を変圧器の一次巻線に並列に接続し、かつ、変圧器の二次巻線に結合キャパシタと負荷とを直列に接続する。そして、変圧器の一次側電流を制御回路に帰還し、基準電圧と比較することにより制御信号を形成し、その制御信号によって第 1 、第 2 半導体スイッチをオン・オフ制御して、負荷に所定の交流電力を供給するようにしている。

また、4 つの半導体スイッチを用いてフルブリッジ（ H ブリッジ）型の C C F L 用インバータが提案されている（特開 2 0 0 2 - 2 3 3 1 5 8 号公報：以下、特許文献 2 ）。このインバータでは、変圧器の一次巻線に、共振用キャパシタを直列に介して、 H ブリッジの出力端を接続し、変圧器の二次巻線に負荷を接続する。 H ブリッジを構成する 4 つの半導体スイッチのうちの、第 1 組の 2 つの半導体スイッチにより変圧器の一次巻線に第 1 方向の電流経路を形成し、第 2 組の 2 つの半導体スイッチにより変圧器の一次巻線に第 2 方向の電流経路を形成する。そして、変圧器の二次巻線に流れる電流を制御回路に帰還し基準電圧と比較することにより、固定された同一パルス幅で、そのパルスの相対位置が制御された制御信号を発生する。その制御信号により、 H ブリッジの半導体スイッチを制御して、負荷への供給電力を調整している。また、変圧器の二次巻線の電圧を検出して、過電圧保護を行うようにしている。

また、 C C F L に流れる電流を検出し、その電流が所定値となるようにインバータ電源装置の間欠動作における点灯 / 非点灯をパルス幅変調（ P W M ）のデューティを調整して点灯 / 非点灯の時間比を調整するようにしたものも知られている（特開 2 0 0 2 - 2 2 1 7 0 1 号公報：以下、特許文献 3 ）。

特許文献 1 、 2 のインバータでは、負荷に流れる電流が所定値になるように半導体スイッチのオン期間を制御して、負荷への供給電力を制御している。負荷への供給電力を小さくするためには、半導体スイッチをオンするための制御パルスの幅を狭くすることになるが、制御パルスの幅を狭くして小さい電力を安定して負荷に供給するには限界がある。したがって、負荷である C C F L の調光範囲を下限方向に拡げることは困難であった。

また、特許文献 3 のインバータでは、間欠動作における点灯（オン） / 非点灯（オフ）の時間比の制御のみではきめ細かい調光を行うことは困難である。また、間欠動作に伴って、変圧器から音鳴りが発生したり、出力電流がオーバーシュートすることを避けるためのスロースタート構成が複雑になる問題があった。

そこで、本発明は、二次巻線が負荷に接続される変圧器の一次巻線に半導体スイッチ回路を設けたインバータにおいて、この半導体スイッチ回路の各スイッチをパルス幅変調（以下、 P W M ）して定電流制御し、かつ間欠動作による制御を併用して負荷へ電力供給できる範囲を広げるとともに、起動時及び間欠動作時のスロースタートをそれぞれ簡易な構成で実現し、間欠動作に起因する変圧器の音鳴りを著しく低減し、過大電流の発生を防止することができるインバータを提供することを目的とする。また、そのインバータに用いるコントローラ I C を提供することを目的とする。また、そのインバータとそれにより駆動される発光装置を備えた電子機器を提供することを目的とする。

【発明の開示】

本発明のインバータは、一次巻線と少なくとも 1 つの二次巻線とを持つ変圧器と、直流電源間にその一次巻線を間に介して直列に接続され、その一次巻線に第 1 方向に電

10

20

30

40

50

流を流すための第1半導体スイッチ及び第2半導体スイッチと、その直流電源間にその一次巻線を間に介して直列に接続され、その一次巻線に第2方向に電流を流すための第3半導体スイッチ及び第4半導体スイッチと、

その二次巻線に接続された負荷に流れる電流を検出する電流検出回路と、

三角波信号を発生する三角波信号発生回路と、

その電流検出回路による電流検出信号に基づく誤差信号とその三角波信号とを比較して PWM制御信号を発生する PWM制御信号発生回路と、

間欠動作信号に基づいて間欠動作オフ時にその誤差信号を実質上零に設定させるとともに、間欠動作オフ状態から間欠動作オン状態への移行時にその誤差信号を緩やかに増加させ、間欠動作オン状態から間欠動作オフ状態への移行時にその誤差信号を緩やかに減少させる間欠動作制御回路と、

その PWM制御信号に基づいて、その第1半導体スイッチをオンさせる第1スイッチ信号と、その第2半導体スイッチをオンさせる第2スイッチ信号と、その第3半導体スイッチをオンさせる第3スイッチ信号と、その第4半導体スイッチをオンさせる第4スイッチ信号とを、その第1スイッチとその第4スイッチとの両方がオフしている同時オフ期間及びその第3スイッチとその第2スイッチとの両方がオフしている同時オフ期間を設けるように、且つその一次巻線に流れる電流の方向をその第1方向からその第2方向あるいはその第2方向からその第1方向へ切り換える際の電流値が零の状態で切り換えるタイミングで、発生するスイッチ信号出力用のロジック回路とを備える。

本発明のコントロールICは、変圧器の一次巻線を間に介して直列に接続され、直流電源からの電流を第1方向に電流を流すための第1半導体スイッチ及び第2半導体スイッチと、その一次巻線を間に介して直列に接続され、その直流電源からの電流を第2方向に電流を流すための第3半導体スイッチ及び第4半導体スイッチとを含むスイッチ回路を駆動して、その変圧器の二次巻線に接続された負荷へ交流電力を供給するためのコントローラICであって、

三角波信号を発生する三角波信号発生回路と、

その負荷に流れる電流に応じた電流検出信号に基づく誤差信号とその三角波信号とを比較して PWM制御信号を発生する PWM制御信号発生回路と、

間欠動作信号に基づいて間欠動作オフ時にその誤差信号を実質上零に設定させるとともに、間欠動作オフ状態から間欠動作オン状態への移行時にその誤差信号を緩やかに増加させ、間欠動作オン状態から間欠動作オフ状態への移行時にその誤差信号を緩やかに減少させるための間欠動作制御回路と、

その PWM制御信号に基づいて、その第1半導体スイッチをオンさせる第1スイッチ信号と、その第2半導体スイッチをオンさせる第2スイッチ信号と、その第3半導体スイッチをオンさせる第3スイッチ信号と、その第4半導体スイッチをオンさせる第4スイッチ信号とを、その第1スイッチとその第4スイッチとの両方がオフしている同時オフ期間及びその第3スイッチとその第2スイッチとの両方がオフしている同時オフ期間を設けるように、且つその一次巻線に流れる電流の方向をその第1方向からその第2方向あるいはその第2方向からその第1方向へ切り換える際の電流値が零の状態で切り換えるタイミングで、発生するスイッチ信号出力用のロジック回路とを備えることを特徴とする。

また、その第2スイッチは、その三角波信号列の1つおきの三角波信号の一方頂点の時点でオンし、その直後の三角波信号とその誤差信号とが等しくなるまでオンを継続し、その第1スイッチは、その第2スイッチがオンする時点の所定時間前にオンし、その第2スイッチがオフした直後の三角波信号の他方頂点の時点でオンを継続し、その第4スイッチは、その三角波信号列のその第2スイッチがオンする三角波信号とは異なる1つおきの三角波信号の一方頂点の時点でオンし、その直後の三角波信号とその誤差信号とが等しくなるまでオンを継続し、その第3スイッチは、その第2スイッチがオフでその第1スイッチがオンしている時点であって、その第4スイッチがオンする所定期間前からオンし、その第4スイッチがオフした直後の三角波信号の他方頂点の時点でオンを継続する。

また、本発明のインバータは、一次巻線と少なくとも1つの二次巻線とを持つ変圧器と

10

20

30

40

50

、 直流電源間にその一次巻線を間に介して直列に接続され、その一次巻線に第1方向に電流を流すための第1キャパシタと第1半導体スイッチと、その直流電源間にその一次巻線を間に介して直列に接続され、その一次巻線に第2方向に電流を流すための第2半導体スイッチ及び第2キャパシタと、

その二次巻線に接続された負荷に流れる電流を検出する電流検出回路と、

三角波信号を発生する三角波信号発生回路と、

その電流検出回路による電流検出信号に基づく誤差信号とその三角波信号とを比較して PWM制御信号を発生するPWM制御信号発生回路と、

間欠動作信号に基づいて間欠動作オフ時にその誤差信号を実質上零に設定させるとともに、間欠動作オフ状態から間欠動作オン状態への移行時にその誤差信号を緩やかに増加させ、間欠動作オン状態から間欠動作オフ状態への移行時にその誤差信号を緩やかに減少させる間欠動作制御回路と、

そのPWM制御信号に基づいて、その第1半導体スイッチをオンさせる第1スイッチ信号と、その第2半導体スイッチをオンさせる第2スイッチ信号とを、その第1スイッチとその第2スイッチとの両方がオフしている同時オフ期間を設けるように、且つその一次巻線に流れる電流の方向をその第1方向からその第2方向あるいはその第2方向からその第1方向へ切り換える際の電流値が零の状態で切り換えるタイミングで、発生するスイッチ信号出力用のロジック回路とを備える。

また、本発明のコントローラICは、変圧器の一次巻線を間に介して直列に接続され、直流電源からの電流を第1方向に流すための第1キャパシタと第1半導体スイッチと、その一次巻線を間に介して直列に接続され、直流電源からの電流を第2方向に流すための第2半導体スイッチ及び第2キャパシタとを含むスイッチ回路を駆動して、その変圧器の二次巻線に接続された負荷へ交流電力を供給するためのコントローラICであって、

三角波信号を発生する三角波信号発生回路と、

その負荷に流れる電流に応じた電流検出信号に基づく誤差信号とその三角波信号とを比較してPWM制御信号を発生するPWM制御信号発生回路と、

間欠動作信号に基づいて間欠動作オフ時にその誤差信号を実質上零に設定させるとともに、間欠動作オフ状態から間欠動作オン状態への移行時にその誤差信号を緩やかに増加させ、間欠動作オン状態から間欠動作オフ状態への移行時にその誤差信号を緩やかに減少させるための間欠動作制御回路と、

そのPWM制御信号に基づいて、その第1半導体スイッチをオンさせる第1スイッチ信号と、その第2半導体スイッチをオンさせる第2スイッチ信号とを、その第1スイッチとその第2スイッチとの両方がオフしている同時オフ期間を設けるように、且つその一次巻線に流れる電流の方向をその第1方向からその第2方向あるいはその第2方向からその第1方向へ切り換える際の電流値が零の状態で切り換えるタイミングで、発生するスイッチ信号出力用のロジック回路とを備えることを特徴とする。

また、その第1スイッチは、その三角波信号列の1つおきの三角波信号の一方頂点の時点でオンし、その直後の三角波信号とその誤差信号とが等しくなるまでオンを継続し、その第2スイッチは、その三角波信号列のその第1スイッチがオンする三角波信号とは異なる1つおきの三角波信号の一方頂点の時点でオンし、その直後の三角波信号とその誤差信号とが等しくなるまでオンを継続する。

また、そのPWM制御信号発生回路は、その電流検出信号と電流基準信号との差に基づく誤差信号が出力される誤差信号発生回路と、その三角波信号とその誤差信号とを比較してそのPWM制御信号を出力するPWM比較器とを有し、

その間欠動作制御回路は、その誤差信号発生回路に結合され、その間欠動作信号によってオンあるいはオフに制御される間欠動作用制御素子を有し、間欠動作オフ時にその誤差信号が実質上零になるようにその間欠動作用制御素子がスイッチングされる。

また、その誤差信号発生回路は、その電流検出信号をその電流基準信号と比較する誤差增幅器の誤差出力に基づいてその誤差信号を出力し、

10

20

30

40

50

その間欠動作制御回路は、その誤差増幅器へのその電流検出信号を所定値に設定することにより、その誤差信号を実質上零にする。

また、その誤差信号発生回路の出力端とその誤差増幅器の電流検出信号入力端との間にキャパシタが接続されており、

間欠動作オフへの移行時にその誤差信号が零になる方向にそのキャパシタの電荷を放電し、間欠動作オンへの移行時にその誤差信号が増加する方向にそのキャパシタに電荷を充電させる。

本発明の電子機器は、直流電源と、この直流電源の直流電圧が入力され交流出力を発生する本発明のインバータと、この直流-交流変換装置の交流出力により駆動される発光装置とを備える。また、その発光装置は、C C F Lである。

本発明によれば、直流電源から、負荷を駆動するための交流電圧を発生するインバータにおいて、二次巻線が負荷に接続される変圧器の一次巻線に、フルブリッジあるいはハーフブリッジ構成の半導体スイッチ回路を設け、負荷に流れる電流を帰還して各スイッチをパルス幅変調(PWM)制御するとともに、間欠動作による制御を併用することにより、負荷へ電力供給できる範囲を広げるとともに、きめ細かい電力制御を可能とする。

また、間欠動作のオフ時及びオン時に、PWM制御の誤差信号が緩やかに減少し(スローエンド)、あるいは緩やかに増加する(スロースタート)。これにより、間欠動作に起因する変圧器の音鳴りを著しく低減し、過大電流の発生を防止することができる。特に、音鳴りを低減できるから、液晶テレビ受像機やノートパソコン等音声を聴取する電子機器の液晶ディスプレイ用バックライト光源として、好適である。

また、間欠動作のスロースタート、スローエンドは、帰還回路のキャパシタへの充放電を利用して行うから、インバータ起動時のスロースタートとは別に、任意の短時間に設定することができる。その時間設定は、そのキャパシタの容量を選択することによって変圧器に合わせて調整できるので、本発明のインバータが使用される電子機器に適合したレベルに、音鳴りを減少させることができる。

また、間欠動作の立ち上がり、立ち下がり期間を含めて全ての期間で本発明のようにPWM駆動を行うことによって、C C F Lの電流が少ない部分でも正・負電流の対称性が保たれるので、過大電流の防止と相俟って、C C F Lの寿命低下を抑制することが出来る。

また、間欠動作オフ期間には、誤差信号を実質上零にして出力電流を完全に零にしている。これにより、例えばパルス幅を狭くして動作オフさせる場合に発生していたランプ片側点灯現象(ピーク放電現象)もなくすることができる。したがって、ランプ片側点灯現象に伴って、惹起されるランプ寿命の低下も防止できる。

【図面の簡単な説明】

【図1】本発明の第1実施例に係るインバータの全体構成図

【図2】図1のためのコントローラI Cの内部構成図

【図3】第1実施例の動作説明用の回路構成図

【図4】第1実施例の動作説明用のタイミングチャート

【図5】第1実施例の動作状態の説明図

【図6】第1実施例の動作説明用の別のタイミングチャート

【図7】第1実施例の動作説明用のさらに別のタイミングチャート

【図8】本発明の第2実施例に係るインバータの全体構成図

【図9】第2実施例の動作説明用のタイミングチャート

【図10】第2実施例の動作説明用の別のタイミングチャート

【図11】第2実施例の動作状態の説明図

【発明を実施するための最良の形態】

以下、図面を参照して、本発明の直流電源から、C C F Lなどの負荷を駆動するための交流電圧を発生するインバータ、そのインバータ制御用のコントローラI C、及びそのインバータを用いた液晶ディスプレイを有する電子機器(パソコン、テレビ受像機など)の実施例について説明する。

図1は、絶縁変圧器、フルブリッジ(Hブリッジ)のスイッチ回路とを用いて、PWM

10

20

30

40

50

制御する本発明の第1の実施例に係るインバータの全体構成を示す図である。図2は、そのためのインバータ制御用のコントローラICの内部構成を示す図である。

図1において、第1スイッチであるP型MOSFET(以下、PMOS)101と第2スイッチであるN型MOSFET(以下、NMOS)102とで、変圧器TRの一次巻線105への第1方向の電流経路を形成する。また、第3スイッチであるPMOS103と第4スイッチであるNMOS104とで、変圧器TRの一次巻線105への第2方向の電流経路を形成する。これらのPMOS101、103、NMOS102、104は、それぞれボディダイオード(即ち、バックゲートダイオード)を有している。このボディダイオードにより、本来の電流経路と逆方向の電流を流すことができる。なお、ボディダイオードと同様の機能を果たすダイオードを別に設けてもよい。

直流電源である電池(バッテリー)BATの直流電源電圧VCCがPMOS101、103、NMOS102、104を介して変圧器TRの一次巻線105に供給され、その2次巻線106に巻線比に応じた高電圧が誘起される。この誘起された高電圧が冷陰極蛍光灯FLに供給されて、冷陰極蛍光灯FLが点灯する。なお、直流電源としては、交流電圧を変圧し整流するアダプタなど、電池以外のものでも良い。

電池BATからは、本発明のインバータ装置のみでなく、その他の電装部品(他回路)へも直流電源電圧VCCを供給する。

キャパシタ111、キャパシタ112は、抵抗117、抵抗118とともに、冷陰極蛍光灯FLに印加される電圧を検出して、コントローラIC200にフィードバックするものである。抵抗114、抵抗115は、冷陰極蛍光灯FLに流れる電流を検出して、コントローラIC200にフィードバックするものである。また、キャパシタ111は、そのキャパシタンスと変圧器TRのインダクタンス成分とで共振させるためのものであり、この共振には冷陰極蛍光灯FLの寄生キャパシタンスも寄与する。113、116、119、120は、ダイオードである。また、151、152は電源電圧安定用のキャパシタである。

コントローラIC200は複数の入出力ピンを有している。第1ピン1Pは、PWMモードと間欠動作(以下、バースト)モードの切替端子である。この第1ピン1Pには、外部からそれらモードの切替及びバーストモード時のデューティ比を決定するデューティ信号DUTYが入力される。第2ピン2Pは、バーストモード発振器(BOSC)の発振周波数設定容量接続端子である。この第2ピン2Pには、設定用キャパシタ131が接続され、そこにバースト用三角波信号BCTが発生する。

第3ピン3Pは、PWMモード発振器(OSC)の発振周波数設定容量接続端子である。この第3ピン3Pには、設定用キャパシタ132が接続され、そこにPWM用三角波信号CTが発生する。第4ピン4Pは、第3ピン3Pの充電電流を設定する設定用抵抗接続端子である。この第4ピン4Pには、設定用抵抗133が接続され、その電位RTと抵抗値に応じた電流が流れる。第5ピン5Pは、接地端子であり、グランド電位GNDにある。

第6ピン6Pは、第3ピン3Pの充電電流を設定する設定用抵抗接続端子である。この第6ピン6Pには、設定用抵抗134が接続され、内部回路の制御によりこの抵抗134が設定用抵抗133に並列に接続されるかあるいは切り離される。この第6ピン6Pの電位SRTはグランド電位GNDか、第4ピン4Pの電位RTになる。第7ピン7Pは、タイマーラッチ設定容量接続端子である。この第7ピン7Pには、内部の保護動作用の動作時限を決定するためのキャパシタ135が接続され、キャパシタ135の電荷に応じた電位SCPが発生する。

第9ピン9Pは、第1誤差增幅器用入力端子である。この第9ピン9Pには、抵抗140を介して、冷陰極蛍光灯FLに流れる電流に応じ電流検出信号(以下、検出電流)ISが入力される。そして、その検出電流ISが第1誤差增幅器に入力される。第8ピン8Pは、第1誤差增幅器用出力端子である。この第8ピン8Pと第9ピン9Pとの間にキャパシタ136が接続される。第8ピン8Pの電位が帰還電圧FBとなり、PWM制御のための制御電圧になる。以下、各電圧は、特に断らない限り、グランド電位を基準としている

。

第10ピン10Pは、第2誤差増幅器用入力端子である。この第10ピン10Pには、抵抗139を介して、冷陰極蛍光灯FLに印加される電圧に応じた電圧検出信号（以下、検出電圧）VSが入力される。その検出電圧VSが、第2誤差増幅器に入力される。第10ピン10Pには、キャパシタ137が第8ピン8Pとの間に接続される。

第11ピン11Pは、起動及び起動時間設定端子である。この第11ピン11Pには、抵抗143とキャパシタ142により、起動信号STが遅延された信号STBが印加される。第12ピン12Pは、スロースタート設定容量接続端子である。この第12ピン12Pには、キャパシタ141がグランドとの間に接続され、起動時に徐々に上昇するスロースタート用の電圧SSが発生する。

第13ピン13Pは、同期用端子であり、他のコントローラICと協働させる場合に、それと接続される。第14ピン14Pは、内部クロック入出力端子であり、他のコントローラICと協働させる場合に、それと接続される。

第15ピン15Pは、外付けFETドライブ回路のグランド端子である。第16ピン16Pは、NMOS102のゲート駆動信号N1を出力する端子である。第17ピン17Pは、NMOS104のゲート駆動信号N2を出力する端子である。第18ピン18Pは、PMOS103のゲート駆動信号P2を出力する端子である。第19ピン19Pは、PMOS101のゲート駆動信号P1を出力する端子である。第20ピン20Pは、電源電圧VCCを入力する電源端子である。

コントローラIC200の内部構成を示す図2において、OSCブロック201は、第3ピン3Pに接続されたキャパシタ132と第4ピン4Pに接続された抵抗133、134により周期が決定されるPWM三角波信号CTを発生し、PWM比較器214に供給する。また、OSCブロック201は、PWM三角波信号CTに同期した内部クロックを発生し、ロジックブロック203に供給する。

BOSCブロック202は、第2ピン2Pに接続されたキャパシタ131とともにバースト用三角波信号発生回路を構成し、そのキャパシタ131により決定されるバースト用三角波信号BCTを発生する。バースト用三角波信号BCTの周波数は、PWM三角波信号CTの周波数より、著しく低く設定される（BCT周波数 < CT周波数）。第1ピン1Pに供給されるアナログ（直流電圧）のデューティ信号DUTYと三角波信号BCTを比較器221で比較する。この比較器221の比較出力でオア回路239を介して、NPNトランジスタ（以下、NPN）234を駆動する。なお、第1ピン1Pにデジタル（PWM形式）のデューティ信号DUTYが供給される場合には、第2ピン2Pに抵抗を接続しBOSCブロック202からバースト用所定電圧を発生させる。

ロジックブロック203は、PWM制御信号、内部クロック信号などが入力され、所定のロジックにしたがってスイッチ駆動信号を生成する。出力ブロック204は、ロジックブロック203からのスイッチ駆動信号にしたがって、ゲート駆動信号P1、P2、N1、N2を生成し、PMOS101、103、NMOS102、104のゲートに印加する。

スロースタートブロック205は、起動信号STが入力され、キャパシタ142、抵抗143により緩やかに上昇する電圧STBである比較器217への入力がその基準電圧Vref6を越えると、比較器217の出力により起動する。比較器217の出力は、ロジックブロック203を駆動可能にする。なお、249は、反転回路である。また、比較器217の出力により、オア回路243を介してフリップフロップ（FF）回路242をリセットする。スタートブロック205が起動すると、スロースタート電圧SSが徐々に上昇し、PWM比較器214に比較入力として入力される。したがって、起動時には、PWM制御は、スロースタート電圧SSにしたがって行われる。

なお、起動時に、比較器216は、入力が基準電圧Vref5を越えた時点で、オア回路247を介して、NMOS246をオフする。これにより、抵抗134を切り離し、PWM用三角波信号CTの周波数を変更する。また、オア回路247には、比較器213の出力も入力される。

10

20

30

40

50

第1誤差増幅器211は、冷陰極蛍光灯FLの電流に比例した検出電流ISと基準電圧Vref2(例、1.25V)とを比較し、その誤差に応じた出力により、定電流源I1に接続されたNPN235を制御する。このNPN235のコレクタは第8ピン8Pに接続されており、この接続点の電位が帰還電圧(以下、誤差信号ともいう)FBとなり、PWM比較器214に比較入力として入力される。

PWM比較器214では、三角波信号CTと、帰還電圧FBあるいはスロースタート電圧SSの低い方の電圧とを比較して、PWM制御信号を発生し、アンド回路248を介してロジックブロック203に、供給する。起動終了後の定常状態では、三角波信号CTと帰還電圧FBとが比較され、設定された電流が冷陰極蛍光灯FLに流れるように自動的に制御される。

なお、第8ピン8Pと第9ピン9Pとの間には、キャパシタ136が接続されているから、帰還電圧FBは滑らかに増加あるいは減少する。したがって、PWM制御はショックなく、円滑に行われる。

第2誤差増幅器212は、冷陰極蛍光灯FLの電圧に比例した検出電圧VSと基準電圧Vref3(例、1.25V)とを比較し、その誤差に応じた出力により、ダブルコレクタの一方が定電流源I1に接続されたダブルコレクタ構造のNPN238を制御する。このNPN238のコレクタはやはり第8ピン8Pに接続されているから、検出電圧VSによっても帰還電圧FBが制御される。したがって、誤差増幅器212及びNPN238は、帰還信号FBを制御する帰還信号制御回路を構成する。なお、帰還電圧FBが基準電圧Vref1(例、3V)を越えると、PNPトランジスタ(以下、PNP)231がオンし、帰還電圧FBの過上昇を制限する。

比較器215は、電源電圧VCCを抵抗240、241で分圧した電圧と基準電圧Vref7(例、2.2V)とを比較し、電源電圧VCCが所定値に達した時点でその出力を反転し、オア回路243を介してFF回路242をリセットする。

比較器218は、スロースタート電圧SSを基準電圧Vref8(例、2.2V)と比較し、電圧SSが大きくなるとアンド回路244及びオア回路239を介してNPN234をオンする。NPN234のオンにより、ダイオード232が電流源I2により逆バイアスされ、その結果第1誤差増幅器211の通常動作を可能にする。

比較器219は、ダブルコレクタの他方が定電流源I3に接続されたNPN238が第2誤差増幅器212によりオンされると、その電圧が基準電圧Vref9(例、3.0V)より低下し、比較出力が反転する。比較器220は、帰還電圧FBを基準電圧Vref10(例、3.0V)と比較し、帰還電圧FBが高くなると、比較出力が反転する。比較器219、220の出力及び比較器218の出力の反転信号をオア回路245を介してタイマーブロック206に印加し、所定時間を計測して出力する。このタイマーブロック206の出力により、FF242をセットし、このFF回路242のQ出力によりロジックブロック203の動作を停止する。

次に、以上のように構成される本発明の第1実施例のインバータの動作を、図3の回路構成図、図4、図6、図7のタイミングチャート、及び図5の動作説明図を参照して説明する。

図3は、起動時のスロースタート及びバーストモードに関係する部分を図1及び図2から抜き出した説明用の図面である。したがって、全体の回路動作を見るときには、図1、図2も参照することになる。

さて、コントローラIC200に電源電圧VCCが供給されると、OSCブロック201、キャパシタ132、抵抗133で構成される三角波信号発生回路から、キャパシタ132のキャパシタンスと、抵抗133の抵抗値で決定される周波数のPWM用三角波信号CTが発生される。この三角波信号CTが、PWM比較器214の(+)入力端子に入力される。三角波信号CTの周波数は、例えば120kHzであり、キャパシタ132や抵抗133の値を選択して、所要の周波数に設定することが出来る。

PWM比較器214の2つの(-)入力端子の一方に入力される帰還電圧FBは、電源電圧VCCが供給されて、定電流源I1、NPN235、NPN238から構成される共

通化回路により高い値（上限値）になる。なお、この帰還電圧 F_B の値は $PNP231$ と基準電圧 V_{ref1} とにより、一定値に制限される。

一方、PWM比較器 214 の他方の（-）入力端子に入力されるスロースタート電圧 SS は、起動信号 ST を受けていないので零電圧である。PWM比較器 214 は、帰還電圧 F_B とスロースタート電圧 SS のうちの低い入力信号が優先されるので、まだ、PWM比較器 214 からは PWM 制御信号は出力されない。

起動信号 ST が外部からスロースタート回路であるスタートブロック 205 に供給されると、スタートブロック 205 内部の定電流源が駆動されて、その定電流がキャパシタ 141 に流れ込み始める。この定電流によってキャパシタ 141 が充電され、その充電時定数にしたがって、スロースタート電圧 SS が上昇を開始する。即ち、起動時のスロースタートが開始される。
10

PWM比較器 214 では、徐々に上昇するスロースタート電圧 SS と三角波信号 CT とが比較され、スロースタート電圧 SS の値に応じた PWM 制御信号が出力される。この PWM 制御信号が、ロジックブロック 203 、出力ブロック 204 を介して MOSFET $101 \sim 104$ に供給されて、インバータ動作が行われる。

インバータの負荷である冷陰極蛍光灯 FL は、印加される電圧が所定の値になるまでは点灯しないから、スロースタートの最初の段階では出力電圧 Vo がスロースタート電圧 SS の上昇に連れて上昇する。したがって、従来のように、上限値にある帰還電圧 F_B にしたがって過大な出力電圧 Vo （例えば、 $2000 \sim 2500V$ ）が冷陰極蛍光灯 FL に印加されることがない。また、過大な出力電圧 Vo の印加に伴う、突入電流の発生もないから、冷陰極蛍光灯 FL やインバータの主回路部品（MOSFET $101 \sim 104$ 、変圧器 TR 、電池 BAT など）に与える損傷やストレスを著しく低減する。
20

出力電圧 Vo 、出力電流 Io が検出され、その検出電圧 VS 、検出電流 IS が第 1 誤差增幅器 211 、第 2 誤差增幅器 212 で基準電圧 V_{ref2} 、基準電圧 V_{ref3} と比較され、その比較出力で $NPN235$ 、 $NPN238$ を制御する。 $NPN235$ 、 $NPN238$ が制御されるようになると、帰還電圧 F_B が上限値から低下してくる。

出力電圧 Vo が上昇し、起動電圧（約 $1000V$ ）に達すると、出力電流 Io が流れ始めて冷陰極蛍光灯 FL が点灯すると共に、出力電圧 Vo は動作電圧（約 $600V$ ）に低下する。この時点においても、過大な突入電流が流れることはない。そして、出力電流 Io が徐々に上昇する一方、出力電圧 Vo はほぼ一定の動作電圧に維持される。また、帰還電圧 F_B は、出力電圧 Vo あるいは出力電流 Io が上昇し、 $NPN235$ 、 $NPN238$ が制御されるようになると、帰還用のキャパシタ 136 、 137 を介した帰還作用により、上限値から徐々に低下してくる。
30

スロースタート電圧 SS が上昇すると共に、出力電流 Io が増加して帰還電圧 F_B が低下してくる。帰還電圧 F_B がスロースタート電圧 SS と等しくなった時点において、PWM比較器 214 での三角波信号 CT との比較対象が、それまでのスロースタート電圧 SS から帰還電圧 F_B に移る。これによりスロースタートが終了したことになる。このスロースタートに要する時間は、冷陰極蛍光灯 FL が停止している状態から立ち上がるために、比較的長い。このスロースタートに要する時間は、 $IC200$ に外付けされるキャパシタ 141 のキャパシタンスを調整することによって、所要の長さに設定できる。
40

出力電流 Io は基準電圧 V_{ref2} で決まる所定値に一定制御される。冷陰極蛍光灯 FL の明るさは、それに流れる電流により決まり、この電流を維持するためにはほぼ一定の動作電圧が印加される。したがって、電圧 Vo は、起動時に冷陰極蛍光灯 FL を点灯するために高い電圧が印加され、一旦点灯した後は低い動作電圧でよい。このため、定常状態では、帰還電圧 F_B は、出力電流 Io に基づいて決定されることになる。

なお、インバータが停止した場合に、再度の起動に備えて、キャパシタ 141 の蓄積電荷を放電する放電回路をスタートブロック 205 の内部に設ける。この放電は、例えば起動信号 ST により行うことができる。

次に、PWM制御時のロジックブロック 203 、出力ブロック 204 におけるゲート駆動信号 $P1 \sim N2$ の形成ロジックを、図 4、図 5 を参照して、詳しく説明する。
50

パルス幅変調信号、即ち PWM 用三角波信号 C T と帰還電圧 F B 、に基づいて、第 1 半導体スイッチである PMOS101 を駆動する第 1 ゲート駆動信号 P1 と、第 2 半導体スイッチである NMOS102 を駆動する第 2 ゲート駆動信号 N1 と、第 3 半導体スイッチである PMOS103 を駆動する第 3 ゲート駆動信号 P2 と、第 4 半導体スイッチである NMOS104 を駆動する第 4 ゲート駆動信号 N2 とを、PMOS101 と NMOS104 との両方がオフしている同時オフ期間 T off (例、 300 nsec) 及び PMOS103 と NMOS102 との両方がオフしている同時オフ期間 T off (例、 300 nsec) を設けるタイミングで発生する。さらに、変圧器 TR の一次巻線 105 に流れる電流の方向を第 1 方向から第 2 方向へ、あるいは第 2 方向から第 1 方向へ切り換える際の電流値が零の状態で切り換えるタイミングで、各ゲート駆動信号 P1 ~ N2 を発生する。 10

図 4 において、区間 i でゲート駆動信号 N1 は H レベル、ゲート駆動信号 N2 は L レベルであり、ゲート駆動信号 P1 は L レベル、ゲート駆動信号 P2 は H レベルにあり、PMOS101 と NMOS102 がオンし、一次巻線 105 には第 1 方向に電源 BAT から電流が流れている。この状態が、図 5 (a) に示されている。

区間 i i になると、ゲート駆動信号 N1 が L レベルになり、ゲート駆動信号 P2 が L レベルになるまで、PMOS103 と NMOS102 は共にオフの期間 T off が形成され、貫通電流が流れることを防止している。この期間は、PMOS101 のみがオンされているが、変圧器 TR の蓄積エネルギーにより、第 1 方向の電流が、PMOS103 のボディダイオードと PMOS101 を通して流れ続ける。

区間 i i の後半では、ゲート駆動信号 P2 が L レベルになることにより、PMOS103 がオンし、ボディダイオードに流れていた電流は PMOS103 のチャンネルに移る。この区間 i i の状態が、図 5 (b) に示されている。 20

区間 i i i になると、ゲート駆動信号 P1 が H レベルになり、PMOS101 がオフする。まだ、第 1 方向に電流が流れている場合には、オフされている NMOS104 のボディダイオードを通して、電流が流れ。このとき、@点の電位は、区間 i 、 i i の電源電圧 VCC から、ボディダイオードによる電圧降下 Vf だけ低くなる。この区間 i i i の状態が、図 5 (c) に示されている。

変圧器 TR の蓄積エネルギーによる第 1 方向の電流が零になると、区間 i v に入る。この区間 i v では、図 5 (d) に示されるように、電流が零で、PMOS103 のみがオンしている。このように、本発明では、一次巻線 105 の電流の方向を切り換える以前に、電流が零の状態が形成される。 30

この電流方向を切り換える以前に、電流を零とする状態は、変圧器 TR 、共振キャパシタ 111 、 112 、冷陰極蛍光灯 FL などの電気的条件に合わせて、 PWM 制御におけるパルス幅の範囲設定を行うことにより、得られる。

区間 v において、ゲート駆動信号 P2 は L レベル、ゲート駆動信号 P1 は H レベルにあり、PMOS103 がオンしている状態で、ゲート駆動信号 N2 が H レベルになると NMOS104 はオンとなり、ゼロカレントスイッチングが行われる。PMOS103 と NMOS104 のオンにより、一次巻線 105 には第 2 方向に電源 BAT から電流が流れる。この状態が、図 5 (e) に示されている。

区間 v i になると、ゲート駆動信号 N2 が L レベルになり、ゲート駆動信号 P1 が L レベルになるまで、PMOS101 と NMOS104 は共にオフの期間 T off が形成され、貫通電流が流れることを防止している。この期間は、PMOS103 のみがオンされているが、変圧器 TR の蓄積エネルギーにより、第 2 方向の電流が、PMOS101 のボディダイオードと PMOS103 を通して流れ続ける。区間 v i の後半では、ゲート駆動信号 P1 が L レベルになることにより、PMOS101 がオンし、ボディダイオードに流れていた電流は PMOS101 のチャンネルに移る。この区間 v i の状態が、図 5 (f) に示されている。 40

以下、区間 v i i になると、電流方向が逆になるだけで、区間 i i i と同様に、動作する。その状態が図 5 (g) に示されている。また、区間 v i i i になると、第 2 方向の電流が零になり、図 5 (h) に示されるように、PMOS101 のみがオンしている状態に 50

なる。@点の電位は、図示のように変化する。

この第2方向から第1方向に電流方向が切り替わる際にも、やはりゼロカレントスイッチングが行われる。

このように、第2スイッチ102は、三角波信号列CTの1つおきの三角波信号の一方頂点の時点でオンし、その直後の三角波信号と帰還信号CTとが等しくなるまでオンを継続し、第1スイッチ101は、第2スイッチ102がオンする時点の所定時間前にオンし、第2スイッチ102がオフした直後の三角波信号の他方頂点の時点までオンを継続する。第4スイッチ104は、三角波信号列CTの第2スイッチ102がオンする三角波信号とは異なる1つおきの三角波信号の一方頂点の時点でオンし、その直後の三角波信号と帰還信号FBとが等しくなるまでオンを継続し、第3スイッチ103は、第2スイッチ102がオフで第1スイッチ101がオンしている時点であって、第4スイッチ104がオンする所定期間前からオンし、第4スイッチ104がオフした直後の三角波信号の他方頂点の時点までオンを継続している。
10

なお、図1において、PMOS101及びPMOS103に代えて、第1スイッチ及び第3スイッチとして、NMOSを用いることもできる。この場合には、この変更に合わせて、ゲート駆動信号も変更することになる。

次に、バーストモードについて説明する。コントローラIC200に電源電圧VCCが供給されている状態では、BOSCブロック202、キャパシタ131で構成されるバースト用三角波信号発生回路から、キャパシタ131のキャパシタンスと内部抵抗の抵抗値で決定される周波数のバースト用三角波信号BCTが発生されている。バーストモードの制御は、デューティ信号DUTYのレベルを変更して、バースト用三角波信号BCTと交叉させるかどうか、及び交叉されている時間を調整することにより、行われる。
20

図6を参照して、デューティ信号DUTYがバースト用三角波信号BCTを越えているオンデューティ期間(ON DUTY)は、PWM制御が行われる。一方、デューティ信号DUTYがバースト用三角波信号BCTを下回っているオフデューティ期間(OFF DUTY)は、PWM制御が停止され、冷陰極蛍光灯FLへの電力供給は停止される。

PWM用三角波信号CTの周波数は例えば120kHzであり、これを周波数が例えば150Hzの三角波信号BCTでバースト制御するから、視覚上で何らの問題はない。そして、デューティ信号DUTYの大きさを制御することにより、PWM制御によって冷陰極蛍光灯FLへ供給可能な範囲を超えて、さらに広範囲に電力供給、即ち光量の制御を行うことができる。バースト用三角波信号BCTの周波数(バースト周波数)は、キャパシタ131のキャパシタンスを選択することにより、所要の周波数(例えば、100Hz~500Hz)に設定される。
30

バースト周波数は、以上のように所定の周波数になるようにある周波数範囲内で調整されるが、その周波数範囲は可聴周波数域にある。変圧器TRは、その磁束の変化によってコア(鉄芯)や巻線が変形したり位置ずれしたりする。

バースト周波数は、可聴周波数域にあるから、そのコアや巻線の変形などによって発生する音が、変圧器の音鳴りとして聞こえることになる。したがって、インバータが、液晶テレビ受像機やノートパソコン等音声を聴取する電子機器の液晶ディスプレイ用バックライト光源として用いられる場合には、特に変圧器の音鳴りが問題となる。
40

本発明では、間欠動作制御回路によって、間欠動作信号(バースト信号)BRTに基づいて間欠動作オフ(オフデューティ)時に誤差信号FBを実質上零に設定させるとともに、間欠動作オフ状態から間欠動作オン(オンデューティ)状態への移行時に誤差信号FBを緩やかに増加させ、また間欠動作オン状態から間欠動作オフ状態への移行時に誤差信号FBを緩やかに減少させる。これにより、バースト制御に伴って発生する変圧器の音鳴りを著しく低いレベルに抑制する。

また、間欠動作の立ち上がり、立ち下がり期間を含めて全ての期間で本発明のようにPWM駆動を行うことによって、CCFLの電流が少ない部分でも正・負電流の対称性を保つ。この正・負電流の対称性の保持と、過大電流の防止とが相俟って、CCFLの寿命低下を抑制する。
50

また、間欠動作オフ時には、誤差信号 F B を実質上零にして出力電流 I o を完全に零にしている。例えば、パルス幅を狭くして動作オフ状態を実現しようとする場合には、C C F L に一方極性側のみが発光するランプ片側点灯現象（ピーク放電現象）が発生することがある。このランプ片側点灯現象が発生することに伴って、ランプ内部で水銀が一方電極側に偏ることになり、ランプ寿命が著しく低下する。本発明では、間欠動作オフ時には出力電流 I o 、出力電圧 V o を完全に零にするから、ランプ片側点灯現象が発生することはなく、C C F L の寿命低下を抑制できる。

具体的に回路動作を見ると、さらに図 6、図 7 をも参照して、オフデューティ期間では、比較器 221 の出力である間欠動作信号（バースト信号）B R T は低（L）レベルにあり、N P N 234 はオフしている。10

これにより、ダイオード 232 が定電流源 I 2 により順バイアスされ、帰還回路のキャパシタ 136 は、定電流源 I 2 からダイオード 232 を介して充電されている。したがって、検出電流 I S は高い値になり、第 1 誤差増幅器 211 の誤差出力は高いレベルにあり、N P N 235 はオンしているから、帰還電圧 F B はほぼ零電圧である。

P W M 比較器 214 は、2つの負（-）入力のうちのより低い方の電圧と、正（+）入力の三角波信号 C T とが比較されるから、オフデューティ期間では、図 6 の例え左端側に示されるように、P W M 制御信号は出力されない。

時点 t 1 で、オフデューティ期間からオンデューティ期間へ移るときには、バースト信号 B R T は、L レベルから H レベルに変わり、N P N 234 がオンする。これにより、ダイオード 232 が定電流源 I 2 により順バイアスされている状態から解除される。20

キャパシタ 136 に充電されている電荷は、定電流源 I 1 、キャパシタ 136 、抵抗 140 、抵抗 115 の経路で放電される。このキャパシタ 136 の電荷の放電に伴い、検出電流 I S は緩やかに低下し、また帰還電圧 F B は同様に緩やかに上昇していく。そして、検出電流 I S が設定された所定値になる状態に到達し、通常の P W M 制御が行われる。

このようにオフデューティ期間からオンデューティ期間へ移るときに、帰還電圧 F B は、ほぼ零電圧からキャパシタ 136 の放電動作による時間（図 7 で「 」にて表している）をかけて緩やかに上昇する。したがって、P W M 制御信号のパルス幅も狭い状態から徐々に広くなるから、出力電流 I o はスロースタートして徐々に増加する。よって、オンデューティ期間への移行に伴う出力電流 I o のオーバーシュートが、発生することはない。

オンデューティ期間では、バースト信号 B R T は高（H）レベルになって N P N 234 はオンし、ダイオード 234 は逆バイアスされてオフしている。このとき、第 1 誤差増幅器 211 は入力される検出電流 I S に応じた出力を発生し、N P N 235 の導通度を制御する。これにより、P W M 比較器 214 から P W M 制御信号がロジックブロック 203 に供給されて、ゲート駆動信号 P 1 ~ N 2 が output されて、P M O S 101 、 103 、 N M O S 102 、 104 が P W M 制御される。なお、図 6 の T o f f は、貫通電流を防止するために設定されている、同時オフ期間である。30

時点 t 2 で、オンデューティ期間からオフデューティ期間へ移るときには、バースト信号 B R T は、H レベルから L レベルに変わり、N P N 234 がオフする。これにより、ダイオード 232 が定電流源 I 2 により順バイアスされる。

そして、キャパシタ 136 は、定電流源 I 2 、キャパシタ 136 、N P N 235 の経路で充電される。このキャパシタ 136 への電荷の充電に伴い、検出電流 I S は緩やかに上昇し、また帰還電圧 F B は同様に緩やかに低下していく（図 7 で「 」にて表している）。検出電流 I S は上限値（定電流源 I 2 の電源電圧； 3 V ）になり、帰還電圧 F B はほぼ零電圧になる。この場合には、P W M 制御は停止される。40

このようにオンデューティ期間からオフデューティ期間へ移るときに、帰還電圧 F B は、ほぼ P W M 制御での値からキャパシタ 136 の充電動作による時間を掛けて緩やかに低下する。即ち、スローエンドする。したがって、P W M 制御信号のパルス幅も通常の制御状態から徐々に狭くなっていく。よって、オフデューティ期間への移行に伴う出力電流 I o は、徐々に減少していく。

バーストモードにおいては、起動時とは異なり、既に冷陰極蛍光灯 F L は点灯状態にあ50

るから、スロースタート及びスローエンドに掛ける時間は、起動時のスロースタートに要する時間より、短くする。

もし、起動時のソフトスタート用の回路を、バーストモードでのスロースタート及びスローエンドに用いる場合には、立ち上がりに要する時間、立ち下がりに要する時間が長くなり、負荷制御を正確に行なうことが困難である。逆に、バーストモードでのスロースタート及びスローエンドに用いる回路を、起動時のソフトスタート用に用いる場合には、起動時の突入電流を有效地に抑制することはできない。

本発明では、バーストモードにおけるスロースタート及びスローエンドを、帰還回路に設けられるキャパシタ136を利用して行い、その時間を決定している。したがって、格別に他の回路手段を設けることなく、PWM制御のために設けられている回路素子を利用して、適切にスロースタート及びスローエンドを行うことができる。10

また、間欠動作のスロースタート、スローエンドは、帰還回路のキャパシタへの充放電を利用して行なうから、インバータ起動時のスロースタートとは別に、任意の短時間に設定することができる。したがって、その時間設定は、帰還キャパシタの容量を選択することによって変圧器に合わせて調整できるので、音鳴りのレベルを本発明のインバータが使用される電子機器に適合したレベルに減少させることができるのである。

また、間欠動作の立ち上がり、立ち下がり期間を含めて全ての期間で本発明のようにPWM駆動を行うことによって、CCFLの電流が少ない部分でも正・負電流の対称性が保たれるので、過大電流の防止と相俟って、CCFLの寿命低下を抑制することが出来る。

図8は、本発明の第2実施例に係るインバータの全体構成を示す図である。この第2実施例では、2台の変圧器TR1、TR2を設け、ハーフブリッジ型のスイッチング回路によりPWM制御するとともに、各変圧器TR1、TR2にそれぞれ2つの二次巻線309、310、409、410を設けている。これら各二次巻線309、310、409、410には、それぞれ冷陰極蛍光灯FL11、FL12、FL21、FL22を接続して、計4本の冷陰極蛍光灯の点灯を制御する例を示している。20

図8において、第1変圧器TR1の系統について説明する。このハーフブリッジ型のスイッチ回路は、第1キャパシタ301と第1スイッチであるNMO302とで、変圧器TR1の一次巻線308への第1方向の電流経路を形成する。また、第2スイッチであるPMOS303と第2キャパシタ304とで、変圧器TR1の一次巻線308への第2方向の電流経路を形成する。これらのPMOS303、NMO302は、それぞれボディダイオード（即ち、バックゲートダイオード）を有している。このボディダイオードにより、本来の電流経路と逆方向の電流を流すことができる。なお、ボディダイオードと同様の機能を果たすダイオードを別に設けてもよい。30

直流電源BATの電源電圧VDDがPMOS303、NMO302、キャパシタ301、304を介して変圧器TR1の一次巻線308に供給され、その2次巻線309、310に巻線比に応じた高電圧が誘起される。この誘起された高電圧が冷陰極蛍光灯FL11、FL12に供給されて、冷陰極蛍光灯FL11、FL12が点灯する。なお、ツェナーダイオード305、抵抗306、キャパシタ307は、直流電源BATの電源電圧VDDと、インバータ制御用IC600の電源電圧VCCとが異なるために、ゲート電圧をレベルシフトするためのものである。40

キャパシタ311、312、キャパシタ315、316は、抵抗319、抵抗320とともに、冷陰極蛍光灯FL11、FL12に印加される電圧を検出して、コントローラIC600にフィードバックするものである。抵抗323、抵抗326は、冷陰極蛍光灯FL11、FL12に流れる電流を検出して、コントローラIC600にフィードバックするものである。また、キャパシタ311、315は、そのキャパシタンスと変圧器TR1のインダクタンス成分とで共振させるためのものであり、この共振には冷陰極蛍光灯FL11、FL12の寄生キャパシタンスも寄与する。313、314、317、318、321、322、324、325は、ダイオードである。また、327は電源電圧安定用のキャパシタである。

次に、第2変圧器TR2の系統については、各構成要素の番号を、400番台にして、

10

20

30

40

50

第1変圧器TR1の系統の構成要素と同じ番号を付している。例示すると、一次巻線が308に対して408である。その他も、同様である。したがって、同じ構成であるから、再度の説明を省略する。

インバータ制御用IC600は複数の入出力ピンを有している。このIC600は、第1実施例でのインバータ制御用IC200とそのピン配置やその内部構成はほぼ同様である。ただ、第1変圧器TR1の系統と第2変圧器TR2の系統の2系統を持つこと、各変圧器TR1、TR2の2つの二次巻線毎に、冷陰極蛍光灯FL11～FL22を持つことから、フィードバック系などの一部の構成において、異なっている。

インバータ制御用IC600が、インバータ制御用IC200と異なる点についてのみ、追加的に説明する。第2ピン2Pは、バースト用三角波信号BCTの充放電電流を設定するための抵抗501を接続する抵抗接続端子である。第4ピン4Pは、PWM用三角波信号CTの放電電流を設定するための抵抗503接続する抵抗接続端子である。これらの端子は必要に応じてインバータ制御用IC200にも設けることができる。10

第15ピン15Pは、異常検出信号（図2のFF242の出力に相当する）を外部に出力する端子である。第17ピン17P及び第18ピン18Pは、第1変圧器TR1の系統と第2変圧器TR2の系統の第2番目の冷陰極蛍光灯FL12、FL22の過電流保護を行うための検出信号を入力するものであり、この検出電圧はそれぞれ内部の比較器で基準電圧と比較される。第19ピン19Pは、内部に設けられるレギュレータの出力電圧を外部に出力する端子である。

このIC600の第1ピン1P～第28ピン28Pと、第1実施例でのインバータ制御用IC200の各ピンとは、ピン番号とともに括弧内に示している記号（例えば、DUTYとDUTY；FBとFB1、FB2）が同じものがそれぞれ対応する。20

このIC600において、抵抗501が第2ピン2Pに、キャパシタ502が第3ピン3Pに、抵抗503が第4ピン4Pに、抵抗504が第5ピン5Pに、抵抗505、506が第6ピン6Pに、キャパシタ507が第7ピン7Pに、グランドとの間に接続されている。

キャパシタ508が第9ピン9Pと第10ピン10Pとの間に接続され、また第10ピン10Pに抵抗513を介して、検出電圧IS1が入力される。キャパシタ509が第9ピン9Pと第11ピン11Pとの間に接続され、また第11ピン11Pに、検出電圧VS1が入力される。30

キャパシタ511が第12ピン12Pと第13ピン13Pとの間に接続され、また第13ピン13Pに抵抗514を介して、検出電圧IS2が入力される。キャパシタ512が第12ピン12Pと第14ピン14Pとの間に接続され、また第14ピン14Pに、検出電圧VS2が入力される。なお、531～534は、キャパシタである。

また、直流電源BATの電圧VDDを、抵抗522、ツエナーダイオード523及びNPN524とからなるシリーズレギュレータでIC600の所定の電源電圧VCC（例、5～12V）に調整して、IC600に供給する。なお、キャパシタ521、526は安定用キャパシタであり、この他適宜必要な箇所に設置される。

次に、以上のように構成される本発明の第2実施例のインバータの動作を、図9、図10のタイミングチャート、及び図11の動作説明図をも参照して説明する。40

図9～図11では、第1変圧器TR1の系統での制御について説明している。なお、IC600の内部構成及び動作は第1実施例におけるIC200（図2）とほぼ同様である。また、第2変圧器TR2の系統での制御も、同様に行われる所以、その説明は省略する。

図9を参照して、デューティ信号DUTYがバースト用三角波信号BCTを越えている間（ON DUTY）は、PWM制御が行われる。一方、デューティ信号DUTYがバースト用三角波信号BCTを下回っている間（OFF DUTY）は、PWM制御が停止され、冷陰極蛍光灯FL11、FL12への電力供給は停止される。

この実施例でも、PWM用三角波信号CTの周波数は例えば100kHzであり、これを周波数が例えば300Hzの三角波信号BCTでバースト制御するから、視覚上で何ら50

の問題はない。そして、デューティ信号DUTYの大きさを制御することにより、PWM制御によって冷陰極蛍光灯FL11、FL12へ供給可能な範囲を超えて、さらに広範囲に電力供給、即ち光量の制御を行うことができる。

図9のタイミングチャートを見ると、デューティ信号DUTYがバースト用三角波信号BCTを下回っている間は、帰還電圧FB1は低い電圧に規制される。これにより、PWM制御は行われず、ゲート駆動信号P1はHレベルにあり、ゲート駆動信号N1はLレベルにある。このため、PMOS303及びNMOS302はオフ状態を継続するから、変圧器TR1への電力供給は行われない。

次に、デューティ信号DUTYがバースト用三角波信号BCTを上回ると、帰還電圧FB1は、第9、第10ピン間に接続されているキャパシタ508の作用により、緩やかに上昇して行き、本来の帰還に応じた定常値に達する。これにより、IC600ではPWM制御が行われて、ゲート駆動信号P1、N1が出力されて、PMOS303、NMOS302がPWM制御される。

PWM制御時の動作を詳しく説明すると、ゲート駆動信号P1、N1は、PMOS303とNMOS302の両方がオフしている同時オフ期間Toffを設けるタイミングで発生する。さらに、変圧器TR1の一次巻線308に流れる電流の方向を第1方向から第2方向へ、あるいは第2方向から第1方向へ切り換える際の電流値が零の状態で切り換えるタイミングで、各ゲート駆動信号P1、N1を発生する。

次に、PWM制御時のゲート駆動信号P1、N1の形成ロジックを、図10、図11を参照して、詳しく説明する。

パルス幅変調信号、即ちPWM用三角波信号CTと帰還電圧FB1に基づいて、PMOS303を駆動するゲート駆動信号P1と、NMOS302を駆動するゲート駆動信号N1とを、PMOS303とNMOS302との両方がオフしている同時オフ期間Toffを設けるタイミングで発生する。さらに、変圧器TRの一次巻線308に流れる電流の方向を第1方向から第2方向へ、あるいは第2方向から第1方向へ切り換える際の電流値が零の状態で切り換えるタイミングで、各ゲート駆動信号P1、N1を発生する。

図10において、区間iでゲート駆動信号P1はLレベル、ゲート駆動信号N1はLレベルにあり、PMOS303がオンし、キャパシタ304を通って一次巻線308には第1方向に電流が流れている。この状態が、図11(a)に示されている。

区間iiになると、ゲート駆動信号P1がHレベルになり、ゲート駆動信号N1がLレベルにあるので、PMOS303とNMOS302は共にオフの期間Toffが形成される。これにより、貫通電流が流れることを防止している。この期間は、変圧器TR1の蓄積エネルギーにより、第1方向の電流が、NMOS302のボディダイオードとキャパシタ304を通して流れ続ける。このとき、@点の電位は、グランド電位GNDから、ボディダイオードによる電圧降下Vfだけ低くなる。この区間iiの状態が、図11(b)に示されている。

区間iiの後半になり、変圧器TR1の蓄積エネルギーによる第1方向の電流が零になると、区間iiiに入る。この区間iiiでは、図11(c)に示されるように、電流が零で、PMOS303、NMOS302ともオフしている。なお、この区間iiiでは、@点の電位は不定になる。このように、本発明では、一次巻線308の電流の方向を切り換える以前に、電流が零の状態が形成される。

この電流方向を切り換える以前に、電流を零とする状態は、変圧器TR1、共振キャパシタ311、315、冷陰極蛍光灯FL11、FL12などの電気的条件に合わせて、PWM制御におけるパルス幅の範囲設定を行うことにより、得られる。

区間ivでゲート駆動信号P1はHレベル、ゲート駆動信号N1はHレベルにあり、NMOS302がオンし、キャパシタ301を通って一次巻線308には第2方向に電流が流れている。この状態が、図11(d)に示されている。

区間vになると、ゲート駆動信号N1がLレベルになり、ゲート駆動信号P1がHレベルにあるので、PMOS303とNMOS302は共にオフの期間Toffが形成される。これにより、貫通電流が流れることを防止している。この期間は、変圧器TR1の蓄積

10

20

30

40

50

エネルギーにより、第2方向の電流が、PMOS303のボディダイオードとキャパシタ301を通して流れ続ける。このとき、@点の電位は、電源電圧VCCから、ボディダイオードによる電圧降下Vfだけ高くなる。この区間vの状態が、図11(e)に示されている。

区間vの後半になり、変圧器TR1の蓄積エネルギーによる第2方向の電流が零になると、区間viに入る。この区間viでは、図11(f)に示されるように、電流が零で、PMOS303、NMOS302ともオフしている。やはり、この区間viでは、@点の電位は不定になる。このように、本発明では、一次巻線308の電流の方向を切り換える以前に、電流が零の状態が形成される。

このように、第1スイッチ303は、三角波信号列CTの1つおきの三角波信号の一方頂点の時点でオンし、その直後の三角波信号と帰還信号FBとが等しくなるまでオンを継続し、第2スイッチ302は、三角波信号列CTの第1スイッチ303がオンする三角波信号とは異なる1つおきの三角波信号の一方頂点の時点でオンし、その直後の三角波信号と帰還信号FBとが等しくなるまでオンを継続している。

なお、図8において、PMOS303に代えて、第1スイッチとして、NMOSを用いることもできる。この場合には、この変更に合わせて、ゲート駆動信号も変更することになる。

次に、バーストモードについては、この第2実施例においても、間欠動作制御回路によつて、第1実施例と同様に、間欠動作信号BRTに基づいて間欠動作オフ時に誤差信号FB1、FB2を実質上零に設定させるとともに、間欠動作オフ状態から間欠動作オン状態への移行時に誤差信号FB1、FB2を緩やかに増加させ、また、間欠動作オン状態から間欠動作オフ状態への移行時に誤差信号FB1、FB2を緩やかに減少させる。

そのバーストモード時の動作やそれによる効果なども、第1実施例におけると同様であるので、再度の説明を省略する。

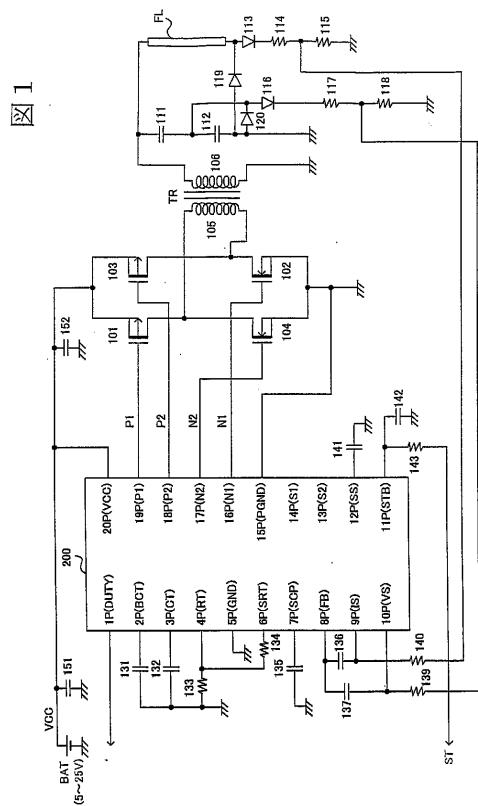
【産業上の利用可能性】

本発明に係るインバータ、そのコントローラIC、及びそのインバータを用いた電子機器は、ノートパソコンの液晶モニター、液晶テレビ受像機、カーナビ用表示装置などの液晶ディスプレイのバックライト光源に、好適に用いることができる。

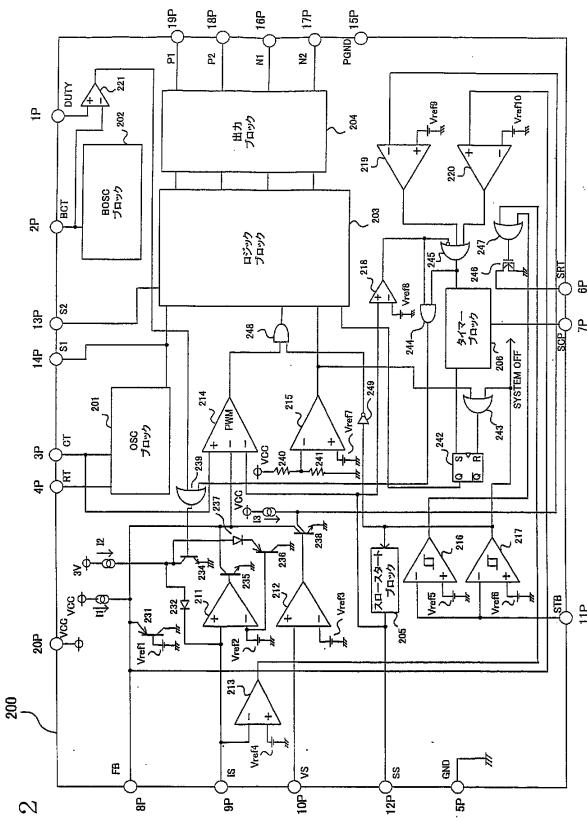
10

20

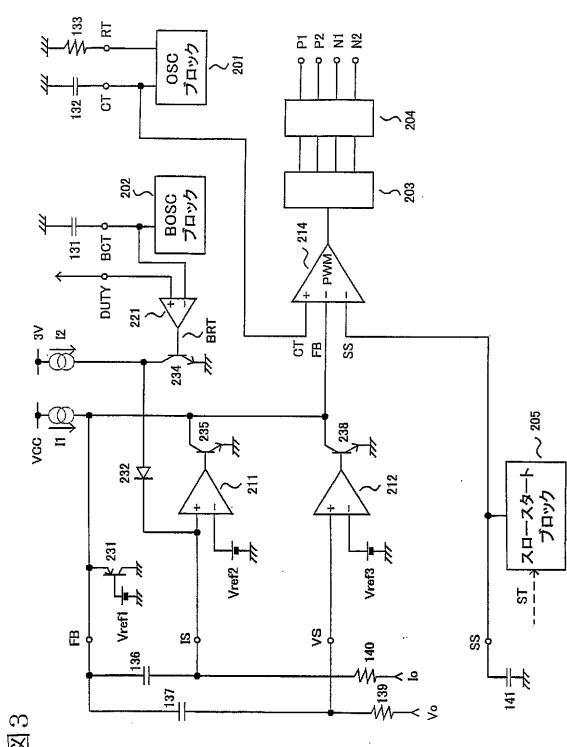
【図1】



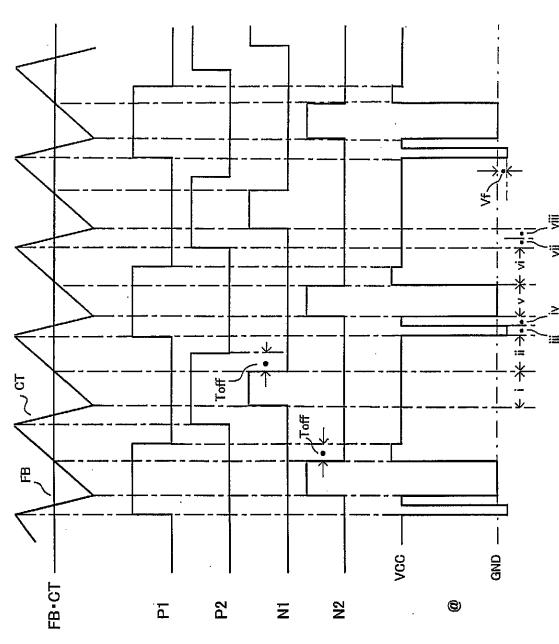
【 四 2 】



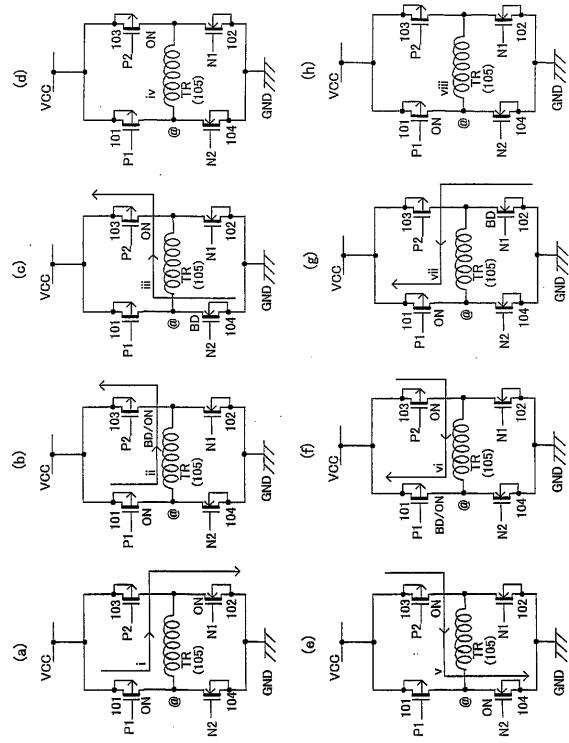
【図3】



【図4】

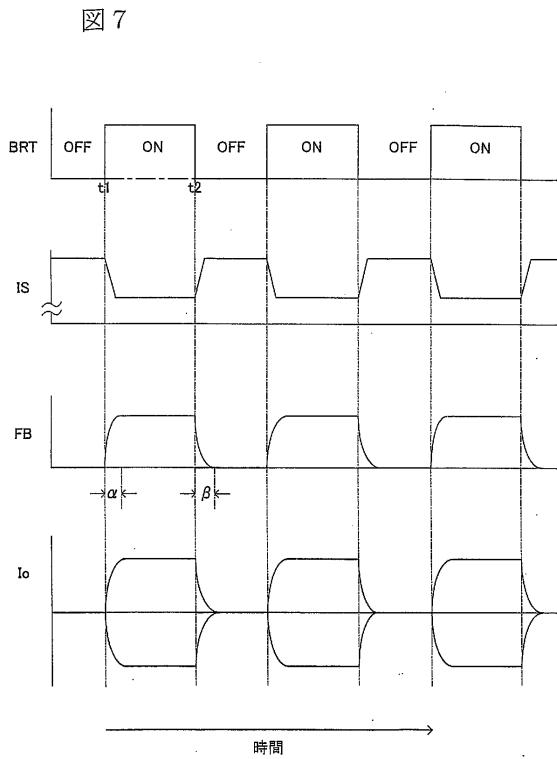


【図5】



5

【図7】



【 図 6 】

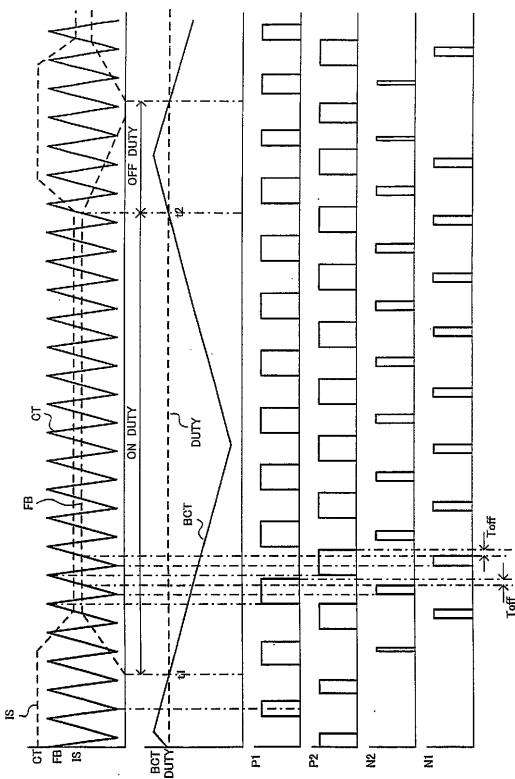
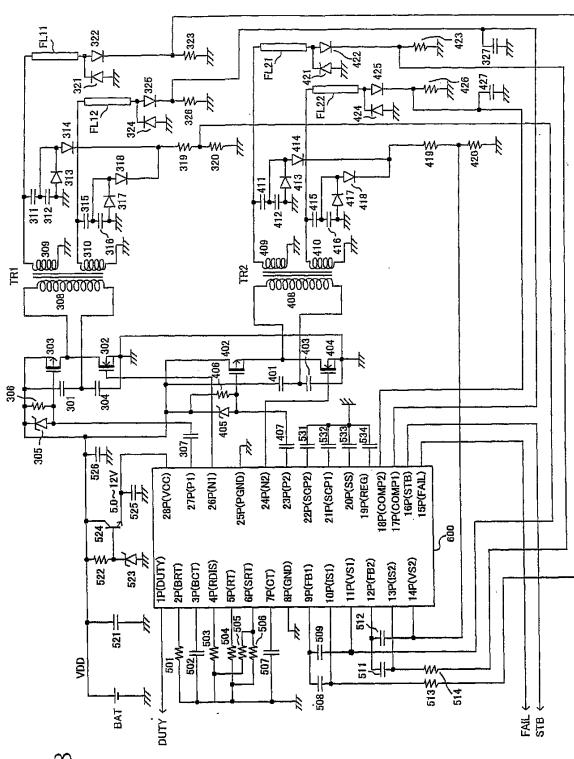


図6

【 四 8 】



【図9】

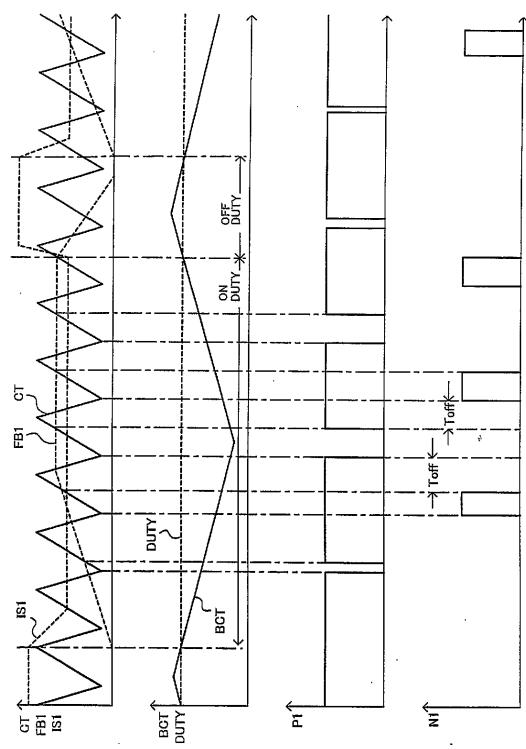


図9

【図10】

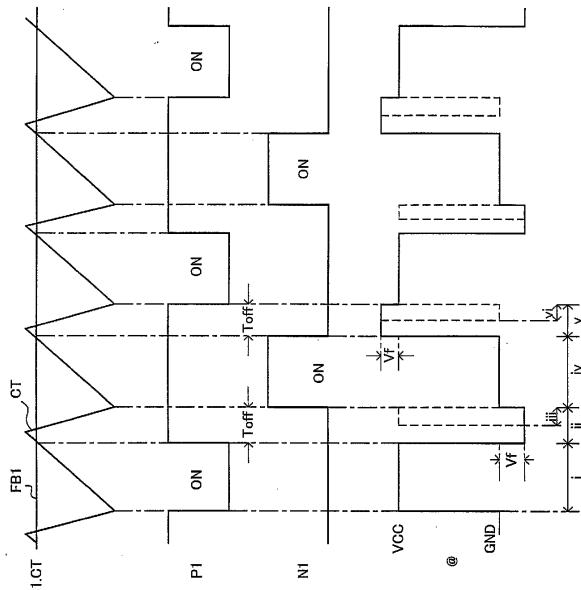
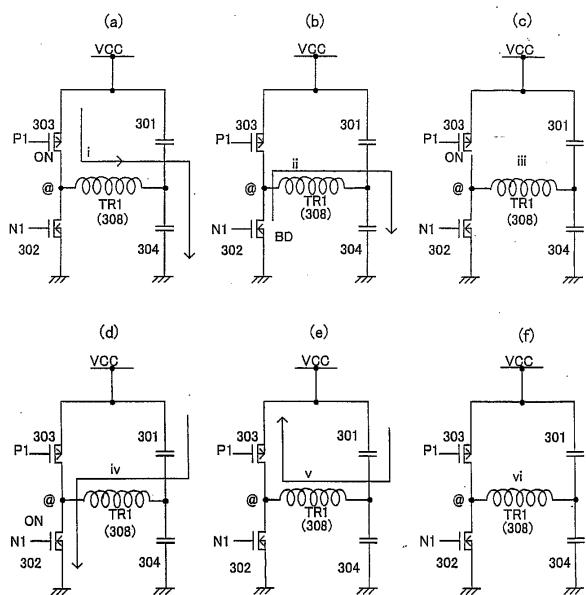


図10

【図11】

図11



フロントページの続き

(56)参考文献 特開2002-233158(JP,A)
特開2002-343595(JP,A)

(58)調査した分野(Int.Cl., DB名)

H02M 7/48