(12) 특허협력조약에 의하여 공개된 국제출원

(19) 세계지식재산권기구
국제사무국

(43) 국제공개일
2022 년 12 월 8 일 (08.12.2022)

WIPO | PCT

(10) 국제공개번호
WO 2022/255752 A1

(51) 국제특허분류:
G09G 3/3225 (2016.01)

(21) 국제출원번호: PCT/KR2022/007664

(22) 국제출원일: 2022 년 5 월 30 일 (30.05.2022)

(25) 출원언어: 한국어

(26) 공개언어: 한국어

(30) 우선권정보:
10-2021-0070228 2021 년 5 월 31 일 (31.05.2021) KR

(71) 출원인: 삼성디스플레이 주식회사 (**SAMSUNG DISPLAY CO., LTD.**) [KR/KR]; 17113 경기도 용인시 기흥구 삼성로 1, Gyeonggi-do (KR).

(72) 발명자: 김수연 (**KIM, Soo Yeon**); 17113 경기도 용인시 기흥구 삼성로 1, Gyeonggi-do (KR). 임태곤 (**IM, Tae Gon**); 17113 경기도 용인시 기흥구 삼성로 1, Gyeonggi-do (KR). 이종재 (**LEE, Jong Jae**); 17113 경기도 용인시 기흥구 삼성로 1, Gyeonggi-do (KR). 장대광 (**JANG, Dae Gwang**); 17113 경기도 용인시 기흥구 삼성로 1, Gyeonggi-do (KR).

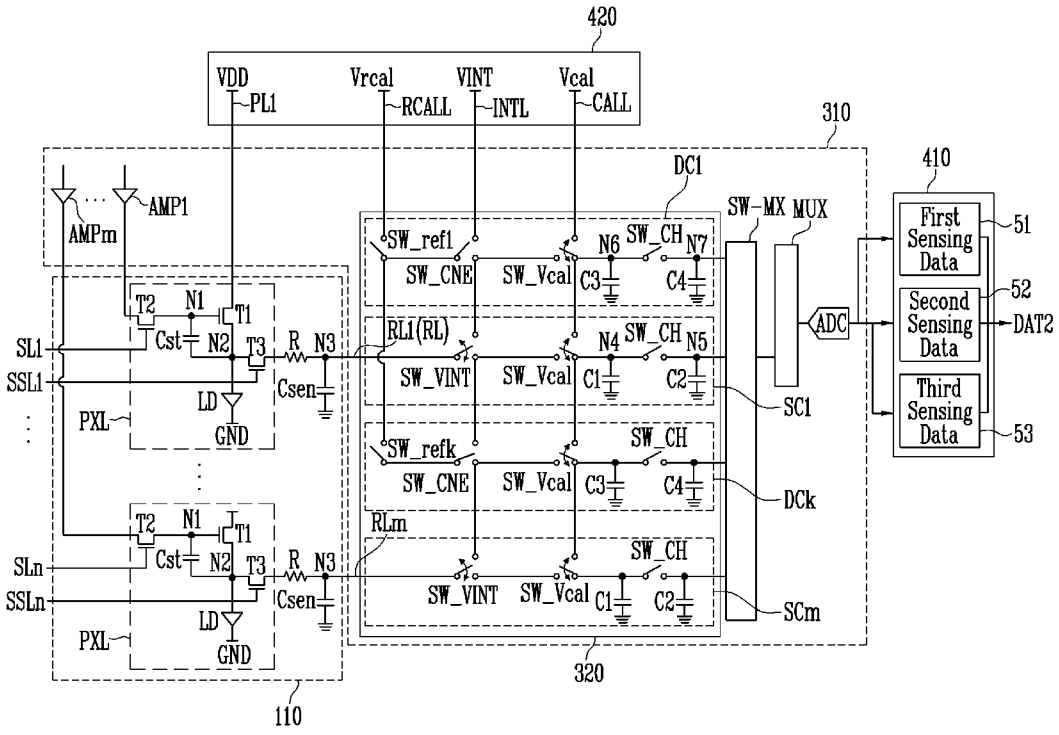
(74) 대리인: 오종한 등 (**OH, Jong Han** et al.); 03155 서울특별시 종로구 종로3길 17 디타워 D2 23층, Seoul (KR).

(81) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 국내 권리의 보호를 위하여): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IQ, IR, IS, IT, JM, JO, JP, KE, KG, KH, KN, KP, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA,

WO 2022/255752 A1

(54) **Title:** DISPLAY DEVICE

(54) 발명의 명칭: 표시 장치



(57) **Abstract:** A display device comprises: pixels; a sensing block that generates first sensing data during a first sensing period, and second sensing data and third sensing data during a second sensing period; and a timing control unit that compensates for first image data with second image data, on the basis of the first sensing data, the second sensing data, and the third sensing data, wherein the sensing block generates the first sensing data corresponding to an initial channel voltage applied to each of sensing channels and at least one auxiliary sensing channel during the first sensing period, generates the second sensing data by sensing characteristic information of the pixels corresponding to an initialization voltage applied to the pixels during the second sensing period, and generates the third sensing data corresponding to a reference voltage applied to the at least one auxiliary sensing channel during the second sensing period.

[다음 쪽 계속]

SC, SD, SE, SG, SK, SL, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, WS, ZA, ZM, ZW.

(84) 지정국 (별도의 표시가 없는 한, 가능한 모든 종류의 역내 권리의 보호를 위하여): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), 유라시아 (AM, AZ, BY, KG, KZ, RU, TJ, TM), 유럽 (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

공개:

— 국제조사보고서와 함께 (조약 제21조(3))

(57) 요약서: 표시 장치는 화소들; 제1 센싱 기간 동안 제1 센싱 데이터, 제2 센싱 기간 동안 제2 센싱 데이터 및 제3 센싱 데이터를 생성하는 센싱 블록; 및 상기 제1 센싱 데이터, 상기 제2 센싱 데이터, 및 상기 제3 센싱 데이터에 기초하여 제1 영상 데이터를 제2 영상 데이터로 보상하는 타이밍 제어부를 포함하고, 상기 센싱 블록은 상기 제1 센싱 기간 동안 상기 센싱 채널들 및 적어도 하나의 보조 센싱 채널 각각에 인가된 초기 채널 전압에 대응하는 상기 제1 센싱 데이터를 생성하고, 상기 제2 센싱 기간 동안 상기 화소들에 인가된 초기화 전압에 대응한 상기 화소들의 특성 정보를 센싱하여 상기 제2 센싱 데이터를 생성하며, 상기 제2 센싱 기간 동안 상기 적어도 하나의 보조 센싱 채널에 인가된 기준 전압에 대응하는 상기 제3 센싱 데이터를 생성한다.

명세서

발명의 명칭: 표시 장치

기술분야

[1] 본 발명의 실시예는 표시 장치에 관한 것이다.

배경기술

[2] 정보 디스플레이에 관한 관심이 고조되고 휴대가 가능한 정보 매체를 이용하려는 요구가 높아지면서, 표시 장치에 대한 요구 및 상업화가 중점적으로 이루어지고 있다.

[3] 표시 장치 중 발광 표시 장치는 스캔선들 및 데이터선들에 접속되는 화소들을 이용하여 영상을 표시한다. 이를 위하여, 화소들 각각은 발광 소자 및 구동 트랜지스터를 포함할 수 있다.

[4] 구동 트랜지스터는 데이터선으로부터 공급된 데이터 신호에 대응하여 발광 소자로 공급되는 전류량을 제어한다. 발광 소자는 구동 트랜지스터로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성한다.

[5] 표시 장치가 균일한 화질의 영상을 표시하기 위해서 화소들 각각에 포함된 구동 트랜지스터는 데이터 신호에 대응하여 균일한 전류를 발광 소자로 공급하여야 한다. 하지만, 화소들 각각에 포함된 구동 트랜지스터는 균일한 전류로부터 편차가 존재할 수 있는 고유의 특성값을 갖는다.

[6] 이와 같은 화소들의 특성 편차를 외부에서 보상하는 외부 보상 방법이 제안되었다. 외부 보상 방법은 화소들 각각에 포함된 구동 트랜지스터의 이동도 및 문턱 전압 정보를 센싱하고, 센싱된 정보에 대응하여 화소들 각각으로 공급되는 데이터 신호를 제어할 수 있다.

[7] 하지만, 이와 같은 외부 보상방법은 표시 장치 구동 시, 센싱 채널들 각각의 편차, 구동부의 발열 등에 의하여 화소들의 특성 편차를 정확히 센싱하지 못하고, 이에 따라 화질을 보상하는데 한계가 있다.

[8] 이러한 배경 기술은 부분적으로 기술을 이해하는 데 유용한 배경을 제공하기 위한 것임을 이해해야 합니다. 그러나 이러한 배경 기술은 여기에 개시된 주제의 해당 유효 출원일 이전에 관련 기술 분야의 숙련자에 의해 알려지거나 인식된 것의 일부가 아닌 아이디어, 개념 또는 인식을 포함할 수도 있다.

발명의 상세한 설명

기술적 과제

[9] 본 발명은 화소의 특성을 센싱하는 동안 데이터 구동부의 특성 변화를 반영하여 영상 데이터(또는 데이터 전압)를 보상하는 표시 장치를 제공한다.

과제 해결 수단

[10] 본 발명의 일 실시예에 따른 표시 장치는 화소들; 센싱 채널들 및 적어도 하나의 보조 센싱 채널을 포함하며, 제1 센싱 기간 동안 제1 센싱 데이터, 제2

센싱 기간 동안 제2 센싱 데이터 및 제3 센싱 데이터를 생성하는 센싱 블록; 및 상기 제1 센싱 데이터, 상기 제2 센싱 데이터, 및 상기 제3 센싱 데이터에 기초하여 제1 영상 데이터를 제2 영상 데이터로 보상하는 타이밍 제어부를 포함하고, 상기 센싱 블록은 상기 제1 센싱 기간 동안 상기 센싱 채널들 및 상기 적어도 하나의 보조 센싱 채널 각각에 인가된 초기 채널 전압에 대응하는 상기 제1 센싱 데이터를 생성하고, 상기 제2 센싱 기간 동안 상기 화소들에 인가된 초기화 전압에 대응한 상기 화소들의 특성 정보를 센싱하여 상기 제2 센싱 데이터를 생성하며, 상기 제2 센싱 기간 동안 상기 적어도 하나의 보조 센싱 채널에 인가된 기준 전압에 대응하는 상기 제3 센싱 데이터를 생성한다.

[11] 상기 타이밍 제어부는 상기 제1 센싱 데이터를 이용하여 상기 제2 센싱 데이터에서 상기 센싱 채널들의 최초 편차를 제거하고, 상기 제3 센싱 데이터를 이용하여 상기 제2 센싱 기간 동안 발생한 상기 센싱 블록의 편차를 제거하여, 상기 제1 영상 데이터를 상기 제2 영상 데이터로 보상할 수 있다.

[12] 상기 제1 센싱 기간은 상기 화소들의 구동 전, 상기 센싱 블록의 센싱 채널별 특성을 센싱하는 기간이고, 상기 제2 센싱 기간은 상기 화소들에 상기 초기화 전압을 공급하고, 상기 화소들의 특성 정보를 센싱하는 기간일 수 있다.

[13] 상기 초기 채널 전압, 상기 초기화 전압, 및 상기 기준 전압을 생성하고 출력하는 전원 공급부를 더 포함하고, 상기 전원 공급부에 연결된 초기 채널 전압선을 통해 상기 초기 채널 전압이 상기 센싱 블록에 공급되고, 상기 전원 공급부에 연결된 초기화 전압선을 통해 상기 초기화 전압이 상기 센싱 블록에 공급되며, 상기 전원 공급부에 연결된 기준 전압선을 통해 상기 기준 전압이 상기 센싱 블록에 공급될 수 있다.

[14] 상기 센싱 블록에 연결된 스위칭 매트릭스; 상기 스위칭 매트릭스에 연결된 멀티플렉서; 및 상기 멀티플렉서에 연결된 아날로그 디지털 컨버터를 더 포함하고, 상기 아날로그 디지털 컨버터는 제1 센싱 데이터, 상기 제2 센싱 데이터, 및 상기 제3 센싱 데이터를 상기 타이밍 제어부로 제공할 수 있다.

[15] 상기 센싱 채널들 각각은 초기 채널 전압 스위치의 동작에 따라 상기 초기 채널 전압선에 연결되고, 상기 복수의 센싱 채널들 각각은 채널 스위치의 동작에 따라 상기 스위칭 매트릭스와 전기적으로 연결될 수 있다.

[16] 상기 적어도 하나의 보조 센싱 채널은 기준 스위치의 동작에 따라 상기 기준 전압선과 전기적으로 연결되고, 상기 적어도 하나의 보조 센싱 채널은 상기 채널 스위치의 동작에 따라 상기 스위칭 매트릭스와 전기적으로 연결될 수 있다.

[17] 상기 적어도 하나의 보조 센싱 채널은 상기 복수의 센싱 채널들 중 적어도 하나의 채널과 인접하도록 위치할 수 있다.

[18] 상기 화소들 각각은 발광 소자; 상기 발광 소자의 제1 전극과 전원선 사이에 전기적으로 접속되며, 제1 노드에 전기적으로 접속된 게이트 전극을 포함하는 제1 트랜지스터; 데이터선과 상기 제1 노드 사이에 전기적으로 접속되며, 스캔선에 전기적으로 접속된 게이트 전극을 포함하는 제2 트랜지스터; 및

센싱선과 제2 노드 사이에 전기적으로 접속되며, 센싱 제어선에 전기적으로 접속된 게이트 전극을 포함하는 제3 트랜지스터를 포함할 수 있다.

[19] 상기 센싱 채널들 각각은 상기 센싱선에 연결될 수 있다.

[20] 일 실시예에 따른 표시 장치는 화소들을 포함하는 표시 패널; 상기 표시 패널 구동 전인 제1 센싱 기간 동안, 센싱 채널들 별 특성 정보를 센싱하여 제1 센싱 데이터를 생성하고, 상기 표시 패널 구동 중인 제2 센싱 기간 동안, 상기 화소들의 특성 정보를 센싱하여 제2 센싱 데이터를 생성하는 데이터 구동부를 포함하고, 상기 데이터 구동부는 상기 제2 센싱 기간 동안 상기 데이터 구동부의 특성 변화 정보를 센싱하여 제3 센싱 데이터를 생성한다.

[21] 상기 데이터 구동부는, 센싱 채널들 및 적어도 하나의 보조 센싱 채널을 포함하는 센싱 블록; 상기 센싱 블록에 전기적으로 연결된 스위칭 매트릭스; 상기 스위칭 매트릭스에 전기적으로 연결된 멀티플렉서; 및 상기 멀티플렉서에 전기적으로 연결된 아날로그 디지털 컨버터를 포함할 수 있다.

[22] 상기 제1 센싱 데이터, 상기 제2 센싱 데이터, 및 상기 제3 센싱 데이터에 기초하여 제1 영상 데이터를 보상하여 제2 영상 데이터를 생성하고, 상기 제2 영상 데이터를 상기 데이터 구동부에 제공하는 타이밍 제어부를 더 포함할 수 있다.

[23] 상기 타이밍 제어부는 상기 제1 센싱 데이터를 이용하여 상기 제2 센싱 데이터에서 상기 센싱 채널들의 최초 편차를 제거하고, 상기 제3 센싱 데이터를 이용하여 상기 제2 센싱 기간 동안 발생한 상기 센싱 블록의 편차를 제거하여, 상기 제1 영상 데이터를 상기 제2 영상 데이터로 보상할 수 있다.

[24] 상기 제1 센싱 기간 동안, 상기 센싱 채널들 및 상기 적어도 하나의 보조 센싱 채널에는 초기 채널 전압이 공급되어, 상기 초기 채널 전압에 대응하는 상기 제1 센싱 데이터가 생성되고, 상기 제2 센싱 기간 동안, 상기 센싱 채널들에는 초기화 전압이 공급되어, 상기 초기화 전압에 대응하는 상기 제2 센싱 데이터가 생성되며, 상기 제2 센싱 기간 동안, 상기 적어도 하나의 보조 센싱 채널에는 기준 전압이 공급되어, 상기 기준 전압에 대응하는 상기 제3 센싱 데이터가 생성될 수 있다.

[25] 상기 초기 채널 전압, 상기 초기화 전압, 및 상기 기준 전압을 생성하고, 상기 데이터 구동부에 전기적으로 연결된 초기 채널 전압선을 통해 상기 초기 채널 전압을 출력하고, 상기 데이터 구동부에 전기적으로 연결된 초기화 전압선을 통해 상기 초기화 전압을 출력하며, 상기 데이터 구동부에 전기적으로 연결된 기준 전압선을 통해 상기 기준 전압을 출력하는 전원 공급부를 더 포함하고, 상기 센싱 채널들 각각은 초기 채널 전압 스위치의 동작에 따라 상기 초기 채널 전압선에 전기적으로 연결되고, 상기 센싱 채널들 각각은 채널 스위치의 동작에 따라 상기 스위칭 매트릭스와 전기적으로 연결될 수 있다.

[26] 상기 센싱 채널들 각각은 초기 채널 전압 스위치의 동작에 따라 상기 초기 채널 전압선에 전기적으로 연결되고, 상기 센싱 채널들 각각은 채널 스위치의 동작에

따라 상기 스위칭 매트릭스와 전기적으로 연결될 수 있다.

[27] 상기 적어도 하나의 보조 센싱 채널은 기준 스위치의 동작에 따라 상기 기준 전압선과 전기적으로 연결되고, 상기 적어도 하나의 보조 센싱 채널은 상기 채널 스위치의 동작에 따라 상기 스위칭 매트릭스와 전기적으로 연결될 수 있다.

[28] 상기 적어도 하나의 보조 센싱 채널은 상기 센싱 채널들 중 적어도 하나의 채널과 인접할 수 있다.

[29] 표시 장치는 센싱선들에 각각 전기적으로 연결된 화소들을 포함하는 표시 패널; 상기 센싱선들과 전기적으로 연결된 데이터 구동부; 및 초기 채널 전압선, 초기화 전압선, 및 적어도 하나의 기준 전압선을 통해 상기 데이터 구동부와 전기적으로 연결된 전원 공급부를 포함하고, 상기 전원 공급부는 상기 표시 패널 구동 중, 상기 적어도 하나의 기준 전압선을 통해 상기 데이터 구동부의 특성 정보를 센싱하기 위한 기준 전압을 공급한다.

발명의 효과

[30] 일 실시예에 따르면, 센싱 블록에 기준 전압을 인가하여, 화소의 특성을 센싱하는 동안 센싱 블록의 편차도 함께 센싱할 수 있으므로, 데이터 구동부의 특성 변화를 반영하여 영상 데이터(또는 데이터 전압)를 보상할 수 있다.

[31] 일 실시예에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

도면의 간단한 설명

[32] 첨부의 도면은 명세서의 일부를 구성하는 것으로서 본 명세서의 추가 이해를 제공하기 위해 포함되고, 실시예들을 도시하며, 발명의 설명과 함께 본 명세서의의 원리를 설명하는 역할을 한다.

[33] 도 1은 일 실시예에 따른 표시 장치를 개략적으로 도시한 블록도이다.

[34] 도 2는 일 실시예에 따른 표시 장치에 포함되는 한 화소의 회로도이다.

[35] 도 3은 일 실시예에 따른 표시 장치의 일부 구성을 개략적으로 도시한 평면도이다.

[36] 도 4는 일 실시예에 따른 표시 장치의 데이터 구동부의 일 예를 도시한 회로도이다.

[37] 도 5는 일 실시예에 따른 표시 장치에서 제2 센싱 기간 동안 데이터 구동부의 센싱 방법을 개략적으로 설명하기 위한 도면이다.

[38] 도 6은 도 4에 도시된 회로도에서 제1 센싱 데이터가 생성되는 것을 설명하기 위한 회로도이다.

[39] 도 7은 도 4에 도시된 회로도에서 제2 센싱 데이터가 생성되는 것을 설명하기 위한 회로도이다.

[40] 도 8은 도 4에 도시된 회로도에서 제3 센싱 데이터가 생성되는 것을 설명하기 위한 회로도이다.

발명의 실시를 위한 형태

[41] 본 발명은 다양한 변경을 가할 수 있고 여러 가지 형태를 가질 수 있는 바, 특정 실시예를 도면에 예시하고 본문에 상세하게 설명하고자 한다. 그러나, 이것은 본 명세서를 특정한 실행 모드로 제한하려는 것이 아니며, 개시의 사상 및 기술적 범위 내의 모든 변경, 균등물 및 대체물이 명세서에 포함된다는 것이 이해되어야 한다.

[42] 도면에서, 구성 요소의 크기, 두께, 비율 및 치수는 설명의 편의 및 명확성을 위해 과장될 수 있다. 동일한 참조 번호는 전체에 걸쳐 동일한 구성 요소를 나타낸다.

[43] 본 명세서에 사용된 바와 같이, 단수형(예를 들어, "a", "an" 및 "the")은 문맥이 명백하게 달리 나타내지 않는 한 복수형도 포함하도록 의도된다.

[44] 명세서 및 청구범위에서, "및/또는"이라는 용어는 그 의미 및 해석을 위해 "및" 및 "또는"이라는 용어의 임의의 조합을 포함하도록 의도된다. 예를 들어, "A 및/또는 B"는 "A, B, 또는 A 및 B"를 의미하는 것으로 이해될 수 있다. "및" 및 "또는"이라는 용어는 접속 또는 접속적 의미로 사용될 수 있으며 "및/또는"과 등가인 것으로 이해될 수 있다.

[45] 명세서 및 특허청구범위에서 "~의 적어도 하나"라는 문구는 그 의미 및 해석을 위해 "~의 군에서 선택된 적어도 하나"의 의미를 포함하도록 의도된다. 예를 들어, "A와 B 중 적어도 하나"는 "A, B, 또는 A와 B"를 의미하는 것으로 이해될 수 있다.

[46] 한편, 본 발명은 이하에서 개시되는 실시예에 한정되지는 않으며, 다양한 형태로 변경되어 실시될 수 있을 것이다. 또한, 이하에서 개시되는 각각의 실시예는 단독으로 실시되거나, 또는 적어도 하나의 다른 실시예와 결합되어 복합적으로 실시될 수 있을 것이다.

[47] 도면에서 본 발명의 특징과 직접적으로 관계되지 않은 일부 구성 요소는 본 발명을 명확하게 나타내기 위하여 생략되었을 수 있다. 도면 전반에서 동일 또는 유사한 구성 요소들에 대해서는 비록 다른 도면 상에 표시되더라도 가능한 한 동일한 참조 번호 및 부호를 부여하고, 중복되는 설명은 생략하기로 한다.

[48] 제1, 제2 등의 용어는 다양한 구성요소들을 설명하는데 사용될 수 있지만, 상기 구성요소들은 상기 용어들에 의해 한정되어서는 안 된다. 상기 용어들은 하나의 구성요소를 다른 구성요소로부터 구별하는 목적으로만 사용된다. 예를 들어, 본 발명의 권리 범위를 벗어나지 않으면서 제1 구성요소는 제2 구성요소로 명명될 수 있고, 유사하게 제2 구성요소도 제1 구성요소로 명명될 수 있다. 단수의 표현은 문맥상 명백하게 다르게 뜻하지 않는 한, 복수의 표현을 포함한다.

[49] "아래(beneath)", "아래(below)", "아래(lower)", "아래(under)", "위(above)", "위(upper)"등과 같은 공간적으로 상대적인 용어는 도면에 표시된 하나의 요소 또는 특징, 다른 요소 또는 기능과의 관계를 용이하게 설명하기 위해 본 명세서에서 사용될 수 있다. 이러한 공간적으로 상대적인 용어는 도면에 도시된 방향에 더하여 사용 또는 작동 중인 장치의 다른 방향을 포함하도록 의도된

것임을 이해할 수 있다. 예를 들어, 도면의 장치가 뒤집힌 경우, 다른 요소 또는 기능의 "아래(beneath)", "아래(below)", "아래(under)"로 설명된 요소는 다른 요소 또는 기능의 "위(above)"로 향하게 된다. 따라서, 예시적인 용어 "아래(below)" 및 "아래(under)"는 위와 아래의 방향을 모두 포함할 수 있다. 장치는 또한 다른 방향으로 향할 수 있으므로 공간적으로 상대적인 용어는 방향에 따라 다르게 해석될 수 있다.

[50] 명세서 내에서 구성 요소(또는, 영역, 층, 부분, 등)가 다른 구성 요소 "상(on)", "연결(connected to)", "결합(coupled to)" 또는 "인접(adjacent to)"으로 언급될 때, 그것은 위에서 언급한 다른 요소에 직접 배치되거나, 연결되거나 결합될 수 있거나, 그 사이에 개재 요소가 배치될 수 있다.

[51] "~에 연결된" 또는 "~에 결합된"이라는 용어는 물리적 또는 전기적 연결 또는 결합을 포함할 수 있음이 이해될 것이다."중첩하는" 또는 "중첩되는"이라는 용어는 제1 객체가 제2 객체의 위 또는 아래 또는 측면에 있을 수 있고, 그 반대일 수 있음을 의미한다. 추가로, "중첩"이라는 용어는 층, 스택, 면 또는 대면, 위로 연장, 덮거나 부분적으로 덮거나 등의 의미로 이해될 수 있고, 당업자에 의해 이해되는 임의의 다른 적절한 용어의 의미를 포함할 수 있다.

[52] 구성 요소가 다른 구성 요소와 '중첩하지 않음' 또는 '중첩되지 않음'으로 기술된 경우, 이는 구성 요소들이 서로 이격되거나, 서로 오프셋되거나, 또는 당업자에 의해 이해되는 다른 적절한 용어의 의미를 포함할 수 있다.

[53] "대향하다" 및 "대향하는"이라는 용어는 제1 구성 요소가 제2 구성 요소에 직간접적으로 대향될 수 있음을 의미한다. 제1 및 제2 구성 요소들 사이에 제3 구성요소가 개재된 경우, 제1 구성 요소와 제2 구성 요소는 여전히 마주하고 있지만 간접적으로 대향하는 것으로 이해될 수 있다.

[54] 본 출원에서, "포함하다" 또는 "가지다" 등의 용어는 명세서 상에 기재된 특징, 숫자, 단계, 동작, 구성요소, 부품 또는 이들을 조합한 것이 존재함을 지정하려는 것이지, 하나 또는 그 이상의 다른 특징들이나 숫자, 단계, 동작, 구성요소, 부분품 또는 이들을 조합한 것들의 존재 또는 부가 가능성을 미리 배제하지 않는 것으로 이해되어야 한다.

[55] "평면도에서"는 물체를 위에서 본 것을 의미하고, "개략 단면도에서"는 물체를 측면에서 수직으로 절단한 단면을 보는 것을 의미한다.

[56] 본 명세서에 사용된 "약" 또는 "대략"은 언급된 값을 포함하며, 해당 측정 및 관련 오류(즉, 측정 시스템의 한계)를 고려하여 당업자에 의해 결정된 특정 값에 대해 허용 가능한 편차 범위 내를 의미한다. 예를 들어, "약"은 하나 이상의 표준 편차 이내 또는 명시된 값의 ± 30%, 20%, 10%, 5% 이내를 의미할 수 있다.

[57] 본 명세서에서 달리 정의되거나 암시되지 않는 한, 본 명세서에서 사용되는 모든 용어(기술 및 과학 용어 포함)는 본 개시가 속하는 기술 분야에서 통상의 지식을 가진 자에 의해 일반적으로 이해되는 것과 동일한 의미를 갖는다. 일반적으로 사용되는 사전에 정의된 것과 같은 용어는 관련 기술의 맥락에서

의미와 일치하는 의미를 갖는 것으로 해석되어야 하며, 이상화되거나 지나치게 형식적인 의미로 해석되지 않는 한 명세서 내에 명시적으로 정의된다.

[58] 실시예들은 기능 블록, 유닛 및/또는 모듈과 관련하여 첨부 도면에 설명 및 예시될 수 있다.

[59] 당업자는 이러한 블록, 유닛 및/또는 모듈이 반도체 기반 제조 기술 또는 다른 제조 기술을 사용하여 형성될 수 있는 논리 회로, 개별 구성 요소, 마이크로프로세서, 하드와이어 회로, 메모리 소자, 배선과 같은 전자(또는 광학) 회로에 의해 물리적으로 구현됨을 이해할 수 있다.

[60] 블록, 유닛 및/또는 모듈이 마이크로프로세서 또는 기타 유사한 하드웨어에 의해 구현되는 경우, 본 명세서에서 논의된 다양한 기능을 수행하기 위해 소프트웨어(예: 마이크로코드)를 사용하여 프로그래밍 및 제어될 수 있으며 펌웨어 및/또는 소프트웨어에 의해 선택적으로 구동될 수 있다.

[61] 또한, 각 블록, 유닛 및/또는 모듈은 전용 하드웨어 또는 일부 기능을 수행하는 전용 하드웨어들의 및 다른 기능을 수행하는 프로세서(예를 들어, 하나 이상의 프로그래밍된 마이크로프로세서 및 관련 회로)의 조합에 의해 구현될 수 있다.

[62] 실시예의 각 블록, 유닛, 및/또는 모듈은 본 명세서의 범위를 벗어나지 않고 2개 이상의 상호 작용하는 개별 블록, 유닛, 및/또는 모듈로 물리적으로 분리될 수 있다.

[63] 또한, 실시예의 블록, 유닛 및/또는 모듈은 본 개시의 범위를 벗어나지 않고 물리적으로 더 복잡한 블록, 유닛 및/또는 모듈로 결합될 수 있다.

[64] 이하, 본 발명의 실시예들과 관련된 도면들을 참고하여, 본 발명의 실시예에 따른 표시 장치에 대해 설명하도록 한다.

[65] 도 1은 일 실시예에 따른 표시 장치를 개략적으로 도시한 블록도이다.

[66] 도 1을 참조하면, 일 실시예에 따른 표시 장치는 표시 패널(110), 스캔 구동부(210), 데이터 구동부(310), 타이밍 제어부(410), 및 전원 공급부(420)를 포함할 수 있다.

[67] 표시 장치는 평면 표시 장치, 플렉서블(flexible) 표시 장치, 커브드(curved) 표시 장치, 폴더블(foldable) 표시 장치, 벤더블(bendable) 표시 장치, 스트레쳐블(stretchable) 표시 장치일 수 있다. 표시 장치는 투명 표시 장치, 헤드 마운트(head-mounted) 표시 장치, 웨어러블(wearable) 표시 장치일 수 있다. 또한, 표시 장치는 스마트폰, 태블릿, 스마트 패드, TV, 모니터 등의 다양한 전자 기기에 적용될 수 있다.

[68] 표시 장치는 자발광 소자들을 포함하는 자발광 표시 장치로 구현될 수 있다. 예를 들어, 표시 장치는 유기 발광 소자들을 포함하는 유기 발광 표시 장치, 무기 발광 소자들을 포함하는 표시 장치, 또는 무기 물질 및 유기 물질이 복합적으로 구성된 발광 소자들을 포함하는 표시 장치일 수 있다.

[69] 표시 패널(110)은 스캔선들(SL1 내지 SLn), 센싱 제어선들(SSL1 내지 SSLn), 데이터선들(DL1 내지 DLm), 및 센싱선들(RL1 내지 RLm)에 각각 접속되는

화소(PXL)들을 포함할 수 있다. 스캔선들(SL1 내지 SLn) 및 센싱 제어선들(SSL1 내지 SSLn)은 제1 방향(DR1)으로 나란히 연장되고, 데이터선들(DL1 내지 DLm), 및 센싱선들(RL1 내지 RLm)은 제1 방향(DR1)과 수직인 제2 방향(DR2)으로 나란히 연장될 수 있다.

[70] 표시 패널(110)은 후술하는 전원 공급부(420)로부터 제1 구동 전압(VDD), 제2 구동 전압(VSS), 초기화 전압(VINT), 초기 채널 전압(Vcal), 및 기준 전압(Vrcal)을 공급받을 수 있다. 화소(PXL)의 구체적인 구성은 이하 도 2에서 살펴본다.

[71] 스캔 구동부(210)는 타이밍 제어부(410)로부터 스캔 제어 신호(SCS)를 공급받고, 스캔 제어 신호(SCS)에 기초하여 스캔 신호 및 센싱 제어 신호를 생성할 수 있다.

[72] 스캔 구동부(210)는 스캔 신호를 스캔선(SL1 내지 SLn)에 각각 제공할 수 있다. 예를 들면, 스캔 신호는 화소(PXL)에 포함된 스위칭 트랜지스터가 턴-온될 수 있는 게이트-온 전압으로 설정될 수 있고, 스캔 신호는 화소(PXL)에 데이터 신호(또는, 데이터 전압)를 인가하는데 이용될 수 있다.

[73] 또한, 스캔 구동부(210)는 센싱 제어 신호를 센싱 제어선(SSL1 내지 SSLn)에 각각 제공할 수도 있다. 센싱 제어 신호는 화소(PXL)에 포함된 센싱 트랜지스터가 턴-온될 수 있는 게이트-온 전압으로 설정될 수 있고, 센싱 제어 신호는 화소(PXL)에 흐르는 구동 전류를 센싱(또는, 추출)하거나 화소(PXL)에 초기화 전압(VINT)을 인가하는데 이용될 수 있다.

[74] 또한, 도 1에서는 하나의 스캔 구동부(210)가 도시되었으나, 본 명세서가 이에 한정되지 않는다. 실시예에 따라, 스캔 구동부(210)는 스캔 신호를 표시 패널(110)에 공급하는 제1 스캔 구동부 및 센싱 제어 신호를 표시 패널(110)에 공급하는 제1 센싱 구동부를 포함할 수 있다. 예를 들어, 제1 스캔 구동부 및 제1 센싱 구동부는 별개의 구성으로 구현되어, 표시 패널(110) 상의 양측에 위치할 수도 있다.

[75] 데이터 구동부(310)는 타이밍 제어부(410)로부터 데이터 제어 신호(DCS)를 공급받고, 데이터 제어 신호(DCS)에 기초하여 보상된 디지털 영상 데이터(또는, 제2 영상 데이터)(DAT2)를 아날로그 데이터 신호(또는, 데이터 전압)로 변환하고, 데이터 전압(또는, 데이터 신호)을 데이터선(DL1 내지 DLm) 각각에 제공할 수 있다.

[76] 예를 들면, 데이터 구동부(310)는 한 프레임 중 액티브 구간에, 데이터 신호를 데이터선(DL1 내지 DLm)에 각각 공급할 수 있다. 데이터 신호는 유효 영상을 표시하기 위한 데이터 전압으로써, 제2 영상 데이터(DAT2)에 대응하는 값일 수 있다.

[77] 데이터 구동부(310)는 센싱 채널들 및/또는 적어도 하나의 보조 센싱 채널의 채널 편차를 센싱하고, 화소(PXL)들의 특성을 센싱할 수 있는 적어도 하나의 센싱 블록을 포함할 수 있다.

[78] 데이터 구동부(310)는 표시 패널(110)의 구동 전, 센싱 블록의 센싱 채널별 특성에 따른 오프셋(offset) 및 게인(gain)을 센싱할 수 있다. 이러한 기간을 제1 센싱 기간이라 할 수 있다.

[79] 데이터 구동부(310)는 전원 공급부(420)로부터 공급받은 초기 채널 전압(Vcal)을 타이밍 제어부(410)의 제어에 따라 센싱 블록에 공급할 수 있다.

[80] 데이터 구동부(310)는 초기 채널 전압(Vcal)에 대응하여 센싱 블록에 인가되는 센싱 전류들을 수신할 수 있다. 센싱 전류들은 센싱 채널별 특성(예를 들면, 저항, 커패시턴스 등)에 따라 발생하는 센싱 편차 정보(예를 들면, 제1 센싱 데이터)를 포함할 수 있다.

[81] 데이터 구동부(310)는 전원 공급부(420)로부터 공급받은 초기화 전압(VINT)을 타이밍 제어부(410)의 제어에 따라 센싱선(RL1 내지 RLm) 중 어느 하나의 센싱선(RL)에 공급할 수 있다.

[82] 데이터 구동부(310)는 타이밍 제어부(410)의 제어에 따라, 초기화 전압(VINT)을 표시용과 센싱용으로 구분하여 공급할 수 있다. 예를 들면, 한 프레임 중 액티브 구간에, 데이터 구동부(310)는 제2 구동 전압(VSS)과 상이한 초기화 전압(VINT)을 센싱선(RL)에 공급할 수 있다. 이때, 센싱용 초기화 전압(VINT)을 센싱선(RL)에 공급하고, 화소(PXL)들의 특성 정보를 센싱하는 기간을 제2 센싱 기간이라 할 수 있다.

[83] 데이터 구동부(310)는 센싱선(RL)을 통해 화소(PXL)들 중 적어도 하나의 화소(PXL)로부터 적어도 하나의 센싱 전류를 수신할 수 있다. 센싱 전류는 센싱되는 화소(PXL)에 포함된 구동 트랜지스터(또는, 제1 트랜지스터)의 문턱 전압 및/또는 이동도 등의 정보를 포함할 수 있다. 데이터 구동부(310)는 센싱 전류에 기초하여 구동 트랜지스터의 특성을 산출하고, 산출된 특성에 대응한 센싱 데이터(예를 들면, 제2 센싱 데이터)를 타이밍 제어부(410)로 제공할 수 있다. 후술하는 타이밍 제어부(410)는 센싱 데이터에 기초하여 디지털 영상 데이터 및/또는 데이터 신호를 보상할 수 있다.

[84] 또한, 데이터 구동부(310)는 제2 센싱 기간 동안, 기준 전압(Vrcal)에 대응하여 보조 센싱 채널에 인가되는 센싱 전류들을 수신할 수 있다. 센싱 전류들은 데이터 구동부(310)의 발열로 인해 발생할 수 있는 센싱 블록(또는, 데이터 구동부(310))의 특성 변화 정보(예를 들면, 제3 센싱 데이터)를 포함할 수 있다.

[85] 도 1에서는 데이터 구동부(310)에서 데이터 신호를 공급하고, 센싱 전류를 수신하는 것으로 도시되었으나, 본 명세서가 이에 한정되는 것은 아니다. 실시예에 따라, 표시 장치에는 센서 또는 센싱부(미도시)가 별도로 존재하여, 센싱선은 센싱부에 연결될 수 있다. 이러한 센싱부에서 센싱 전류를 수신하고, 센싱 데이터를 산출하여 타이밍 제어부(410)에 제공할 수도 있다.

[86] 타이밍 제어부(410)는 외부(예를 들면, 그래픽 프로세서)로부터 제1 영상 데이터(DAT1) 및 타이밍 제어 신호들을 공급받을 수 있다. 타이밍 제어 신호들은 도트 클럭, 데이터 인에이블 신호, 수직 동기 신호, 수평 동기 신호 등을

포함할 수 있다.

[87] 타이밍 제어부(410)는 외부로부터 공급받은 타이밍 제어 신호들과 내부에 저장된 타이밍 설정 정보 등을 이용하여, 스캔 구동부(210)의 구동 타이밍을 제어하는 스캔 제어 신호(SCS)를 생성하여 스캔 구동부(210)에 제공하고, 데이터 구동부(310)의 구동 타이밍을 제어하는 데이터 제어 신호(DCS)를 생성하여 데이터 구동부(310)에 제공할 수 있다.

[88] 타이밍 제어부(410)는 적어도 하나의 메모리를 포함하여, 데이터 구동부(310)로부터 수신된 센싱 데이터들을 저장할 수 있다. 예를 들면, 제1 메모리에는 제1 센싱 데이터가 저장될 수 있고, 제2 메모리에는 제2 센싱 데이터가 저장될 수 있으며, 제3 메모리에는 제3 센싱 데이터가 저장될 수 있다. 본 명세서가 이에 한정되는 것은 아니며, 메모리는 타이밍 제어부(410)와 별개의 구성으로 구현될 수 있고, 데이터 구동부(310)에 포함되도록 구현될 수도 있다.

[89] 타이밍 제어부(410)는 제1 내지 제3 메모리에 저장된 센싱 데이터들(예를 들면, 제1 센싱 데이터, 제2 센싱 데이터, 제3 센싱 데이터)에 기초하여 제1 영상 데이터(DAT1)를 변경하여 제2 영상 데이터(DAT2)로 생성할 수 있다. 이에 따라, 데이터 구동부(310)는 영상 표시 구간에서, 제2 영상 데이터(DAT2)에 대응한 보상된 데이터 신호(또는, 데이터 전압)를 화소(PXL)들로 제공할 수 있다.

[90] 타이밍 제어부(410)는 제1 센싱 데이터를 이용하여 제2 센싱 데이터에서 최초 센싱 채널들의 편차를 제거하고, 제3 센싱 데이터를 이용하여 제2 센싱 기간 동안 채널 편차를 제거하여, 화소(PXL)들의 특성 정보가 반영된 데이터를 이용하여 제1 영상 데이터(DAT1)를 제2 영상 데이터(DAT2)로 보상할 수 있다.

[91] 전원 공급부(420)는 제1 구동 전압(VDD), 제2 구동 전압(VSS), 초기화 전압(VINT), 초기 채널 전압(Vcal), 및 기준 전압(Vrcal)을 생성하고 출력할 수 있다. 실시예에 따라, 전원 공급부(420)는 기준 전압(Vrcal)을 별도로 생성하지 않고, 제1 구동 전압(VDD)을 이용하여 기준 전압(Vrcal)에 대응하는 전압을 출력할 수도 있다.

[92] 전원 공급부(420)는 표시 패널(110)에 연결되는 전원선들을 통해 제1 구동 전압(VDD), 제2 구동 전압(VSS)을 화소(PXL)에 공급할 수 있다.

[93] 전원 공급부(420)는 데이터 구동부(310) 및/또는 표시 패널(110)에 연결되는 전원선들을 통해 초기화 전압(VINT)을 화소(PXL)에 공급할 수 있다.

[94] 또한, 전원 공급부(420)는 데이터 구동부(310)의 센싱 채널에 연결되는 전원선들을 통해 초기 채널 전압(Vcal) 및 기준 전압(Vrcal)을 데이터 구동부(310)에 공급할 수 있다.

[95] 이하에서는, 도 2를 참조하여 일 실시예에 따른 표시 장치에 포함되는 화소에 관하여 살펴본다.

[96] 도 2는 일 실시예에 따른 표시 장치에 포함되는 한 화소의 회로도이다.

[97] 도 2를 참조하면, 도 1의 표시 장치에 포함된 화소의 일 예를 나타낸 회로도이다. 도 2에는 n번째 화소행 및 k번째 화소열에 포함된 화소(PXL)가

예시적으로 도시되었다(단, n, k는 양의 정수).

[98] 도 2를 참조하면, 화소(PXL)는 발광 소자(LD), 제1 트랜지스터(T1)(또는, 구동 트랜지스터), 제2 트랜지스터(T2)(또는, 스위칭 트랜지스터), 제3 트랜지스터(T3)(또는, 센싱 트랜지스터), 및 스토리지 커패시터(Cst)를 포함할 수 있다.

[99] 발광 소자(LD)는 제1 트랜지스터(T1)로부터 공급되는 전류량에 대응하여 소정 휘도의 빛을 생성할 수 있다. 발광 소자(LD)는 제1 전극 및 제2 전극을 포함하고, 제1 전극은 제2 노드(N2)에 접속되며, 제2 전극은 제2 구동 전압(VSS)이 인가되는 제2 전원선(PL2)에 접속된다. 일 실시예에서, 제1 전극은 애노드일 수 있고, 제2 전극은 캐소드일 수 있다. 실시예에 따라, 제1 전극이 캐소드일 수 있고, 제2 전극이 애노드일 수 있다.

[100] 일 실시예에서, 발광 소자(LD)는 무기 물질로 형성되는 무기 발광 소자일 수 있다. 실시예에 따라, 발광 소자(LD)는 유기 발광층을 포함하는 유기 발광 소자일 수 있다. 발광 소자(LD)는 무기 물질 및 유기 물질이 복합적으로 구성된 발광 소자일 수도 있다.

[101] 제1 트랜지스터(T1)의 제1 전극은 제1 구동 전압(VDD)이 인가되는 제1 전원선(PL1)에 접속되고, 제1 트랜지스터(T1)의 제2 전극은 발광 소자(LD)의 제1 전극(또는, 제2 노드(N2))에 접속될 수 있다. 제1 트랜지스터(T1)의 게이트 전극은 제1 노드(N1)에 접속될 수 있다. 일 실시예에서, 제1 전극은 드레인 전극일 수 있고, 제2 전극은 소스 전극일 수 있다.

[102] 제1 트랜지스터(T1)는 제1 노드(N1)의 전압에 대응하여, 발광 소자(LD)로 흐르는 전류량을 제어할 수 있다. 제1 트랜지스터(T1)는 제1 노드(N1)와 제2 노드(N2) 사이의 전압(예를 들어, 게이트-소스 전압)이 문턱 전압 보다 높을 때, 턴-온될 수 있다.

[103] 제2 트랜지스터(T2)의 제1 전극은 제k 데이터선(DLk)에 접속되고, 제2 트랜지스터(T2)의 제2 전극은 제1 노드(N1)(또는, 제1 트랜지스터(T1)의 게이트 전극)에 접속될 수 있다. 제2 트랜지스터(T2)의 게이트 전극은 제n 스캔선(SLn)에 접속될 수 있다. 제2 트랜지스터(T2)는 제n 스캔선(SLn)으로 스캔 신호(S[n])(예를 들면, 하이 레벨 전압)가 공급될 때 턴-온되어, 제k 데이터선(DLk)으로부터의 데이터 전압(DATA)을 제1 노드(N1)로 전달할 수 있다.

[104] 제3 트랜지스터(T3)의 제1 전극은 제k 센싱선(RLk)에 접속되고, 제2 전극은 제2 노드(N2)(또는, 제1 트랜지스터(T1)의 제2 전극)에 접속될 수 있다. 제3 트랜지스터(T3)의 게이트 전극은 제n 센싱 제어선(SSLn)에 접속될 수 있다. 제3 트랜지스터(T3)는 제n 센싱 제어선(SSLn)으로 센싱 제어 신호(SEN[n])(예를 들면, 하이 레벨 전압)가 공급될 때 턴-온되어, 제k 센싱선(RLk)과 제2 노드(N2)를 전기적으로 접속시킬 수 있다. 이에 따라, 소정의 시간 동안, 제2 노드(N2)에는 초기화 전압(VINT)이 제공될 수 있다.

[105] 다만, 본 발명이 이에 한정되는 것은 아니며, 제2 노드(N2)의 노드 전압에 대응하는 센싱 전류(또는, 센싱 전압)가 제k 센싱선(RLk)으로 전달될 수도 있다. 센싱 전류는 제k 센싱선(RLk)을 통해 데이터 구동부(310, 도 1 참조)에 제공될 수 있다. 이러한 센싱 전류에 대응하는 센싱 데이터는 제2 센싱 데이터일 수 있다.

[106] 스토리지 커패시터(Cst)는 제1 노드(N1)와 제2 노드(N2) 사이에 접속된다. 스토리지 커패시터(Cst)는 한 프레임 동안 제1 노드(N1)로 공급되는 데이터 신호에 대응하는 데이터 전압(DATA)을 충전할 수 있다. 이에 따라, 스토리지 커패시터(Cst)는 제1 노드(N1)와 제2 노드(N2) 사이의 전압 차에 대응하는 전압을 저장할 수 있다. 여기서, 데이터 전압(DATA)이 공급될 때, 제2 노드(N2)로는 초기화 전압(VINT)이 공급되고, 이에 따라 스토리지 커패시터(Cst)는 데이터 전압(DATA)과 초기화 전압(VINT)의 차전압을 저장할 수 있다. 스토리지 커패시터(Cst)에 저장된 전압에 따라 제1 트랜지스터(T1)의 턴-온, 턴-오프 여부가 결정될 수 있다.

[107] 화소(PXL)의 회로 구조는 도 2에 의하여 한정되지는 않는다. 일 예로, 발광 소자(LD)는 제1 구동 전압(VDD)과 연결된 제1 전원선(PL1)과 제1 트랜지스터(T1)의 제1 전극 사이에 위치 또는 배치될 수도 있다.

[108] 도 2에서는 트랜지스터를 NMOS로 도시하였지만, 본 명세서는 이에 한정되지 않는다. 일 예로, 제1 내지 제3 트랜지스터(T1, T2, T3) 중 적어도 하나는 PMOS로 구현될 수 있다. 또한, 도 2에 도시된 제1 내지 제3 트랜지스터(T1, T2, T3)는 산화물 반도체, 비정질 실리콘 반도체, 다결정 실리콘 반도체 중 적어도 하나를 포함하는 박막 트랜지스터일 수 있다.

[109] 이하에서는 도 3을 참조하여, 표시 장치의 구조를 살펴본다.

[110] 도 3은 일 실시예에 따른 표시 장치의 일부 구성을 개략적으로 도시한 평면도이다.

[111] 도 3을 참조하면, 일 실시예에 따른 표시 장치에서, 데이터 구동부(310)는 회로 필름(300)에 실장될 수 있다. 여기서, 데이터 구동부(310)는 데이터 집적 회로(S-IC)로 구현될 수 있다.

[112] 데이터 구동부(310)에는 센싱선(RL1 내지 RLm)이 연결될 수 있고, 적어도 하나의 기준 전압선(RCALL)이 연결될 수 있다. 기준 전압선(RCALL)을 통해 표시 장치 구동 중 데이터 구동부(310)의 발열로 인해 발생할 수 있는 특성 변화를 센싱하기 위한 기준 전압(Vrcal, 도 4 참조)이 데이터 구동부(310)에 제공될 수 있다. 또한, 도 3에 도시되지 않았지만, 데이터 구동부(310)에는 센싱 채널들의 최초 편차를 센싱하기 위한 초기 채널 전압(Vcal, 도 4 참조)을 제공하는 초기 채널 전압선(CALL, 도 4 참조)이 연결될 수도 있다.

[113] 적어도 하나의 기준 전압선(RCALL)은 전원 공급부(420)와 전기적으로 연결될 수 있고, 초기 채널 전압선(CALL, 도 4 참조)은 전원 공급부(420)와 전기적으로 연결될 수 있다.

[114] 데이터 구동부(310)는 회로 필름(300)을 통해 표시 패널(110) 및 인쇄 회로

기판(340)과 전기적으로 연결될 수 있다. 인쇄 회로 기판(340)은 연성 인쇄 회로 기판(FPCB; Flexible Printed Circuit Board)으로 구현될 수 있다.

[115] 타이밍 제어부(410) 및 전원 공급부(420)는 컨트롤 보드(400)에 실장될 수 있다. 인쇄 회로 기판(340) 및 컨트롤 보드(400)는 케이블(350)을 통해 연결되어, 타이밍 제어부(410) 및 전원 공급부(420)와 데이터 구동부(310)간의 신호 전달을 가능하게 할 수 있다.

[116] 케이블(350)은 커넥터들(미도시)을 통해 컨트롤 보드(400)와 적어도 하나의 인쇄 회로 기판(340)을 전기적으로 연결시킬 수 있다. 여기서, 케이블(350)은 컨트롤 보드(400)와 인쇄 회로 기판(340)을 전기적으로 연결할 수 있는 배선을 구비한 장치를 포괄한다. 예를 들면, 케이블(350)은 연성 회로 기판으로 구현될 수 있다.

[117] 이하에서는, 예를 들어, 도 4 내지 도 8을 참조하여, 데이터 구동부의 특징을 살펴본다.

[118] 도 4는 일 실시예에 따른 표시 장치의 데이터 구동부의 일 예를 도시한 회로도이고, 도 5는 일 실시예에 따른 표시 장치에서 제2 센싱 기간 동안 데이터 구동부의 센싱 방법을 개략적으로 설명하기 위한 도면이다. 도 6은 도 4에 도시된 회로도에서 제1 센싱 데이터가 생성되는 것을 설명하기 위한 회로도이고, 도 7은 도 4에 도시된 회로도에서 제2 센싱 데이터가 생성되는 것을 설명하기 위한 회로도이며, 도 8은 도 4에 도시된 회로도에서 제3 센싱 데이터가 생성되는 것을 설명하기 위한 회로도이다. 이하에서는, 도 1 내지 도 3을 함께 참조하여 설명한다.

[119] 도 4를 참조하면, 표시 패널(110)은 데이터 구동부(310)와 센싱선들(RL1 내지 RLm)을 통해 전기적으로 연결되어 있다. 표시 패널(110)은 화소(PXL)들, 저항(R), 및 센싱 커패시터(Csen)를 더 포함한다. 각 화소(PXL)는 저항(R), 및 센싱 커패시터(Csen)를 통해 데이터 구동부(310)에 전기적으로 연결되어 있다.

[120] 센싱 커패시터(Csen)는 제3 노드(N3)와 접지 전원 사이에 접속되어 있고, 제3 트랜지스터(T3)가 턴-온될 때, 제2 노드(N2)에 대응하는 전압을 저장할 수 있다. 이에 따라, 제2 센싱 구간에서 센싱 커패시터(Csen)는 제2 센싱 데이터에 대응하는 전압을 데이터 구동부(310)에 제공할 수 있다.

[121] 일 실시예에 따른 표시 장치의 데이터 구동부(310)는 소스 버퍼들(AMP1 내지 AMPm), 센싱 블록(320), 스위칭 매트릭스(SW-MX), 멀티플렉서(MUX), 및 아날로그 디지털 컨버터(ADC)를 포함할 수 있다.

[122] 소스 버퍼들(AMP1 내지 AMPm)은 패드들(미도시)을 통해 데이터선들(DL1 내지 DLm, 도 1 참조)에 각각 전기적으로 연결될 수 있다. 패드들 및 데이터선들(DL1 내지 DLm, 도 1 참조)은 표시 패널(110, 도 1 참조)에 포함될 수 있다. 예를 들어, 제1 소스 버퍼(AMP1)는 제1 데이터선(DL1)에 전기적으로 연결될 수 있고, 제m 소스 버퍼(AMPm)는 제m 데이터선(DLm)에 전기적으로 연결될 수 있다.

[123] 센싱 블록(320)은 센싱 채널들(SC1 내지 SCm) 및 적어도 하나의 보조 센싱 채널(DC1, DCk)을 포함한다. 도 4에서는, 센싱 블록(320)이 제1 보조 센싱 채널(DC1) 및 제k 보조 센싱 채널(DCk)만을 포함하는 것으로 도시되어 있으나, 본 발명은 이에 한정되지 않는다. 실시예에 따라, 센싱 블록(320)이 포함하는 보조 센싱 채널의 개수는 다양하게 변경될 수 있다.

[124] 센싱 채널들(SC1 내지 SCm) 각각은 표시 패널(110)(또는, 화소(PXL))에서 연장된 센싱선(RL1 내지 RLm)에 연결된다. 예를 들어, 화소(PXL)의 센싱선(RL1 내지 RLm)에 연결된 센싱 채널은 제1 내지 제m 센싱 채널(SC1 내지 SCm)을 포함할 수 있다. 센싱 채널들(SC1 내지 SCm) 각각은 초기화 스위치(SW_VINT)의 동작에 따라 센싱선(RL1 내지 RLm)과 전기적인 연결 상태가 달라질 수 있다.

[125] 또한, 센싱 채널들(SC1 내지 SCm) 각각은 전원 공급부(420)에서 연장된 초기 채널 전압선(CALL)에 연결될 수 있다. 센싱 채널들(SC1 내지 SCm) 각각은 초기 전압 스위치(SW_Vcal)의 동작에 따라 초기 채널 전압선(CALL)과 전기적인 연결 상태가 달라질 수 있다.

[126] 센싱 채널들(SC1 내지 SCm) 각각은 채널 스위치(SW_CH)의 동작에 따라 스위칭 매트릭스(SW-MX)와 전기적인 연결 상태가 달라질 수 있다. 일 실시예에서, 채널 스위치(SW_CH)는 제1 센싱 기간 및 제2 센싱 기간에서 계속 턴-온 상태를 유지할 수 있다.

[127] 센싱 채널들(SC1 내지 SCm) 각각은 제1 커패시터(C1) 및 제2 커패시터(C2)를 포함할 수 있다. 제1 커패시터(C1)는 제4 노드(N4)와 접지 전원 사이에 접속될 수 있다. 제2 커패시터(C2)는 제5 노드(N5)와 접지 전원 사이에 접속될 수 있다. 채널 스위치(SW_CH)가 턴-온되면, 제1 커패시터(C1) 및 제2 커패시터(C2)는 서로 병렬로 연결되어 각 커패시터에 저장된 전압을 공유할 수 있다.

[128] 보조 센싱 채널(DC1, DCk) 각각은 전원 공급부(420)에서 연장된 기준 전압선(RCALL)에 연결될 수 있다. 보조 센싱 채널(DC1, DCk) 각각은 기준 스위치(SW_ref1, SW_refk)의 동작에 따라 기준 전압선(RCALL)과 전기적인 연결 상태가 달라질 수 있다.

[129] 보조 센싱 채널(DC1, DCk) 각각은 채널 스위치(SW_CH)의 동작에 따라 스위칭 매트릭스(SW-MX)와 전기적인 연결 상태가 달라질 수 있다.

[130] 보조 센싱 채널(DC1, DCk) 각각은 제3 커패시터(C3) 및 제4 커패시터(C4)를 포함할 수 있다. 제3 커패시터(C3)는 제6 노드(N6)와 접지 전원 사이에 접속될 수 있다. 제4 커패시터(C4)는 제7 노드(N7)와 접지 전원 사이에 접속될 수 있다. 채널 스위치(SW_CH)가 턴-온되면, 제3 커패시터(C3) 및 제4 커패시터(C4)는 서로 병렬로 연결되어 각 커패시터에 저장된 전압을 공유할 수 있다.

[131] 일 실시예에서, 보조 센싱 채널(DC1, DCk)은 센싱 블록(320)에 하나 이상 포함될 수 있다. 보조 센싱 채널(DC1, DCk)은 제1 내지 제m 센싱 채널(SC1 내지 SCm) 중 적어도 하나의 센싱 채널과 인접하도록 위치할 수 있다. 예를 들면, 제1 보조 센싱 채널(DC1)은 제1 센싱 채널(SC1)의 상측에 위치할 수 있고, 제k 보조

센싱 채널(DCk)은 제m 센싱 채널(SCm)의 상측에 위치할 수 있다.

[132] 일 실시예에서, 보조 센싱 채널(DC1, DCk)은 표시 장치의 구동 중, 화소(PXL)의 특성을 센싱할 때, 동시에 센싱 블록(320)의 특성 변화를 센싱할 수 있으므로 별도의 시간이 필요하지 않고, 센싱을 수행할 수 있다.

[133] 도 6을 참조하면, 센싱 블록(320)은 제1 센싱 기간 동안 초기 채널 전압선(CALL)을 통해 센싱 채널들(SC1 내지 SCm) 및 보조 센싱 채널(DC1, DCk) 각각에 인가된 초기 채널 전압(Vcal)에 대응하는 제1 센싱 데이터를 생성한다.

[134] 초기 채널 전압(Vcal)은 소정 크기의 직류 전압일 수 있다. 초기 채널 전압(Vcal)은 표시 장치의 특성에 따라 설정될 수 있다.

[135] 제1 센싱 데이터는 표시 장치에서 센싱 채널들(SC1 내지 SCm)의 최초 채널 편차를 파악하기 위한 데이터이다. 이에 따라, 제1 센싱 데이터 중 제1 내지 제m 센싱 채널들(SC1 내지 SCm)의 센싱 데이터는 센싱 채널들(SC1 내지 SCm) 간의 채널 편차를 확인할 수 있는 기준이 될 수 있다.

[136] 아날로그 디지털 컨버터(ADC)는 센싱 채널들(SC1 내지 SCm) 및 보조 센싱 채널(DC1, DCk)에 인가된 전압을 디지털 형태의 제1 센싱 데이터로 변환하여, 타이밍 제어부(410)에 제공한다. 제1 센싱 데이터는 타이밍 제어부(410)의 제1 메모리(51)에 저장될 수 있다.

[137] 제1 센싱 기간 동안, 초기 전압 스위치(SW_Vcal)는 초기 채널 전압선(CALL)에 접속되고, 채널 스위치(SW_CH)는 턴-온되어, 초기 채널 전압선(CALL)을 통해 초기 채널 전압(Vcal)에 대응하는 전압이 스위칭 매트릭스(SW-MX) 및 멀티플렉서(MUX)를 통해 아날로그 디지털 컨버터(ADC)에 제공될 수 있다.

[138] 제1 센싱 데이터는 보조 센싱 채널(DC1, DCk)에 인가된 초기 채널 전압(Vcal)에 대응하는 데이터를 포함할 수 있고, 제1 내지 제m 센싱 채널(SC1 내지 SCm)에 인가된 초기 채널 전압(Vcal)에 대응하는 데이터를 포함할 수 있다.

[139] 도 7을 참조하면, 센싱 블록(320)은 제2 센싱 기간 동안 초기화 전압선(INTL)을 통해 인가된 초기화 전압(VINT)에 대응한 화소(PXL)들의 특성 정보를 센싱하여 제2 센싱 데이터를 생성한다.

[140] 아날로그 디지털 컨버터(ADC)는 센싱 커패시터(Csen)에 저장된 전압을 디지털 형태의 제2 센싱 데이터로 변환하여, 타이밍 제어부(410)에 제공한다. 제2 센싱 데이터는 타이밍 제어부(410)의 제2 메모리(52)에 저장될 수 있다.

[141] 제2 센싱 기간 동안, 초기화 스위치(SW_VINT)가 초기화 전압선(INTL)에 접속되면, 초기화 전압선(INTL)을 통해 초기화 전압(VINT)이 화소(PXL)의 제2 노드(N2)에 제공된다. 이후, 초기화 스위치(SW_VINT)가 센싱선(RL1 내지 RLm)에 접속되고, 초기 전압 스위치(SW_Vcal)가 센싱선(RL1 내지 RLm)에 접속되며, 채널 스위치(SW_CH)가 턴-온되면, 센싱 커패시터(Csen)에 저장된 전압이 스위칭 매트릭스(SW-MX) 및 멀티플렉서(MUX)를 통해 아날로그 디지털 컨버터(ADC)에 제공된다.

[142] 도 8을 참조하면, 센싱 블록(320)은 제2 센싱 기간 동안 기준 전압선(RCALL)을

통해 보조 센싱 채널(DC1, DCk)에 인가된 기준 전압(Vrcal)에 대응하는 제3 센싱 데이터를 생성한다.

[143] 기준 전압(Vrcal)은 초기 채널 전압(Vcal)과 동일한 전압일 수 있고, 상이한 전압일 수도 있다. 기준 전압(Vrcal)은 표시 장치의 특성에 따라 설정될 수 있다.

[144] 기준 전압(Vrcal)은 전원 공급부(420)에서 별도로 제공되지 않더라도, 데이터 구동부(310) 내부에서 사용되는 제1 구동 전압, 감마(gamma) 전압을 활용할 수 있다.

[145] 제3 센싱 데이터는 표시 장치 구동 시, 데이터 구동부(310)의 발열로 인해 발생할 수 있는 아날로그 디지털 컨버터(ADC)의 특성 변화를 보상하기 위한 데이터이다.

[146] 아날로그 디지털 컨버터(ADC)는 제3 커패시터(C3) 및 제4 커패시터(C4)에 저장된 전압을 디지털 형태의 제3 센싱 데이터로 변환하여, 타이밍 제어부(410)에 제공한다. 제3 센싱 데이터는 타이밍 제어부(410)의 제3 메모리(53)에 저장될 수 있다.

[147] 타이밍 제어부(410)는 제3 센싱 데이터를 이용하여, 보조 센싱 채널(DC1, DCk) 및 제1 내지 제m 센싱 채널들(SC1 내지 SCm)의 채널 편차에서 데이터 구동부(310)의 발열에 따른 특성 변화를 반영할 수 있다.

[148] 예를 들어, 제2 센싱 기간 동안 제3 센싱 데이터는 데이터 구동부(310)의 발열 등에 의하여 변경될 수 있고, 타이밍 제어부(410)는 제1 센싱 데이터와 제3 센싱 데이터를 비교하여, 데이터 구동부(310)의 발열 등에 의한 특성 편차 정보를 산출할 수 있다. 예를 들면, 타이밍 제어부(410)는 제1 보조 센싱 채널(DC1)에서 초기 채널 전압(Vcal)에 대응하여 센싱된 제1 센싱 데이터와 기준 전압(Vrcal)에 대응하여 센싱된 제3 센싱 데이터를 비교하여, 데이터 구동부(310)의 발열 등에 의한 특성 편차 정보를 산출할 수 있다.

[149] 타이밍 제어부(410)는 제1 메모리(51)에 저장된 제1 센싱 데이터를 기준으로, 보조 센싱 채널(DC1, DCk)이 위치하지 않는 센싱 채널이라도, 보조 센싱 채널(DC1, DCk)이 위치하는 제3 센싱 데이터와 제1 센싱 데이터를 비교하여, 보조 센싱 채널(DC1, DCk)이 위치하지 않는 센싱 채널의 편차를 유추할 수도 있다.

[150] 제2 센싱 기간 동안, 기준 스위치(SW_ref1, SW_refk)는 턴-온되고, 연결 스위치(SW_CNE)가 턴-온되며, 초기 전압 스위치(SW_Vcal)가 기준 전압선(RCALL)에 전기적으로 연결되고, 채널 스위치(SW_CH)가 턴-온되면, 기준 전압선(RCALL)을 통해 기준 전압(Vrcal)에 대응하는 전압이 스위칭 매트릭스(SW-MX) 및 멀티플렉서(MUX)를 통해 아날로그 디지털 컨버터(ADC)에 제공될 수 있다.

[151] 타이밍 제어부(410)는 제1, 제2, 제3 메모리(51, 52, 53)에 저장된 센싱 데이터들(예를 들면, 제1 센싱 데이터, 제2 센싱 데이터, 제3 센싱 데이터)에 기초하여 제1 영상 데이터(DAT1, 도 1 참조)를 변경하여 제2 영상

데이터(DAT2)로 생성할 수 있다. 이에 따라, 데이터 구동부(310)는 영상 표시 구간에서, 제2 영상 데이터(DAT2)에 대응한 보상된 데이터 신호(또는, 데이터 전압)를 화소(PXL)들로 제공할 수 있다.

[152] 스위칭 매트릭스(SW-MX)는 센싱 채널들(SC1 내지 SCm) 및 적어도 하나의 보조 센싱 채널(DC1, DCk)에 전기적으로 연결될 수 있다.

[153] 스위칭 매트릭스(SW-MX)는 센싱 블록(320)과 멀티플렉서(MUX) 사이에 연결되어, 센싱 채널들(SC1 내지 SCm) 및 적어도 하나의 보조 센싱 채널(DC1, DCk)의 채널 순서를 정렬하여, 정렬된 정보를 멀티플렉서(MUX)에 제공할 수 있다.

[154] 멀티플렉서(MUX)는 스위칭 매트릭스(SW-MX)에 전기적으로 연결될 수 있다. 멀티플렉서(MUX)는 스위칭 매트릭스(SW-MX)와 아날로그 디지털 컨버터(ADC) 사이에 연결되어, 스위칭 매트릭스(SW-MX)의 출력들을 선택적으로 아날로그 디지털 컨버터(ADC)에 전달할 수 있다.

[155] 아날로그 디지털 컨버터(ADC)는 멀티플렉서(MUX)에 전기적으로 연결될 수 있다. 아날로그 디지털 컨버터(ADC)는 센싱 채널들(SC1 내지 SCm) 및 보조 센싱 채널(DC1, DCk)에 인가된 전압을 디지털 형태의 제1 센싱 데이터, 제2 센싱 데이터, 제3 센싱 데이터로 변환하여, 타이밍 제어부(410)에 제공할 수 있다.

[156] 표시 장치 구동 중 데이터 구동부(310)는 동작에 따른 발열로 인해 아날로그 디지털 컨버터(ADC) 특성에 변화가 발생할 수 있다. 그러나, 일 실시예에 따른 표시 장치는 아날로그 디지털 컨버터(ADC) 특성에 변화가 발생하더라도, 센싱 블록(320)에 기준 전압(Vrcal)을 인가하여, 화소(PXL)의 특성을 센싱하는 동안 아날로그 디지털 컨버터(ADC)의 특성 변화도 함께 센싱할 수 있으므로, 데이터 구동부(310)의 특성 변화를 반영하여 영상 데이터(또는 데이터 전압)를 보상할 수 있다.

[157] 타이밍 제어부(410)는 제1 센싱 데이터를 이용하여 제2 센싱 데이터에서 센싱 채널들(SC1 내지 SCm)의 최초 편차를 제거하고, 제3 센싱 데이터를 이용하여 제2 센싱 기간 동안 특성 편차를 제거하여, 화소(PXL)들의 특성 정보가 반영된 데이터를 이용하여 제1 영상 데이터(DAT1)를 제2 영상 데이터(DAT2)로 보상할 수 있다.

[158] 이에 따라, 일 실시예에서는 화소의 특성을 센싱하는 동안 센싱 블록의 편차도 함께 센싱할 수 있으므로, 데이터 구동부(310)의 특성 변화를 반영하여 영상 데이터를 보상할 수 있다.

[159] 도 5를 참조하면, 데이터 구동부(310)에 포함된 센싱 채널들이 적어도 일부 중첩하는 다각형으로 도시되어 있다.

[160] 각 센싱 채널들은 인가된 전압에 대응하는 센싱 전류(또는, 센싱 전압)를 아날로그 디지털 컨버터(ADC)에 인가할 수 있고, 아날로그 디지털 컨버터(ADC)는 디지털 변환을 통해 센싱 데이터를 타이밍 제어부(410)로 제공할 수 있다.

[161] 예를 들어, 센싱 채널들(SC1 내지 SCm)은 초기화 전압(VINT)이 인가되면, 초기화 전압(VINT)에 대응한 화소(PXL, 도 2, 도 4 참조)들의 특성 정보를 센싱하여 아날로그 디지털 컨버터(ADC)로 공급할 수 있고, 아날로그 디지털 컨버터(ADC)는 제2 센싱 데이터를 생성하여, 제2 메모리(52)에 제공할 수 있다.

[162] 적어도 하나의 보조 센싱 채널들(DC1 내지 DCk)은 기준 전압(Vrcal)이 인가되면, 기준 전압(Vrcal)에 대응한 센싱 정보를 아날로그 디지털 컨버터(ADC)로 공급할 수 있고, 아날로그 디지털 컨버터(ADC)는 제3 센싱 데이터를 생성하여, 제3 메모리(53)에 제공할 수 있다.

[163] 이에 따라, 타이밍 제어부(410)는 제3 센싱 데이터를 이용하여 제2 센싱 기간 동안 발생한 채널 편차를 제거할 수 있고, 도 4를 참조하여 설명한 제1 센싱 데이터를 함께 이용하여 제2 센싱 데이터에서 센싱 채널들의 최초 편차를 제거하여, 제2 영상 데이터(DAT2)를 생성할 수 있다.

[164] 예를 들어, 일 실시예에서는 센싱 블록에 기준 전압을 인가하여, 화소의 특성을 센싱하는 동안 센싱 블록의 편차도 함께 센싱할 수 있으므로, 데이터 구동부의 특성 변화를 반영하여 영상 데이터(또는 데이터 전압)를 보상할 수 있다.

[165] 본 발명 개시의 효과는 상술한 효과 효과에 한정되지 않고, 보다 다양한 효과가 본 명세서 내에 포함된다.

[166] 이상에서는 본 발명의 실시예들을 참조하여 설명하였지만, 해당 기술 분야의 숙련된 당업자 또는 해당 기술 분야에 통상의 지식을 갖는 자라면, 후술될 특허청구범위에 기재된 본 발명의 사상 및 기술 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

[167] 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허청구범위에 의해 정해져야만 할 것이다.

청구범위

[청구항 1] 화소들;
센싱 채널들 및 적어도 하나의 보조 센싱 채널을 포함하며, 제1 센싱 기간 동안 제1 센싱 데이터, 제2 센싱 기간 동안 제2 센싱 데이터 및 제3 센싱 데이터를 생성하는 센싱 블록; 및
상기 제1 센싱 데이터, 상기 제2 센싱 데이터, 및 상기 제3 센싱 데이터에 기초하여 제1 영상 데이터를 제2 영상 데이터로 보상하는 타이밍 제어부를 포함하고,
상기 센싱 블록은 상기 제1 센싱 기간 동안 상기 센싱 채널들 및 상기 적어도 하나의 보조 센싱 채널 각각에 인가된 초기 채널 전압에 대응하는 상기 제1 센싱 데이터를 생성하고,
상기 센싱 블록은 상기 제2 센싱 기간 동안 상기 화소들에 인가된 초기화 전압에 대응한 상기 화소들의 특성 정보를 센싱하여 상기 제2 센싱 데이터를 생성하며,
상기 센싱 블록은 상기 제2 센싱 기간 동안 상기 적어도 하나의 보조 센싱 채널에 인가된 기준 전압에 대응하는 상기 제3 센싱 데이터를 생성하는 표시 장치.

[청구항 2] 제1항에서,
상기 타이밍 제어부는 상기 제1 센싱 데이터를 이용하여 상기 제2 센싱 데이터에서 상기 센싱 채널들의 최초 편차를 제거하고, 상기 제3 센싱 데이터를 이용하여 상기 제2 센싱 기간 동안 발생한 상기 센싱 블록의 편차를 제거하여, 상기 제1 영상 데이터를 상기 제2 영상 데이터로 보상하는 표시 장치.

[청구항 3] 제1항에서,
상기 제1 센싱 기간은 상기 화소들의 구동 전, 상기 센싱 블록의 센싱 채널별 특성을 센싱하는 기간이고,
상기 제2 센싱 기간은 상기 화소들에 상기 초기화 전압을 공급하고, 상기 화소들의 특성 정보를 센싱하는 기간인 표시 장치.

[청구항 4] 제3항에서,
상기 초기 채널 전압, 상기 초기화 전압, 및 상기 기준 전압을 생성하고 출력하는 전원 공급부를 더 포함하고,
상기 전원 공급부에 전기적으로 연결된 초기 채널 전압선을 통해 상기 초기 채널 전압이 상기 센싱 블록에 공급되고,
상기 전원 공급부에 전기적으로 연결된 초기화 전압선을 통해 상기 초기화 전압이 상기 센싱 블록에 공급되며,
상기 전원 공급부에 전기적으로 연결된 기준 전압선을 통해 상기 기준 전압이 상기 센싱 블록에 공급되는 표시 장치.

[청구항 5] 제4항에서,
상기 센싱 블록에 전기적으로 연결된 스위칭 매트릭스;
상기 스위칭 매트릭스에 전기적으로 연결된 멀티플렉서; 및
상기 멀티플렉서에 전기적으로 연결된 아날로그 디지털 컨버터를 더 포함하고,
상기 아날로그 디지털 컨버터는 제1 센싱 데이터, 상기 제2 센싱 데이터, 및 상기 제3 센싱 데이터를 상기 타이밍 제어부로 제공하는 표시 장치.

[청구항 6] 제5항에서,
상기 센싱 채널들 각각은 초기 채널 전압 스위치의 동작에 따라 상기 초기 채널 전압선에 전기적으로 연결되고,
상기 센싱 채널들 각각은 채널 스위치의 동작에 따라 상기 스위칭 매트릭스와 전기적으로 연결되는 표시 장치.

[청구항 7] 제6항에서,
상기 적어도 하나의 보조 센싱 채널은 기준 스위치의 동작에 따라 상기 기준 전압선과 전기적으로 연결되고,
상기 적어도 하나의 보조 센싱 채널은 상기 채널 스위치의 동작에 따라 상기 스위칭 매트릭스와 전기적으로 연결되는 표시 장치.

[청구항 8] 제1항에서,
상기 적어도 하나의 보조 센싱 채널은 상기 센싱 채널들 중 적어도 하나의 채널과 인접하는 표시 장치.

[청구항 9] 제1항에서,
상기 화소들 각각은
발광 소자;
상기 발광 소자의 제1 전극과 전원선 사이에 전기적으로 접속되며, 제1 노드에 전기적으로 접속된 게이트 전극을 포함하는 제1 트랜지스터;
데이터선과 상기 제1 노드 사이에 전기적으로 접속되며, 스캔선에 전기적으로 접속된 게이트 전극을 포함하는 제2 트랜지스터; 및
센싱선과 제2 노드 사이에 전기적으로 접속되며, 센싱 제어선에 전기적으로 접속된 게이트 전극을 포함하는 제3 트랜지스터를 포함하는 표시 장치.

[청구항 10] 제9항에서,
상기 센싱 채널들 각각은 상기 센싱선에 전기적으로 연결된 표시 장치.

[청구항 11] 화소들을 포함하는 표시 패널;
상기 표시 패널 구동 전인 제1 센싱 기간 동안, 센싱 채널별 특성 정보를 센싱하여 제1 센싱 데이터를 생성하고, 상기 표시 패널 구동 중인 제2 센싱 기간 동안, 상기 화소들의 특성 정보를 센싱하여 제2 센싱 데이터를 생성하는 데이터 구동부를 포함하고,
상기 데이터 구동부는 상기 제2 센싱 기간 동안 상기 데이터 구동부의

특성 변화 정보를 센싱하여 제3 센싱 데이터를 생성하는 표시 장치.

[청구항 12] 제11항에서,
상기 데이터 구동부는,
센싱 채널들 및 적어도 하나의 보조 센싱 채널을 포함하는 센싱 블록;
상기 센싱 블록에 전기적으로 연결된 스위칭 매트릭스;
상기 스위칭 매트릭스에 전기적으로 연결된 멀티플렉서; 및
상기 멀티플렉서에 전기적으로 연결된 아날로그 디지털 컨버터를
포함하는 표시 장치.

[청구항 13] 제12항에서,
상기 제1 센싱 데이터, 상기 제2 센싱 데이터, 및 상기 제3 센싱 데이터에 기초하여 제1 영상 데이터를 보상하여 제2 영상 데이터를 생성하고, 상기 제2 영상 데이터를 상기 데이터 구동부에 제공하는 타이밍 제어부를 더 포함하는 표시 장치.

[청구항 14] 제13항에서,
상기 타이밍 제어부는 상기 제1 센싱 데이터를 이용하여 상기 제2 센싱 데이터에서 상기 센싱 채널들의 최초 편차를 제거하고, 상기 제3 센싱 데이터를 이용하여 상기 제2 센싱 기간 동안 발생한 상기 센싱 블록의 편차를 제거하여, 상기 제1 영상 데이터를 상기 제2 영상 데이터로 보상하는 표시 장치.

[청구항 15] 제14항에서,
상기 제1 센싱 기간 동안, 상기 센싱 채널들 및 상기 적어도 하나의 보조 센싱 채널에는 초기 채널 전압이 공급되어, 상기 초기 채널 전압에 대응하는 상기 제1 센싱 데이터가 생성되고,
상기 제2 센싱 기간 동안, 상기 센싱 채널들에는 초기화 전압이 공급되어, 상기 초기화 전압에 대응하는 상기 제2 센싱 데이터가 생성되며,
상기 제2 센싱 기간 동안, 상기 적어도 하나의 보조 센싱 채널에는 기준 전압이 공급되어, 상기 기준 전압에 대응하는 상기 제3 센싱 데이터가 생성되는 표시 장치.

[청구항 16] 제15항에서,
상기 초기 채널 전압, 상기 초기화 전압, 및 상기 기준 전압을 생성하고, 상기 데이터 구동부에 전기적으로 연결된 초기 채널 전압선을 통해 상기 초기 채널 전압을 출력하고, 상기 데이터 구동부에 전기적으로 연결된 초기화 전압선을 통해 상기 초기화 전압을 출력하며, 상기 데이터 구동부에 전기적으로 연결된 기준 전압선을 통해 상기 기준 전압을 출력하는 전원 공급부를 더 포함하고,
상기 센싱 채널들 각각은 초기 채널 전압 스위치의 동작에 따라 상기 초기 채널 전압선에 전기적으로 연결되고,
상기 센싱 채널들 각각은 채널 스위치의 동작에 따라 상기 스위칭

매트릭스와 전기적으로 연결되는 표시 장치.

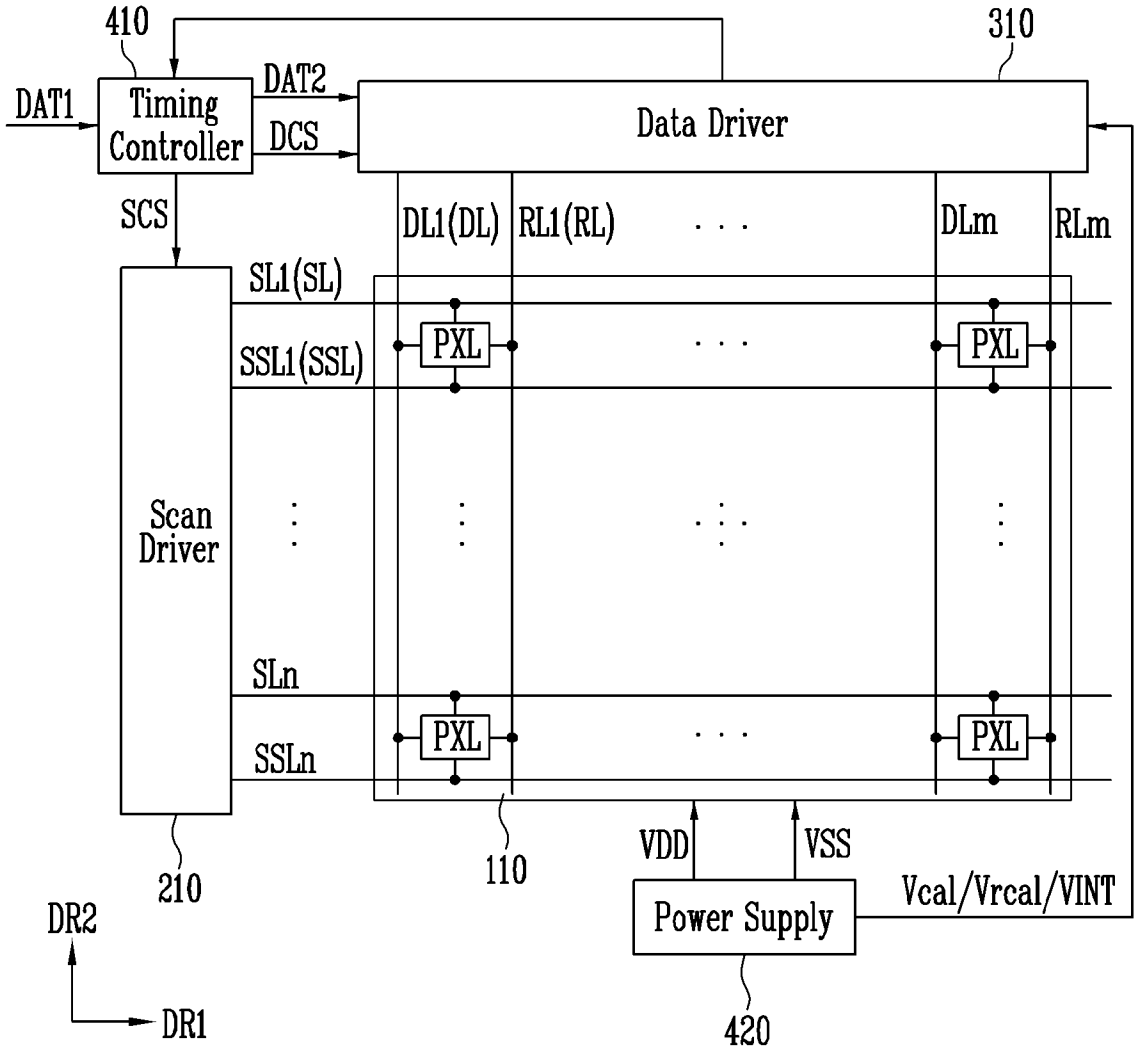
[청구항 17] 제16항에서,
상기 센싱 채널들 각각은 초기 채널 전압 스위치의 동작에 따라 상기 초기 채널 전압선에 전기적으로 연결되고,
상기 센싱 채널들 각각은 채널 스위치의 동작에 따라 상기 스위칭 매트릭스와 전기적으로 연결되는 표시 장치.

[청구항 18] 제17항에서,
상기 적어도 하나의 보조 센싱 채널은 기준 스위치의 동작에 따라 상기 기준 전압선과 전기적으로 연결되고,
상기 적어도 하나의 보조 센싱 채널은 상기 채널 스위치의 동작에 따라 상기 스위칭 매트릭스와 전기적으로 연결되는 표시 장치.

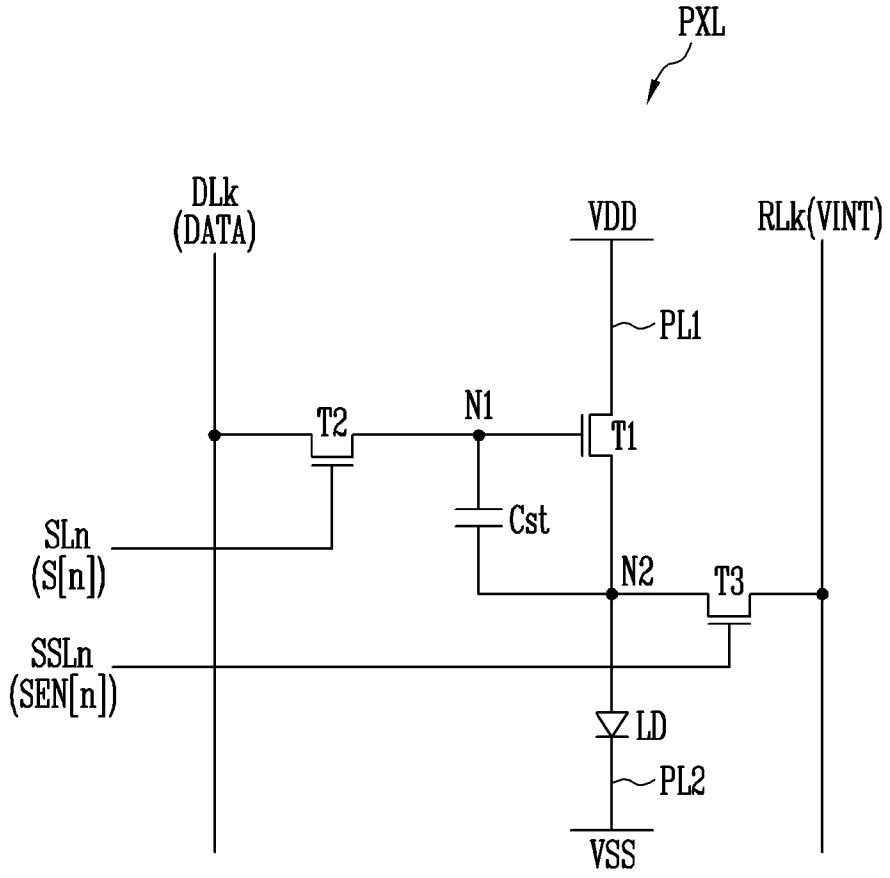
[청구항 19] 제12항에서,
상기 적어도 하나의 보조 센싱 채널은 상기 복수의 센싱 채널들 중 적어도 하나의 채널과 인접하는 표시 장치.

[청구항 20] 센싱선들에 각각 전기적으로 연결된 화소들을 포함하는 표시 패널;
상기 센싱선들과 전기적으로 연결된 데이터 구동부; 및
초기 채널 전압선, 초기화 전압선, 및 적어도 하나의 기준 전압선을 통해 상기 데이터 구동부와 전기적으로 연결된 전원 공급부를 포함하고,
상기 전원 공급부는 상기 표시 패널 구동 중, 상기 적어도 하나의 기준 전압선을 통해 상기 데이터 구동부의 특성 정보를 센싱하기 위한 기준 전압을 공급하는 표시 장치.

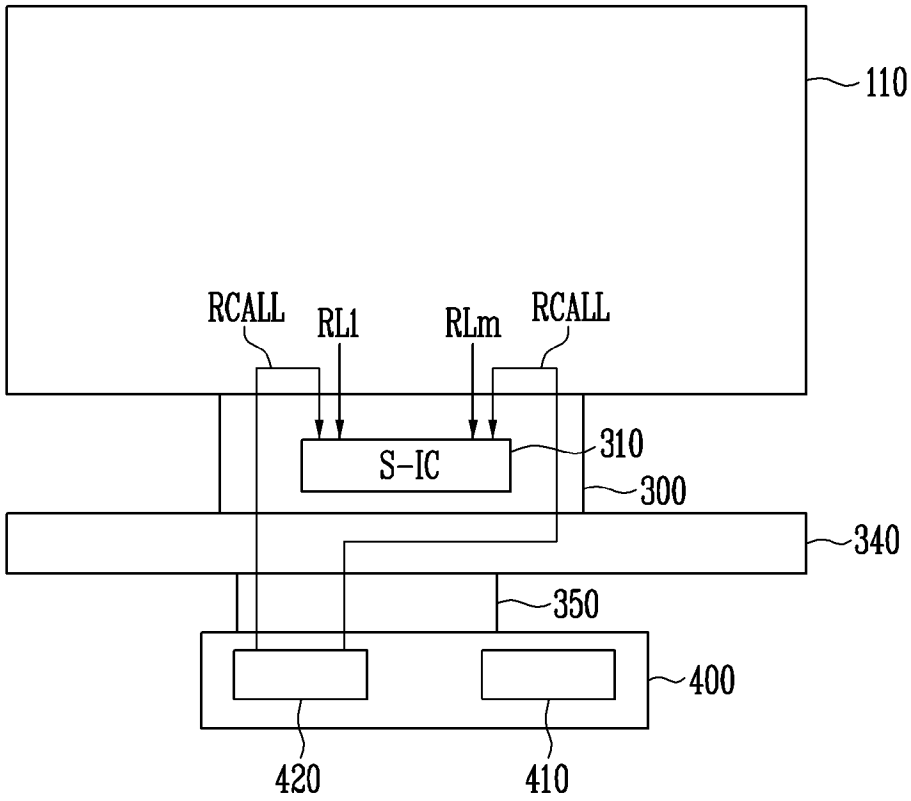
[도1]


410
310
DAT1
Timing Controller
DAT2
DCS
Data Driver
SCS
DL1(DL)
RL1(RL)
DLm
RLm
SL1(SL)
SSL1(SSL)
PXL
Scan Driver
SLn
SSLn
210
110
VDD
VSS
Power Supply
Vcal/Vrcal/VINT
420
DR2
DR1

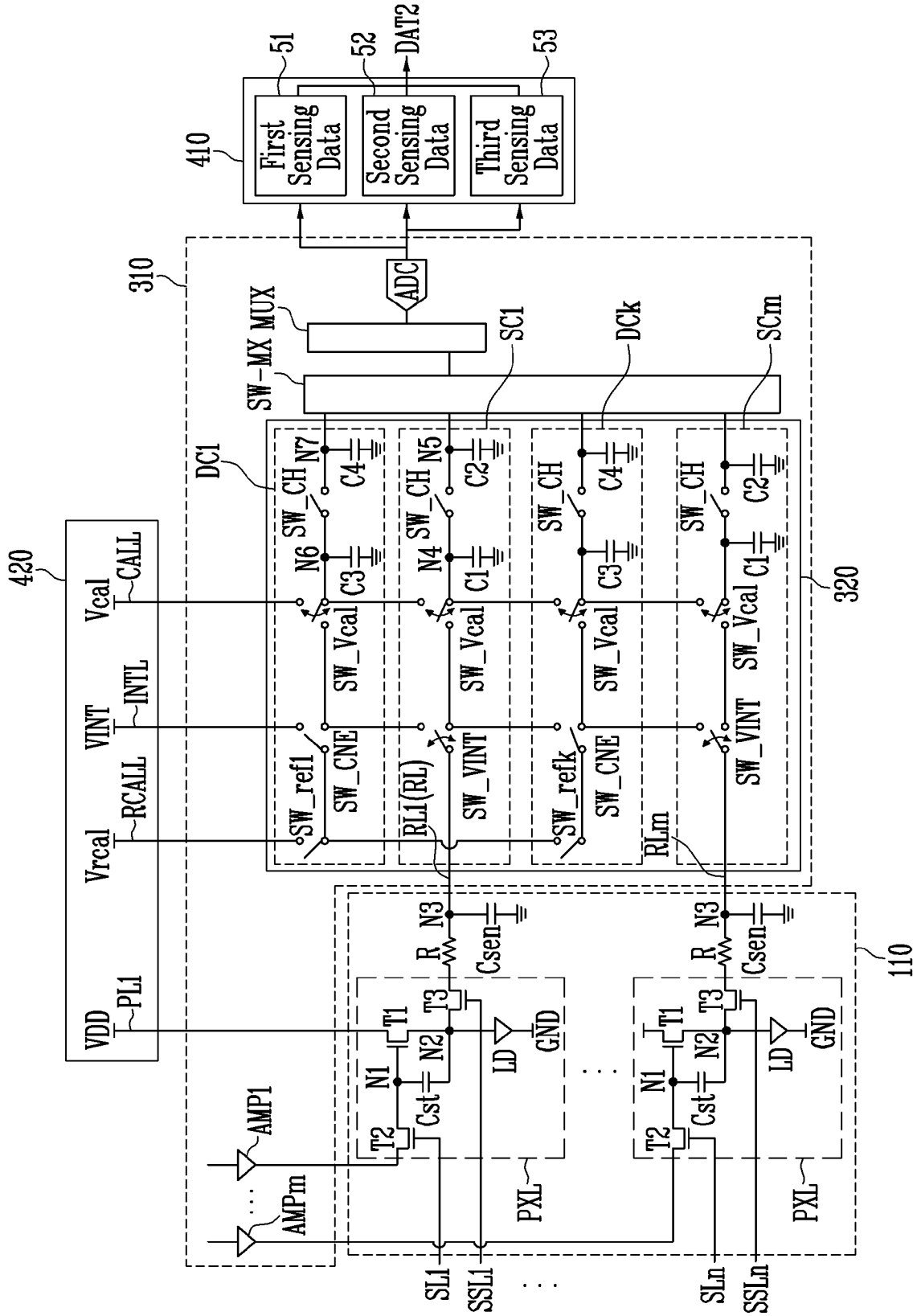
[도2]


PXL
DLk
(DATA)
VDD
RLk(VINT)
PL1
T2
N1
T1
Cst
SLn
(S[n])
N2
T3
SSLn
(SEN[n])
LD
PL2
VSS

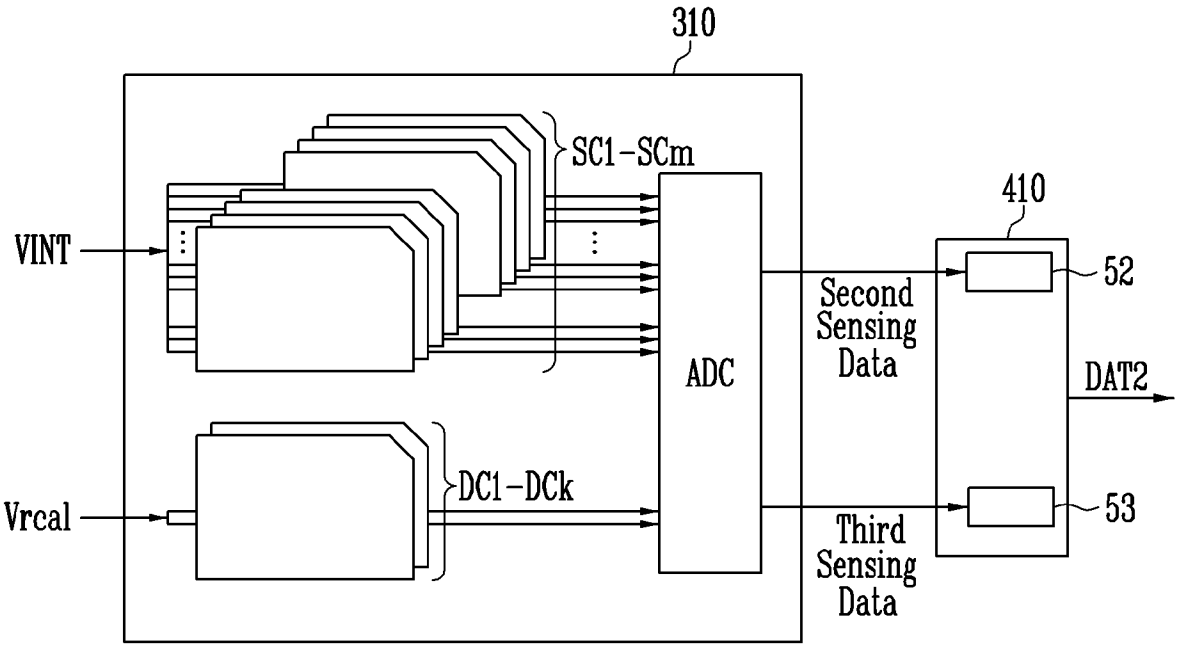
[도3]


110
RCALL
RL1
RLm
RCALL
S-IC
310
300
340
350
400
420
410

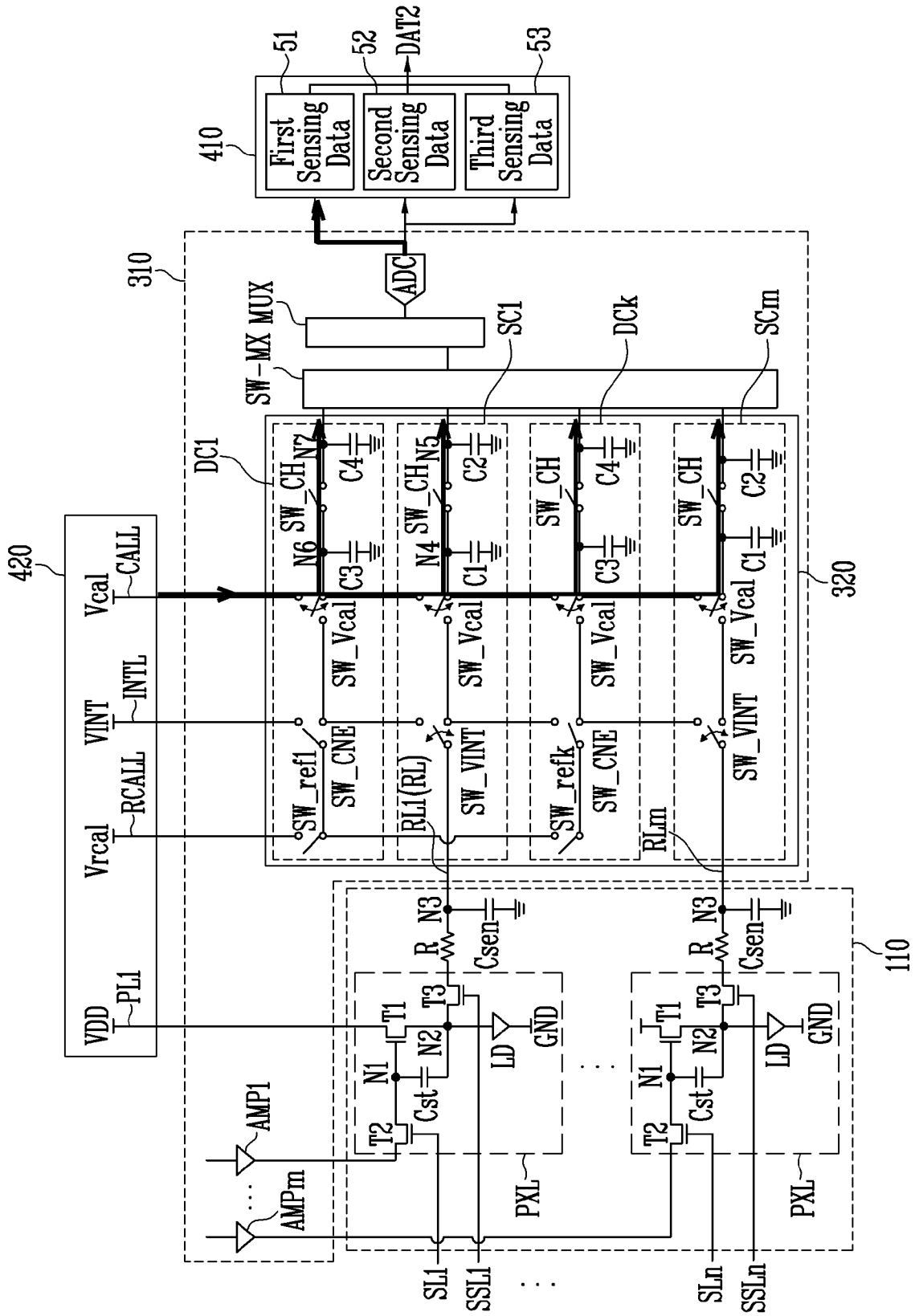
[도4]


410
51
52
DAT2
53
First Sensing Data
Second Sensing Data
Third Sensing Data
ADC
310
SW-MX MUX
SC1
DCk
SCm
DC1
SW_CH
N7
N5
C4
C2
N6
N4
C3
C1
SW_Vcal
SW_VINT
SW_ref1
SW_CNE
SW_refk
RL1(RL)
RLm
320
420
Vcal
CALL
VINT
INTL
Vrcal
RCALL
VDD
PL1
110
R
N3
Csen
T1
T3
T2
N1
N2
Cst
LD
GND
AMP1
AMPm
PXL
SL1
SSL1
SLn
SSLn

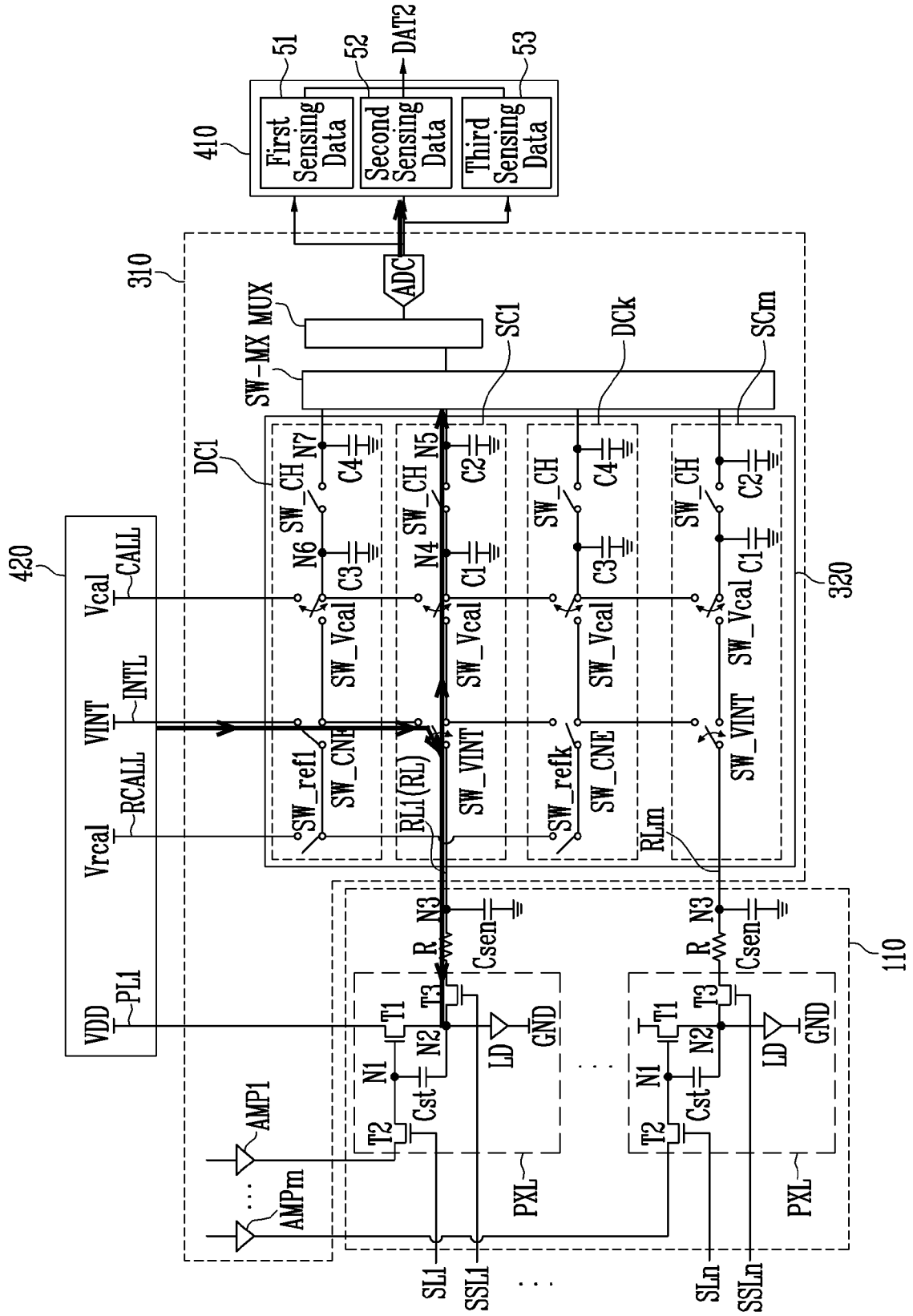
[도5]


310
SC1-SCm
VINT
ADC
410
52
Second Sensing Data
DAT2
Vrcal
DC1-DCk
53
Third Sensing Data

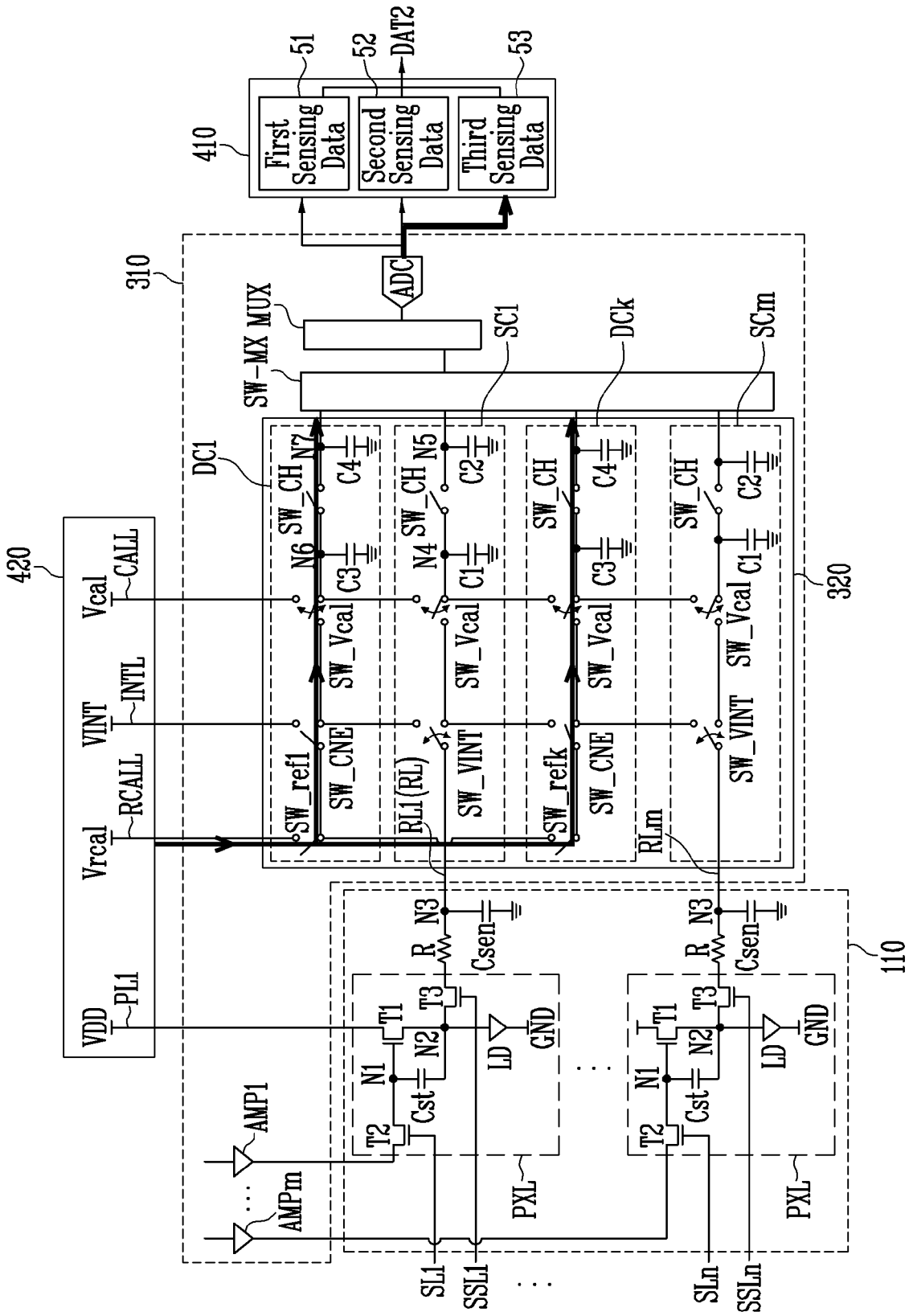
[도6]


410
51
52
DAT2
53
First Sensing Data
Second Sensing Data
Third Sensing Data
ADC
310
SW-MX MUX
SC1
DCk
SCm
DC1
SW_CH
N2
N5
N6
N4
C4
C2
C3
C1
SW_Vcal
SW_VINT
SW_ref1
SW_CNE
SW_refk
RL1(RL)
RLm
320
420
Vcal
CALL
VINT
INTL
RCALL
Vrcal
VDD
PL1
R
N3
Csen
T1
T3
T2
N1
N2
Cst
LD
GND
AMP1
AMPm
PXL
110
SL1
SSL1
SLn
SSLn

[도7]


410
51
52
DAT2
53
First Sensing Data
Second Sensing Data
Third Sensing Data
ADC
310
SW-MX MUX
SC1
DCk
SCm
DC1
420
320
110
SW_CH
SW_Vcal
SW_VINT
SW_CNE
SW_refl
SW_refk
RL1(RL)
RLm
Vcal
CALL
VINT
INTL
Vrcal
RCALL
VDD
PL1
R
Csen
T1
T2
T3
N1
N2
N3
N4
N5
N6
N7
C1
C2
C3
C4
Cst
LD
GND
PXL
AMP1
AMPm
SL1
SSL1
SLn
SSLn

[도8]


410
51
52
DAT2
53
First Sensing Data
Second Sensing Data
Third Sensing Data
ADC
310
SW-MX MUX
SC1
DCk
SCm
DC1
SW_CH
N7
N6
N5
N4
C4
C3
C2
C1
SW_Vcal
SW_CNE
SW_VINT
SW_refl
SW_refk
RL1(RL)
RLm
320
420
Vcal
CALL
VINT
INTL
Vrcal
RCALL
VDD
PL1
110
R
N3
Csen
T1
T2
T3
N1
N2
Cst
LD
GND
AMP1
AMPm
PXL
SL1
SSL1
SLn
SSLn

INTERNATIONAL SEARCH REPORT

International application No.
PCT/KR2022/007664

A. CLASSIFICATION OF SUBJECT MATTER

G09G 3/3225(2016.01)i

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

G09G 3/3225(2016.01); G09G 3/30(2006.01); G09G 3/32(2006.01); G09G 3/3233(2016.01); G09G 3/3275(2016.01)

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Korean utility models and applications for utility models: IPC as above
Japanese utility models and applications for utility models: IPC as above

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

eKOMPASS (KIPO internal) & keywords: 표시패널(display panel), 화소(pixel), 특성 정보(characteristic information), 보상(compensation)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	KR 10-2018-0006532 A (SAMSUNG DISPLAY CO., LTD.) 18 January 2018 (2018-01-18) See paragraphs [0042], [0045]-[0046] and [0077]; claim 1; and figures 1 and 3.	20
A		1-19
A	KR 10-2015-0027906 A (LG DISPLAY CO., LTD.) 13 March 2015 (2015-03-13) See paragraphs [0035]-[0326]; and figures 1-25f.	1-20
A	KR 10-2018-0076467 A (SILICON WORKS CO., LTD.) 06 July 2018 (2018-07-06) See paragraphs [0017]-[0114]; and figures 1-9.	1-20
A	KR 10-0902245 B1 (SAMSUNG MOBILE DISPLAY CO., LTD. et al.) 11 June 2009 (2009-06-11) See paragraphs [0024]-[0081]; and figures 2-7.	1-20
A	KR 10-2017-0132598 A (LG ELECTRONICS INC.) 04 December 2017 (2017-12-04) See paragraphs [0035]-[0178]; and figures 1-11b.	1-20

☐ Further documents are listed in the continuation of Box C. ☑ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"D" document cited by the applicant in the international application
"E" earlier application or patent but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed
"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search	Date of mailing of the international search report
24 August 2022	**24 August 2022**

Name and mailing address of the ISA/KR	Authorized officer
Korean Intellectual Property Office **Government Complex-Daejeon Building 4, 189 Cheongsa-ro, Seo-gu, Daejeon 35208**	
Facsimile No. **+82-42-481-8578**	Telephone No.

INTERNATIONAL SEARCH REPORT
Information on patent family members

International application No.
PCT/KR2022/007664

Patent document cited in search report	Publication date (day/month/year)	Patent family member(s)	Publication date (day/month/year)
KR 10-2018-0006532 A	18 January 2018	US 2018-0013085 A1	11 January 2018
		US 9978969 B2	22 May 2018
KR 10-2015-0027906 A	13 March 2015	KR 10-2164276 B1	12 October 2020
KR 10-2018-0076467 A	06 July 2018	None	
KR 10-0902245 B1	11 June 2009	CN 101488320 A	22 July 2009
		CN 101488320 B	11 January 2012
		EP 2081175 A2	22 July 2009
		EP 2081175 A3	06 April 2011
		EP 2081175 B1	11 January 2017
		JP 2009-169377 A	30 July 2009
		JP 4980976 B2	18 July 2012
		US 2009-0184901 A1	23 July 2009
KR 10-2017-0132598 A	04 December 2017	None	

국 제 조 사 보 고 서

국제출원번호
PCT/KR2022/007664

A. 발명이 속하는 기술분류(국제특허분류(IPC))

G09G 3/3225(2016.01)i

B. 조사된 분야

조사된 최소문헌(국제특허분류를 기재)

G09G 3/3225(2016.01); G09G 3/30(2006.01); G09G 3/32(2006.01); G09G 3/3233(2016.01); G09G 3/3275(2016.01)

조사된 기술분야에 속하는 최소문헌 이외의 문헌

한국등록실용신안공보 및 한국공개실용신안공보: 조사된 최소문헌란에 기재된 IPC
일본등록실용신안공보 및 일본공개실용신안공보: 조사된 최소문헌란에 기재된 IPC

국제조사에 이용된 전산 데이터베이스(데이터베이스의 명칭 및 검색어(해당하는 경우))

eKOMPASS(특허청 내부 검색시스템) & 키워드: 표시패널(display panel), 화소(pixel), 특성 정보(characteristic information), 보상(compensation)

C. 관련 문헌

카테고리*	인용문헌명 및 관련 구절(해당하는 경우)의 기재	관련 청구항
X	KR 10-2018-0006532 A (삼성디스플레이 주식회사) 2018.01.18 단락 [0042], [0045]-[0046], [0077]; 청구항 1; 및 도면 1, 3	20
A		1-19
A	KR 10-2015-0027906 A (엘지디스플레이 주식회사) 2015.03.13 단락 [0035]-[0326]; 및 도면 1-25f	1-20
A	KR 10-2018-0076467 A (주식회사 실리콘웍스) 2018.07.06 단락 [0017]-[0114]; 및 도면 1-9	1-20
A	KR 10-0902245 B1 (삼성모바일디스플레이주식회사 등) 2009.06.11 단락 [0024]-[0081]; 및 도면 2-7	1-20
A	KR 10-2017-0132598 A (엘지전자 주식회사) 2017.12.04 단락 [0035]-[0178]; 및 도면 1-11b	1-20

☐ 추가 문헌이 C(계속)에 기재되어 있습니다.

☑ 대응특허에 관한 별지를 참조하십시오.

* 인용된 문헌의 특별 카테고리:

"A" 특별히 관련이 없는 것으로 보이는 일반적인 기술수준을 정의한 문헌

"D" 본 국제출원에서 출원인이 인용한 문헌

"E" 국제출원일보다 빠른 출원일 또는 우선일을 가지나 국제출원일 이후에 공개된 선출원 또는 특허 문헌

"L" 우선권 주장에 의문을 제기하는 문헌 또는 다른 인용문헌의 공개일 또는 다른 특별한 이유(이유를 명시)를 밝히기 위하여 인용된 문헌

"O" 구두 개시, 사용, 전시 또는 기타 수단을 언급하고 있는 문헌

"P" 우선일 이후에 공개되었으나 국제출원일 이전에 공개된 문헌

"T" 국제출원일 또는 우선일 후에 공개된 문헌으로, 출원과 상충하지 않으며 발명의 기초가 되는 원리나 이론을 이해하기 위해 인용된 문헌

"X" 특별한 관련이 있는 문헌. 해당 문헌 하나만으로 청구된 발명의 신규성 또는 진보성이 없는 것으로 본다.

"Y" 특별한 관련이 있는 문헌. 해당 문헌이 하나 이상의 다른 문헌과 조합하는 경우로 그 조합이 당업자에게 자명한 경우 청구된 발명은 진보성이 없는 것으로 본다.

"&" 동일한 대응특허문헌에 속하는 문헌

국제조사의 실제 완료일	국제조사보고서 발송일
2022년08월24일(24.08.2022)	**2022년08월24일(24.08.2022)**

ISA/KR의 명칭 및 우편주소	심사관
대한민국 특허청 **(35208) 대전광역시 서구 청사로 189, 4동 (둔산동, 정부대전청사)**	**양정록**
팩스 번호 **+82-42-481-8578**	전화번호 **+82-42-481-5709**

국 제 조 사 보 고 서
대응특허에 관한 정보

국제출원번호
PCT/KR2022/007664

국제조사보고서에서 인용된 특허문헌	공개일	대응특허문헌	공개일
KR 10-2018-0006532 A	2018/01/18	US 2018-0013085 A1	2018/01/11
		US 9978969 B2	2018/05/22
KR 10-2015-0027906 A	2015/03/13	KR 10-2164276 B1	2020/10/12
KR 10-2018-0076467 A	2018/07/06	없음	
KR 10-0902245 B1	2009/06/11	CN 101488320 A	2009/07/22
		CN 101488320 B	2012/01/11
		EP 2081175 A2	2009/07/22
		EP 2081175 A3	2011/04/06
		EP 2081175 B1	2017/01/11
		JP 2009-169377 A	2009/07/30
		JP 4980976 B2	2012/07/18
		US 2009-0184901 A1	2009/07/23
KR 10-2017-0132598 A	2017/12/04	없음	