



FEDERÁLNÍ ÚŘAD
PRO VYNÁLEZY

POPIS VYNÁLEZU K AUTORSKÉMU OSVĚDČENÍ

266005

(11) (B1)

(13)

(51) Int. Cl.⁴

G 01 R 31/00
H 02 H 3/04

(22) Přihlášeno 20 06 86

(21) PV 4575-86.V

(40) Zveřejněno 14 03 89

(45) Vydáno 13 06 90

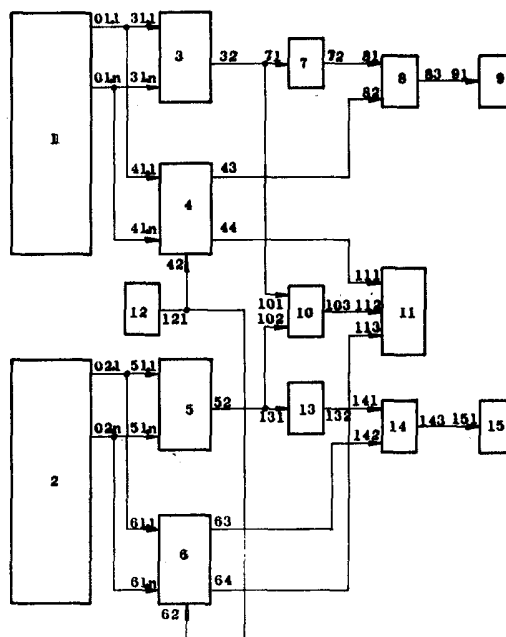
(75)

Autor vynálezu

LENDEĚL JIŘÍ ing., NOVÁ PAKA

(54) Zapojení pamětí s místní a dálkovou signalizací zaznamenaných poruch

(57) Řešení se týká zapojení pamětí s místní a dálkovou signalizací zaznamenaných poruch. Při vybočení měřené veličiny ze stanovených mezí se tento stav zaznamenává do paměti jako porucha. Na odpovídajícím měřicím místě se porucha signalizuje místní signalizací a současně dálkovou signalizací, která je společná pro všechna měřicí místa. Dálkovou signalizaci lze odstavit, zatímco místní signalizace je v činnosti dokud porucha na odpovídajícím měřicím místě sama nezanikne, nebo pokud ji obsluha neodstraní. Protože derivační bloky slouží jako paměti nových poruch, mohou mít pamětové buňky v pamětích poruch jediný výstup. Zapojení se využije v regulační technice a u automatických přepínačů měřicích míst.



Obr.

Vynález se týká zapojení pamětí s místní a dálkovou signalizací zaznamenaných poruch pro automatické přepínače měřicích míst.

Jsou známé automatické přepínače měřicích míst, ve kterých se používají paměti s místní, zpravidla světelnou signalizací zaznamenaných poruch. Tato signalizace slouží k označení měřicích míst, na kterých měřená veličina vybočila ze stanovených mezí. Tyto paměti jsou obvykle vybaveny také dálkovou signalizací, která zpravidla akusticky nebo světelně signalizuje každou do paměti nově zaznamenanou poruchu. Obsluha technologického zařízení přitom má možnost dálkovou signalizaci poruchy odstavit. Odstavení dálkové signalizace nesmí ovlivnit místní signalizaci poruch ani funkci paměti při zaznamenání nové poruchy. Automatický přepínač měřicích míst potom umožňuje použití jediného vyhodnocovacího přístroje ke sledování většího počtu měřicích míst. Nedostatkem známých zapojení je, že používají v bloku paměti poruch paměťové buňky s minimálně třemi samostatnými výstupy. Jeden výstup přitom slouží k vytvoření funkce součtu, druhý se používá pro ovládání místní světelné signalizace a třetí slouží ke spínání relé pro dálkovou signalizaci nově zaznamenaných poruch. To komplikuje zapojení pamětí a značně zužuje okruh součástí použitelných ve funkci paměťové buňky.

Tyto nedostatky odstraňuje zapojení pamětí s místní a dálkovou signalizací zaznamenaných poruch podle vynálezu, u kterého je každý výstup první paměti spojen s odpovídajícím vstupem prvního součtového bloku, jehož výstup je spojen se vstupem prvního invertoru. Výstup prvního invertoru je spojen s prvním vstupem prvního součtinového bloku, jehož výstup je spojen se vstupem prvního signalizačního bloku. Každý výstup druhé paměti je spojen s odpovídajícím vstupem druhého součtového bloku, jehož výstup je spojen se vstupem druhého invertoru. Výstup druhého invertoru je spojen s prvním vstupem třetího součtinového bloku. Výstup třetího součtinového bloku je spojen se vstupem druhého signalizačního bloku. Podstata vynálezu spočívá v tom, že každý výstup první paměti je také spojen s odpovídajícím derivačním vstupem prvního derivačního bloku, jehož nulovací vstup je spojen s výstupem nulovacího bloku. Neinvertovaný výstup prvního derivačního bloku je spojen s druhým vstupem prvního součtinového bloku. Invertovaný výstup prvního derivačního bloku je spojen s prvním vstupem signalizačního součtinového bloku, jehož druhý vstup je spojen s výstupem druhého součtinového bloku. První vstup druhého součtinového bloku je spojen s výstupem prvního součtového bloku a druhý vstup druhého součtinového bloku je spojen s výstupem druhého součtového bloku. Každý výstup druhé paměti je také spojen s odpovídajícím vstupem druhého derivačního bloku, jehož nulovací vstup je spojen s výstupem nulovacího bloku. Neinvertovaný výstup druhého derivačního bloku je spojen s druhým vstupem třetího součtinového bloku. Invertovaný výstup druhého derivačního bloku je spojen se třetím vstupem signalizačního součtinového bloku.

Výhodou takto zapojených pamětí s místní a dálkovou signalizací zaznamenaných poruch je především to, že pro požadovanou funkci místní a dálkové signalizace a odstavení dálkové signalizace používá vždy jediný výstup odpovídající paměťové buňky. Toho se dosáhne použitím prvního a druhého derivačního bloku. Tím se umožní použít jako paměťové buňky například logické integrované obvody. Každý derivační blok zároveň pracuje jako paměť nových poruch. Jednoduchou logickou sítí lze potom snadno řídit oba signalizační bloky a signalizační součtinový blok, signalizující odstavení dálkové signalizace.

Příklad uspořádání podle vynálezu je znázorněn na připojeném výkresu v blokovém schématu.

Jednotlivé bloky zapojení je možno charakterizovat takto. Obě paměti 1 a 2 jsou stejné bloky s paměťovými buňkami vytvořenými z klopných obvodů typu D. Každá paměťová buňka je doplněna místní světelnou signalizací vytvořenou z tranzistorů, odporů a svítivých diod. Slouží k zapamatování poruchového stavu na příslušném měřicím místě a k signalizaci zaznamenaného poruchového stavu. Oba součtové bloky 3 a 5 jsou stejné a jsou vytvořeny z invertorů s otevřeným kolektorem a odporů. Slouží k indikaci nenulového obsahu paměťových buněk v přiřazených pamětích 1 a 2. Oba derivační bloky 4 a 6 jsou stejné a jsou sestavené

z odporů, z kondenzátorů, z diod, z tranzistorů, z invertorů a z klopných obvodů typu D. Slouží k zapamatování nově zaznamenaných poruch do přiřazených pamětí 1 a 2 do doby než je odstavena jejich dálková signalizace. Oba inventory 7 a 13 jsou stejné a jsou v integrovaném provedení. Složení k negaci výstupů přiřazených součtových bloků 3 a 5. První součtinový blok 8 a třetí součtinový blok 14 jsou stejné a jsou vytvořeny z hradel typu NAND. Slouží k řízení přiřazených signalizačních bloků 9 a 15 při dálkové signalizaci poruch a jejím odtavení. Oba signalizační bloky 9 a 15 jsou stejné a jsou vytvořeny z odporů, z kondenzátorů, z tranzistorů, z diod a ze signalizačních relé. Slouží k signalizaci nově zaznamenaných poruch do přiřazených pamětí 1 a 2. Druhý součtinový blok 10 je z hradla typu NAND. Slouží k vytvoření signálu o nenulovém obsahu pamětí 1 a 2. Signalizační součtinový blok 11 je vytvořen z diod, z odporů, z tranzistoru a ze svítivé diody. Slouží k indikaci odstavení dálkové signalizace zaznamenaných poruch v obou signalizačních blocích 9 a 15. Nulovací blok 12 je vytvořen z odporu a z tlačítka. Slouží k vynulování obou derivačních bloků 4 a 6 pro odstavení dálkové signalizace zaznamenaných poruch.

Každý výstup 01.1 až 01.n první paměti 1 je spojen s odpovídajícím vstupem 31.1 až 31.n prvního součtového bloku 3. Výstup 32 prvního součtového bloku 3 je spojen se vstupem 71 prvního invertoru 7. Výstup 72 prvního invertoru 7 je spojen s prvním vstupem 81 prvního součtinového bloku 8. Výstup 83 prvního součtinového bloku 8 je spojen se vstupem 91 prvního signalizačního bloku 9. Každý výstup 02.1 až 02.n druhé paměti 2 je spojen s odpovídajícím vstupem 51.1 až 51.n druhého součtového bloku 5. Výstup 52 druhého součtového bloku 5 je spojen se vstupem 131 druhého invertoru 13. Výstup 132 druhého invertoru 13 je spojen s prvním vstupem 141 třetího součtinového bloku 14. Výstup 143 třetího součtinového bloku 14 je spojen se vstupem 151 druhého signalizačního bloku 15. Každý výstup 01.1 až 01.n první paměti 1 je také spojen s odpovídajícím derivačním vstupem 41.1 až 41.n prvního derivačního bloku 4. Nulovací vstup 42 prvního derivačního bloku 4 je spojen s výstupem 121 nulovacího bloku 12. Neinvertovaný výstup 43 prvního derivačního bloku 4 je spojen s druhým vstupem 82 prvního součtinového bloku 8. Invertovaný výstup 44 prvního derivačního bloku 4 je spojen s prvním vstupem 111 signalizačního součtinového bloku 11. Druhý vstup 112 signalizačního součtinového bloku 11 je spojen s výstupem 103 druhého součtinového bloku 10. První vstup 101 druhého součtinového bloku 10 je spojen s výstupem 32 prvního součtového bloku 3. Druhý výstup 102 druhého součtinového bloku 10 je spojen s výstupem 52 druhého součtového bloku 5. Každý výstup 02.1 až 02.n druhé paměti 2 je spojen s odpovídajícím vstupem 61.1 až 61.n druhého derivačního bloku 6. Nulovací vstup 62 druhého derivačního bloku 6 je spojen s výstupem 121 nulovacího bloku 12. Neinvertovaný výstup 63 druhého derivačního bloku 6 je spojen s druhým vstupem 142 třetího součtinového bloku 14. Invertovaný výstup 64 druhého derivačního bloku 6 je spojen se třetím vstupem 113 signalizačního součtinového bloku 11.

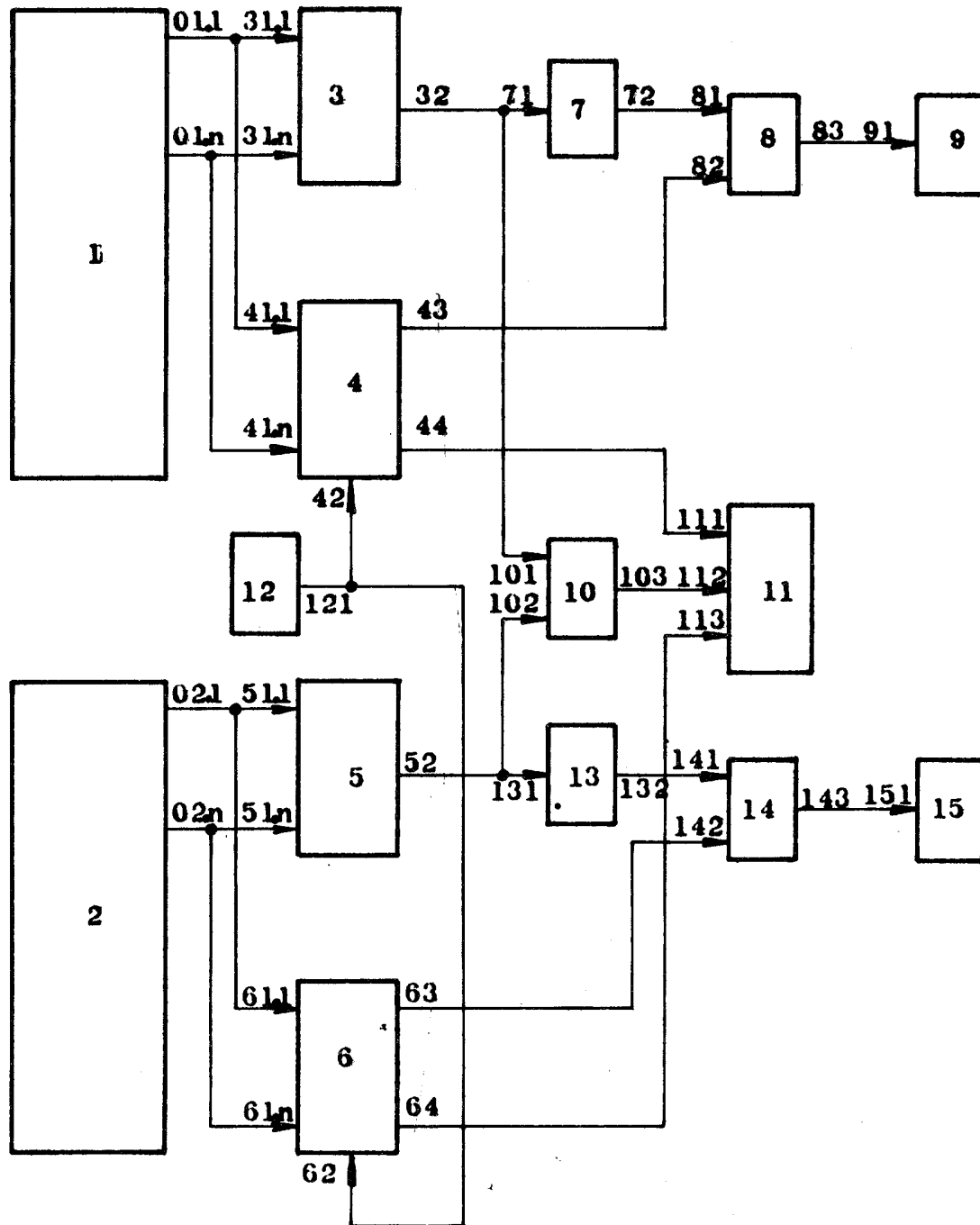
Zařízení pracuje takto: V základním stavu není v první paměti 1 ani v druhé paměti 2 zaznamenána žádná porucha. Proto není aktivní žádný z prvků místní signalizace poruch, které odpovídají každou paměťovou buňku ze kterých je první paměť 1 a druhá paměť 2 složena. Na každém výstupu 01.1 až 01.n první paměti 1 a na každém výstupu 02.1 až 02.n druhé paměti 2 je logická nula. Na výstupu 32 prvního součtového bloku 3 a na výstupu 52 druhého součtového bloku 5 je logická jednička. Na výstupu 72 prvního invertoru 7 a na výstupu 132 druhého invertoru 13 je logická nula. Tento signál se přivede na první vstup 81 prvního součtinového bloku 8, respektive na první vstup 141 třetího součtinového bloku 14. Na výstupu 83 prvního součtinového bloku 8 i na výstupu 143 třetího součtinového bloku 14 je logická nula. To znamená, že ani první signalizační blok 9, ani druhý signalizační blok 15 není v aktivním stavu. Jestliže se alespoň do jedné paměťové buňky první paměti 1 nebo druhé paměti 2 zaznamená porucha, přejde do aktivního stavu příslušný prvek místní signalizace. Zároveň se na odpovídajícím výstupu 01.1 až 01.n první paměti 1, respektive na odpovídajícím výstupu 02.1 až 02.n druhé paměti 2 objeví logická jednička. Ta způsobí, že na výstupu 32 prvního součtového bloku 3, respektive na výstupu 52 druhého součtového bloku 5 je logická nula. Na výstupu 72 prvního invertoru 7, respektive na výstupu 132 druhého invertoru 13 je logická jednička. Protože se současně objeví logická jednička i na neinvertujícím výstupu 43 první-

ho derivačního bloku 4, respektive na neinvertujícím výstupu 63 prvního součinnového bloku 8, respektive na výstupu 143 třetího součinnového bloku 14. První signalizační blok 9, respektive druhý signalizační blok 15 proto přejde do aktivního stavu. Současně je na invertovaném výstupu 44 prvního derivačního bloku 4, respektive na invertovaném výstupu 64 druhého derivačního bloku 6 logická nula a na výstupu 103 druhého součinnového bloku 10 je logická jednička, takže signalizační součinnový blok 11 není v aktivním stavu. První signalizační blok 9, respektive druhý signalizační blok 15 zůstane v aktivním stavu až do okamžiku dokud je obsah první paměti 1 nebo druhé paměti 2 nenulový, nebo do okamžiku, kdy se stiskne tlačítko pro odstavení dálkové signalizace, v nulovací bloku 12. Při stisknutí tohoto tlačítka se na výstupu 121 nulovacího bloku 12 objeví logická nula, která se přivede na nulovací vstup 42 prvního derivačního bloku 4 a na nulovací vstup 62 druhého derivačního bloku 6. Tím se na invertovaném výstupu 44 prvního derivačního bloku 4 a na invertovaném výstupu 64 druhého derivačního bloku 6 objeví logická jednička. Protože je nyní logická jednička na prvním vstupu 111, na druhém vstupu 112 i na třetím vstupu 113 signalizačního součinnového bloku 11, přejde signalizační prvek v tomto bloku do aktivního stavu. Stisknutím tlačítka v nulovacím bloku 12 se objeví současně na neinvertovaném výstupu 43 prvního derivačního bloku 4 a na neinvertovaném výstupu 63 druhého derivačního bloku 6 logická nula. Tato logická nula se převede na druhý vstup 82 prvního součinnového bloku 8 a na druhý vstup 142 třetího součinnového bloku 14. Logická nula je také na vstupu 91 prvního signalizačního bloku 9 a na vstupu 151 druhého signalizačního bloku 15. Tím se uvedou oba signalizační bloky 9 a 15 do pasivního stavu. Tento stav se označuje jako odstavení dálkové signalizace. Stav odstavení dálkové signalizace se může ukončit buď nulovým obsahem všech paměťových buněk v první paměti 1 a v druhé paměti 2, nebo zaznamenáním nové poruchy do libovolné paměťové buňky jedné z obou pamětí 1 a 2.

Vynález se využije v regulační technice u automatických přepínačů měřicích míst.

P Ř E D M Ě T V Y N Á L E Z U

Zapojení pamětí s místní a dálkovou signalizací zaznamenaných poruch, u kterého je každý výstup první paměti spojen s odpovídajícím vstupem prvního součtového bloku, jehož výstup je spojen se vstupem prvního invertoru, jehož výstup je spojen s prvním vstupem prvního součinnového bloku, jehož výstup je spojen se vstupem prvního signalizačního bloku a každý výstup druhé paměti je spojen s odpovídajícím vstupem druhého součtového bloku, jehož výstup je spojen se vstupem druhého invertoru, jehož výstup je spojen s prvním vstupem třetího součinnového bloku, jehož výstup je spojen se vstupem druhého signalizačního bloku, vyznačující se tím, že každý výstup (01.1) až (01.n) první paměti (1) je spojen s odpovídajícím derivačním vstupem (41.1) až (41.n) prvního derivačního bloku (4), jehož nulovací vstup (42) je spojen s výstupem (121) nulovacího bloku (12) a s nulovacím vstupem (62) druhého derivačního bloku (6), jehož každý derivační vstup (61.1) až (61.n) je spojen s odpovídajícím výstupem (02.1) až (02.n) druhé paměti a invertovaný výstup (64) druhého derivačního bloku (6) je spojen se třetím vstupem (113) signalizačního součinnového bloku (11), jehož druhý vstup (112), je spojen s výstupem (103) druhého součinnového bloku (10), jehož první vstup (101) je spojen s výstupem (32) prvního součtového bloku (3) a druhý vstup (102) druhého součinnového bloku (10) je spojen s výstupem (52) druhého součtového bloku (5) a dále je první vstup (111) signalizačního součinnového bloku (11) spojen s invertovaným výstupem (44) prvního derivačního bloku (4), jehož neinvertovaný výstup (43) je spojen s druhým vstupem (82) prvního součinnového bloku (8), přičemž neinvertovaný výstup (63) druhého derivačního bloku (6) je spojen s druhým vstupem (142) třetího součinnového bloku (14).



Obr.