



(12) 发明专利

(10) 授权公告号 CN 101978603 B

(45) 授权公告日 2013. 07. 31

(21) 申请号 200980110199. 0

(22) 申请日 2009. 02. 26

(30) 优先权数据

2008-084109 2008. 03. 27 JP

(85) PCT申请进入国家阶段日

2010. 09. 21

(86) PCT申请的申请数据

PCT/JP2009/054098 2009. 02. 26

(87) PCT申请的公布数据

W02009/119270 EN 2009. 10. 01

(73) 专利权人 佳能株式会社

地址 日本东京

(72) 发明人 樋山拓己

(74) 专利代理机构 中国国际贸易促进委员会专

利商标事务所 11038

代理人 魏小薇

(51) Int. Cl.

H03M 1/06 (2006. 01)

(56) 对比文件

US 2006/0290552 A1, 2006. 12. 28, 说明书第 22-29 段, 附图 3、4.

CN 101136177 A, 2008. 03. 05, 全文.

US 2005/0168363 A1, 2005. 08. 04, 全文.

US 2007/0046795 A1, 2007. 03. 01, 说明书第 125-157、175-186 段, 附图 10、15、21.

JP 特开 2002-232291 A, 2002. 08. 16, 说明书第 28、29、42-44 段, 附图 1、3、5.

JP 特开 2002-232291 A, 2002. 08. 16, 说明书第 28、29、42-44 段, 附图 1、3、5.

US 2007/0046795 A1, 2007. 03. 01, 说明书第 125-157、175-186 段, 附图 10、15、21.

审查员 刘剑

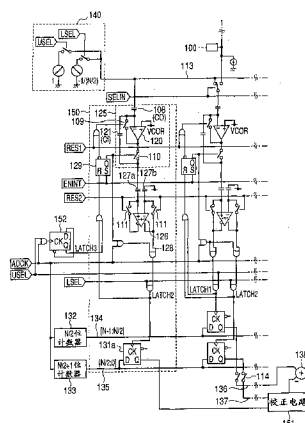
权利要求书2页 说明书9页 附图12页

(54) 发明名称

固态成像装置和成像系统

(57) 摘要

一种固态成像装置包含参考信号产生电路, 所述参考信号产生电路用于共同地向多个 A/D 转换电路供给信号电平向着不同的电势方向改变的至少两个参考信号, 所述 A/D 转换电路包含: 放大器; 输入电容器, 其一个端子接收模拟信号和从参考信号产生电路供给的参考信号, 其另一个端子与放大器的一个输入端子连接; 反馈电容器, 连接在放大器的所述一个输入端子和输出端子之间; 比较器, 用于将来自放大器的输出端子的输出与比较电平进行比较; 和连接电容器, 其一个端子与放大器的输出端子连接, 其另一个端子与比较器的一个输入端子连接。



1. 一种固态成像装置,包括:

像素区域,包含以矩阵布置的多个像素,每个像素输出模拟信号;

多个 A/D 转换电路,各与所述多个像素的各列相对应地布置,用于将模拟信号 A/D 转换成数字信号;以及

参考信号产生电路,用于共同地向所述多个 A/D 转换电路供给第一参考信号和第二参考信号,所述第一参考信号的电势关于时间以第一变化率改变,所述第二参考信号的电势关于时间以第二变化率改变,第二参考信号的电势向着与第一参考信号不同的方向改变,所述第二变化率小于第一变化率,

其中,所述 A/D 转换电路包含:

放大器;

输入电容器,其一个端子选择性地接收模拟信号、第一参考信号和第二参考信号,其另一个端子与放大器的一个输入端子连接;

反馈电容器,连接在放大器的所述一个输入端子和输出端子之间;

比较器,用于将来自放大器的输出端子的输出与比较电平进行比较;和

连接电容器,其一个端子与放大器的输出端子连接,其另一个端子与比较器的一个输入端子连接。

2. 根据权利要求 1 所述的固态成像装置,其中

所述模拟信号、第一参考信号和第二参考信号中的每一个以由输入电容器的电容值与反馈电容器的电容值的比率确定的增益被放大,并且从放大器被输出。

3. 根据权利要求 1 所述的固态成像装置,其中

所述比较器的另一输入端子经由一电容器与用于供给比较电平的电源连接。

4. 根据权利要求 2 所述的固态成像装置,其中

所述比较器的另一输入端子经由一电容器与用于供给比较电平的电源连接。

5. 根据权利要求 1 所述的固态成像装置,其中

A/D 转换电路具有 N 位的分辨率,并且, $N = m+n$,

所述模拟信号经受 A/D 转换,使得 m 位的高次位基于第一参考信号而被转换,并且, n 位的低次位基于第二参考信号而被转换。

6. 根据权利要求 2 所述的固态成像装置,其中

A/D 转换电路具有 N 位的分辨率,并且, $N = m+n$,

所述模拟信号经受 A/D 转换,使得 m 位的高次位基于第一参考信号而被转换,并且, n 位的低次位基于第二参考信号而被转换。

7. 根据权利要求 3 所述的固态成像装置,其中

A/D 转换电路具有 N 位的分辨率,并且, $N = m+n$,

所述模拟信号经受 A/D 转换,使得 m 位的高次位基于第一参考信号而被转换,并且, n 位的低次位基于第二参考信号而被转换。

8. 根据权利要求 4 所述的固态成像装置,其中

A/D 转换电路具有 N 位的分辨率,并且, $N = m+n$,

所述模拟信号经受 A/D 转换,使得 m 位的高次位基于第一参考信号而被转换,并且, n 位的低次位基于第二参考信号而被转换。

9. 根据权利要求 5 所述的固态成像装置, 其中

每单位时间段的第二参考信号的变化量与每单位时间段的第二参考信号的变化量的比率为 $1/2^n$ 。

10. 根据权利要求 6 所述的固态成像装置, 其中

每单位时间段的第二参考信号的变化量与每单位时间段的第二参考信号的变化量的比率为 $1/2^n$ 。

11. 根据权利要求 7 所述的固态成像装置, 其中

每单位时间段的第二参考信号的变化量与每单位时间段的第二参考信号的变化量的比率为 $1/2^n$ 。

12. 根据权利要求 8 所述的固态成像装置, 其中

每单位时间段的第二参考信号的变化量与每单位时间段的第二参考信号的变化量的比率为 $1/2^n$ 。

13. 根据权利要求 1 ~ 12 中的任一项所述的固态成像装置, 还包括:

测量电路, 基于第一参考信号和第二参考信号中的每一个, 测量保持在反馈电容器中的电荷的每单位时间段的电荷量; 和

校正单元, 用于基于测量电路的测量结果, 校正来自 A/D 转换电路的输出。

14. 根据权利要求 1 ~ 12 中的任一项所述的固态成像装置, 还包括:

测量电路, 基于第一参考信号和第二参考信号中的每一个, 测量保持在反馈电容器中的电荷的每单位时间段的电荷量; 和

校正单元, 用于基于测量电路的测量结果, 校正来自参考信号产生电路的输出。

15. 根据权利要求 13 所述的固态成像装置, 其中

测量电路的测量的时段与 A/D 转换电路的转换操作的时段至少部分地重叠。

16. 根据权利要求 14 所述的固态成像装置, 其中

测量电路的测量的时段与 A/D 转换电路的转换操作的时段至少部分地重叠。

17. 一种成像系统, 包括:

根据权利要求 1 ~ 16 中的任一项所述的固态成像装置;

光学系统, 用于在像素区域上形成图像; 和

信号处理单元, 用于处理从固态成像装置输出的信号。

固态成像装置和成像系统

技术领域

[0001] 本发明涉及要被用于扫描仪、摄像机和数字静态照相机等的固态成像装置。

背景技术

[0002] 近年来,CMOS 图像传感器已被广泛用于数字照相机、数字摄录机(digital camcorder)和用于便携式电话的照相机单元等。由于减少部件数量和降低功耗等的要求,已研究了包含 A/D 转换电路的 CMOS 图像传感器。作为 CMOS 图像传感器的一种形式,存在一种向像素布置的各列提供 A/D 转换电路的被称为列 A/D 的形式。已提出了各种 A/D 转换形式以将其用于列 A/D,并且,在这些 A/D 转换形式之中,已知在日本专利申请特开 No. 2002-232291 和 No. 2005-348325 中公开的积分型 A/D 转换形式。如果如在日本专利申请特开 No. 2002-232291 中公开的积分型 A/D 转换器那样以高次位和低次位的两个阶段执行转换,那么转换时间变得与 $2 \times 2^{N/2}$ 成比例,并且,与例如将输入信号与三角波进行比较的形式相比,该方法具有能够缩短转换时间的特征。

[0003] 在日本专利申请特开 No. 2005-348325 中公开的 A/D 转换形式通过在存储单元中保持来自像素的信号,然后通过固定信号充电和放电,执行 A/D 转换。由于在日本专利申请特开 No. 2005-348325 中公开的 A/D 转换形式也以高次位和低次位的两个阶段执行 A/D 转换,因此,与将输入信号与三角波进行比较的转换形式相比,该 A/D 转换形式可缩短 A/D 转换所需要的时间。

[0004] 但是,当使用在日本专利申请特开 No. 2002-232291 中公开的 A/D 转换器作为列 A/D 时,出现以下的问题。如果在高次位转换的每个时钟的保持在电容器中的电荷的变化量(高次位转换的单位积分量)与低次位转换的每个时钟的保持在电容器中的电荷的变化量(低次位转换的单位积分量)的比率上存在差异,那么导致微分线性误差。例如,如果以 6 位的高次数字和 6 位的低次数字的阶段执行 12 位 A/D 转换,那么,用于高次位转换的单位积分量在理想情况下需要为用于低次位转换的单位积分量的 64 倍,但是,由于实际电路中的构成电路的元件的相对精度等而导致误差。元件的相对精度受例如在制造元件时发生的分散性的影响。

[0005] 图 8 引用日本专利申请特开 No. 2002-232291 的图 5。为了简化,一些附图标记被删除。图 8 所示的 A/D 转换器对于高次位转换以 C5/C4 的增益放大信号 Vc1,所述信号 Vc1 是以阶梯状波改变的信号,另一方面,对于低次位转换以 C6/C4 的增益放大信号 Vc2,所述信号 Vc2 具有与信号 Vc1 相同的梯度和与信号 Vc1 相反的极性。用于高次位转换的单位积分量为用于低次位转换的单位积分量的 C5/C6 倍。但是,由于电容器元件 C5 和 C6 是在各列不同的电容器元件,因此,电容器元件 C5 和 C6 的相对精度在各列中是不同的。由此,可以想到值 C5/C6 在各列是稍有不同的。特别地,如果与像素尺寸的减小相关联地减小像素布置的列宽,那么能够在列内实现的电容器元件的尺寸即电容器值变小,因此,电容器元件的相对精度一般变差。如果列之间的高次位转换的单位积分量与低次位转换的单位积分量的比率的误差对于需要的线性精度来说变得不可忽略不计,那么产生将校正系数存储到各

列中并且执行校正操作的必要性。特别是在转换位的数量增大的情况下,这导致线性校正处理变为非常大的负担的问题。

[0006] 另一方面,图 9 引用日本专利申请特开 No. 2005-348325 的图 6。为了描述,新添加附图标记。在图 9 的配置中,电流流过电阻 R,该电流基于固定电压 V_{DE1} 或 V_{DE2} 与运算放大器 Amp 的反相输入端子(-)处的电势之间的电势差以及电阻 R 的大小。运算放大器 Amp 的反相输入端子处的电势在理想情况下由于其假想接地而变得等于其非反相输入端子(+)处的电势。但是,在实际的电路中,由于构成运算放大器 Amp 的元件的特性未必是理想的,因此运算放大器 Amp 的两个输入端子具有不同的电势。因此,这种差异表现为偏移。即,由于由构成运算放大器 Amp 的元件导致的偏移,不执行理想的积分。

[0007] 如果 A/D 转换器的分辨率不高,那么比率与其理想值的差异影响不显著。但是,如果分辨率变高,那么与理想值的差异变得不可忽略不计,并且,导致不能获得精确的 A/D 转换结果的问题。

发明内容

[0008] 本发明的固态成像装置提供解决上述问题的固态成像装置和使用固态成像装置的成像系统。

[0009] 本发明的一个方面的固态成像装置是这样一种固态成像装置,其包括:像素区域,包含以矩阵布置的多个像素,每个像素输出模拟信号;多个 A/D 转换电路,各与所述多个像素的各列相对应地布置,用于将模拟信号 A/D 转换成数字信号,其中,所述固态成像装置包含:参考信号产生电路,用于共同向所述多个 A/D 转换电路供给信号电平向着不同电势方向改变的至少两个参考信号,并且,所述 A/D 转换电路包含:放大器;输入电容器,其一个端子接收模拟信号和从参考信号产生电路供给的参考信号,其另一个端子与放大器的一个输入端子连接;反馈电容器,连接在放大器的所述一个输入端子和输出端子之间;比较器,用于将来自放大器的输出端子的输出与比较电平进行比较;和连接电容器,其一个端子与放大器的输出端子连接,其另一端与比较器的一个输入端子连接。

[0010] 根据本发明, A/D 转换器的线性精度可得到提高,并且,即使 A/D 转换器的分辨率得到提高,也可减少由于偏移的影响而导致的 A/D 转换器的 A/D 转换的精度的劣化。

[0011] 参照附图阅读示例性实施例的以下描述,本发明的其它特征将变得清晰。

附图说明

[0012] 图 1A 是根据本发明的第一实施例的固态成像装置的框图。

[0013] 图 1B 是示出固态成像装置的等效电路的一部分的图。

[0014] 图 2 是根据本发明的第一和第二实施例的固态成像装置的单位像素的等效电路图。

[0015] 图 3A 和图 3B 是根据本发明的第一实施例的固态成像装置的时序图。

[0016] 图 4 是根据本发明的第一实施例的参考信号产生电路的等效电路图。

[0017] 图 5A 是根据本发明的第二实施例的固态成像装置的框图。

[0018] 图 5B 是示出固态成像装置的等效电路的一部分的图。

[0019] 图 6 是根据本发明的第二实施例的固态成像装置的时序图。

[0020] 图 7 是示出根据第三实施例的成像系统的配置例子的图。

[0021] 图 8 是示出根据日本专利申请特开 No. 2002-232291 的 A/D 转换单元的电路图。

[0022] 图 9 是引用日本专利申请特开 No. 2005-348325 的图 6 的图。

具体实施方式

[0023] (第一实施例)

[0024] 将参照附图描述可应用本发明的根据第一实施例的固态成像装置。

[0025] 首先,参照图 1A 的框图描述根据本实施例的固态成像装置的概要。固态成像装置 1 包含像素区域,在该像素区域中,以矩阵布置多个像素 100,并且,像素 100 均具有图 2 的等效电路所示的配置。从像素 100 输出的信号经由垂直输出线 106 作为模拟信号被输入到设置在各列中的列读出电路 124。多个列读出电路 124 中的每一个包括:A/D 转换电路,所述 A/D 转换电路包含积分器电路 125 和比较器 126;以及存储器 130 和 131,所述存储器 130 和 131 分别存储高次位的 A/D 转换结果和低次位的 A/D 转换结果。积分器电路 125 包含输入电容器 108、开关 109、放大器 120、反馈电容器 121 和开关 110。输入电容器 108 的一个端子接收来自像素的模拟信号和来自将在后面描述的参考信号产生电路 140 的参考信号,并且,输入电容器 108 的另一端子与放大器 120 的输入端子连接。存储在高次位存储器 130 和低次位存储器 131 中的 A/D 转换结果经由列选择开关 114 分别被输出到输出线 136 和 137,并且在通过作为加法单元的加法器电路 138 被合成为 N 位数字信号之后被输出。虽然这里使用加法器电路 138,但是,可以根据信号的极性使用减法电路以替代加法器电路 138。

[0026] 图 2 作为等效电路示出像素 100 中的每一个像素的例子。附图标记 101 表示光电二极管,该光电二极管根据入射光执行光电转换以累积获得的电荷,并且,光电二极管 101 的阴极与传送 MOS 晶体管 102 连接。当传送 MOS 晶体管 102 接收到高电平的信号 PTX 时,累积于光电二极管 101 中的电荷被传送到与放大 MOS 晶体管 104 的栅极连接的节点。当选择 MOS 晶体管 105 通过信号 PSEL 变为其导通状态时,放大 MOS 晶体管 104 与向垂直输出线 106 中的每一个垂直输出线提供的恒流源 107 形成源跟随器电路。由此,在垂直输出线 106 上出现根据放大 MOS 晶体管 104 的栅极处的电势的电势作为信号。附图标记 103 表示复位 MOS 晶体管。如果复位 MOS 晶体管 103 通过信号 PRES 变为其导通状态,那么复位 MOS 晶体管 103 将与放大 MOS 晶体管 104 的栅极连接的节点复位到电源电压 VDD。

[0027] 参照图 1B 的等效电路图和图 3A 的时序图详细描述本实施例的固态成像装置的操作。各信号脉冲的附图标记与图 1B 或图 2 中的各端子的附图标记对应。并且,图 3A 和图 3B 将要被供给到参考信号供给布线 113 的参考信号示出为斜坡信号电压。此外,还示出包含于列读出电路 124 中的每一个列读出电路中的积分器电路 125 的输出。顺便说一句,假定图 1B 和图 2 所示的开关通过高电平的输入信号被接通,即,被置于其导通状态中,并且开关通过低电平的输入信号被关断,即,被置于其非导通状态中。并且,关于图 1B 中的选择开关 112,通过脉冲的高电平或低电平而连接的路径分别由“H”或“L”表示。

[0028] 假定在像素信号的读出操作之前已经过了预定的曝光时间,并且,在光电二极管 101 中累积通过光电转换获得的电荷。此外,假定输入选择开关 112 被连接在放大 MOS 晶体管 104 和垂直输出线 106 之间。在本说明书中,从垂直扫描电路 123 向像素 100 供给脉冲

PRES、PTX 和 PSEL。

[0029] 首先,在时刻 t_1 ,像素复位脉冲 PRES 从高电平变为低电平,由此释放放大 MOS 晶体管 104 的栅极的复位状态。此时,刚刚终止复位之后的电压(即,与暗状态对应的电压)被保持在与栅电极连接的浮置扩散区域(以下称为 FD 区域)的电容器(以下称为 CFD)中。此外,在时刻 t_1 ,积分开始信号 ENIT 变为高电平,由此设定 RS 锁存器(latch)129。

[0030] 接着,在时刻 t_2 ,当行选择脉冲 PSEL 变为高电平时,通过由放大 MOS 晶体管 104 和恒流源 107 形成的源跟随器电路,在垂直输出线 106 上出现保持在浮置扩散状态中的与暗时间对应的暗输出。另一方面,当脉冲 RES1 在时刻 t_2 变为高电平时,开关 109 被接通,因此,积分器电路 125 中的每一个积分器电路中的运算放大器 120 变为其电压跟随器状态。虽然此时的运算放大器 120 的输出分别包含其特有的偏移分量,但是输出变得与参考电压 VCOR 基本上相同。

[0031] 当脉冲 RES1 在时刻 t_{3a} 从高电平变为低电平时,开关 109 从导通(on)状态变为关断(off)状态,并且,垂直输出线 106 上的暗输出通过输入电容器 108 被钳位。

[0032] 脉冲 RES2 在紧接着脉冲 RES1 变化之后的时刻 t_{3b} 从高电平变为低电平,并且,开关 111 被关断。然后,在连接电容器 127a 中保持包含暗输出的分量和运算放大器 120 的偏移分量的复位电平。由于比较器 126 的正输入端子(+)处的电势由于假想接地而等于负输入端子(-)的电势,因此,能够在输入到正输入端子中的信号和比较电平(即,经由连接电容器 127b 输入到负端子中的信号)之间进行比较。当输入到正输入端子中的信号和输入到负输入端子中的信号之间的差值电压为正时,比较器 126 进行操作,以便从正输出端子输出高电平并且从负输出端子输出低电平。另一方面,当差值电压为负时,比较器 126 进行操作,以便从负输出端子输出高电平并且从正输出端子输出低电平。

[0033] 接着,传送脉冲 PTX 在从时刻 t_4 到时刻 t_5 的时段中变为高电平,由此导通传送 MOS 晶体管 102,并且,累积于光电二极管 101 中的电荷被传送到放大 MOS 晶体管 104 的栅极的节点。在本说明书中,要被传送的电荷是电子。如果传送的电荷的绝对值由 Q 表示,那么放大 MOS 晶体管 104 的栅极电势降低 Q/CFD ,并且,垂直输出线 106 的电势也根据栅极电势的降低而改变。此时的垂直输出线的电势被称为照明状态的输出。如果源跟随器电路的增益由 G_{sf} 表示,那么来自暗输出的垂直输出线 106 的电势 V_{v1} 的变化量 ΔV_{v1} 可由下式表示:

$$[0034] \quad \Delta V_{v1} = -(Q/CFD) \times G_{sf} \quad (\text{式 } 1)$$

[0035] 由包含运算放大器 120、输入电容器 108 和反馈电容器 121 的反相放大器电路放大垂直输出线 106 的电势变化,并且,由下式表示的信号 V_s 被保持在反馈电容器 121 中。

$$[0036] \quad V_s = (Q/CFD) \times G_{st} \times (C_0/C_f) \quad (\text{式 } 2)$$

[0037] 这里, C_0 表示输入电容器 108 的电容值, C_f 表示反馈电容器 121 的电容值。并且,反相放大器电路的增益为 $-C_0/C_f$ 。

[0038] 然后,在时刻 t_6 ,操作进入执行信号 V_s 的 A/D 转换的步骤。首先,输入选择开关 112 被切换到参考信号供给布线 113 侧。作为参考信号的用于高次位转换的阶梯状的斜坡上升(ramp-up)信号从参考信号产生电路 140 被供给到参考信号供给布线 113。虽然这里使用具有与将在后面描述的信号 ADCK 同步地阶梯状并且单调变化的信号电平的信号作为斜坡上升信号,但是,例如可以使用具有不是阶梯状变化而是平滑并且单调变化的信号电

平的信号作为斜坡上升信号。顺便说一句,单调变化意味着,例如,当电平阶梯状上升时,信号的电平不变为降低的方向。即,当信号单调变化时,它可包含其中电平不随时间的过去而变化的时段。如图4所示,参考信号产生电路140包含开关和电容器积分器。在进行高次位的转换时,脉冲USEL变为高电平,并且,脉冲LSEL变为低电平,由此产生每个信号ADCK的周期增大 $(Cr1/Cr3) \times VREF$ 的斜坡上升信号。另一方面,在进行低次位的转换时,脉冲LSEL变为高电平,并且,脉冲USEL变为低电平,由此产生斜坡下降信号,该斜坡下降信号是降低 $(Cr2/Cr3) \times VREF$ 的另一参考信号。即,斜坡下降信号和斜坡上升信号的信号电平的变化方向彼此不同。并且,通过施加脉冲RES1的高电平,电容器Cr3的电荷可被复位以被初始化。虽然这里示出输入与向列读出电路124供给的脉冲RES1相同的脉冲的情况,但是,可以向参考信号产生电路140输入与输入到列读出电路124的脉冲不同的脉冲。虽然这里使用具有与信号ADCK同步地阶梯状并且单调变化的信号电平的信号作为斜坡下降信号,但是,例如可以使用具有不是阶梯状变化而是平滑并且单调变化的信号电平的信号作为斜坡上升信号。顺便说一句,单调变化意味着,例如,当电平阶梯状上升时,电平不变为降低的方向。即,可包含其中电平不随时间的过去而变化的时段。

[0039] 当用于高次位转换的斜坡上升信号从时刻 t_6 被输入到积分器电路125时,开始积分。用于高次位转换的斜坡上升信号以 $-(C0/Cf)$ 的增益被反相放大,并且,积分器电路125的输出因此对于信号ADCK的每个时钟降低 $(C0/Cf) \times (Cr1/Cr3) \times VREF$ 。积分器电路125的输出经由连接电容器127a被输入到比较器126的正输入端子。由于在时刻 t_{3b} 采样的复位电平被保持在连接电容器127a中,因此,只有通过从积分器电路125的输出减去复位电平而获得的变化的电平被输入到比较器126。即,即使构成积分器电路125的元件不具有理想的特性,积分器电路125的偏移分量也不被输入到比较器126,因此可执行具有高精度的A/D转换。将经由连接电容器127a被输入到比较器126的正输入端子的信号的变化电平与经由连接电容器127b被输入到比较器126的负输出端子的参考电压相比较。然后,在积分器电路125的输出变得小于复位电平时的时刻 t_7 输出锁存信号latch1。锁存信号latch1被传送到高次位存储器130,并且,在此时从用于高次位的计数器132向高次位存储器130供给的计数器值被取入到高次位存储器130中。同时,锁存信号latch1也被供给到RS锁存器129的复位端子以停止积分器电路125的积分操作。假定此时的计数器值为CU,则在积分操作期间,输出降低 $CU \times (C0/Cf) \times (Cr1/Cr3) \times VREF$,并且,导致如下状态: $CU \times (C0/Cf) \times (Cr1/Cr3) \times VREF - V_s$ 作为残留电压被保持在反馈电容器121中。积分操作停止的时刻根据各列中的像素信号 V_s 而不同。在所有的列的积分操作结束之后,脉冲USEL变为低电平,并且,用于高次位的计数器停止。

[0040] 随后,在时刻 t_8 ,脉冲LSEL变为高电平,并且,脉冲USEL变为低电平,并且,执行低次位的A/D转换的步骤开始。从参考信号产生电路140向积分器电路125供给用于低次位的转换的斜坡下降信号,所述用于低次位的转换的斜坡下降信号具有与用于执行高次数字位的转换的斜坡上升信号相反的极性和降低 $(Cr2/Cr3) \times VREF$ 的电平。积分开始信号ENINT被再次输入,并且,积分器电路125中的积分操作开始。用于低次位的转换的斜坡下降信号以 $-(C0/Cf)$ 的增益被反相放大,并且,积分器电路125的输出对于信号ADCK的每个时钟增大 $(C0/Cf) \times (Cr2/Cr3) \times VREF$ 。在比较器126中,将积分器电路125的输出与保持在连接电容器127a中的复位电平相比的变化的电平与经由连接电容器127b输入到比较器

126 中的参考电平相比较。然后,在积分器电路 125 的输出变得大于参考电压的时刻 t_9 ,输出锁存信号 latch2。锁存信号 latch2 被传送到低次位存储器 131,并且,此时从用于低次位的计数器 133 向低次位存储器 131 供给的计数器值被取入到低次位存储器 131 中。同时,锁存信号 latch2 也被供给到 RS 锁存器 129 的复位端子,以停止积分器电路 125 的积分操作。积分操作的停止不是必需的。并且,在该时间点,残差变得小于用于低次位转换的单位积分量,即,小于与 1LSB 对应的积分量。

[0041] 在通过 $N/2$ 位的高次数字和 $N/2$ 位的低次数字的两个阶段执行 N 位数据的 A/D 转换的情况下,用于高次位转换的单位积分量与用于低次位转换的单位积分量的比率在理想情况下必须为 $2^{N/2}$ 。另一方面,本实施例的电路中的用于高次位转换的单位积分量与用于低次位转换的单位积分量的比率由下式确定。

$$[0042] \quad ((C_0/C_f) \times (C_{r1}/C_{r3}) \times V_{REF}) / ((C_0/C_f) \times (C_{r2}/C_{r3}) \times V_{REF}) = C_{r1}/C_{r2}$$

[0043] (式 3)

[0044] 即,不管设置在各列中的电容器 C_0 和 C_f 的值如何,该比率均只由参考信号产生电路 140 中的 C_{r1} 和 C_{r2} 的电容值之间的比率确定。因此,可以减小常规上成为问题的列之间的误差。存在这样的一般趋势:即,随着电容器元件的尺寸变大,即电容值变大,电容器的相对精度提高。与尺寸受像素间距限制的设置在各列读出电路 124 中的电容器 C_0 和 C_f 相比,设置在参考信号产生电路 140 中的电容器 C_{r1} 和 C_{r2} 的电容值可很容易地被增大,并且,在能够提高 A/D 转换的精度的方面是有利的。

[0045] 此外,如果 A/D 转换的分辨率 N 相对较小,那么还能够通过增大电容器 C_{r1} 和 C_{r2} 而消除对校正的执行。在这种情况下,可通过用加法器电路 138 将存储在高次位存储器 130 和低次位存储器 131 中的 A/D 转换结果相加在一起,获得经转换的 N 位数字值。如果用于低次位的计数器电路 133 是递增计数器,那么执行减法处理。作为替代方案,用于低次位的计数器电路 133 可被配置为递减计数器,以通过加法(或减法)电路 138 执行加法(或减法)处理。

[0046] 并且,本实施例特有的特征是还通过列读出电路 124 中的积分器电路 125 以 C_0/C_f 的增益放大像素信号 V_s ,因此在 A/D 转换之后的结果中不出现 C_0/C_f 的比率的影响。即,可以获得在列之间具有小的增益误差的优异的图像信号。

[0047] 顺便提及,虽然在本实施例中对于多个列共用计数器电路 132 和 133,但是,可以独立地对于各列设置计数器电路 132 和 133。

[0048] 例如,如果固态成像装置被实现为使得如果在高次位转换时向用于高次位的计数器电路 132 的时钟输入供给普通信号 ADCK,并且,如果在低次位转换时向时钟输入供给用于低次位的计数器电路 133 的进位信号,那么可以执行减去残差的处理。

[0049] 虽然在图 3A 的情况下输入与信号 ADCK 同步地阶梯状改变的信号作为参考信号,但是,例如,参考信号可以是如图 3B 所示的以斜率变化的信号。

[0050] (第二实施例)

[0051] 将参照图 5A 和图 5B 描述可应用本发明的根据第二实施例的固态成像装置。本实施例的固态成像装置适于具有相对高分辨率的列 A/D 形式。图 5A 是示出固态成像装置的概要的框图,图 5B 示出固态成像装置的等效电路的一部分。第二实施例与第一实施例的不同之处在于,它还包含测量电路 150,该测量电路 150 用于测量高次位转换时间段的单位积分

量与低次位转换时间段的单位积分量的比率,该比率由参考信号产生电路 140 确定,并且,第二实施例还包含校正电路 151,该校正电路 151 基于测量结果执行校正。并且,低次位存储器 131a 从第一实施例中的列读出电路 124 的 $N/2$ 位变为 $(N/2)+1$ 位,添加了冗余位。测量电路 150 具有与读出像素信号的列读出电路 124 类似的配置,该电路 124 已关于第一实施例被描述,但是,测量电路 150 被配置为没有输入选择开关 112 并且被配置为仅接收参考信号。并且,测量电路 150 省略高次位存储器 130。并且,测量电路 150 不包含产生锁存信号 latch1 的电路,但是包含用于产生锁存信号 latch3 的新添加的一位 (one-bit) 计数器 152。顺便提及,这里将假定像素的配置与第一实施例的像素的配置相同而给出描述。

[0052] 图 6 示出包含测量电路 150 的固态成像装置的操作时序。在本实施例中,测量电路 150 与读出普通像素信号的列读出电路 124 的操作并行地执行测量。在从时刻 t_1 到时刻 t_6 的像素信号读出时段中,测量电路 150 仅执行基于脉冲 RES1 的积分器电路 125 的复位操作和基于脉冲 RES2 的通过比较器 126 进行的复位电平采样。在时刻 t_6 ,用于高次位转换的参考信号被输入,并且,与列读出电路 124 类似地开始积分,但是,在一个时钟之后的时刻 t_{10} ,通过一位计数器 152 停止积分操作。因此,在反馈电容器 121 中保持刚好等于高次位转换的单位积分量的电荷。

[0053] 随后,在低次位的转换步骤(该步骤从时刻 t_8 开始)中积分的高次位转换的单位积分量经受 A/D 转换。在为其中高次位转换时间段的单位积分量超过作为理想值的 $(N/2) \times \text{LSB}$ 的情况作准备时,低次位存储器 131a 变为 $(N/2)+1$ 位,所述 $(N/2)+1$ 位包含向列读出电路 124 中的低次位存储器 131 的 $N/2$ 位中添加的冗余位。

[0054] A/D 转换的结果在锁存信号 latch2 被输出的时刻 t_9 被写入低次位存储器 131a 中,并且进一步被输入到校正电路 151 中。来自列读出电路 124 的低次位的 A/D 转换的结果被输入到校正电路 151 中,并且,基于来自测量电路 150 的测量结果执行对其的校正。校正之后的低次位的 A/D 转换结果在加法器电路 138 中与高次位的 A/D 转换的结果合成,并且成为 A/D 转换输出,即,数字输出。

[0055] 描述本实施例特有的特征。在本实施例中,测量电路 150 测量用于高次位转换的积分量与用于低次位转换的积分量的比率的误差,该误差由参考信号产生电路 140 产生。校正电路 151 校正 A/D 转换结果,由此使得能够获得具有较高线性精度的 A/D 转换输出。

[0056] 并且,在本实施例的固态成像装置中,列读出电路 124 执行 A/D 转换的时段和测量电路 150 执行测量的测量时段相互重叠。因此,例如,如果高次位转换的单位积分量与用于低次位转换的单位积分量的比率依赖于温度而变化,那么依赖于温度而出现的影响可被依次校正。因此,对于环境的变化,可以以高精度稳定地执行 A/D 转换。顺便提及,当然可在紧接着通电之后或者在开始拍摄的早期阶段中执行对用于高次位转换的积分量与用于低次位转换的积分量的比率的测量,并且,可通过将积分时间加长 2 个或更多个时钟来测量该比率。

[0057] 顺便提及,虽然在本实施例中执行对来自列读出电路 124 的数字信号的校正,但是,也能够执行对参考信号产生电路 140 的校正。例如,在如图 4 所示那样配置的参考信号产生电路 140 中,通过实现能够微调电容器 Cr2 或 Cr1 的值的电容器阵列并且控制其连接,可以校正用于高次位转换的单位积分量与用于低次位转换的单位积分量的比率。

[0058] 并且,在图 1B 和图 5 所示的配置例子中,连接电容器 127b 与比较器 126 的负输入

端子连接,该连接电容器 127b 具有与连接电容器 127a 相等的电容值,并且被设置为用于调整负输入端子和正输入端子之间的对称性。因此,如果不特别要求对称性,那么连接电容器 127b 可被省略。

[0059] 虽然在本实施例中例示以便描述了阶梯状改变的参考信号,但是,与第一实施例类似,参考信号可以是以斜率改变的参考信号。

[0060] (第三实施例)

[0061] 图 7 是示出使用前述实施例中的每一个实施例的应用本发明的固态成像装置的成像系统 1000 的配置的图。1001 表示用作透镜的保护的挡板,并且,该挡板还用作主开关,1002 表示透镜,该透镜是用于在固态成像装置 1004 上提供对象的光学图像的光学系统。可通过光阑 1003 改变穿过透镜 1002 的光的量。固态成像装置 1004(与在前述实施例中的每一个实施例中描述的固态成像装置对应)将由透镜 1002 形成的光学图像转换成图像数据。信号处理单元 1007 执行对从固态成像装置 1004 输出的图像数据的各种校正以及对数据的压缩。定时产生器 1008 向信号处理单元 1007 输出各种定时信号。顺便提及,电路 1007 和 1008 中的每一个可以与固态成像装置 1004 在同一芯片上形成。成像系统 1000 包含:总体控制算术运算单元 1009,用于控制各种运算和成像系统 1000 的总体;存储器单元 1010,用于暂时存储图像数据;和控制记录介质的接口单元 1011,用于执行记录介质的记录或读出。并且,成像系统 1000 包含:记录介质 1012,用于执行图像数据的记录或读出,半导体存储器等可向其连附和从其移除;和外部接口(I/F)单元 1013,用于执行与外部计算机等的通信。

[0062] 接着,描述图 7 所示的成像系统 1000 的操作。当挡板 1001 被打开时,主电源被接通,然后,诸如总体控制算术运算单元 1009 之类的控制系统的电源被接通。并且随后,诸如固态成像装置 1004 之类的拍摄系统电路的电源被接通。

[0063] 然后,执行控制曝光量的操作。总体控制算术运算单元 1009 打开光阑 1003,并且,此时从固态成像装置 1004 输出的信号被输入到信号处理单元 1007 中。信号处理单元 1007 使得总体控制算术运算单元 1009 执行用于基于该信号而获得曝光的操作。基于该操作的结果确定对象的亮度,并且,总体控制算术运算单元 1009 控制光阑。可通过例如比较该操作结果与事先存储在总体控制算术运算单元 1009 中的数据来执行该确定。

[0064] 然后,基于从固态成像装置 1004 输出的信号,总体控制算术运算单元 1009 提取高频分量,以执行获得从成像系统 1000 到对象的距离的操作。然后,总体控制算术运算单元 1009 驱动透镜 1002,并确定透镜 1002 在该状态下是否对焦。当总体控制算术运算单元 1009 确定透镜 1002 未对焦时,总体控制算术运算单元 1009 再次驱动透镜 1002 以执行距离测量。可通过例如事先存储在总体控制算术运算单元 1009 中的数据的比较来执行该确定。

[0065] 然后,在确定对焦之后,主曝光开始。当曝光结束时,从固态成像装置 1004 输出的图像信号由信号处理单元 1007 处理,然后由总体控制算术运算单元 1009 保持在存储器单元 1010 中。然后,在总体控制算术运算单元 1009 的控制下,保持在存储器单元 1010 中的数据经由控制记录介质的 I/F 单元 1011 被记录在诸如半导体存储器之类的可移除记录介质 1012 中。此外,可直接经由外部 I/F 单元 1013 向计算机等输入数据。

[0066] 上述的实施例均是说明性的实施例,并且,在不背离本发明的实质和范围的前提下,可以改变实施例的具体配置。

[0067] (其它)

[0068] 在上述的实施例中描述的参考信号产生电路 140 不限于具有图 4 所示的配置的电路。该电路可被任意地配置,只要它可供给具有沿彼此不同的方向改变的信号电平的至少两个参考信号即可。即,可以采用产生三个或更多个不同的参考信号的电路。

[0069] 此外,考虑以下的情况。即,A/D 转换电路的分辨率是 N 位; N 位中的 m 位的高次数字经受基于一个参考信号的 A/D 转换; N 位中的 n 位的低次数字经由基于另一参考信号的 A/D 转换操作。这里, $N = m + n$ 。要用于 n 位的低次数字的 A/D 转换的参考信号的每单位时间段的参考信号的变化量与此时的参考信号的要被用于 m 位的高次数字的 A/D 转换的参考信号的每单位时间段(即每个步骤)的变化量的比率为 $1/2^n$ 。

[0070] 此外,虽然在上述的实施例中仅示出其中一个参考信号产生电路共同地向所有 A/D 转换器供给参考信号的配置,但是,例如,可以设置多个参考信号产生电路,并且,各个参考信号产生电路可向多个不同的 A/D 转换器供给参考信号。更具体地说,可设想实现不同的参考信号产生电路与像素的奇数列和偶数列连接,或者实现不同的参考信号产生电路与像素区域的左侧和右侧连接。

[0071] 虽然已参照示例性实施例描述了本发明,但应理解,本发明不限于公开的示例性实施例。以下的权利要求的范围应被赋予最宽的解释以包含所有的变更方式和等同的结构及功能。

[0072] 本申请要求在 2008 年 3 月 27 日提交的日本专利申请 No. 2008-084109 的权益,在此以引用方式引入其全部内容。

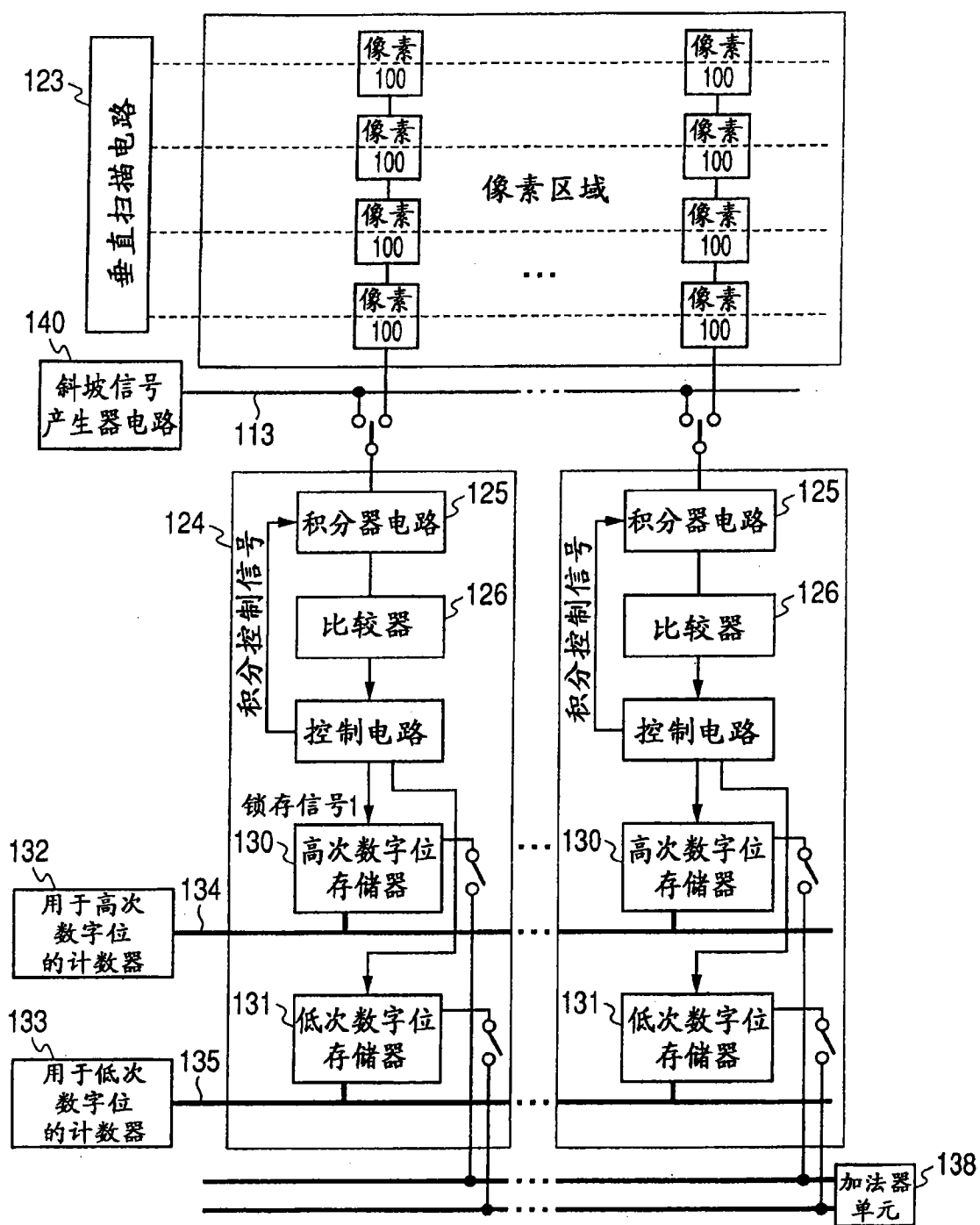


图 1A

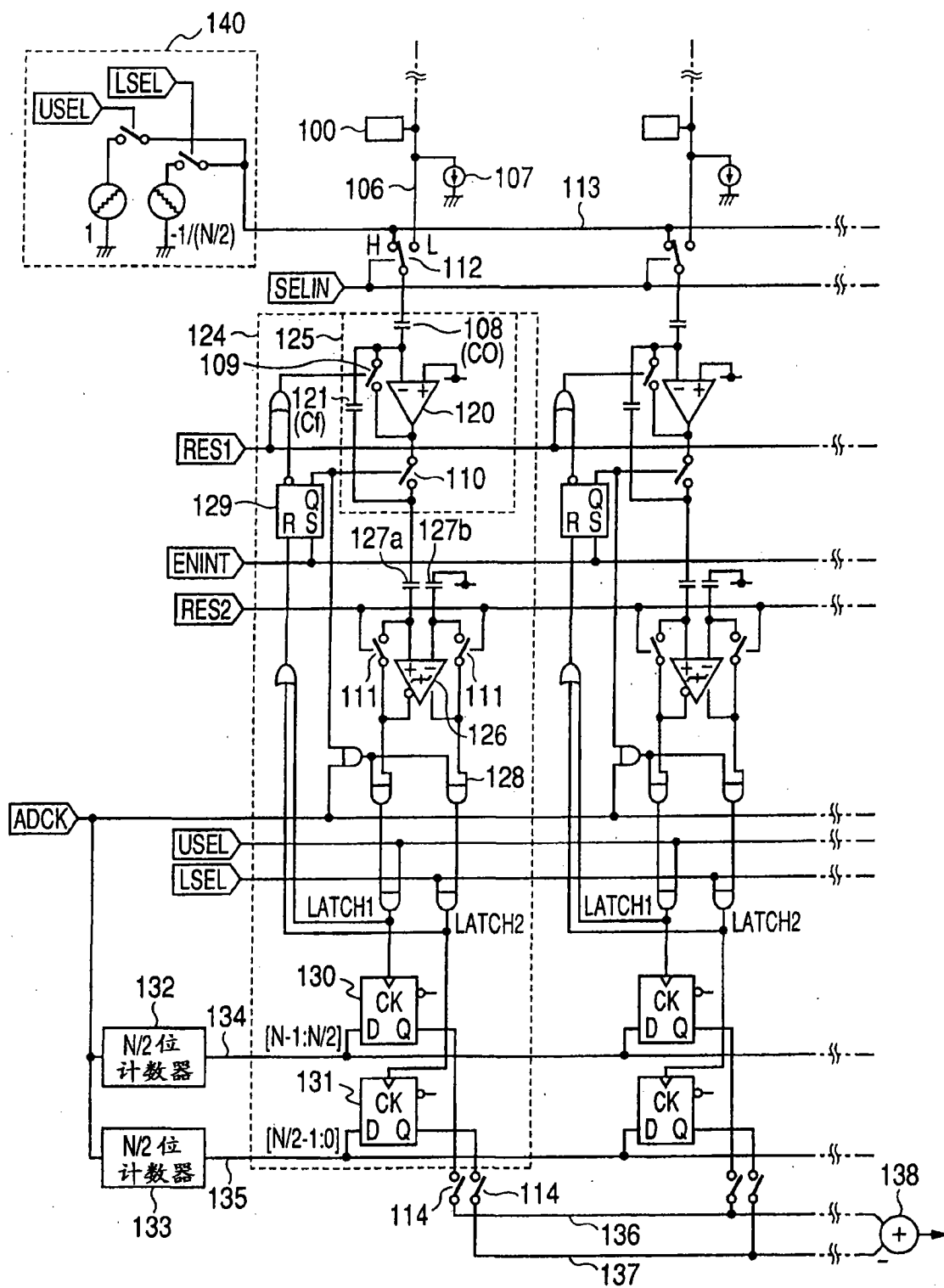


图 1B

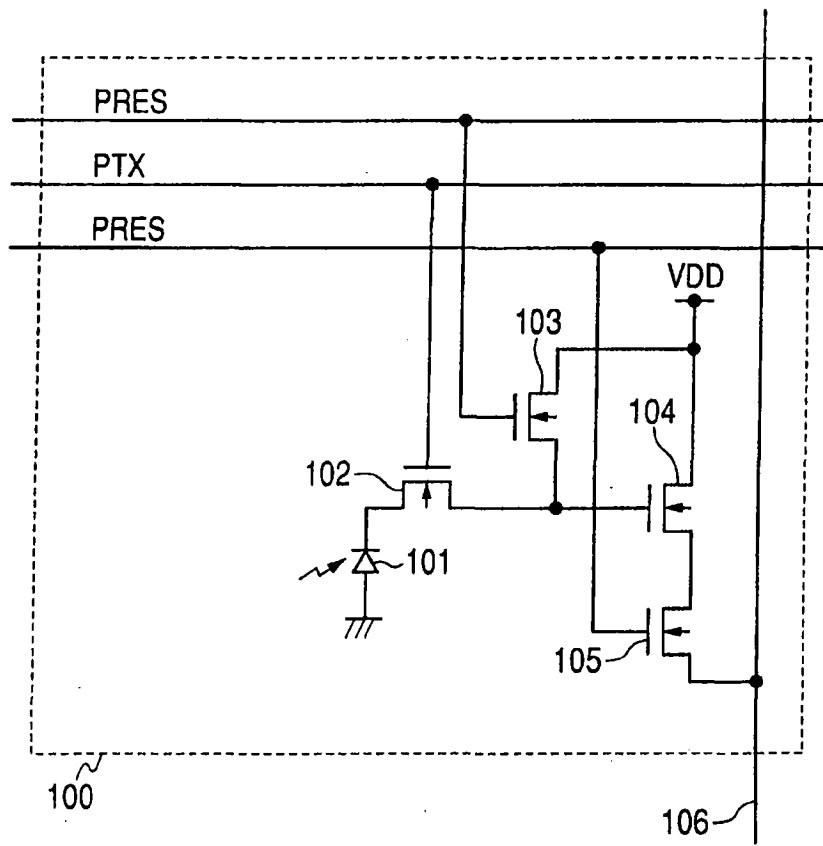


图 2

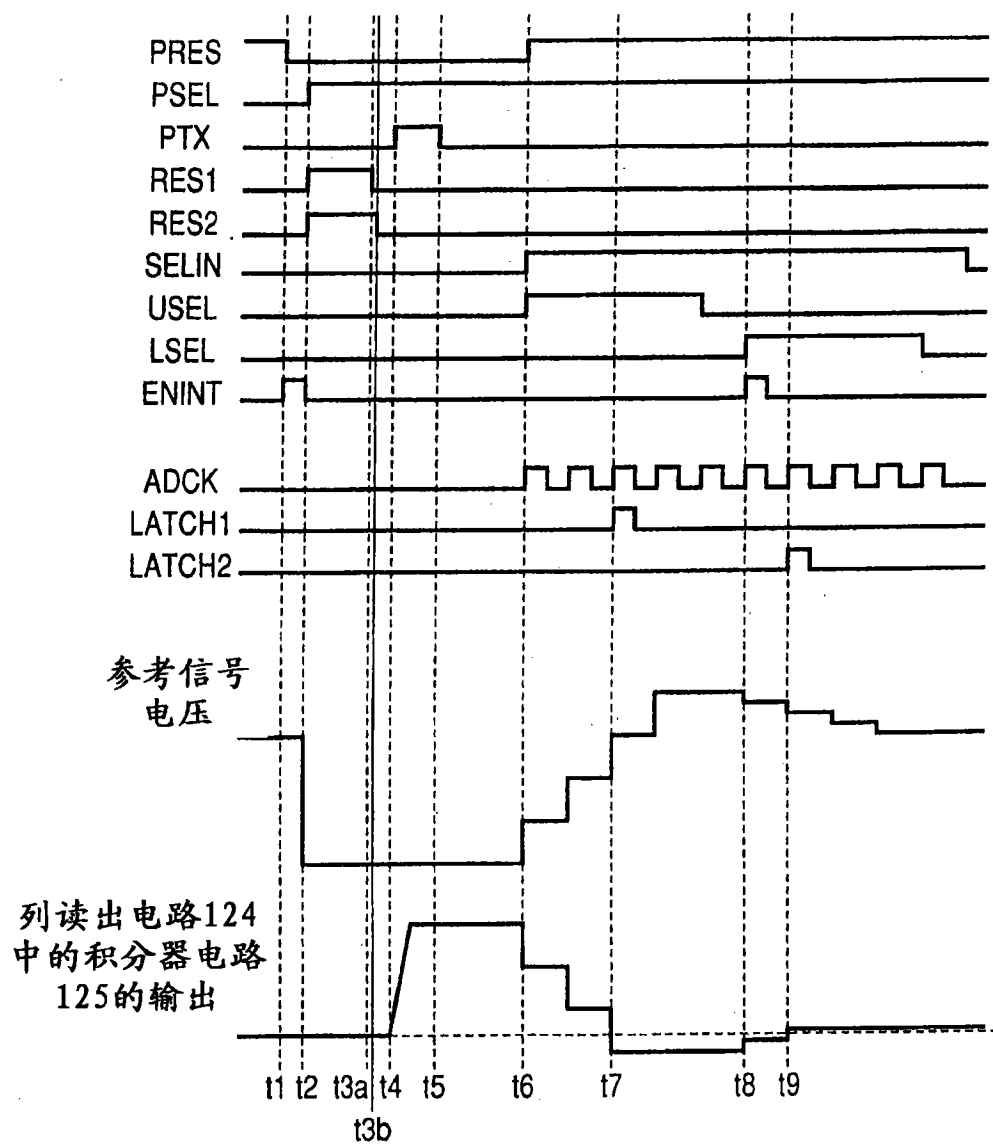


图 3A

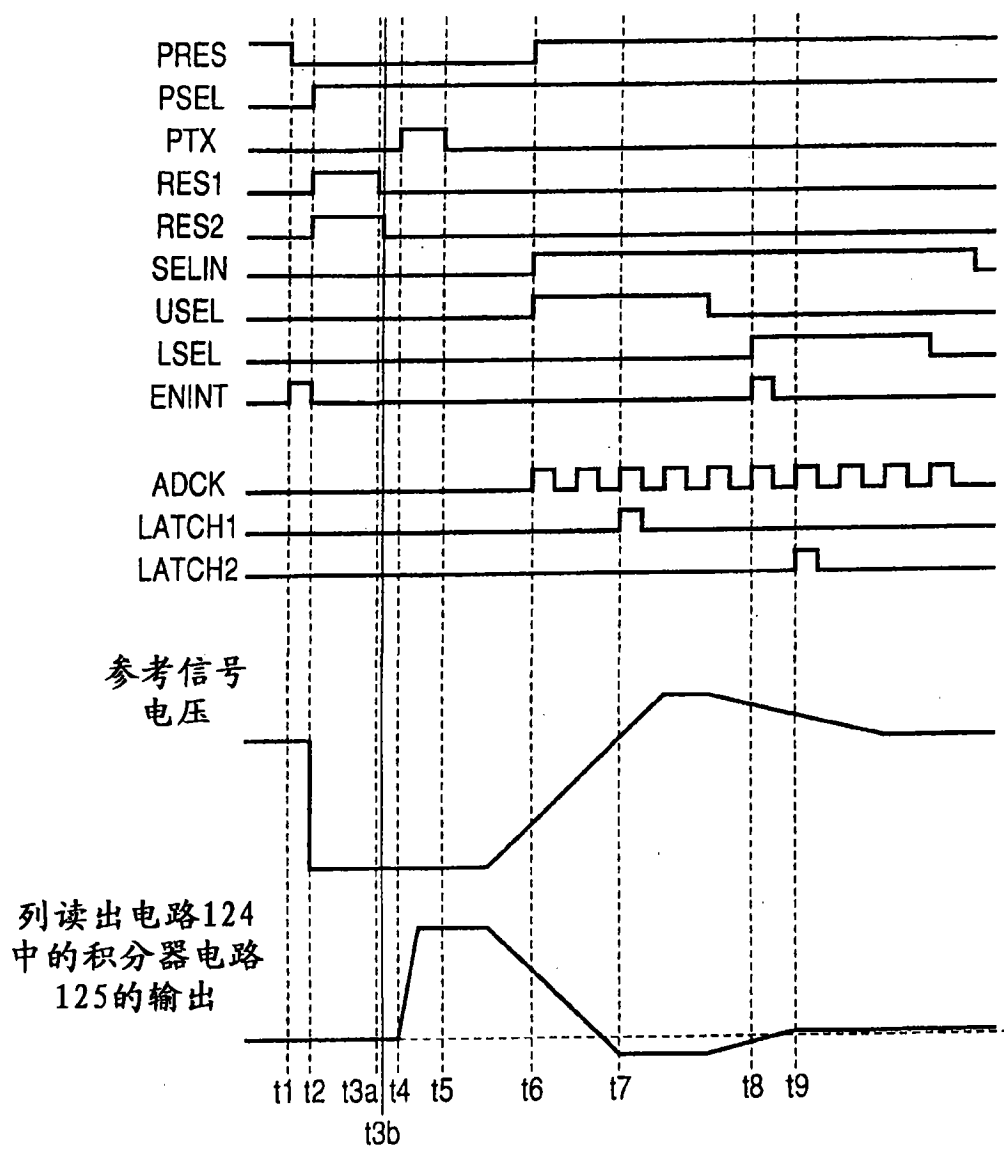


图 3B

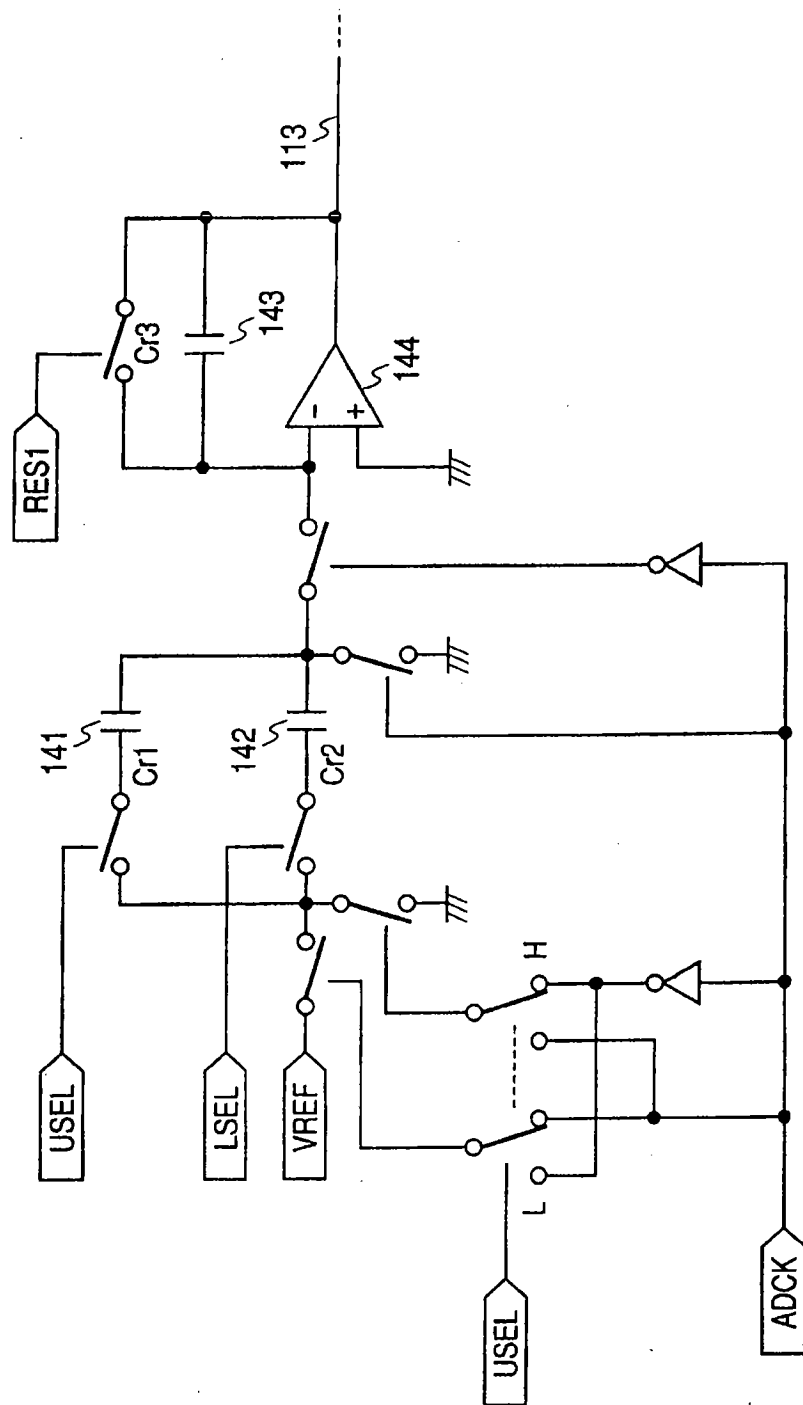


图 4

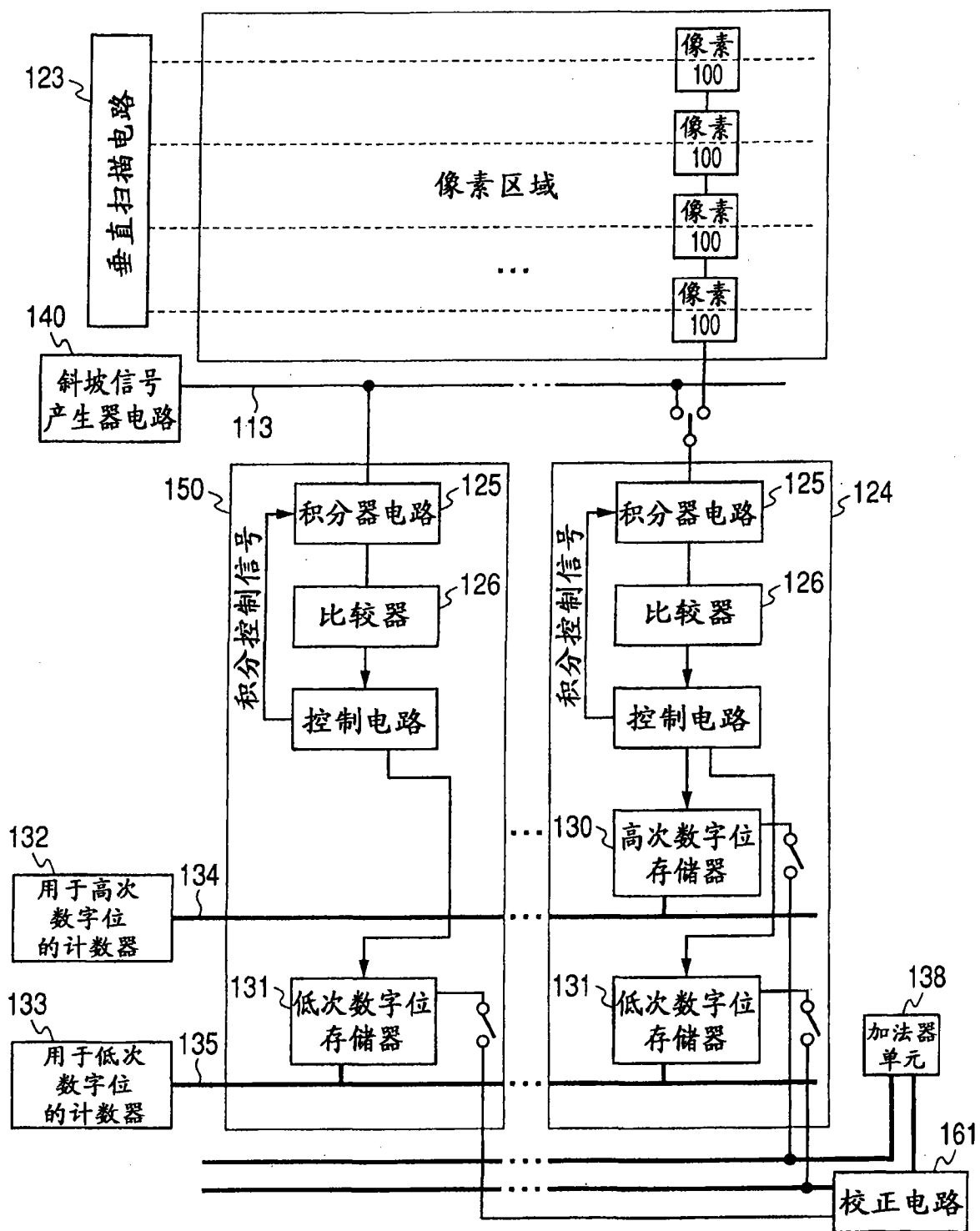


图 5A

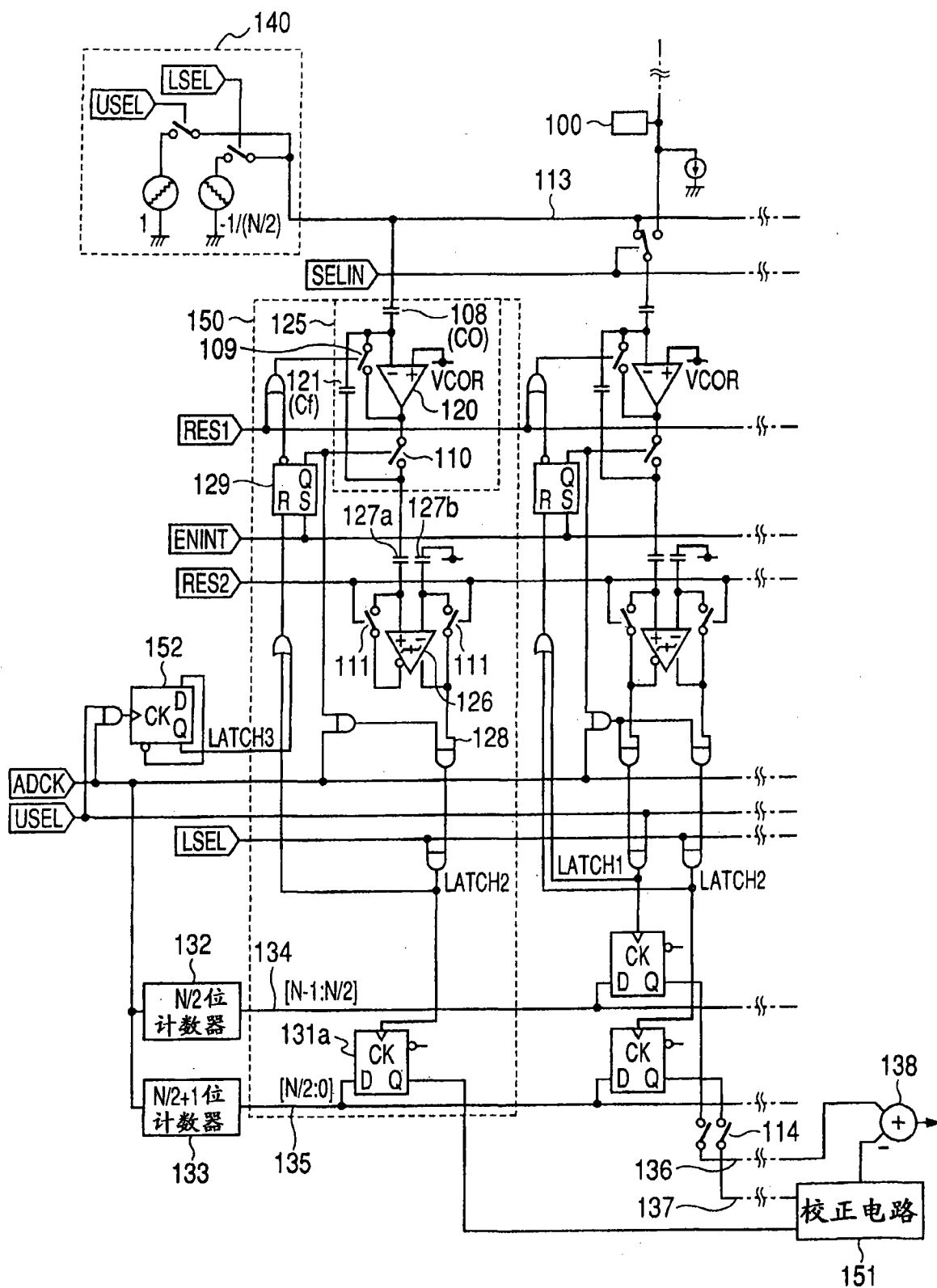


图 5B

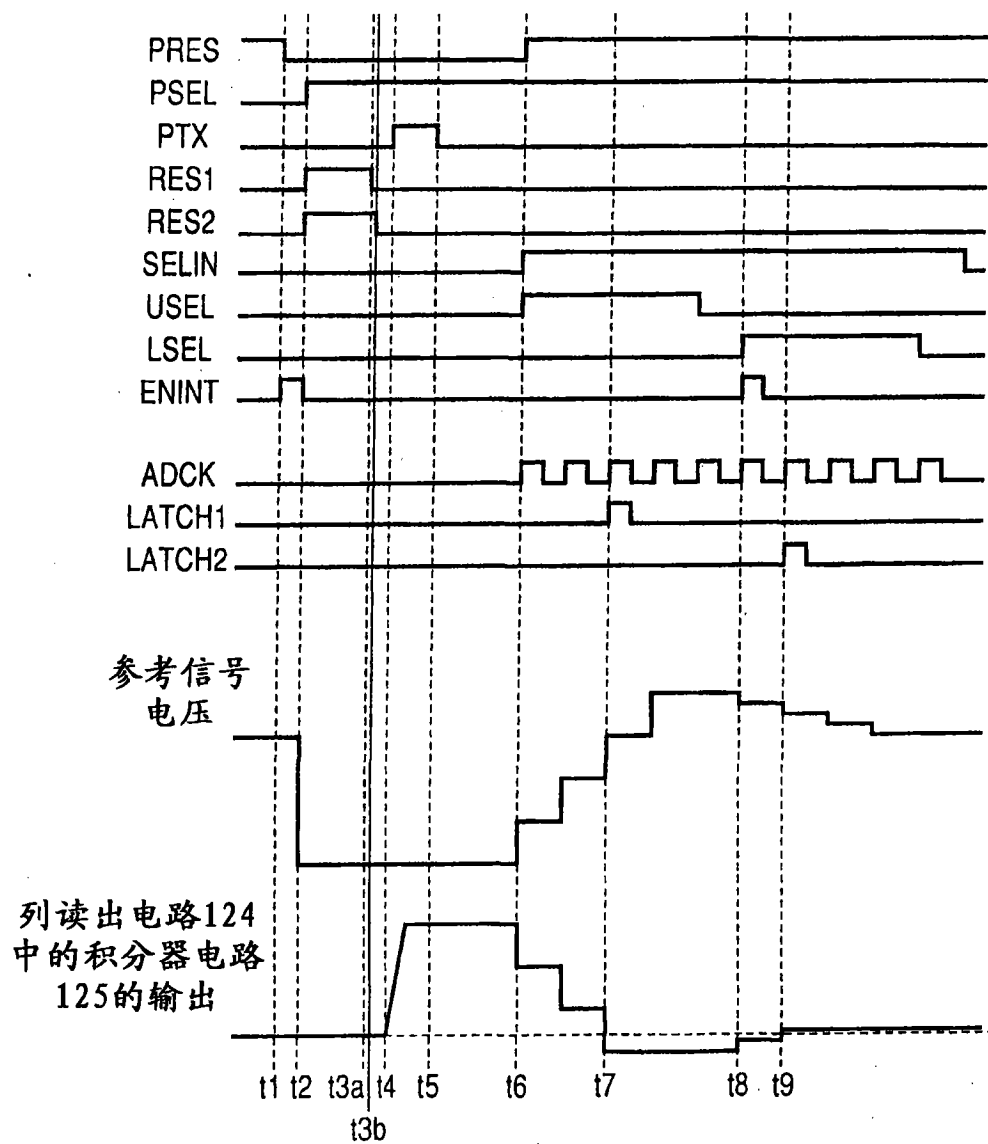


图 6

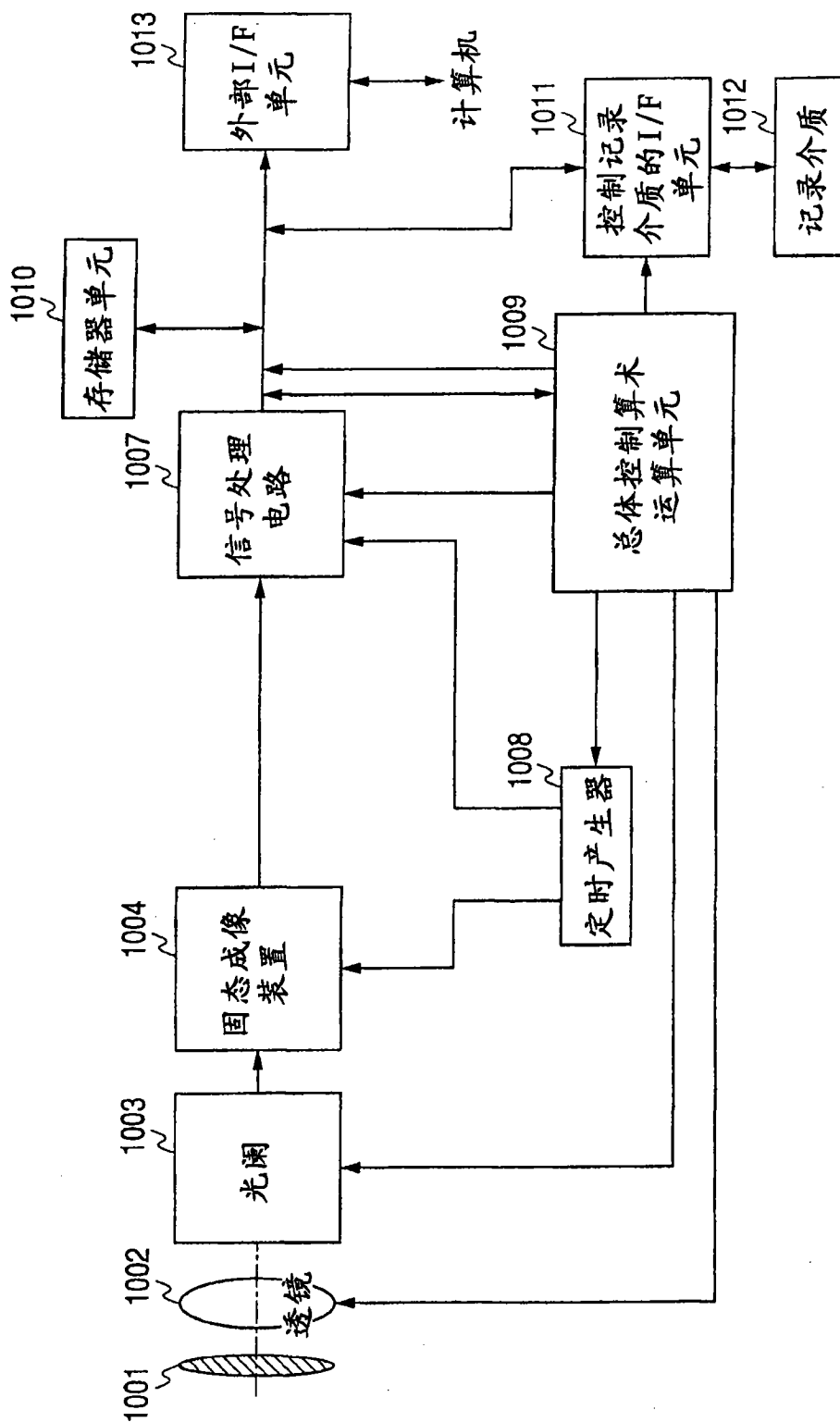


图 7

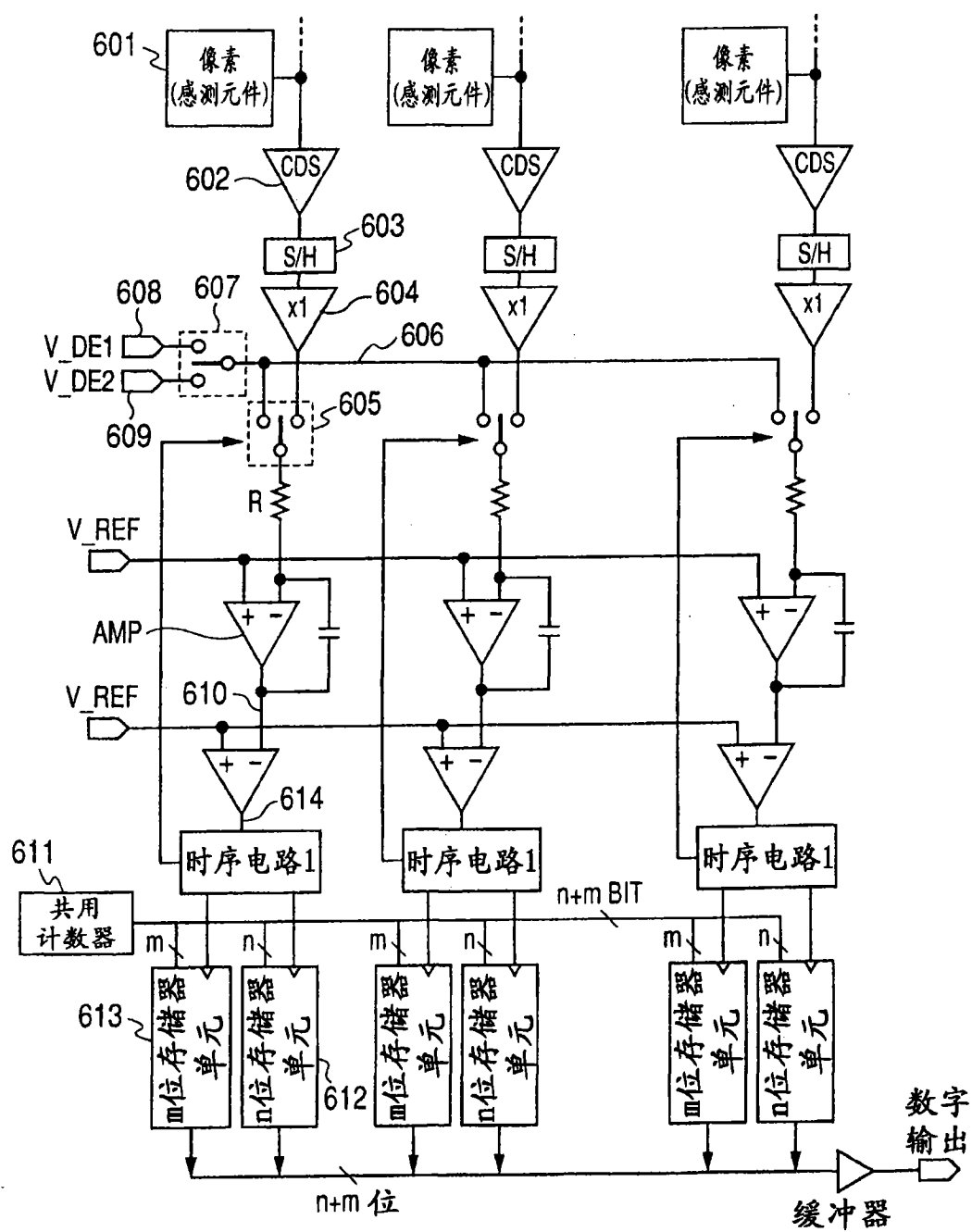


图 9