

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum  
Internationales Büro



(43) Internationales Veröffentlichungsdatum  
23. April 2009 (23.04.2009)

PCT

(10) Internationale Veröffentlichungsnummer  
**WO 2009/049958 A2**

(51) Internationale Patentklassifikation:  
*B81C 1/00* (2006.01)

(21) Internationales Aktenzeichen: PCT/EP2008/061550

(22) Internationales Anmeldedatum:  
2. September 2008 (02.09.2008)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:  
10 2007 048 604.0  
10. Oktober 2007 (10.10.2007) DE

(71) Anmelder (für alle Bestimmungsstaaten mit Ausnahme von US): **ROBERT BOSCH GMBH** [DE/DE]; Postfach 30 02 20, 70442 Stuttgart (DE).

(72) Erfinder; und

(75) Erfinder/Anmelder (nur für US): **FRANKE, Axel** [DE/DE]; Hirseweg 6, 71254 Ditzingen (DE). **TRAUTMANN, Achim** [DE/DE]; Stuttgarter Str. 12, 71229 Leonberg (DE). **FEYH, Ando** [DE/DE]; Nelkenweg 8, 71732 Tamm (DE). **KNIES, Sonja** [DE/DE]; Korntaler Str. 4, 71229 Leonberg (DE).

(74) Gemeinsamer Vertreter: **ROBERT BOSCH GMBH**; Postfach 30 02 20, 70442 Stuttgart (DE).

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IS, JP, KE, KG, KM, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RS, RU, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TJ,

[Fortsetzung auf der nächsten Seite]

(54) Title: COMPOSITE COMPRISING AT LEAST TWO SEMICONDUCTOR SUBSTRATES AND PRODUCTION METHOD

(54) Bezeichnung: VERBUND AUS MINDESTENS ZWEI HALBLEITERSUBSTRATEN SOWIE HERSTELLUNGSVERFAHREN

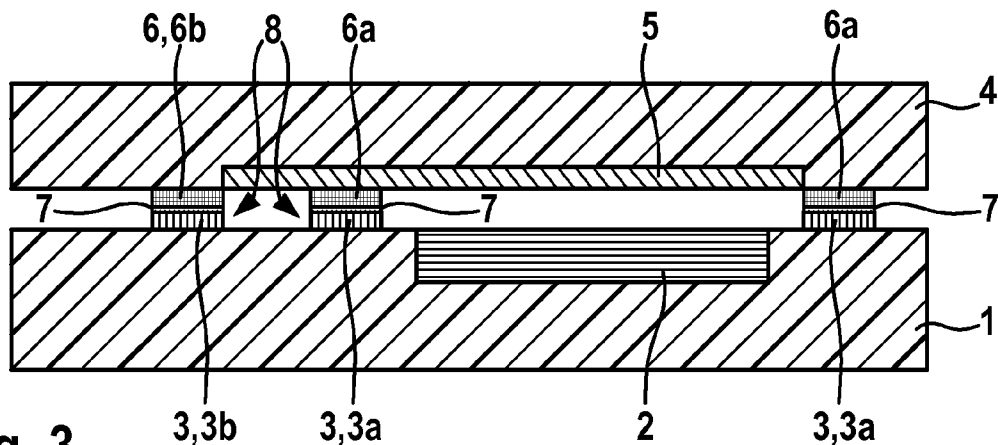


Fig. 3

(57) Abstract: The invention relates to a composite (1) comprising a first semiconductor substrate (4) having at least one MEMS-component (2) and at least one second semiconductor substrate (4), wherein at least one layer (6) comprising germanium is bonded eutectically with at least one layer (3) comprising aluminum. According to the invention, the layer (3) comprising aluminum is provided on the first semiconductor substrate (1) and the layer (6) comprising germanium on the second semiconductor substrate (4). The invention further relates to a production method for a composite (1).

(57) Zusammenfassung: Die Erfindung betrifft einen Verbund (1) aus einem ersten, mindestens ein MEMS-Bauelement (2) aufweisenden Halbleiter substrat (1) und mindestens einem zweiten Halbleitersubstrat (4), wobei mindestens eine Germanium enthaltende Schicht (6) eutektisch mit mindestens einer Aluminium enthaltenden Schicht (3) verbunden ist. Erfindungsgemäß ist vorgesehen, dass die Aluminium enthaltende Schicht (3) auf dem ersten Halbleitersubstrat (1) und die Germanium enthaltende Schicht (6) auf dem zweiten Halbleitersubstrat (4) vorgesehen ist. Ferner betrifft die Erfindung ein Herstellungsverfahren für ein Verbund (1).



WO 2009/049958 A2



TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MT, NL, NO, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

**(84) Bestimmungsstaaten** (*soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart*): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), europäisches (AT, BE, BG, CH, CY, CZ, DE, DK,

**Veröffentlicht:**

— *ohne internationalen Recherchenbericht und erneut zu veröffentlichen nach Erhalt des Berichts*

5 Verbund aus mindestens zwei Halbleitersubstraten sowie Her-  
stellungsverfahren

Stand der Technik

Die Erfindung betrifft einen Verbund aus mindestens zwei  
10 Halbleitersubstraten gemäß dem Oberbegriff des Anspruchs 1  
sowie ein Verfahren zum Herstellen eines Verbundes aus min-  
destens zwei Halbleitersubstraten gemäß Anspruch 9.

Aus der US 2006/0208326 A1 ist ein Verbund aus einem min-  
15 destens ein MEMS-Bauelement aufweisenden Halbleitersubstrat  
und einem ein CMOS-Bauelement aufweisenden zweiten Halblei-  
tersubstrat bekannt. Dabei besteht eine eutektische Verbin-  
dung zwischen einer auf dem ersten Halbleitersubstrat vor-  
gesehenen Germanium-Schicht und einer korrespondierenden,  
20 auf dem zweiten Halbleitersubstrat vorgesehenen Aluminium-  
Schicht. Durch die eutektische Verbindung zwischen der Ger-  
manium-Schicht und der Aluminium-Schicht wird eine hohe  
Bondstärke des Verbundes realisiert. Nachteilig bei dem be-  
kannten Verbund ist jedoch, dass die Germanium-Schicht auf  
25 dem MEMS-Halbleitersubstrat bei dessen Herstellung aufwen-  
dig geschützt werden muss, da die Germanium-Schicht vor ei-  
nem notwendigen Trench-Prozess aufgebracht wird, bei dem  
Germanium im gleichen Maße ätzbar ist wie das Halbleiter-  
substratmaterial.

Offenbarung der Erfindung

Technische Aufgabe

Der Erfindung liegt daher die Aufgabe zugrunde, einen im  
5 Hinblick auf eine einfache Fertigbarkeit optimierten Verbund aus mindestens zwei Halbleitersubstraten vorzuschlagen, von denen mindestens eines ein MEMS-Bauelement trägt. Ferner besteht die Aufgabe darin ein entsprechend optimiertes, d. h. einfaches Herstellungsverfahren für einen derartigen  
10 Verbund vorzuschlagen.

Technische Lösung

Diese Erfindung wird hinsichtlich des Verbundes mit dem  
15 Merkmal des Anspruchs 1 und hinsichtlich des Herstellungsverfahrens mit den Merkmalen des Anspruchs 9 gelöst. Vorteilhafte Weiterbildungen der Erfindung sind in den Unteransprüchen angegeben. In den Rahmen der Erfindung fallen auch sämtliche Kombinationen aus zumindest zwei von in der  
20 Beschreibung, den Ansprüchen und/oder den Figuren offenbarten Merkmalen. Zur Vermeidung von Wiederholungen sollen rein vorrichtungsgemäß offenbarte Merkmale auch als verfahrensgemäß offenbart gelten und beanspruchbar sein. Ebenso sollen rein verfahrensgemäß offenbarte Merkmale als vor-  
25 richtungsgemäß offenbart gelten und beanspruchbar sein.

Der Erfindung liegt der Gedanke zugrunde, die mindestens eine, Aluminium enthaltende Schicht auf dem ersten, mindestens ein MEMS-Bauelement aufweisenden Halbleitersubstrat  
30 und die mindestens eine, Germanium enthaltende Schicht auf dem zweiten Halbleitersubstrat anzuordnen bzw. aufzubringen. Unter einem MEMS-Bauelement im Sinne der Erfindung wird ein Bauelement eines so genannten Micro-Electro-Mecha-

nical Systems verstanden. Insbesondere handelt es sich bei dem MEMS-Bauelement um ein mechanisches Bauelement, beispielsweise um einen Sensor oder ein Sensorteil oder um einen Aktor oder ein Aktorteil. Ein nach dem Konzept der Erfindung ausgebildeter Verbund hat herstellungstechnisch gegenüber dem bekannten Verbund entscheidende Vorteile. So wird die mindestens eine, Aluminium enthaltende Schicht auf dem ersten Halbleitersubstrat während eines Trench- oder Opferschichtprozesses zur Herstellung des Halbleitersubstrates, insbesondere des mindestens einen MEMS-Bauelementes, nicht angegriffen, so dass auf einen aufwendigen Schutz der mindestens einen, Aluminium enthaltenden Schicht, die in einem späteren Verbindungsschritt zur Ausbildung einer eutektischen Verbindung zu der mindestens einen Germanium enthaltenden Schicht dient, verzichtet werden kann. Bevorzugt ist eine Ausführungsform, bei der in mehreren voneinander beabstandeten Regionen auf dem Halbleitersubstrat jeweils mindestens eine Aluminium bzw. Germanium enthaltende Schichten aufgebracht sind.

Durch die Ausbildung einer statisch eutektischen Verbindung zwischen der mindestens einen, Germanium enthaltenden Schicht und der mindestens einen, Aluminium enthaltenden Schicht kann eine hermetische Kapselung von MEMS-Bauelementen realisiert werden.

Besonders bevorzugt ist eine Ausführungsform des Verbundes bei der das zweite Halbleitersubstrat mindestens ein ASIC-Bauelement aufweist. Bei einem ASIC-Bauelement handelt es sich um ein Bauelement einer anwendungsspezifischen integrierten Schaltung, auch Custom-Chip genannt. Unter einem ASIC-Bauelement wird dabei im Rahmen der Weiterbildung ein Bauelement der elektronischen Schaltung oder die elektroni-

sche Schaltung als solches verstanden. Beispielsweise handelt es sich bei dem ASIC-Bauelement um einen CMOS-Baustein, also einen complementary metal oxide semiconductor. Das Vorsehen der mindestens einen, Germanium enthaltenden Schicht auf dem zweiten, mindestens ein ASIC-Bauelement enthaltenden Halbleitersubstrat ist vorteilhaft, da die Germaniumdeposition als letzter Verfahrensschritt bei der Herstellung des zweiten Halbleitersubstrates aufgebracht werden kann, wodurch eine Passivierung der mindestens einen Germanium enthaltenden Schicht unterbleiben kann. Der eutektische Bondvorgang führt zur Ausbildung einer mechanisch stabilen, elektrisch leitfähigen und hermetischen Verbindung von ASIC und MEMS.

Um eine optimale Verbindung der mindestens einen, Aluminium enthaltenden Schicht und der mindestens einen, Germanium enthaltenden Schicht bei dem eutektischen Bondprozess zu erhalten, ist eine Ausführungsform von Vorteil, bei der die Aluminium enthaltende Schicht und/oder die Germanium enthaltende Schicht, insbesondere vor der eutektischen Verbindung, strukturiert, vorzugsweise mikrostrukturiert, wird. Dabei ist es denkbar die bereits aufgetragenen Schichten zu strukturieren und/oder zumindest eine der Schichten bereits strukturiert aufzubringen.

In Weiterbildung der Erfindung ist mit Vorteil vorgesehen, dass die Aluminium enthaltende Schicht aus Aluminium und/oder AlSiCu und/oder aus AlSi und/oder AlCu gebildet ist.

Zum Herstellen einer ausreichend stabilen eutektischen Verbindung zwischen der Aluminium enthaltenden Schicht und der Germanium enthaltenden Schicht ist es vorteilhaft, wenn die

Schichtdicke der Aluminium enthaltenden Schicht und/oder der Germanium enthaltenden Schicht mindestens etwa 50 Nanometer beträgt. Besonders bevorzugt ist jedoch eine Ausführungsform bei der die Dicke aus einem Wertebereich zwischen etwa 50 Nanometern und etwa 5000 Nanometern, vorzugsweise aus einem Wertebereich zwischen etwa 100 Nanometern und etwa 2000 Nanometern, gewählt wird. Besonders bevorzugt ist eine Dicke zumindest einer der Schichten von etwa 1500 Nanometern.

10

Von besonderem Vorteil ist eine Ausführungsform bei der den eutektisch miteinander verbundenen Schichten des Verbundes nicht eine ausschließliche Befestigungsfunktion zukommt, sondern bei der die eutektisch miteinander verbundenen, Aluminium bzw. Germanium enthaltenden Schichten als Kontaktierung zwischen den beiden Halbleitersubstraten ausgebildet sind. Dabei ist es realisierbar, dass über die gebildeten Kontaktpads Leiterbahnen oder elektronische Bauelemente elektrisch leitend miteinander verbunden werden.

20

Von besonderem Vorteil ist eine Ausführungsform bei der das MEMS-Bauelement oder die MEMS-Bauelemente und/oder, falls vorgesehen, das mindestens eine ASIC-Bauelement durch die eutektische Verbindung der mindestens einen, Aluminium enthaltenden Schicht und der mindestens einen, Germanium enthaltenden Schicht hermetisch gekapselt sind/ist. Dies kann beispielsweise dadurch realisiert werden, dass die Schichten in Form eines Bondrahmens, der das mindestens eine MEMS-Bauelement und/oder das mindestens eine ASIC-Bauelement vollumfänglich umschließt, ausgebildet sind.

30

Bevorzugt ist eine Ausführungsform, bei der die mindestens eine Germanium enthaltende Schicht deutlich, insbesondere

mindestens um den Faktor 10, dünner ist, als die mindestens eine Aluminium enthaltende Schicht. Bei einer derartigen Ausführungsform wird nur ein Teil der Aluminium enthaltenden Schicht für die Ausbildung des Al/Ge-Eutektikums verbraucht. Dies hat den entscheidenden Vorteil, dass das verbleibende Aluminium als Abstandshalter (sogenannte Spacer-Schicht) zwischen den beiden zu verbindenden Halbleitersubstraten (Wafern) dient. Dies kann insbesondere für bewegliche MEMS- Inertialsensoren vorteilhaft sein, um zu verhindern, dass die Sensor-Strukturen an das angebondete Halbleitersubstrat anschlagen können. Bevorzugt ist eine Ausführungsform, bei der die Aluminium enthaltende Schicht in einer Dicke zwischen etwa 2  $\mu\text{m}$  und etwa 10  $\mu\text{m}$  realisiert ist. Bevorzugt beträgt die Dicke der Germanium enthaltenden Schicht nur etwa 100 bis etwa 700 Nanometer. Hieraus ergibt sich bevorzugt eine eutektische Zone (eutektische Schicht) mit einer Schichtdicke von etwa 1  $\mu\text{m}$ .

Die Erfindung führt auch auf ein Verfahren zum Herstellen eines Verbundes aus einem ersten, mindestens ein MEMS-Bauelement aufweisenden Halbleitersubstrates und mindestens einem zweiten Halbleitersubstrat, wobei das zweite Halbleitersubstrat bevorzugt mindestens ein ASIC-Bauelement trägt. Besonders bevorzugt dient das Verfahren zum Herstellen eines vorgeschriebenen Verbundes. Bei dem Verfahren wird durch Temperatureinwirkung mit einer Temperatur, die vorzugsweise oberhalb der Liquidustemperatur des Eutektikums liegt, und ggf. durch zusätzliche Druckeinwirkung eine eutektische Verbindung zwischen einer Aluminium enthaltenden Schicht und einer Germanium enthaltenden Schicht nach dem Zusammenführen der Halbleitersubstrate vorzugsweise nach einem vorherigen Ausrichtvorgang (Alignment) geschaffen. Kerngedanke eines nach dem Konzept der Erfindung ausgebil-

deten Verfahrens ist es dabei, dass die mindestens eine Aluminium enthaltende Schicht auf das erste Halbleitersubstrat und die mindestens eine Germanium enthaltende Schicht auf das zweite Halbleitersubstrat aufgebracht werden.

5

Besonders bevorzugt ist eine Ausführungsform des Verfahrens, bei der die mindestens eine Germanium enthaltende Schicht als letzter Verfahrensschritt bei der Herstellung des zweiten, ein ASIC-Bauelement aufweisenden Halbleitersubstrates aufgebracht wird. Hierdurch kann eine Passivierung des Germaniums bei der Herstellung des Halbleitersubstrates bzw. des ASIC-Bauelementes unterbleiben.

In Weiterbildung der Erfindung ist mit Vorteil vorgesehen, dass die Aluminium enthaltende Schicht und/oder die Germanium enthaltende Schicht durch einen Depositprozess, vorzugsweise durch Sputtern oder CVD-Beschichten, vorzugsweise durch PE-CVD-Beschichten, auf das entsprechende Halbleitersubstrat aufgebracht werden/wird.

20

Zum Herstellen einer festen, eutektischen Verbindung ist es vorteilhaft, die Aluminium enthaltende Schicht und/oder die Germanium enthaltende Schicht strukturiert auf das entsprechende Halbleitersubstrat aufzubringen und/oder nach dem Aufbringen zu strukturieren, insbesondere zu mikrostrukturieren.

Kurze Beschreibung der Zeichnungen

Weitere Vorteile, Merkmale und Einzelheiten der Erfindung ergeben sich der nachfolgenden Beschreibung bevorzugter Ausführungsbeispiele sowie anhand der Zeichnungen. Diese zeigen in:

Fig. 1 in einer Schnittansicht ein erstes Halbleitersubstrat mit MEMS-Bauelementen (Sensorstruktur) vor dem Fügen mit einem zweiten Halbleitersubstrat,

5

Fig. 2 in einer Schnittansicht das zweite Halbleitersubstrat mit ASIC-Bauelementen vor dem Fügen mit dem in Fig. 1 gezeigten ersten Halbleitersubstrat und

10 Fig. 3 in einer Schnittansicht einen Verbund aus den in den Fig. 1 und 2 gezeigten Halbleitersubstraten.

#### Ausführungsformen der Erfindung

15 In den Figuren sind gleiche Bauteile und Bauteile mit der gleichen Funktion mit den gleichen Bezugszeichen gekennzeichnet.

In Fig. 1 ist ein erstes Halbleitersubstrat 1 (MEMS-Wafer) gezeigt. Auf das erste Halbleitersubstrat 1 wurden MEMS-Bauelemente 2 (hier: Sensorstruktur) durch Opferschichtätzen aufgebracht. Ferner wurde in mehreren Regionen eine Aluminium enthaltende Schicht 3 zum Herstellen einer später noch zu erläuternden eutektischen Verbindung auf das erste Halbleitersubstrat 1 abgeschieden. Bei der mit dem Bezugszeichen 3a gekennzeichneten, Aluminium enthaltenden Schicht, handelt es sich um einen die MEMS-Bauelemente 2 umschließenden Bondrahmen. Bei der mit den Bezugszeichen 3b gekennzeichneten, Aluminium enthaltenden Schicht handelt es sich um einen Kontakt-Pad zum Herstellen einer elektrischen Verbindung zu dem in Fig. 2 gezeigten, zweiten Halbleitersubstrat 4. Das zweite Halbleitersubstrat 4 (ASIC-Wafer) weist auf seiner in der Zeichnungsebene unteren Seite ASIC-

Bauelemente 5 (Prozessor) sowie in mehreren Regionen eine Germanium enthaltende Schicht 6 auf. Dabei ist die mit dem Bezugszeichen 6a gekennzeichnete, Germanium enthaltende Schicht als umfangsgeschlossener Bondrahmen ausgebildet, der in seinen Abmessungen mit dem Bondrahmen 3a auf dem ersten Halbleitersubstrat 1 korrespondiert. Die mit dem Bezugszeichen 6b gekennzeichnete, Germanium enthaltende Schicht ist als Kontaktpad ausgebildet und korrespondiert mit dem mit dem Bezugszeichen 3b gekennzeichneten Kontaktpad auf dem ersten Halbleitersubstrat.

Nach dem relativen Ausrichten (Alignment) zueinander werden die Halbleitersubstrate 1, 4, wie in Fig. 3 dargestellt, zusammengeführt, wobei nach dem Zusammenführen ein Erhitzen der Schichten 3, 6, beispielsweise in einem Lötöfen mindestens auf Liquidustemperatur erfolgt. Ggf. werden die Halbleitersubstrate 1, 4 dabei zusätzlich mit Druck (Anpressdruck) beaufschlagt. Dabei bildet sich zwischen den Aluminium enthaltenden Schichten 3 und den Germanium enthaltenden Schichten 6 jeweils eine Eutektikumsschicht 7 aus. Diese sorgt für eine feste Verbindung der beiden Halbleitersubstrate 1, 4 und für eine hermetische Kapselung der MEMS-Bauelemente 2. Neben dem aus den Kontaktpads 3b, 6b gebildeten Kontakt 8 kann auch mindestens ein innerhalb des Bondrahmens 3a angeordneter elektrischer Kontakt zwischen den Halbleitersubstraten 1, 4 vorgesehen werden. Ebenso können außerhalb des Bondrahmens weitere elektrische Kontakte vorgesehen werden. Weiterhin ist es denkbar im bzw. am ersten Halbleitersubstrat 1 und/oder am zweiten Halbleitersubstrat 4 Durchkontakte für die MEMS-Bauelemente 2 bzw. die ASIC-Bauelemente 5 vorzusehen.

In dem gezeigten Ausführungsbeispiel beträgt die Schichtdicke der Aluminium enthaltenden Schichten 3 etwa 1,5  $\mu\text{m}$ . Ebenso beträgt die Schichtdicke der Germanium enthaltenden Schichten jeweils etwa 1,5  $\mu\text{m}$ . Es sind auch geringere  
5 Schichtdicken realisierbar. Zusätzlich oder alternativ zu dem Aufdrucken der Aluminium enthaltenden Schichten 3 und/oder der Germanium enthaltenden Schichten 6 ist ein Abscheiden durch Sputtern oder CVD-Beschichten realisierbar.

## Ansprüche

1. Verbund aus einem ersten, mindestens ein MEMS-Bauelement (2) aufweisenden Halbleitersubstrat (1) und mindestens einem zweiten Halbleitersubstrat (4), wobei  
5 mindestens eine, Germanium enthaltende Schicht (6) eutektisch mit mindestens einer, Aluminium enthaltenden Schicht (3) verbunden ist,  
10 dadurch gekennzeichnet,  
  
dass die Aluminium enthaltende Schicht (3) auf dem ersten Halbleitersubstrat (1) und die Germanium enthaltende Schicht (6) auf dem zweiten Halbleitersubstrat (4) vorgesehen ist.  
15
2. Verbund nach Anspruch 1,  
dadurch gekennzeichnet,  
dass das zweite Halbleitersubstrat (4) mindestens ein  
20 ASIC-Bauelement (5) aufweist.
3. Verbund nach einem der Ansprüche 1 oder 2,  
dadurch gekennzeichnet,  
dass die Aluminium enthaltende Schicht (3) und/oder  
25 die Germanium enthaltende Schicht (6) strukturiert, vorzugsweise mikrostrukturiert, ist.
4. Verbund nach einem der vorhergehenden Ansprüche,  
dadurch gekennzeichnet  
30 dass die Aluminium enthaltende Schicht (3) aus Aluminium und/oder AlSiCu und/oder AlSi und/oder AlCu gebildet ist.

5. Verbund nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die Aluminium enthaltende Schicht (3) und/oder die Germanium enthaltende Schicht (6), insbesondere vor dem eutektischen Verbinden, eine Dicke aus einem Wertebereich zwischen etwa 50 nm und etwa 5000 nm, vorzugsweise aus einem Wertebereich zwischen etwa 100 nm und etwa 2000 nm aufweist.
- 10 6. Verbund nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass die eutektisch miteinander verbundenen Schichten als elektrischer Kontakt (8) ausgebildet sind.
- 15 7. Verbund nach einem der vorhergehenden Ansprüche, dadurch gekennzeichnet, dass das MEMS-Bauelement (2) und/oder das ASIC-Bauelement (5) durch die eutektische Verbindung hermetisch gekapselt sind/ist.
- 20 8. Verbund nach einem der vorherigen Ansprüche, dadurch gekennzeichnet, dass die Germanium enthaltende Schicht (6), insbesondere wesentlich, dünner ist, vorzugsweise um mindestens den Faktor 10 dünner ist, als die Aluminium enthaltende Schicht (3).
- 25 9. Verfahren zum Herstellen eines Verbundes (1) aus einem ersten, mindestens ein MEMS-Bauelement (2) aufweisenden Halbleitersubstrates (1) und mindestens einem zweiten Halbleitersubstrat (4), insbesondere eines Verbundes (1) nach einem der vorhergehenden Ansprüche, wobei eine eutektische Verbindung zwischen einer
- 30

Aluminium enthaltenden Schicht (3) und einer Germanium enthaltenden Schicht (6) durch Zusammenführen der Halbleitersubstrate (1, 4), Erhitzen der Schichten und vorzugsweise Aufbringen eines Anpressdrucks geschaffen wird,

dadurch gekennzeichnet,

dass auf das erste Halbleitersubstrat (1) die Aluminium enthaltende Schicht (3) und auf das zweite Halbleitersubstrat (4) die Germanium enthaltende Schicht (6) aufgebracht werden.

10. Verfahren nach Anspruch 9,

dadurch gekennzeichnet,

dass die Germanium enthaltende Schicht (6) als letzter Verfahrensschritt bei der Herstellung des zweiten, mindestens ein ASIC-Bauelement (5) aufweisenden Halbleitersubstrates (4) aufgebracht wird.

11. Verfahren nach einem der Ansprüche 9 oder 10,

dadurch gekennzeichnet,

dass die Aluminium enthaltende Schicht (3) und/oder die Germanium enthaltende Schicht (6) durch einen Depositprozess, vorzugsweise durch Sputtern oder CVD-Beschichten, aufgebracht werden/wird.

12. Verfahren nach einem der Ansprüche 9 bis 11,

dadurch gekennzeichnet,

dass die Aluminium enthaltende Schicht (3) und/oder die Germanium enthaltende Schicht (6) strukturiert aufgebracht werden/wird und/oder nach dem Aufbringen strukturiert, insbesondere mikrostrukturiert, werden/wird.

1 / 1

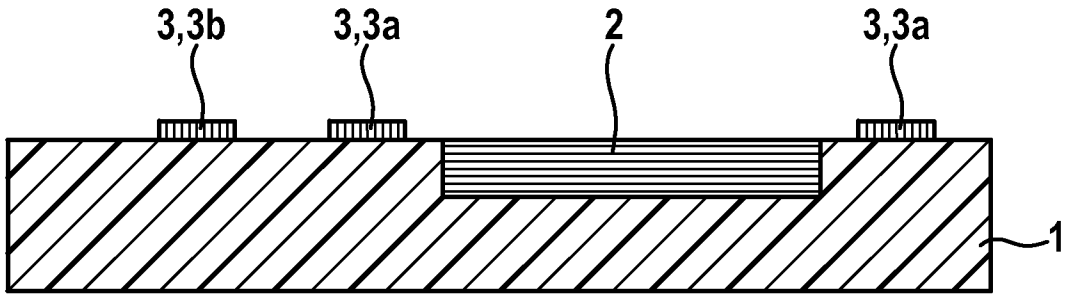


Fig. 1

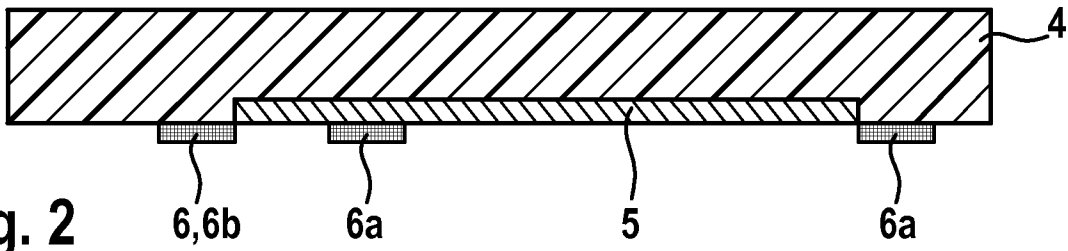


Fig. 2

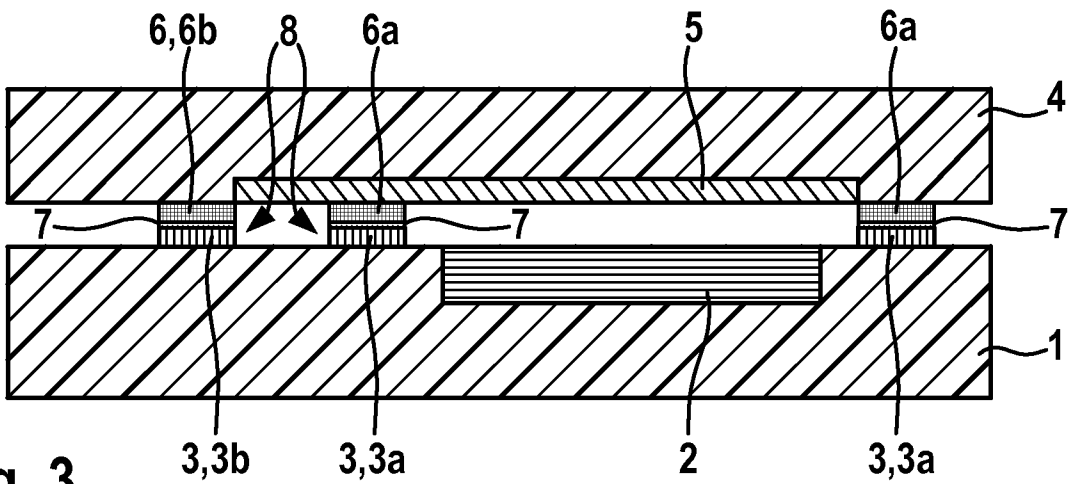


Fig. 3