

(19) 日本国特許庁(JP)

(12) 特許公報(B2)

(11) 特許番号

特許第6496314号
(P6496314)

(45) 発行日 平成31年4月3日(2019.4.3)

(24) 登録日 平成31年3月15日(2019.3.15)

(51) Int.Cl.		F I	
HO 1 L 43/06	(2006.01)	HO 1 L 43/06	A
GO 1 R 33/07	(2006.01)	GO 1 R 33/07	
GO 1 R 35/00	(2006.01)	GO 1 R 35/00	M
		HO 1 L 43/06	Z

請求項の数 21 (全 29 頁)

(21) 出願番号	特願2016-527287 (P2016-527287)	(73) 特許権者	510214089 メレクシス・テクノロジーズ・ナムローゼ フェンノートシャップ ベルギー、バー-3980テッセンデルロ 、トランスポルトストラート1番
(86) (22) 出願日	平成26年11月6日(2014.11.6)	(74) 代理人	100101454 弁理士 山田 卓二
(65) 公表番号	特表2017-500733 (P2017-500733A)	(74) 代理人	100081422 弁理士 田中 光雄
(43) 公表日	平成29年1月5日(2017.1.5)	(74) 代理人	100125874 弁理士 川端 純市
(86) 国際出願番号	PCT/EP2014/073856	(72) 発明者	ヨハン・ラマン ベルギー、バー-9910クネセラール、 フルーネフェイフェルス21番
(87) 国際公開番号	W02015/067675		
(87) 国際公開日	平成27年5月14日(2015.5.14)		
審査請求日	平成29年11月2日(2017.11.2)		
(31) 優先権主張番号	1319627.4		
(32) 優先日	平成25年11月6日(2013.11.6)		
(33) 優先権主張国	英国 (GB)		
早期審査対象出願			

最終頁に続く

(54) 【発明の名称】 ホール素子自体を用いるオフセット決定を行うホールセンサ読み出しシステム

(57) 【特許請求の範囲】

【請求項1】

磁界を測定するためのホールセンサにおけるオフセットを決定するための方法であって、

上記ホールセンサは、ドーピングした半導体材料からなる、プレート状に形成されたセンサ素子を有する少なくとも1つのホール素子を備え、

上記方法は、

i) 上記少なくとも1つのホール素子から、上記測定すべき磁界に実質的に依存しかつ決定すべきオフセット (V_o) を含む結果を生じる第1の技術を用いることによって、第1の読み出し信号 (V_H) を取得することと、

ii) 上記少なくとも1つのホール素子から、上記磁界に実質的に依存しないが上記オフセット (V_o) に対して相関性を有する結果を生じる第2の技術を用いることによって、第2の読み出し信号 (V_p) を取得することと、

iii) 上記第2の読み出し信号 (V_p) を用いて、上記第1の読み出し信号 (V_H) におけるオフセット (V_o) の予測値

【数1】

$$\hat{V}_o$$

を取得することとを含み、

上記第2の読み出し信号 (V_p) を取得することは、磁界成分が相殺されるように、少

なくとも2つのホール型の測定値を有する読み出し信号の線形結合を生成することを含む、及び/又は、少なくとも1つのファンデルパウ型の測定を含む、方法。

【請求項2】

上記オフセット (V_o) の予測値

【数2】

$$(\hat{V}_o)$$

は、所定の較正手順によって取得された線形関数におけるパラメータ a 及び b を用いて、

【数3】

$$\hat{V}_o = a + bV_p$$

によって表され、

上記較正手順は、

上記ホールセンサを、既知の磁界と、第1の温度集合から選択された既知の温度 (T) とを有する環境に配置するステップと、

上記第1の温度集合の各温度 (T) について、上記第1の技術を用いて取得された上記第1の読み出し信号 (V_H) を第1の基準信号 ($V_{Oref}(T)$) として記録し、上記第2の技術を用いて取得された上記第2の読み出し信号 (V_p) を第2の基準信号 ($V_{Pref}(T)$) として記録するステップとを含む請求項1記載の方法。

【請求項3】

上記ホールセンサを、既知の磁界と、第2の温度集合から選択された既知の温度とを有する環境に配置するステップと、

上記第2の温度集合の各温度について、上記第1の技術を用いて取得された上記第1の読み出し信号 (V_H) を第3の基準信号 ($V_{Osec}(T)$) として記録し、上記第2の技術を用いて取得された上記第2の読み出し信号 (V_p) を第4の基準信号 ($V_{Psec}(T)$) として記録するステップと、

直接的測定が利用可能ではない温度において上記基準信号を決定する必要がある場合に上記基準信号が補間されることを仮定して、($V_{Osec} - V_{Oref}$) と ($V_{Psec} - V_{Pref}$) との間のスケール係数として上記記録された基準信号から上記パラメータ b を決定するステップとを含む較正手順により、上記パラメータ b を決定することをさらに含む請求項2記載の方法。

【請求項4】

上記オフセットの予測値

【数4】

$$(\hat{V}_o)$$

は、測定された上記第2の読み出し信号 (V_p) 及び上記記録された基準信号から、

【数5】

$$\hat{V}_o = V_{Oref}(T) + b \cdot (V_p - V_{Pref}(T))$$

として決定される

請求項2又は3記載の方法。

【請求項5】

ステップ i i) の上記少なくとも1つのホール素子から上記第2の読み出し信号 (V_p) を取得することは、個々のホール素子の磁界成分が互いに相殺するように相互接続されている、互いに隣接する少なくとも2つのホール素子を備えた構成の読み出しを含む請求項1～4のうちの1つに記載の方法。

【請求項6】

ステップ i i) の上記少なくとも1つのホール素子から上記第2の読み出し信号 (V_p)

10

20

30

40

50

)を取得することは、互いに隣接する複数のホール素子に対する幾何的スピニング測定から得られた複数の測定信号の平均を計算することを含む請求項5記載の方法。

【請求項7】

上記少なくとも1つのホール素子は少なくとも4つのノードを備え、

ステップ*i i*)の上記少なくとも1つのホール素子から第2の読み出し信号(V_p)を取得することは、上記ホール素子のファンデルパウ型の測定構成において測定信号を取得することを含み、

上記プレート状に形成されたセンサ素子のエッジに沿って定義された順序で上記各ノードをたどるとき、同じ機能を有するノードが連続して現れ、

上記第2の読み出し信号(V_p)は、上記少なくとも1つのホール素子に対する2つのファンデルパウ型の測定値の差を計算することにより取得される請求項1~6のうちの1つに記載の方法。

10

【請求項8】

上記2つのファンデルパウ型の測定値の差を計算することは、逐次を取得された2つのファンデルパウ型の測定値の差を計算することを含む請求項7記載の方法。

【請求項9】

上記2つのファンデルパウ型の測定値の差は、少なくとも2つのホールプレートの相互接続に対して単一の測定を実行することで取得される請求項7記載の方法。

【請求項10】

ステップ*i i*)の上記少なくとも1つのホール素子から第2の読み出し信号(V_p)を取得することは、上記少なくとも1つのホール素子に対する複数のファンデルパウ型の測定値の線形結合を計算することを含む請求項7~9のうちの1つに記載の方法。

20

【請求項11】

実際の温度(T_a)を測定して上記オフセットの予測において上記実際の温度(T_a)を使用することをさらに含む請求項2記載の方法。

【請求項12】

$i v$)上記第1の読み出し信号(V_H)から上記オフセットの予測値

【数6】

$$(\hat{V}_o)$$

30

を除去して上記オフセット(V_o)を補償することをさらに含む請求項1~11のうちの1つに記載の方法。

【請求項13】

ホールセンサ(100)を備えた半導体装置であって、

上記ホールセンサ(100)は、

ドーピングした半導体材料からなる、プレート状に形成されたセンサ素子をそれぞれ有する少なくとも1つのホール素子(101)と、

上記少なくとも1つのホール素子(101)から、磁界に実質的に依存しかつ決定すべきオフセット(V_o)を有する結果を生じる第1の技術を用いることによって、第1の読み出し信号(V_H)を取得するセンサ手段(107, 105)と、

40

上記少なくとも1つのホール素子(101)から、上記磁界に実質的に依存しないが上記オフセット(V_o)に対して相関性を有する結果を生じる第2の技術を用いることによって、第2の読み出し信号(V_p)を取得するセンサ手段(107, 105)と、

上記第1の読み出し信号(V_H)におけるオフセット(V_o)の予測値

【数7】

$$(\hat{V}_o)$$

を、上記第2の読み出し信号(V_p)の線形関数として取得する手段と、

上記オフセット(V_o)の予測値

【数 8】

 (\hat{V}_o)

に基づいて、上記第 1 の読み出し信号 (V_H) における上記オフセット (V_o) を補償する手段とを備え、

上記第 2 の読み出し信号 (V_p) を取得することは、磁界成分が相殺されるように、少なくとも 2 つのホール型の測定値を有する読み出し信号の線形結合を生成することを含む、及び / 又は、少なくとも 1 つのファンデルパウ型の測定を含む、
る半導体装置。

【請求項 14】

10

上記オフセット (V_o) を補償する手段は、上記第 1 の読み出し信号 (V_H) におけるオフセットを補償するための制御された信号源を備え、上記信号源の制御は、測定された上記第 2 の読み出し信号 (V_p) に基づく請求項 13 記載の半導体装置。

【請求項 15】

上記オフセットを補償する手段は、上記第 2 の読み出し信号 (V_p) を用いて上記第 1 の読み出し信号 (V_H) における上記オフセット (V_o) の予測値

【数 9】

 (\hat{V}_o)

を取得するように構成されたコントローラ (105) を備える請求項 13 記載の半導体装置。

20

【請求項 16】

上記コントローラ (105) は、

【数 10】

$$\hat{V}_o = a + bV_p$$

によって表される、上記第 2 の読み出し信号 (V_p) の線形関数として、上記第 1 の読み出し信号 (V_H) における上記オフセット (V_o) の予測値

【数 11】

 (\hat{V}_o)

30

を決定するように適合され、

a 及び b は、所定の較正手順によって取得された上記線形関数のパラメータであり、
上記較正手順は、

上記ホールセンサを、既知の磁界と、第 1 の温度集合から選択された既知の温度 (T) とを有する環境に配置するステップと、

上記第 1 の温度集合の各温度 (T) について、上記第 1 の技術を用いて取得された上記第 1 の読み出し信号 (V_H) を第 1 の基準信号 ($V_{o_ref}(T)$) として記録し、上記第 2 の技術を用いて取得された上記第 2 の読み出し信号 (V_p) を第 2 の基準信号 ($V_{p_ref}(T)$) として記録するステップとを含む請求項 15 記載の半導体装置。

40

【請求項 17】

上記半導体装置は、上記較正手順から取得された較正データを不揮発形式でオンチップで格納する記憶手段を備え、

上記記憶手段は、パラメータ値 (a , b) を格納する不揮発性メモリであり、

上記コントローラ (105) は、上記較正手順を行って最適化されて不揮発性メモリから検索されたパラメータ a 及び / 又は b を使用するように適合されている請求項 16 記載の半導体装置。

【請求項 18】

上記少なくとも 1 つのホール素子は、第 1 の接点に接続された少なくとも第 1 のノードと、第 2 の接点に接続された少なくとも第 2 のノードと、第 3 の接点に接続された少なく

50

とも第3のノードと、第4の接点に接続された少なくとも第4のノードとを備え、

2つの接点の組は接点ペアを形成し、

上記ホールセンサ(100)は、少なくとも2つの異なる測定構成において上記少なくとも1つのホール素子(101)を動作させるように構成されたスイッチングマトリックス(103)をさらに備え、

異なる組み合わせの接点ペアは異なる測定結果を提供する請求項13~17のうちの1つに記載の半導体装置。

【請求項19】

上記センサは、単一のホール素子から異なる測定構成の読み出し信号を逐次に決定するように適合されている請求項18記載の半導体装置。

10

【請求項20】

上記センサは、複数のホール素子から異なる測定構成の読み出し信号を同時に決定するように適合されている請求項18記載の半導体装置。

【請求項21】

上記半導体装置は、実際の温度(T_a)を測定する温度測定手段(106)をさらに備え、

上記第1の読み出し信号(V_H)におけるオフセットを補償する手段は、補償を行う際に上記実際の温度(T_a)を使用するように適合されている請求項16記載の半導体装置。

【発明の詳細な説明】

20

【技術分野】

【0001】

本発明は、ホールセンサの読み出しにおけるオフセット決定のための方法及び装置に関する。オフセットは、例えば、温度、温度勾配、(パッケージにより引き起こされた)機械的応力、ドーピング濃度の不均質性、及び幾何的誤差に起因する。特に、本発明は、ホールプレート自体に対する測定を用いることで、当該ホールプレートを備えるセンサのオフセット補償のための方法及び装置に関する。

【背景技術】

【0002】

ホール素子は、ホール効果に基づき、磁界の予め決められた成分に比例する電気的出力信号を供給する磁界センサである。基本的なホールデバイスは、少なくとも4つの電気的な接点を備えた導電性材料からなる。ホール効果を利用するために、デバイスを通して電流が流れなければならない。バイアス電流 I は接点のうちの2つを介して供給される。これら2つの接点は電流接点と呼ばれる。検出接点と呼ばれる他の2つの接点は、磁界がない状態で検出接点間の電圧差をゼロにするために、典型的には等ポテンシャルのラインに配置される。図1に、水平ホール素子を用いて磁界成分 B_z を測定する原理を示す。ホール読み出しのために、電流接点A、C及び検出接点B、Dは互いに交替する。電流 I が電流接点A、Cに印加される場合、及び、垂直磁界 B_z がデバイスに印加される場合、印加された磁界 B_z に比例するホール電圧 V_H が、検出接点B、Dの間に現われる。言いかえ

30

40

【先行技術文献】

【特許文献】

【0003】

【特許文献1】国際公開第01/18556号

【特許文献2】欧州特許出願公開第0548391号明細書

【特許文献3】独国特許出願公開第4302342号明細書

【特許文献4】独国特許出願公開第10154495号明細書

【特許文献5】独国特許出願公開第10154498号明細書

【特許文献6】独国特許出願公開第102004003853号明細書

【特許文献7】独国特許出願公開第102008051949号明細書

50

【非特許文献】

【0004】

【非特許文献1】L. J. van der Pauw, "A method of measuring specific resistivity and Hall effect of discs of arbitrary shape," Philips Research Reports, vol. 13, no. 1, 1958

【非特許文献2】R. T. H. Shibata, "A potential problem for point contacts on a two-dimensional anisotropic medium with an arbitrary resistivity tensor," J. Appl. Phys., vol. 66, no. 10, November 1989

【非特許文献3】"Limits of Offset Cancellation by the Principle of Spinning Current Hall Probe", Proceedings of IEEE Sensors, pp.1117-1120, Oct. 2004

10

【発明の概要】

【発明が解決しようとする課題】

【0005】

ホールセンサは、1つのホール素子又は複数のホール素子からなるクラスタと、1つ又は複数のホール素子を動作させてホール素子の出力信号を評価するための電子回路とを備える。ホールセンサは、半導体チップに埋め込まれた集積回路として製造される。半導体チップはハウジングでパッケージ化される。ホール素子は、プロセス及び幾何形状に関連する変動から生じるオフセットを有する。オフセットは、複数のホール素子を並列(クラスタ)に接続することで、及び/又は、既知のスピンング電流法を用いて動作させることで、効果的に最小化することができる。このことは多数の特許文献、例えば特許文献1~

20

【0006】

ホール素子は、例えばCMOS技術で、半導体デバイスに容易に一体化することができる。これは、それらが高度なオンチップ読み出し回路と組み合わせ可能であることを意味する。ホールデバイスが他の(例えば読み出し)デバイスに一体化されていることは、基板及び他の構成要素からホール素子を電氣的に絶縁する必要があることを意味する。集積化技術において、これは、逆バイアスされたPN接合を用いることで達成可能である。

【0007】

図2において、エネルギー供給又は励振(excitation)が行われる線(図1の接点A及びCを通る線)に沿って切断された、一体化された水平ホールプレートの断面図を示す。例示として、p型基板を使用するCMOSプロセスを示した。この場合、実際のホールプレートは、n井戸のn型材料からなる。この例では、上部にp型のカバー層(上部シールド)も示している。これは、様々な理由(デバイスの改善されたシールド、より少ないノイズ、など)のうちの1つ又は複数のためにしばしば提供される。図2において、基板及び上部シールドの両方が接地(0V)に接続されている。ホールの読み出しの間、電流Iがプレートを介して流れていなければならない。この目的のために、ノードA及びノードCは異なる電圧になければならない。例示として、ここでは、適用したバイアス方法が、ノードAにおいて3.0Vをもたらし、ノードCにおいて1.0Vをもたらすと仮定する。PN接合に関する理論から周知のように、p型材料及びn型材料の間の任意の遷移において空乏領域が形成される。PN接合に常に逆バイアスがかけられるように、バイアスが行われる。逆バイアスされた遷移は、プレートの電氣的な絶縁を提供する。絶縁する空乏領域は、ホールプレートの中で、p型基板及びp型カバーの近くにまで伸びて(図2における灰色の領域)、少数の自由電荷キャリアを有する(すなわち、これらの領域はほとんど完全な絶縁体とみなすことができる)。その結果、ホールプレートの実効厚さは低減される。空乏ゾーンの実際のサイズは、PN接合にかかるローカルの(逆)電圧に関して非線形に変化する。この逆電圧は、電流が入るノード(より高い電位のノードA)において最大になり、電流が出るノード(より低い電位のノードC)において最小になるように、プレートにわたって変化する。その結果、高電圧側におけるプレートの厚さ(図2のd1)は、低電圧側におけるプレートの厚さ(図2のd2)よりも小さくなる。これは、AからCの方向におけるプレートの厚さの不均一を意味する。言い換えれば、ホールプレート

30

40

50

の厚さは一定ではなく、プレートにわたって変化する。残念ながら、電流のバイアスを使用する場合、(ノードA及びCの間で)有効に印加される電圧は、温度に強く依存し、ピエゾ抵抗的な応力の影響にも強く依存し、また、ホール効果自体さえも電圧に影響する(すなわち、電圧は図2のX方向にも変化する)。これらの影響がプレートの厚さを変化させるので、それらは磁気センサの感度及び線形性に影響する。

【0008】

ホールセンサの重要な特性は(磁気)感度である。理想的には、感度は一定値であり、測定されるホール電圧は、温度、応力などに非依存である、磁界の強さの線形関数である。しかしながら、実際には、これは完全には真実ではない。多くの応用例(例えば、ホール素子に基づくりニア電流センサなど)において、なお、感度の絶対的な精度は重要である。これは、温度、応力などのような環境条件に対する相互感度が低減されるべきであること、又は、少なくともそれらを補償する可能性があることを意味する。さらに、印加された磁界に依存するホール電圧の感度に依存することは、センサ特性が磁界の非線形関数になることを意味する。

10

【0009】

ハウジングでパッケージ化されたホール素子を備える半導体チップは、温度及び湿度のような環境上の影響に依存する機械的応力にさらされる。変化する機械的応力は、圧電性ホール効果に起因したホール素子の感度における変化と同様に、ホール素子のオフセットにおける変化を引き起こす。オフセットにおける変化は上述した測定を用いて、効果的に抑えられる。感度の変化を補償するために、例えば特許文献4~7により、機械的応力を検出する応力センサを使用することと、その出力信号を用いて、圧電ホール効果によって生じたホール素子の感度の変化を補償することとが知られている。

20

【0010】

本発明の実施形態の目的は、ホール素子におけるオフセットを決定し、オプションでそれを補償するための実用的な方法及び装置を提供することにある。

【課題を解決するための手段】

【0011】

上述の目的は、本発明の実施形態に係る方法及び装置によって達成される。

【0012】

1つの態様において、本発明は、ドーブした半導体材料からなる、プレート状に形成されたセンサ素子を有する少なくとも1つのホール素子を備えるホールセンサにおけるオフセットを決定するための方法を提供する。上記方法は、ホール素子自体における測定値を使用する。上記方法は、上記少なくとも1つのホール素子から、磁界に実質的に依存する第1の読み出し信号を取得することと、上記少なくとも1つのホール素子から、上記磁界に実質的に非依存である第2の読み出し信号を取得することと、上記第2の読み出し信号を使用して上記第1の読み出し信号におけるオフセットの予測値を取得することを含む。このように取得されたオフセットの予測値は、その後、上記第1の読み出し信号から上記オフセットの予測値を除去することで、上記第1の読み出し信号に対してオフセット補償を行うために使用されてもよい。

30

【0013】

本発明の文脈において「磁界に実質的に依存する」とは、磁界が測定結果に影響することを意味する。本発明の文脈において「磁界に実質的に非依存である」とは、磁界が測定結果に影響しないことを意味する。後者は、第2の読み出し信号を取得するための測定の間、未知の磁界が存在してもよいが、存在する必要はないことを意味する。

40

【0014】

もう1つの態様において、本発明は、オフセット補償されたホールセンサを提供する。上記ホールセンサは、ドーブした半導体材料からなる、プレート状に形成されたセンサ素子をそれぞれ有する少なくとも1つのホール素子と、上記少なくとも1つのホール素子から、磁界に実質的に依存する(磁界が測定結果に影響する)第1の読み出し信号を取得する手段と、上記少なくとも1つのホール素子から、上記磁界に実質的に非依存である(磁

50

界が測定結果に影響しない)第2の読み出し信号を取得する手段と、上記少なくとも1つのホール素子自体における測定から得られた上記第2の読み出し信号を用いて上記第1の読み出し信号におけるオフセットを補償する手段とを備える。本発明の実施形態では、オフセットを補償するための手段は、対応するアナログ信号処理によって、アナログ的に実装されてもよい。本発明の代替の実施形態では、オフセットを補償するための手段は、適切にプログラミングされた計算手段を用いて、デジタル的に実装されてもよい。さらに代替の実施形態において、組み合わされたアナログ - デジタル実装が可能である。

【0015】

さらに他の態様では、本発明は、少なくとも1つのホール素子を備えるホールセンサとともに使用するためのコントローラを提供する。上記コントローラは、上記少なくとも1つのホール素子から、磁界に実質的に依存する(磁界が測定結果に影響する)第1の読み出し信号を取得することと、上記少なくとも1つのホール素子から、上記磁界に実質的に非依存である(磁界が測定結果に影響しない)第2の読み出し信号を取得することと、上記第2の読み出し信号を使用して上記第1の読み出し信号におけるオフセットの予測値を取得することとを行うように適合される。

10

【0016】

本発明は、ホールセンサに関連付けられた計算装置で実行されたとき、本発明の実施形態に係る方法のうちのいずれかの機能を提供するコンピュータプログラム製品も含む。そのようなコンピュータプログラム製品は、プログラミング可能なプロセッサによる実行のための機械可読コードを搬送する搬送媒体として具体化することができる。本発明は、したがって、計算手段で実行されたときに、上述した方法のうちのいずれかを実行するための命令を提供するコンピュータプログラム製品を搬送する搬送媒体に関する。用語「搬送媒体」は、実行するための命令をプロセッサへ提供することに関与する任意の媒体を示す。そのような媒体は、不揮発性媒体及び伝送媒体を含むが、これらに限定されない多数の形態をとってもよい。不揮発性媒体は、例えば、マストレージの一部である記憶装置のような、光ディスク又は磁気ディスクを含む。

20

【0017】

本発明の特定の態様及び好ましい態様は、添付の独立請求項及び従属請求項に記載される。従属請求項の特徴は、独立請求項の特徴及び適切であれば他の従属請求項の特徴と組み合わされてもよく、請求項において明示的に記載されたものだけではない。

30

【0018】

ここまで、本発明及び先行技術に対して達成されたその利点を要約する目的で、本発明のある目的及び利点を説明した。もちろん、必ずしもすべてではないそのような目的あるいは利点が本発明の任意の特定の実施形態に従って達成されてもよいということが理解されるべきである。したがって、例えば、当業者は、ここに教示されたか示唆された可能性がある他の目的あるいは利点を必ずしも達成することなく、ここに教示されるような1つの利点あるいは一群の利点を達成するか最適化するような方法で、本発明を具体化するか実施してもよいということを認識するだろう。

【0019】

本発明の上述の態様及び他の態様は、以下に説明された1つ又は複数の実施形態から明らかになり、また、その実施形態を参照して明らかにされる。

40

【図面の簡単な説明】

【0020】

【図1】磁界成分の強度を表すホール電圧を測定する既知の方法を示し、2つの接点にエネルギー供給源が接続され、他の2つの接点間の出力が検出される場合を示す。

【図2】図1に係る一体化された水平ホールプレートの対角線ACに沿った断面図を示す。接合分離型のホールデバイスにおける空乏層の変動は、不均一かつ電圧依存のプレート厚さの変動をもたらす。

【図3】本発明の実施形態に係るホール磁気センサの柔軟なアーキテクチャを示す。

【図4】4つのホール型の測定の概要を提示する。

50

【図5】磁気成分を相殺するために相互接続されたホール型の測定を行う2つのホール素子の例を示す。図の上段は2つのホールプレートの直列 - 直列接続を示し、図の下段は2つのホールプレートの並列 - 並列接続を示す。

【図6】8つの「ファンデルパウ (Van der Pauw)」型の測定の概要を示す。

【図7】「ファンデルパウ」型の構成でそれぞれ動作させられる2つのプレートの検出ノードの相互接続を示し、2つの「ファンデルパウ」型の測定値の差を直接的に測定できる場合を示す。エネルギー供給ノードは並列に配置されてもよい。

【図8】ホール型の測定値におけるオフセットと、2つの「ファンデルパウ」型の測定値の差との間の関係を示す。

【発明を実施するための形態】

10

【0021】

ここで、本発明が、添付の図面を参照して、実施例としてさらに説明される。

【0022】

図面は単に概要であり、限定するものではない。図面では、一部の構成要素のサイズは、説明の目的のための縮尺で誇張されることがあり、また、図示されないことがある。寸法及び相対寸法は、必ずしも本発明の実際の具体化に対応しない。

【0023】

請求項でのいかなる符号も範囲の限定として解釈されないものとする。

【0024】

異なる図面において、同じ符号は同じ又は同様の構成要素を参照する。

20

【0025】

本発明は、特定の実施形態に関して、ある図面を参照して説明されるだろう。しかし、本発明は、そのみに限定されず、請求項によってのみ限定される。

【0026】

本明細書及び請求項の用語「第1」、「第2」、などは、同様の構成要素を識別するために使用され、必ずしも、時間的、空間的、序列、又は他の任意の方法で、順序を記述するために使用されるのではない。このように使用された用語は適切な状況下で交換可能であること、及び、ここに説明された本発明の実施形態は、ここに説明又は図示されたものとは異なる順序の動作が可能であることは、理解されるべきである。

【0027】

30

本明細書及び請求項の用語「上」、「下」、などは、説明目的で使用され、必ずしも、相対位置を記述するために使用されるのではない。このように使用された用語は適切な状況下で交換可能であること、及び、ここに説明された本発明の実施形態は、ここに説明又は図示されたものとは異なる向きの動作が可能であることは、理解されるべきである。

【0028】

請求項で使用した用語「備える」又は「含む」は、その後列挙した手段に限定するように解釈されるべきでないことに注意すべきであり、それは他の構成要素あるいはステップを除外しない。従って、それは、言及したように記載した特徴、整数、ステップ、あるいは構成要素の存在を特定すると解釈されるが、1つ以上の他の特徴、整数、ステップ、あるいは構成要素、あるいはそのグループの存在もしくは追加を除外することを妨げない。従って、「手段A及びBを備える装置」という表現の範囲は、構成要素A及びBからのみ構成される装置に限定されるべきではない。それは、本発明に関して、装置の関連する構成要素がA及びBのみであることを意味する。

40

【0029】

この明細書の全体にわたって「1つの実施形態」あるいは「ある実施形態」と言及するとき、実施形態に関して説明された特定の特徴、構造、あるいは特性が本発明の少なくとも1つの実施形態に含まれることを意味する。従って、この明細書の全体にわたる様々な場所において「1つの実施形態において」又は「ある実施形態において」という言い回しが現れることは、必ずしもすべて同じ実施形態に言及しているのではないが、そうである可能性もある。更に、特定の特徴、構造、あるいは特性は、本開示の1つ以上の実施形態

50

から当業者には明らかになるように、任意の適切な方法において組み合わせられてもよい。

【0030】

同様に、本発明の例示の実施形態の詳細な説明において、開示を合理化し、本発明の様々な態様の1つ以上についての理解を援助する目的で、本発明の様々な特徴が、単一の実施形態、図面、あるいはその説明にまとめられているということは認識されるべきである。しかしながら、この開示の方法は、請求項に記載された発明が各請求項において明示的に記載したものより多くの特徴を必要とする意図を反映しているとは解釈されるべきではない。むしろ、添付の請求項が反映するように、本発明の態様は、前に開示した単一の実施形態のすべての特徴未満のものにある。したがって、詳細な説明に続く請求項は、これによって、各請求項が本発明の個別の実施形態として独自に成立するように、この詳細な説明に明示的に組み込まれる。

10

【0031】

更に、ここに説明されたいくつかの実施形態が他の実施形態に含まれた一部の特徴を含み、他の特徴を含んでいないが、異なる実施形態の特徴の組み合わせは、当業者によって理解されるように、本発明の範囲内にあり、かつ異なる実施形態を形成することを意図している。例えば、添付の請求項において、請求項に記載された実施形態のうちのどれも任意の組み合わせとして使用することができる。

【0032】

本発明のある特徴あるいは態様を説明する場合の特定の用語の使用は、その用語が関連付けられた本発明の特徴又は態様の任意の特定の特性を含むように限定されるように当該用語がここに再定義されたということを意味するものとして解釈されるべきでないことに注意すべきである。

20

【0033】

ここに提供される説明では、多数の特定の詳細事項が述べられる。しかしながら、本発明の実施形態はこれらの特定の詳細事項なしで実施されてもよいことが理解される。他の例において、この説明についての理解を不明瞭にしないようするために、公知の方法、構造、及び技術は詳細には示していない。

【0034】

本発明の文脈において「ホールセンサ」と呼ぶ場合、基準は、磁界又は電流を測定するときにホール効果を利用するセンサを示す。電流が、主電流方向に垂直な磁界の中に配置されたホールセンサを通るように流れる場合、磁界及び電流の積に実質的に比例する電圧（ホール電圧）が発生される。電流及びホールセンサ特性が既知である場合、主電流方向に垂直な磁界成分は、測定されたホール電圧から決定可能である。

30

【0035】

本明細書において、「ホールプレート」及び「ホール素子」は同意語として使用される。それらは、電流が流れてホール効果をもたらすホールセンサの一部を形成する導体又は半導体材料の部品を示す。

【0036】

「水平ホール素子」は、チップに一体化されたホール素子であって、チップの表面に平行な電流ラインを有し、チップの表面に垂直な磁界に対して高い感度を有するホール素子である。

40

【0037】

「垂直ホール素子」は、チップに一体化されたホール素子であって、ホールプレートの役割を果たすデバイス領域がチップに対して垂直であり、チップの表面に平行な磁界に対して高い感度を有するホール素子である。

【0038】

本発明において「プレートの厚さ」と呼ぶ場合、ホールプレートの導体部の厚さを意味する。例えば、図1の水平ホールプレートにおいて、これは、空乏層の間の（チップの表面に垂直な）垂直距離を意味する。上部シールドをもたない実施形態において、プレートの厚さは、空乏層とチップの表面との間の距離になる。図16の垂直ホールプレートの

50

例では、これは、y方向に測定された空乏層の間の距離を意味する。

【0039】

本発明において「シールド」と呼ぶ場合、プレート自体とは逆の型でありプレートを直接的に囲んでいるすべての材料を意味する。例えば、図2のホールプレートにおいて、シールドは、プレート及び基板の上部におけるp型カバーである。

【0040】

本発明において「ノード」又は「電氣的ノード」と呼ぶ場合、単一の電位を有する電気回路の一部（例えば相互接続）を意味する。

【0041】

本発明において「接点」と呼ぶ場合、ホール素子への電氣的な接続を提供する物理的場所を意味する。1つの電氣的ノードは1つ又は複数の接点に接続されてもよい。水平ホールプレートについて与えられた例では、各ノードはちょうど1つの接点に接続されている。垂直ホールプレートについて与えられた例では、いくつかのノードが2つ（又はより多くの）接点に接続されてもよい。

【0042】

「ファンデルパウ（Van der Pauw）型の測定」と呼ぶ場合、ドーブされた半導体材料からなる、プレート状に形成されたデバイスであって、少なくとも1つの接点にそれぞれ関連付けられた4つのノードを有するデバイスにおける測定を示す。4つのノードは2組の接点ペアに分割され、その一方の接点ペアはエネルギー供給に使用され、他方の接点ペアは測定に使用される。エネルギー供給接点に電流が供給され、測定接点で電圧が測定される。装置は、プレート状に形成されたセンサ素子のエッジに沿って定義された順序で各ノードをたどるとき、エネルギー供給及び検出のいずれかである同じ機能を有するノードが連続して現れるように構成される。複数の接点及び従ってそれらの関連付けられたノードが、プレート状に形成されたセンサ素子のエッジに位置する場合、それらの順序は明確に定義され、プレート状に形成されたセンサ素子のエッジに沿って特定の方向にたどるとき、連続して現れるノードは互いに隣接したノードである。ノードがプレート状に形成されたセンサ素子のエッジに配置されない場合、それらの順序を決定する必要がある。これは、すべての接点がプレートのエッジに位置ようになるまで、プレート状に形成されたセンサ素子の領域を縮小することで実施可能である。これにより、プレートのそのように定義された「新たなエッジ」をたどるときに、それらの順序を再び決定できるようになる。

【0043】

特定の実施形態において、エネルギー供給接点及び測定接点は、プレート状に形成された素子上で、各エネルギー供給接点の中心点を相互接続する線分が各測定接点の中心点を相互接続する線分と交差しないように選択される。

【0044】

以下の詳細な説明では、別途言及しない限り、参照する実施形態は、プレート状に形成された素子の特定の例としてのホール素子に関連する。しかしながら、これは、本発明を限定することを意図していない。

【0045】

一体化されたホールプレートは、抵抗の非対称性に起因して重大なオフセットを示す。これらの非対称性は、温度勾配、外部から課されたか又は固有の機械的応力分布に起因するピエゾ抵抗的变化、ドーピング濃度での不均質性、及び（例えば、拡散不足、マスクのミスアライメント、...に起因する）幾何的欠陥から発生する。プレートにおいて電圧依存の抵抗変化を引き起こす接合電界効果もまた、オフセットに影響を与える。

【0046】

水平ホールプレートの場合、結果として生じる「原オフセット（raw offset）」、すなわち、磁界に実質的に非依存である（磁界が測定結果に影響しない）少なくとも1つのホール素子から信号 V_p を取得するときに見えるオフセットは、数十mTもの大きさになることが報告されている。これは、典型的には、数mVのオーダーの原オフセット電圧をも

10

20

30

40

50

たらず。一体化された垂直ホール素子の場合、原オフセットは、典型的には、大幅に大きくなる。

【 0 0 4 7 】

次に、抵抗の非対称性について、ゼーベック効果に起因した電流非依存及び電圧非依存のオフセット電圧が報告されている。しかしながら、これらの影響は、より小さな大きさのオーダーに定量化されている。それらは、磁界に実質的に依存する少なくとも1つのホール素子からの読み出し信号 V_H を取得するように、互いにチョッピングされたバージョンである2つの測定値の平均を計算する（すなわち、バイアス方向を反転し、検出を反転すること）ことで除去することもできる。ゼーベック効果の起源が温度差にあるので、この影響は、多くの場合、1つ又は複数のホールプレートの近く及びホールプレートの中における不均一に分布した熱発生を回避することで低減することができる。

10

【 0 0 4 8 】

オフセットと格闘するための重要な技術は「スピニング電流法」である。ただし、本発明をそれに限定するものではない。この方法において、バイアス電流の複数の異なる（多くの場合において直交する）方向について得られた読み出し信号は、所定時間にわたって平均される。原則として、（抵抗の非対称性に起因するオフセットを除去するためには）2つの測定値があれば十分である。この最小限の状況は「2フェーズスピニング」と呼ばれる。多くの場合において、読み出し値の個数は、2フェーズスピニングの測定値のチョッピングされた変化物をさらに用いることでさらに変化され、結果として4フェーズスピニングをもたらす。ゼーベック関連のオフセットが存在する場合、これらが基本的に排除されるので、4フェーズスピニングは2フェーズスピニングより明確に優れている。以下の部分では、用語「残余オフセット」は、異なるスピニング電流読み取り値を平均した後に残るオフセット、すなわち、磁界に実質的に依存するホール素子からの信号 V_H を取得するときに現れるオフセットについて使用される。

20

【 0 0 4 9 】

ある状況下では、2フェーズスピニングによって、抵抗の非対称性に起因するオフセットの完全な相殺を既に提供できるということが知られている。十分条件は次のとおりである。（i）バイアスがかかるために理想的な電流源を使用すること、（ii）負荷がないときの（すなわち、電流がないときの）ホール素子の出力電圧を検出すること、及び（iii）ホールデバイスの挙動が完全に線形であるべきであること。後者は、センサ素子の4つのノードにおける電圧及び電流の関係が線形であることを意味する。この議論はごく一般的な相反原理に基づくが、より詳しい考察を行うと、このことは非対称なホールデバイスにもあてはまることわかる。

30

【 0 0 5 0 】

ホールプレートの非線形性が残余オフセットの原因であることが実証された。現実の一体化されたホール素子では、常に、何らかの非線形の挙動が存在する。これらの一体化されたホールプレートは、pn接合によってそれらの環境から絶縁される。電圧依存の空乏効果に起因して、プレートの厚さは電圧に応じて変化する。典型的には、ホールデバイスの磁気感度が（i）軽くドーピングされた材料と（ii）十分に大きなバイアス電圧とを使用することで最大化されるので、空乏効果は、典型的には、高感度を目標とするホールに基づく磁気センサに関連するようになる。

40

【 0 0 5 1 】

上述のスピニング電流法に密接に関連する技術は、2つ（又はそれよりも多く）の別個のホールプレートの読み出し信号を直接的に組み合わせることにある。個々のホールプレートは異なる方向にバイアス電流を有する。これは「空間的平均化」又は「直交結合」と呼ばれることがあるが、本発明の文脈では、用語「幾何学的スピニング」が使用される。幾何学的スピニングは、典型的には2つの隣接するホールデバイスが、強く関連した原オフセットを有するという事実依存する。これは、基本的には、ダイにおける全体的な応力のような、これらの原オフセットの主要な発生源が非常に類似したものであることに起因する。しかしながら、時間領域スピニングと比較して、「幾何学スピニング」が概してより

50

大きな残余オフセットを有するということが容易にわかる。これは、オフセットの発生源（そのようなものは応力及び温度差である）が個々のプレートについて完全に等しくないからである。複数のデバイスは、本質的に、静的な不一致も有する。従って、残余オフセットをその最小値に低減させるために、幾何的スピニングはほとんどの場合において時間領域スピニングと組み合わせられる。

【0052】

オフセット及びその長期的なドリフトが重要なパラメータである、ホールセンサの多数の応用例がある。例えば、地球の小さな磁場を測定することに依存する電子コンパスの場合、 $2\ \mu\text{T}$ の残余オフセットは、コンパス読み出し値において 4° の誤差に変換される。上述のように、残余オフセットが静的である場合、それは原則として除去可能であるが、これは較正のために所定の追加コストを導入する。しかしながら、そのような較正が有効であり続けるためには、センサは小さな長期的オフセットのドリフトを有さなければならないが、それは、ほとんどの場合、パッケージによって引き起こされる応力のドリフトに起因して困難である。ホールセンサのもう1つの応用例は非接触電流検出である。この場合、しばしば、入力電流のゼロ交差を正確に検出する必要がある。ここでも、長期的ドリフトを最小化する小さなオフセットが重要である。

10

【0053】

上述のオフセットは、多くのシステムにおいて、電子回路の読み出し値のオフセットに関して支配的である。従来技術の解決方法は $100\ \text{nV}$ を報告し、これは典型的な原オフセットよりも少なくとも4桁ほど良好である。

20

【0054】

静的であるとみなすことができる（すなわち、時間とともに変化しないと予想される）オフセットには2つの原因、すなわち、ドーピング濃度の不均質性と、幾何的欠陥とがある。原則としては1回の較正でそれらの影響を除去できるので、これらは較正の観点からは困難さが最も低いカテゴリである。静的な誤差がなお他の非静的な影響（例えば電圧依存の空乏層の変化）と相互作用する可能性があることに注意すべきである。

【0055】

残りの非静的なオフセット原因は、おおまかに、2つのクラス、すなわち、内部（すなわちホール素子及び電子的読み出し回路を含むダイの内部）及び外部（すなわちパッケージ及び拡張された環境に起因する）に分けることができる。外部の影響は、主に、（おそらくは時間的に変化する）温度及び湿度によって決定される。パッケージが外部から与えられた温度勾配にさらされる場合、これは、ダイ内の温度勾配に変換され、従ってさらにホールプレート上の温度勾配に変換されると仮定することができる。原則として、そのような温度勾配は、オンチップの複数の温度センサ、例えば、1つ又は複数のホール素子のまわりに互いに間隔を有して配置された4つの温度センサを用いて検出されてもよい。従って、直接的な熱流によってセンサに課された外部の熱条件の影響は、かなり良好に決定することができる。多くの場合において、プレートの近くにおけるただ1回の気温測定が行われ、パッケージ化されたホールセンサに対する強い温度勾配を回避することは、顧客の責任として残される。

30

【0056】

ここでは、例えば様々な構成要素におけるジュール加熱に起因する、内部（オンチップ）の熱源が考慮される。これらの内部熱源の結果、ダイ内の温度は、環境によって課された周囲のレベルを（わずかに）上回る。注意深いシステム設計及びよく考慮されたレイアウトによって、ホール素子及び読み出し電子回路の近くの温度勾配はできるだけ回避されるべきである。これは、不必要なオンチップの熱発生を回避することと、ホール素子及び敏感な電子回路を等温線に配置することと、それらをすべての熱源から可能な限り遠くに離すこととを含む。

40

【0057】

重要な避けられない熱源は、例えばバイアス電流に起因する、ホール素子において直接的に生じるジュール加熱である。ここで、（例えばスピニングするときの）測定のシーケンス

50

は、複数のホール素子のうちの任意のものの内部における不均一なジュール加熱を回避するように最適化可能である。しかしながら、例えば幾何的スピニングにおいて、互いに小さな間隔を有して配置された複数のホール素子が使用される場合には特に、時間平均された温度はなおプレート上で何らかの小さな変動を示す可能性がある。

【0058】

温度は、プレートの抵抗の大部分を決定する。さらに、ホールプレートにバイアスをかけるために使用される電流レベル（例えば、磁界感度の温度依存性を補償することを明示的な目的とすることも）は、多くの場合、温度に依存する。従って、概して、1つ又は複数のプレートの内部で生じるジュール熱は温度に依存する。その結果、温度勾配の大きさは、それ自体、（平均）温度に依存するようになり、結果として温度依存のオフセットをもたらし、さらに、集積回路は、異なる熱膨張係数を有する金属及びシリコンに基づいた材料からなるので、ダイの内部において、温度依存の内部応力が存在する。10
 piezo抵抗メカニズムに起因して、これらの応力も温度依存のオフセットに変換される。

【0059】

ここまで詳述された様々なオフセット発生メカニズムは、温度（及びおそらくは外部環境によって課された温度勾配）のみに依存し、従って、再現可能な方法で温度依存のオフセットを生じさせる。これは、ほぼ電圧依存の接合電界効果に関しても当てはまり、接合電界効果は、（例えば、接合の内蔵電位が温度で変化するので）温度から、より小さい影響を受ける。さらに、例えばスピニングに起因する、動的な影響と、読み出し電子回路とは、多くの場合、各温度について再現可能な方法で作用すると仮定される。従って、温度が既知である場合、上述したオフセット原因にのみ起因する残余オフセットの部分と、さらに、信号チェーンの終端におけるオフセットとは、再現可能であると期待される。20

【0060】

多くの従来技術のホールシステムは、そのような再現可能な温度依存のオフセットを補償する目的で、オンチップ温度センサ、補償回路、及び製造中に取得された較正データを格納する手段を有する。製造時間の較正の典型例として、ホールセンサは、すべての外部磁界を除去する目的で、ゼロガウスのチャンバに設けられる。このとき、センサ出力のような読み出し値は、（残余）オフセットの測定値として使用可能である。これは、異なる温度のような異なる環境条件について繰り返すことができ、その結果は、較正データの形態でチップ内に格納することができる。動作中に、格納された較正データは、（残余）オフセットを打ち消すために使用されてもよい。これは多数の方法で実施可能である。例えば、デジタル出力を有するホールに基づくセンサの場合には、補償は、デジタルセンサの読み出し値から、格納された（残余）オフセットを減算することで達成可能である。例えば、DACを用いてオフセット補正信号を信号チェーンのどこか（例えば、ホールセンサ、フロントエンド読み出し増幅器、中間利得ステージなどにおいて）に注入することを含む、他の多数のアプローチが使用可能である。30

【0061】

残念ながら、一部のオフセット発生源は、部分的にのみ、温度の関数として再現可能である。重要な例は、例えば、パッケージによって引き起こされた応力に起因するオフセットである。パッケージからダイに作用した力は、温度に大幅に依存し（すなわち、再現可能であるかなり大きな影響がある）、さらに、パッケージによって吸収された湿気の量にも依存する。湿度が測定されないため、ダイの内部の全体的な応力は、（部分的に）予測不能な方法で変化し、それは、piezo抵抗的な効果により、予測不能なオフセット成分に変換される。文献では、パッケージによって引き起こされた、半導体、例えばシリコンのダイに対する応力は、オフセット及びオフセットドリフトの主要な発生源であると識別される。40

【0062】

本発明は、ホール素子自体を使用して応力に起因するオフセットを検出し、このオフセット信号を使用して応力依存のオフセット成分を補償することに関する。

【0063】

本発明は、(残余)オフセットの応力補償の目的で、1つ又は複数のホール素子におけるオフセット関連の信号を直接的に測定する手段を備えた方法及び装置を開示する。未知の高速に変化する磁界が存在する場合にさえ、また、異なるフェーズ間でホール素子の磁気感度の不一致がある場合にさえ、オフセット関連の信号を測定できる方法を開示する。本方法はまた、補償アプローチと、補償を有効にする製造時間の較正手順とを開示する。

【0064】

図3に、本発明の実施形態に係るホールセンサ100を示す。ホールセンサ100は、少なくとも1つのホール素子101を備え、ホール素子101は、ドーピングした半導体材料からなる、プレート状に形成されたセンサ素子と、第1のエネルギー供給接点に接続された少なくとも第1のエネルギー供給ノードと、第2のエネルギー供給接点に接続された少なくとも第2のエネルギー供給ノードと、第1の検出接点に接続された少なくとも第1の検出ノードと、第2の検出接点に接続された少なくとも第2の検出ノードとを備える。プレート状に形成されたセンサ素子は、第1のpn接合により基板又は井戸から絶縁可能であるように、基板又は井戸へ埋め込まれる。基板又は井戸は第1の固定電圧に接続可能である。ホールセンサ100は、少なくとも1つのホール素子101に対してエネルギー供給ノードにおいて電流を供給する1つ又は複数のバイアス源102と、少なくとも1つのホール素子101において検出ノードにおいて測定を実行可能な電子的測定装置とをさらに備える。ホールセンサ100は、少なくとも1つのホール素子101の様々なノードに対してバイアス源102及び測定電子回路を切り換えるスイッチ103をさらに備える。

【0065】

特定の実施形態において、ホールセンサ100は、アナログデジタル変換(ADC)のための電子回路104と、コントローラ105とを備える。ADC104は、1つ又は複数のホール素子101において得られた測定値をデジタル形式へ変換し、1つ又は複数のホール素子101において得られた様々な測定値をコントローラ105により利用可能にするために使用される。コントローラ105は計算装置、例えばマイクロプロセッサを含んでもよく、例えば、それはマイクロコントローラであってもよい。特に、それは、プログラマブルアレーロジック(PAL)、プログラマブルロジックアレイ(PLA)、プログラマブルゲートアレイ(PGA)、特に、フィールドプログラマブルゲートアレイ(FPGA)のような、プログラミング可能なデジタル論理デバイスを含んでもよい。コントローラ105及び/又はADC104は、1つ又は複数のホール素子101を含んでいるダイと同じ部分にともに一体化されてもよい。コントローラ105には、スイッチ103の状態を制御する手段が提供されてもよい。

【0066】

本発明の実施形態に係るホールセンサ100は、好ましくは1つ又は複数のホール素子101の近くの温度を測定する、温度センサ106をさらに備えてもよい。

【0067】

本発明の実施形態に係るホールセンサ100は、少なくとも1つのホール素子101から第1の読み出し信号V_Hを取得する手段を備える。この第1の読み出し信号V_Hは磁界に実質的に依存する。以下に、この第1の読み出し信号V_Hを取得できる方法についてのいくつかの例示を示すが、本発明はそれらに限定されない。

【0068】

ホールセンサ100は、ホール素子の第1のエネルギー供給ノードに接続され、バイアス電流のソースになる少なくとも1つのノードを有するバイアス源と、ホール素子の第2のエネルギー供給ノードに接続され、バイアス電流のシンクになるもう1つのノードとを備える(図3を参照)。ホール素子101の第1のエネルギー供給ノードは、電源電圧に、又はこのソースになるノードへ電流を送る電流源に、接続されていてもよい。第2のエネルギー供給ノードは、内部で、もう1つの固定された電圧レベル、例えば接地に接続されてもよく、又は、それは、例えば接地に対する、電流源のシンクになる電流源に接続されてもよい。エネルギー供給は電流モードであってもよいが、電圧モードであってもよい。いくつかの実施形態において、エネルギー供給電流を測定する手段が提供される。任意

10

20

30

40

50

の特定の瞬間において、ホール素子101のノードA、B、C、Dのうちのどれがエネルギー供給ノードとして機能するか、また、どれが検出ノードとして機能するかは、測定構成と、その瞬間におけるスイッチ103の構成とに依存する。

【0069】

ホールセンサ100は、2つノード、すなわち正のノード及び負のノードを有して差動測定を実行することができる測定装置107を備えてもよい。この測定は、優先的に電圧モードで行われてもよいが、代替として電流モードで行われてもよい。

【0070】

以下に説明されるすべての測定において、バイアス源102によって供給された電流で測定電圧は除算され、これにより、測定抵抗を取得することができる。

10

【0071】

以下、電圧に関して定式化される結果は、抵抗、コンダクタンス、又は他の導出される量に関する等価な形式を有する。

【0072】

ホール素子101から、磁界に実質的に依存する第1の読み出し信号を取得するステップは、例えば、図4に示したホール型の測定のうち任意のものを実行することを含んでもよい。図4は、4つの電氣的ノード（それぞれ、ホール素子101における1つの接点に対応し、接続される）を備える水平ホール素子に対して行われる測定を示す。この測定は、同様に4つの電氣的ノード（ただし、1つのノードがホール素子101における1つよりも多くの接点を含んでもよい）を少なくとも有する垂直ホールデバイスにも、同様にうまく適用可能である。

20

【0073】

2つの接点間に引かれた矢印は、これらの接点を電流接点であると識別する。電流は、矢印の後尾においてホール素子101に入り、矢印の先頭によって示す接点から出る。従って、矢印は、プレート内の電流の方向をおおまかに示す。このとき、図3に示す構成において、バイアス源のソースになるノードが、ホール素子101に電流が入るホールプレートのノードに接続されるように、かつ、バイアス源のシンクになるノードが、ホール素子101から電流が出るホールプレートのノードに接続されるように、スイッチは動作させられる。

【0074】

30

図示した各構成において、残りの2つの接点は検出接点である。プラス記号で示した接点における電圧と、マイナス記号で示した接点の電圧との差である、検出接点の間における電圧差が測定される。図3に示す構成において、測定装置107の正のノードが、プラス記号で示したホールプレートのノードに接続されるように、かつ、測定装置107の負のノードが、マイナス記号で示したホールプレートのノードに接続されるように、スイッチ103は動作させられる。

【0075】

ホール型の測定は、ホール素子101のエッジに沿って定義された順序で各ノードをたどるとき、連続する2つのノードが異なる機能を有する、すなわち、検出に使用されるホール素子のノードが電流を供給するためのホール素子のノードと交替する、というルールによってさらに特徴付けられる。複数の接点及び従ってそれらの関連付けられたノードが、プレート状に形成されたセンサ素子のエッジに位置する場合、それらの順序は明確に定義され、プレート状に形成されたセンサ素子のエッジに沿って特定の方向にたどるとき、連続して現れるノードは互いに隣接したノードである。ノードがプレート状に形成されたセンサ素子のエッジに配置されない場合、それらの順序を決定する必要がある。これは、すべての接点がプレートのエッジに位置するようになるまで、プレートの領域を縮小することで実施可能である。これにより、プレートのそのように定義された「新たなエッジ」をたどるときに、それらの順序を再び決定できるようになる。

40

【0076】

図4に示す構成に係る4つのホール型の読み出し信号を、 $V_{h,1}$ 、 $V_{h,2}$ 、... V_h

50

、₄によって示す。これらの測定値のうちの任意のものを V_H として使用することができる。これらのホール型の測定値のそれぞれは、磁界がない状態（すなわち $B = 0$ ）で取得された測定結果であるオフセット V_{o_i} に次式のように関連付けられる。

【0077】

【数1】

$$V_{o1} = V_{h1}|_{B=0} \quad V_{o2} = V_{h2}|_{B=0} \quad V_{o3} = V_{h3}|_{B=0} \quad V_{o4} = V_{h4}|_{B=0}$$

【0078】

ホール素子101から、磁界 B に実質的に依存する読み出し信号を取得するステップは、複数の異なるホール型の測定値を平均化することを含んでもよい。この平均化は、2フェーズスピニング及び4フェーズスピニングの場合のような、逐次取得されたホール型の測定を含んでもよい。代替として、又はそれらとの組み合わせとして、この平均化は、幾何的スピニングの場合のような、少なくとも2つのホールプレートの相互接続に対して行われたホール型の測定を含んでもよい。

10

【0079】

本発明の実施形態において、 V_H 信号は、単一のホール素子の4フェーズスピニングによって取得されてもよい。このとき、 V_H は、次式のように、4つのホール型の読み出し値（ $V_{h,1}, V_{h,2}, \dots, V_{h,4}$ ）の平均に対応する。

【0080】

【数2】

$$V_H = \frac{V_{h,1} + V_{h,2} + V_{h,3} + V_{h,4}}{4}$$

(1)

20

【0081】

第1の読み出し信号 V_H は、次式のように、2つの成分に分解することができる。

【0082】

【数3】

$$V_H = V_O + S \cdot B$$

(2)

30

【0083】

第1項（ V_O ）はオフセットに対応し、一方、第2項 $S \cdot B$ は磁気成分である（ S は磁気感度を示す）。

【0084】

本発明の実施形態に係るホールセンサ100は、少なくとも1つのホール素子101から、磁界 B に実質的に非依存である第2の読み出し信号 V_P を取得する手段をさらに備える。第2の読み出し信号 V_P は、第1の読み出し信号 V_H におけるオフセット V_O を予測するために使用される。以下に、この第2の読み出し信号 V_P を取得できる方法についてのいくつかの例示を示すが、本発明はそれらに限定されない。

40

【0085】

ホール型の測定値は、それらが磁界 B に依存するので、直接的に第2の読み出し信号 V_P として使用することができない。しかしながら、少なくとも2つのホール型の測定値の線形結合を計算することによって、磁界に起因する成分を相殺することができる。例示として、2つのホール型の測定値の間の差は、次式により得られてもよい。

【0086】

【数4】

$$V_P = \frac{V_{h,i} - V_{h,j}}{2}$$

50

【 0 0 8 7 】

ここで、 $i, j \in \{1, 2, 3, 4\}$ 及び $i \neq j$ を用いる。オフセット及び磁気成分に分割し、両方の状況で磁気感度及び磁界が同じであると仮定することによって、次式が得られる。

【 0 0 8 8 】

【数 5】

$$\begin{cases} V_{h,i} = V_{o,i} + S \cdot B \\ V_{h,j} = V_{o,j} + S \cdot B \end{cases} \Rightarrow V_P = \frac{V_{h,i} - V_{h,j}}{2} = \frac{V_{o,i} - V_{o,j}}{2}$$

10

【 0 0 8 9 】

従って、これらの状況下では、 V_P は、磁界に実質的に非依存であり、明らかに、ホール型の測定の間を生じるオフセットに関連する。磁気感度が正確に同じではないが、一定のみである場合、磁気成分を相殺するために、 $V_{h,i}$ 及び $V_{h,j}$ のわずかに異なる線形結合を使用することができる。この場合、感度の比を決定するための較正測定を必要とすることが予想される。

【 0 0 9 0 】

ホール型の測定値の線形結合に係る第 2 の例は、次式により、4 つのホール型の読み出し値のすべてを組み合わせることで得られる。

【 0 0 9 1 】

【数 6】

$$V_P = \frac{V_{h,1} - V_{h,2} + V_{h,3} - V_{h,4}}{4}$$

(3)

20

【 0 0 9 2 】

再び、個々の測定の間と同じ磁界は存在することと、磁気感度が等しいことを仮定すると、式 (3) が磁界 B に実質的に非依存であり、次式から与えられることを容易に導出することができる。

【 0 0 9 3 】

【数 7】

$$V_P = \frac{V_{o,1} - V_{o,2} + V_{o,3} - V_{o,4}}{4} = V_{raw}$$

【 0 0 9 4 】

これは、平均の原オフセット V_{raw} に対応する。

【 0 0 9 5 】

少なくとも 2 つの (互いに小さな間隔を有する) ホールプレートが使用される場合、「ホール測定の幾何的スピニングの変形版」と呼ばれる技術を適用することができる。この場合、ホールプレートは、磁気成分を相殺させる方法で相互接続される。これは、各ホールプレートの 2 つのノードを電気的に接続することができるスイッチを提供することで達成される。図 5 の上段は、それぞれホール型の構成を有する 2 つのホールプレートの第 1 の例を示し、エネルギー供給及び検出の両方が直列に配置される場合を示す。図 5 の下段は、それぞれホール型の構成を有する 2 つのホールプレートの第 2 の例を示し、エネルギー供給及び検出の両方が並列に配置される場合を示す。組み合わせを作ることでもでき、例えば、エネルギー供給の並列接続及び検出信号の直列接続を用いてもよい。「ホール測定の幾何的スピニングの変形版」の利点は、ここでは、磁気成分が同じ瞬間における外部磁界に対応するという点である。このとき、磁気成分の相殺は、主として、個々のホール素子間の感度の良好な一致に依存する。

40

【 0 0 9 6 】

50

本発明の実施形態によれば、ホール素子101から、磁界に実質的に依存しない第2の読み出し信号を取得するステップは、図6に示す「ファンデルパウ」型(VDP)の測定のうち任意のものを実行することを含んでもよい。図は、4つの電気的ノード(それぞれ、ホール素子における1つの接点に対応する)を備える水平ホール素子101に対して行われる測定を示す。この測定は、同様に4つの電気的ノード(ただし、1つのノードがホール素子における1つよりも多くの接点を含んでもよい)を少なくとも有する垂直ホールデバイスにも、同様にうまく適用可能である。

【0097】

2つの接点間に引かれた矢印は、これらの接点を電流接点であると識別する。電流は、矢印の後尾においてホール素子に入り、矢印の先頭によって示す接点から出る。従って、矢印は、プレート内の電流の方向をおおまかに示す。図3に示す本発明の実施形態に係る例示的なデバイスにおいて、バイアス源102のソースになるノードが、ホール素子101に電流が入るホールプレートのノードに接続されるように、かつ、バイアス源102のシンクになるノードが、ホール素子101から電流が出るホールプレートのノードに接続されるように、スイッチ103は動作させられる。

10

【0098】

図示した各構成において、残りの2つの接点は検出接点である。プラス記号で示した接点における電圧と、マイナス記号で示した接点の電圧との差である、検出接点の間における電圧差が測定される。図3において、測定装置107の正のノードが、プラス記号で示したホールプレートのノードに接続されるように、かつ、測定装置107の負のノードが、マイナス記号で示したホールプレートのノードに接続されるように、スイッチ103は動作させられる。

20

【0099】

VDP型の測定は、プレート状に形成されたセンサ素子のエッジに沿って定義された順序で各ノードをたどるとき、エネルギー供給及び検出のいずれかである同じ機能を有するノードが連続して現れるというルールによってさらに特徴付けられる。複数の接点及び従ってそれらの関連付けられたノードが、プレート状に形成されたセンサ素子のエッジに位置する場合、それらの順序は明確に定義され、プレート状に形成されたセンサ素子のエッジに沿って特定の方向にたどるとき、連続して現れるノードは互いに隣接したノードである。ノードがプレート状に形成されたセンサ素子のエッジに配置されない場合、それらの順序を決定する必要がある。これは、すべての接点がプレートのエッジに位置するようになるまで、プレート状に形成されたセンサ素子の領域を縮小することで実施可能である。これにより、プレートのそのように定義された「新たなエッジ」をたどるときに、それらの順序を再び決定できるようになる。

30

【0100】

第2の読み出し信号 V_p を導出するために「ファンデルパウ」型の測定を使用することの利点は、これらが磁界の存在に実質的に反応しないことにある。この理由は、ホール効果が両方の検出接点の電位を同様に変更するからである。このことは、それがこれらのVDP測定の間測定された電圧差にほぼ影響しないことを意味する。従って、VDP型の測定を行うためにかけられる時間は、磁界が一定のままでなければならないという要件によって拘束されない。

40

【0101】

本発明の特定の実施形態では、ホール素子101から、磁界Bに実質的に非依存である第2の読み出し信号 V_p を取得するステップは、2つの「ファンデルパウ」型の測定値の差を計算することを含んでもよい。この差は、逐次取得された「ファンデルパウ」型の測定値を含んでもよい。代替として、この差は、「ファンデルパウ」型の構成をそれぞれ有する少なくとも2つのホールプレート101の相互接続に対して単一の測定を行うことで取得されてもよい。

図7に一例を示す。

【0102】

50

本発明の実施形態では、ホール素子 101 から、磁界 B に実質的に非依存である第 2 の読み出し信号 V_p を取得するステップは、上述した可能性のうちの任意のものを用いて取得された複数の読み出し信号 V_p の平均を計算することを含んでもよい。これは、マルチフェーズスピニングに類似した、同じタイプの構成に対して平均を計算することを含む。

【0103】

本発明の実施形態では、ホール素子 101 から、磁界 B に実質的に非依存である第 2 の読み出し信号 V_p を取得するステップは、次式により、8 つの VDP 測定値の線形結合を決定することを含んでもよい。

【0104】

【数 8】

$$V_P = V_{vdp,raw} = \frac{V_{v2} - V_{v1} + V_{v4} - V_{v3} + V_{v6} - V_{v5} + V_{v8} - V_{v7}}{4}$$

(5)

又は、

【数 9】

$$V_P = V_{vdp,res} = \frac{V_{v1} - V_{v5} + V_{v2} - V_{v6} + V_{v3} - V_{v7} + V_{v4} - V_{v8}}{4}$$

(6)

【0105】

ここで、第 1 の読み出し信号 V_H が利用可能になると、これは、式 (2) に従って、オフセット V_O と、磁気成分 B に関する項とに分解されることが可能である。システムが V_O を評価できる場合、オフセット補償された読み出し値を取得できることは明らかである。

【0106】

本発明の実施形態に係るホールセンサ 100 は、第 2 の読み出し信号 V_p から V_O の推定値

【数 10】

$$\hat{V}_O$$

を決定する手段を備える。これで、オフセット補償された信号が次式のように導出可能になる。

【0107】

【数 11】

$$V_{H,comp} = V_H - \hat{V}_O$$

(7)

【0108】

これは、磁界を決定するためにさらに使用可能である。式 (7) に従ってオフセット補償された信号を取得する多数の可能性がある。図 3 に示したような柔軟なアーキテクチャの場合、これは、コントローラ 105 によりデジタル減算として実施可能である。当業者によって容易に認識されるように、他の方法でも、例えば、フロントエンドにおいて補償信号を注入することでも、同じ効果を達成できる。オフセット補償信号を実行するための信号の予測が本発明の一部である場合、オフセット補償された信号を取得するためにそのような信号を適用することは、当業者の通常の技術内にある。

【0109】

VDP 測定値からのホール型オフセットの予測。

線形ホール素子の理想化された場合において、ホール型の読み出し値のオフセットと、可能な第 2 の読み出し信号 V_p として使用するために提案された VDP 測定値の差との間

10

20

30

40

50

で導出可能である、いくつかの数学的な関係がある。特に、弱い非線形を有するプレートの場合、オフセットを補償する V_H のために良好な予測子を導出することができる。

【 0 1 1 0 】

2つの「ファンデルパウ測定値」及びオフセット測定値が線形に関連づけられるということ、等方性の材料の場合には非特許文献1から、又は、異方性の材料の場合には非特許文献2から、導出することができる。このように得られた証明は、これらの文献において暗黙的に課された副次的条件に、例えば、構造中の材料が一様な特性を有するという仮定に、なお依存する。

【 0 1 1 1 】

本発明者らは、同じ関係が非一様な材料にも有効なままであることを導出した。この導出は、拡張された接点、及びプレートのエッジに位置していない接点を有するホールプレートにも有効である。その概要を以下に示す。

【 0 1 1 2 】

ゼロ磁界のとき、線形ホールプレートは、4つのノードにおける電圧及び電流を関連づける抵抗マトリックスによって記述される。一般的な非対称のホールプレートは、非特許文献3に記載のように、ゼロ磁界のとき、6つの独立なパラメータを有する。この文献は参照によって本明細書に組み込まれる。簡単な計算を用いて、ホールに基づいた測定を行う間のオフセットの表現が(6つの独立なパラメータの関数として)取得された。電流バイアスを用いるとき、次式が成り立つことがわかる。

【 0 1 1 3 】

【数12】

$$V_{o1} = -V_{o2} = V_{o3} = -V_{o4}$$

【 0 1 1 4 】

これは、相反原理の使用から期待されることと整合性を有する。同様の計算によって、VDP測定値(電流バイアス及び同じ電流を用いる)の表現を導出することができる。このとき、直接的に次式を確立することができる。

【 0 1 1 5 】

【数13】

$$V_{v1} = V_{v3} = V_{v5} = V_{v7} \stackrel{\text{def}}{=} V_{v,odd}$$

及び

【数14】

$$V_{v2} = V_{v4} = V_{v6} = V_{v8} \stackrel{\text{def}}{=} V_{v,even}$$

【 0 1 1 6 】

次式が導出された。

【 0 1 1 7 】

【数15】

$$V_{o1} = -V_{o2} = V_{o3} = -V_{o4} = V_{v,even} - V_{v,odd}$$

【 0 1 1 8 】

従って、線形ホール素子101の場合、偶数(even)フェーズのVDP型の測定値のうちの任意のものと、奇数(odd)フェーズのVDP型の測定値のうちの任意のものと差が、ホール測定値の原オフセット(おそらくは余分なマイナス記号を有する)に等しいことがわかった。一例として、図8に示す垂直ホールプレートに対する測定を参照する。

【 0 1 1 9 】

導出された式は、理論的には、線形材料のみにあてはまる。それらは、典型的には何らかの電圧依存の非線形を示す非線形ホール素子の場合にも、近似的に有効のままである。本発明者らは、VDPに基づくオフセット予測値のうちのいくつかの平均を計算すること

10

20

30

40

50

によって、ホール型の読み出しを行う間に生じる平均オフセットの推定値を取得できることがわかった。例えば、電圧依存の非線形が存在する場合さえ、式(5)が式(3)からほとんど離れないことが実証された。式(5)を使用する利点は、式(3)が磁気成分の相殺を必要とするのに対して、個々のVDP測定値が磁界に実質的に非依存であるということにある。また、次式のように、式(6)と、式(1)の V_H に関連付けられた残余オフセットとの間の良好な相関性を期待する理論的な議論も存在する。

【0120】

【数16】

$$V_O = V_H|_{B=0} = \frac{V_{o,1} + V_{o,2} + V_{o,3} + V_{o,4}}{4}$$

10

(8)

【0121】

従って、式(6)は、式(8)によって定義されるように、4フェーズスピニングの後に残余オフセット V_O のより直接的な推定値を与える、オフセット関連の信号を提供してもよい。

【0122】

線形予測。

いくつかの場合には、第2の読み出し信号 V_P は、較正を実行することなく、第1の読み出し信号 V_H におけるオフセット V_O の予測のために直接的に使用可能である。例えば、単一のホール型の測定を行っている場合、例えば $V_H = V_{h1}$ を考え、また、 $V_P = V_{v2} - V_{v1}$ を使用し、さらに、次式を使用する。

20

【0123】

【数17】

$$\hat{V}_O = V_P$$

【0124】

上述の関係に基づくと、ホール素子が線形である場合、これが完全な補償をもたらすであろうことが分かる。

【0125】

上述の評価規則

30

【数18】

$$\hat{V}_O = V_P$$

は線形推定子の例であり、これは、次式のような、より一般的な形式を有する。

【0126】

【数19】

$$\hat{V}_O = a + b \cdot V_P$$

(9)

40

【0127】

オフセット V_O 及び予測的な V_P 信号の間はかなりよく知られた相関性が存在する場合、この推定法則を有利に使用可能である。同一の原因の集合によってオフセット関連の信号のすべてが影響を受けるので、そのような相関性は予測可能である。そのような相関性は、ホールデバイスに対して実行される特性測定から決定可能である。しかしながら、 V_O 及び V_P の大きさは大幅に異なる可能性がある。これは、例えば、 V_P が式(3)によって定義される平均の原オフセット又は式(5)から与えられるそのVDPに基づく予測値であり、 V_O が4フェーズスピニングの後に式(14)から与えられる残余オフセットであるような場合である。そのような場合、推定ルールでは小さな係数 b が必要である。

【0128】

50

オフセットの推定は、オフセット予測におけるパラメータ a 及び b を温度に依存させることで、さらに改善可能である。

【0129】

較正による最適化された予測。

式(9)によって定義される線形予測子の性能を改善するために、パラメータ a 及び / 又は b を、較正によって、個々のホールセンサ 100 について最適化することができる。

【0130】

オフセット V_O が温度のみに依存し、再現可能である場合、それは、既知の磁界、好ましくはゼロ磁界における較正測定の間、決定可能である。このとき、これは、式(9)の a 項として取得可能であり、それはオフセットを完全に補償する。b 項についてのいかなる必要性も、 V_P を取得するための測定を行ういかなる必要性も存在しない。しかしながら、先にオフセットドリフトについて議論したときに注意したように、一部のオフセット源は、温度の関数として部分的にのみ再現可能であり、例えば、パッケージにより引き起こされた応力にも依存する。本発明の実施形態に係る較正アプローチは、発生するこれらの部分的に再現できない影響を補償する手段を提供する。

10

【0131】

平面のホールプレート内のオフセットは、典型的には、主として1つの特定の応力成分に依存し、これによって示す。例えば、 $\langle 101 \rangle$ 平面に整列した(100)ウエハにおける正方形の水平ホール素子は、面内差応力 $\sigma_D = \sigma_x - \sigma_y$ に敏感であり、一方、これらのオフセットは、面内等方性応力 $\sigma_I = \sigma_x + \sigma_y$ から、面内剪断応力 σ_{xy} から、直接的に影響を受けない。

20

【0132】

ここでは、真のオフセット V_O 及びオフセット予測信号 V_P における未知の応力の影響は、隔離することができる。小さな影響を予測できるので、次式の線形近似を使用可能である。

【0133】

【数20】

$$V_O = V_{O,rep}(T) + \alpha(T) \sigma$$

(10)

30

【数21】

$$V_P = V_{P,rep}(T) + \beta(T) \sigma$$

(11)

【0134】

ここで、 $V_{O,rep}(T)$ 及び $V_{P,rep}(T)$ は再現可能な成分(これらは温度に対して常に同様に变化する)を表し、一方、 $\alpha(T)$ 及び $\beta(T)$ がおそらくは温度依存の応力依存性であり、これらは使用する材料に依存する。

【0135】

基準信号を取得するための較正手順。

40

ここで、ホールセンサの動作中にオフセットを補償するために使用される2つの基準曲線($V_{O,ref}(T)$ 及び $V_{P,ref}(T)$)を決定する第1の製造時間較正手順について説明する。

【0136】

センサシステムは、基準状態、例えば、本明細書の末尾の表で説明する状態のうちの任意のものに設定される。一例として、センサシステムはその最終的なパッケージ化された形態にあってもよい。センサシステムは、多数 $n = 1 \dots N$ の温度 T_n に設定される。磁界は既知であると仮定され、好ましくは、磁界はゼロである。各温度 T_n において、システムは、第1の読み出し信号 $V_{H,ref,n}$ の測定値を提供し、この測定値から既知の磁界に対応する磁気成分を減算して(残余)オフセット $V_{O,ref,n}$ を取得することができ

50

、また、システムは、第2の読み出し信号 $V_{Pref,n}$ の測定値を提供する。例えばセンサをゼロガウスのチャンバに配置することで、磁界がゼロであることがわかっている場合、第1の読み出し信号は直接的に（残余）オフセット $V_{Oref,n}$ に対応する。温度 T_n の測定値はオンチップ温度センサから到来してもよい。又は、それは外部機器によって測定されてもよい。取得された測定値 $V_{Href,n}$ （又はおそらくは $V_{Oref,n}$ ）及び $V_{Pref,n}$ は、例えば、あてはめを行って、又はテーブルに基づく補間を用いて、補間形式に変換され、2つの基準曲線 $V_{Oref}(T)$ 及び $V_{Pref}(T)$ を生じさせることができる。

【0137】

上述の較正ステップの間、未知の、温度依存の応力レベル $= V_{ref}(T)$ が存在する。従って、2つの基準信号は、近似的に、次式によって与えられる。

【0138】

【数22】

$$V_{Oref}(T) \approx V_{O,rep}(T) + \alpha(T) \sigma_{ref}(T)$$

(12)

【数23】

$$V_{Pref}(T) \approx V_{P,rep}(T) + \beta(T) \sigma_{ref}(T)$$

(13)

【0139】

他の物理的影響がオフセットにおける予測不能の結果を部分的に引き起こす場合にも、同じ較正手順を使用可能である。このときも、記号 σ がこの他の物理的影響を表す。

【0140】

基準信号を用いるオンチップ補償。

本発明の実施形態において、ホールセンサシステムは、次式のような、式(9)のタイプの線形オフセット予測子を実装する。

【0141】

【数24】

$$a(T) = V_{Oref}(T) - b(T)V_{Pref}(T)$$

【0142】

この予測子は次式のように表すことも可能である。

【0143】

【数25】

$$\hat{V}_O = V_{Oref}(T) + b \cdot (V_P - V_{Pref}(T))$$

(14)

【0144】

ここで、基準信号 $V_{Oref}(T)$ 及び $V_{Pref}(T)$ は、較正手順の間に決定されたものに実質的に等しい。信号 V_P は第2の読み出し信号であり、これは、温度 T についての明示的な知識なしで測定可能であるが、典型的には、1つ又は複数のホール素子の温度 T に依存する。動作中に、磁界は典型的には非ゼロであるが、これは、磁界に実質的に非依存であると仮定される第2の読み出し信号 V_P にほぼ影響しない。基準信号 $V_{Oref}(T)$ 及び $V_{Pref}(T)$ は、例えばEPROMメモリを用いて、何らかの不揮発性形式でオンチップに格納された較正データに基づいて、例えば電圧又は電流又はパルス幅であるアナログ信号として、明示的に生成されてもよい。

【0145】

複数の基準信号を、又はこれらの信号の組み合わせを明示的に生成する目的で、異なる温度依存性を有している可能性がある複数の信号源を組み合わせる回路が使用されてもよ

10

20

30

40

50

い。このとき、不揮発性情報は、基準信号を、又は複数の基準信号の組み合わせを生成するために、これらの信号源がどのように組み合わせられるかを定義するために使用されてもよい。オンチップの信号源は、それらの温度をホール素子の温度 T に実質的に等しくするために、ホール素子に十分に近づけられる。このアプローチにより、温度を明示的に測定せず、基準信号 $V_{Oref}(T)$ 及び $V_{Pref}(T)$ を生成することが可能になる。

【0146】

他の実施形態において、オンチップで格納された不揮発性の校正データは、テーブルに基づいた値からなってもよく、又は補間関数の格納された係数からなってもよい。動作中に、実際の温度 T_a が測定されてもよい。この測定された実際の温度 T_a に基づいて、基準信号を決定するためにテーブル及び/又は補間関数を使用することができる。これは、計算によって、例えば、図3に示す実施形態のようにコントローラ105を用いて、達成されてもよい。

10

【0147】

代替として、基準信号 $V_{Oref}(T)$ は、通常温度依存のオフセット補償に対応するとみなすこともできる。それは、当業者には既知であるかもしれない形態のうちの任意のもので実装可能である。項 $b \cdot (V_P - V_{Pref}(T))$ は、多くの場合において、パッケージに起因した応力のような、再現可能性がより低い影響を、より少ない程度だけ補償するものとみなすことができる。この余分な項に対する補償は、多くの場合、既知の温度依存のオフセット補償方法を適応させることで実装可能である。

20

【0148】

式(14)の b 係数は一定であってもよく、又は、それは温度に依存してもよい。第2項に対応する信号は、回路の利得として実装された b 係数により、アナログ的に生成されてもよい。もう1つの可能性は、例えば電圧として、アナログ信号 $1/b(T)$ を明示的に生成し、これを、信号 $V_P - V_{Pref}$ をデジタル領域に変換するアナログ・デジタル変換器の基準電圧として使用することである。さらにもう1つの可能性は、ADCで固定の基準電圧を使用し、デジタル領域において利得係数 b を実装することである。

【0149】

第2の校正による最適化された予測。

式(14)のオフセット予測子の b 係数は、追加の校正測定によってさらに最適化されてもよい。これは、第2の製造時間校正手順を行うことで実施可能である。

30

【0150】

第2の製造時間校正の間に、センサシステムは、例えば異なる応力レベル $\sigma_{sec}(T)$ が生じるという事実で特徴付けられる、第2の状態に設定される。本明細書の末尾の表において例示を示す。センサシステムは、再び、多数 $m = 1 \dots M$ の温度 T_m に設定される。これらの温度は、基準校正の間に使用された温度と同じであってもよく、又は異なってもよい。基準校正の間と同様の測定が行われ、補間曲線 $V_{Osec}(T)$ 及び $V_{Psec}(T)$ の第2の集合をもたらす。

次式の信号が取得される。

【0151】

【数26】

$$V_{Osec}(T) \approx V_{O,rep}(T) + \alpha(T) \sigma_{sec}(T)$$

(15)

【数27】

$$V_{Psec}(T) \approx V_{P,rep}(T) + \beta(T) \sigma_{sec}(T)$$

(16)

【0152】

ここで、おそらくは温度に依存する最適なスケール係数 b を、次式のように導出するこ

50

とができる。

【0153】

【数28】

$$b(T) \stackrel{\text{def}}{=} \frac{V_{Osec}(T) - V_{Oref}(T)}{V_{Psec}(T) - V_{Pref}(T)} \quad (17)$$

【0154】

温度 T_n の共通集合が使用された場合、次式による値 (T_n, b_n) の集合を補間することにより、 $b(T)$ を発見することができる。

10

【0155】

【数29】

$$b_n \stackrel{\text{def}}{=} \frac{V_{Osec,n} - V_{Oref,n}}{V_{Psec,n} - V_{Pref,n}}$$

【0156】

ここでは、 $b(T)$ の定義を式(12)、式(13)、式(15)、及び式(16)と組み合わせて、次式が得られる。

【0157】

【数30】

$$b(T) \approx \frac{\alpha(T)}{\beta(T)}$$

(18)

【0158】

ここで、 $V_{sec}(T) - V_{ref}(T)$ が過度に小さくはないことが仮定されている。 V_{sec} が応力を表す場合、これは、第2の較正の間の応力が基準較正の間の応力に対して十分に異なっているべきであることを意味する。式(18)を用いると、式(14)の線形予測子が、同じ応力レベル V_{ref} が現われる場合の基準較正で測定されたオフセットを正確に再現するというを示すことはかなり簡単である。すなわち、このとき、次式が得られる。

20

30

【0159】

【数31】

$$\hat{V}_O = V_{Oref}$$

【0160】

同時に、式(14)の線形予測子は、同じ応力レベル V_{sec} が現われる場合の第2の較正で測定されるオフセットを正確に再現する。

【0161】

2重の較正アプローチは全く一般的であり、多数の興味深い特殊なケースを含む。これらのうちのいくつかを次の表に要約する。

40

【0162】

[表1]

アプローチ	基準	第2
1	ウェハレベル	パッケージ化済み
2	パッケージ化済み	ウェハレベル
3	ドライパッケージ	湿ったパッケージ
4	パッケージ化済み	パッケージに対する余分な力

50

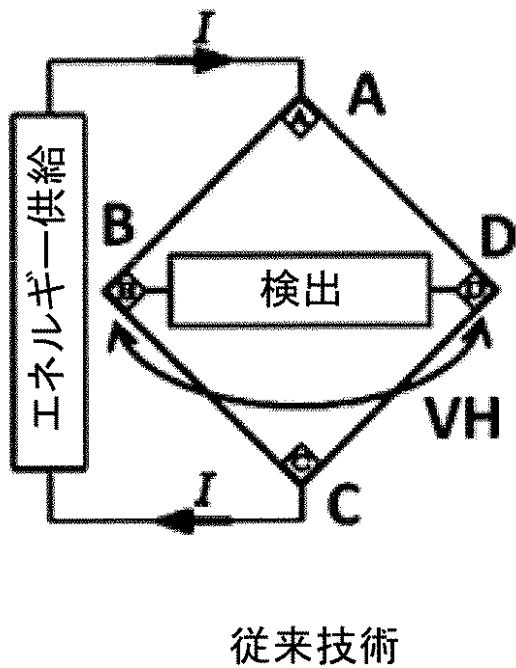
【0163】

当然ながら、例えば第2の較正がウェハレベルの測定を含み、例えば基準較正がパッケージ化されたデバイスの測定を含む場合、実際には、第2の較正は基準較正に先行してもよい。

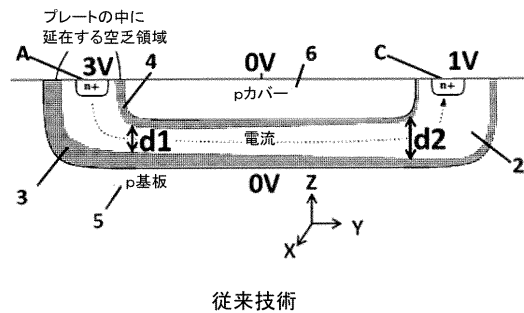
【0164】

以上の説明及び図面において本発明を詳細に説明して図示したが、そのような説明及び図面は、実例又は例示であって、限定ではないものとみなされるべきである。先の説明は、本発明のある実施形態を詳述する。しかしながら、明細書中の説明がどれほど詳細であっても、本発明は多くの方法で実施されてもよいということは認識されるだろう。本発明は開示された実施形態に限定されるものではない。

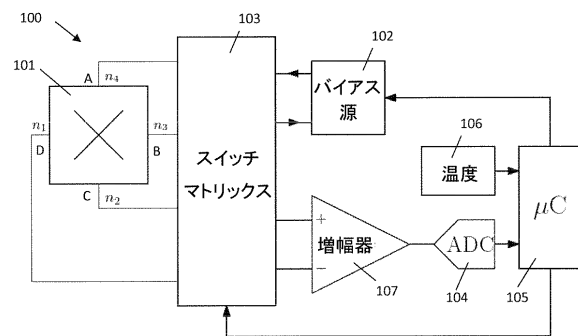
【図1】



【図2】



【図3】



【 図 4 】

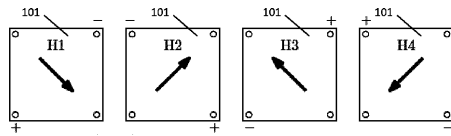


FIG. 4

【 図 5 】

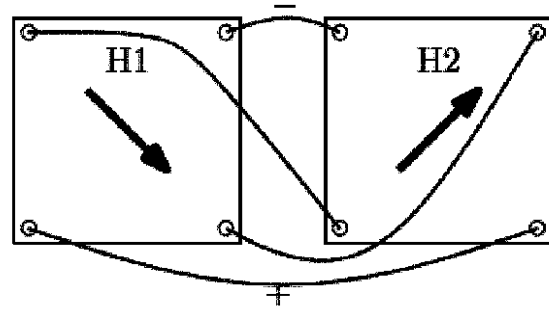
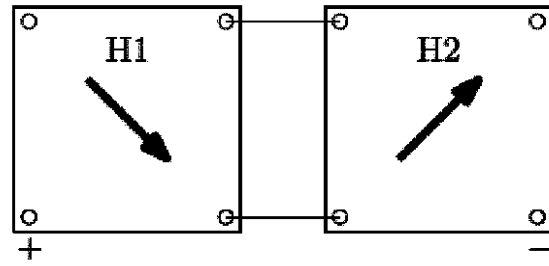


FIG. 5

【 図 6 】

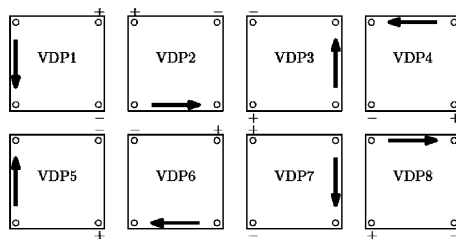


FIG. 6

【 図 8 】

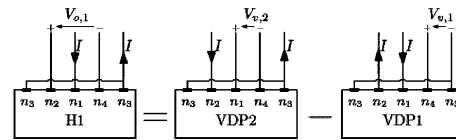


FIG. 8

【 図 7 】

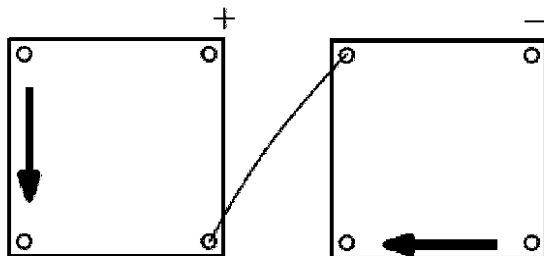


FIG. 7

フロントページの続き

(72)発明者 ピーテル・ロンバウツ
ベルギー、ベール - 9030 マリアケルケ、ウィレモットラン14番

審査官 小山 満

(56)参考文献 特開2008-096213(JP, A)
国際公開第2015/067675(WO, A1)
米国特許出願公開第2016/0252589(US, A1)
特開2008-008883(JP, A)
特開2001-311738(JP, A)
国際公開第2012/160143(WO, A2)
米国特許第4327416(US, A)

(58)調査した分野(Int.Cl., DB名)
H01L 43/06
G01R 33/07
G01R 35/00