

**POLSKA
RZECZPOSPOLITA
LUDOWA**



**URZĄD
PATENTOWY
PRL**

OPIS PATENTOWY PATENTU TYMCZASOWEGO

Patent tymczasowy dodatkowy
do patentu nr _____

Zgłoszono: 11.04.78 (P. 206014)

Pierwszeństwo: _____

Zgłoszenie ogłoszono: 12.03.79

Opis patentowy opublikowano: 27.02.1982

113319

Int. Cl.².

G01R 19/04

H03K 5/20

CZYTELNIA

Urzędu Patentowego
Polskiej Rzeczypospolitej Ludowej

Twórca wynalazku: Władysław Tarnawski

Uprawniony z patentu: Ośrodek Badawczo-Rozwojowy Sprzętu Komunikacyjnego
„PZL-Świdnik”,
Świdnik k/Lublina (Polska)

Detektor ekstremów przebiegów napięciowych

Przedmiotem wynalazku jest detektor ekstremów przebiegów napięciowych znajdujący zastosowanie w złożonych układach elektronicznych stosowanych zwłaszcza w metrologii i automatyce.

Znany jest z polskiego opisu patentowego Nr 87 244 detektor napięcia szczytowego zbudowany na wzmacniaczu operacyjnym, którego nieodwracające wejście jest połączone poprzez rezystor ze źródłem napięcia wejściowego, a którego wyjście przez wyjściowy rezystor jest połączone z bazą tranzystora. Kolektor tranzystora jest przyłączony do źródła napięcia stałego. Emiter tego tranzystora jest połączony równocześnie: poprzez kondensator z masą detektora, poprzez rezystor sprzężenia zwrotnego z odwracającym wejściem wzmacniacza i bezpośrednio z wyjściowym zaciskiem detektora.

Sygnał podlegający detekcji szczytowej, podawany na zacisk wejściowy detektora, powoduje wysterowanie wzmacniacza, a tym samym wysterowanie obwodu bazy tranzystora i ładowanie kondensatora prądem emitera tranzystora.

W warunkach, gdy wartość napięcia na kondensatorze osiągnie wartość napięcia na wejściu detektora, następuje zlikwidowanie wysterowania wzmacniacza i zakończenie ładowania kondensatora. Gdy w chwilach następnych wartość napięcia wejściowego przekroczy wartość napięcia na kondensatorze, to będzie się on doładowywał, aż do osiągnięcia wartości napięcia sygnału wejściowego, a gdy napięcie wejściowe będzie niższe od napięcia na kondensatorze, kondensator będzie się rozładowywał na stałą czasową zależną od pojemności kondensatora i rezystancji wchodzących w skład obwodu rozładowania. Następny wzrost napięcia wejściowego spowoduje kolejne ładowanie kondensatora.

Przedstawiony detektor napięcia szczytowego wykrywa wartość maksymalną sygnału wejściowego w przypadku jego dodatniej polaryzacji, albo jego wartość minimalną, gdy sygnał ma polaryzację ujemną, z tym że należy wówczas zastosować tranzystor o przeciwnym typie przewodnictwa, zasilany z ujemnego źródła napięcia stałego.

Ponadto detektor nie wykrywa następnych lokalnych wartości maksymalnych sygnału napięciowego występujących w czasie rozładowania kondensatora o ile wartości te są mniejsze od wartości napięcia na konden-

satorze w momencie wystąpienia maksimum. Wynika to stąd, że wartość stałej czasowej rozładowania jest niezmienna i zależy wyłącznie od parametrów RC obwodu rozładowania kondensatora.

Częściowa analiza badanego sygnału napięcia wejściowego znacznie ogranicza zastosowanie znanego detektora napięcia szczytowego.

Istota detektora ekstremów przebiegów napięciowych polega na tym, że jest on wyposażony na wejściu w wzmacniacz operacyjny, którego nieodwracające wejście jest połączone ze źródłem napięcia wejściowego, a jego wyjście jest połączone bezpośrednio z wspólnie połączonymi bazami tranzystorów, których kolektory są przyłączone do źródeł napięcia stałego o przeciwnej polaryzacji, zaś wspólnie połączone emitory są przyłączone poprzez rezystor i kondensator do masy układu. Do punktu wspólnego łączącego rezystor i kondensator jest dołączone nieodwracające wejście układu porównującego i pętla ujemnego sprzężenia zwrotnego, która łączy ten punkt z wejściem odwracającym wzmacniacza operacyjnego, a wejście odwracające układu porównującego jest połączone z bazami tranzystorów.

Zaletą detektora według wynalazku jest wykrywanie ekstremów przebiegów napięciowych o wartościach dodatnich i wartościach ujemnych, dzięki zastosowaniu pary tranzystorów o przeciwnym typie przewodnictwa oraz możliwość wykrywania wszystkich kolejnych, lokalnych wartości ekstremalnych przebiegu wejściowego z jednoczesnym zapamiętaniem ich wartości przez okres czasu zależny od częstotliwości sygnału wejściowego na skutek płynnie zmieniającej się stałej czasowej obwodu ładowania kondensatora, zależnej od szybkości i kierunku zmian sygnału wejściowego.

Przedmiot wynalazku jest przedstawiony w przykładzie wykonania na rysunku, który przedstawia schemat ideowy detektora ekstremów przebiegów napięciowych.

Do zacisku wejściowego 1 detektora jest doprowadzony sygnał napięciowy o wartościach zmieniających się w funkcji czasu. Zacisk wejściowy 1 jest połączony bezpośrednio z nieodwracającym wejściem 2 wzmacniacza operacyjnego 3. Wyjście 4 wzmacniacza operacyjnego 3 jest połączone bezpośrednio z wspólnie połączonymi bazami tranzystora 5 zasilanego z dodatniego źródła napięcia stałego 6 i tranzystora 7 zasilanego z ujemnego źródła napięcia stałego 8. Do wspólnie połączonych emiterów tranzystorów 5, 7 jest dołączony rezystor 9, którego drugi koniec jest połączony: poprzez pętlę sprzężenia zwrotnego z odwracającym wejściem 10 wzmacniacza operacyjnego 3, bezpośrednio z nieodwracającym wejściem 11 układu porównującego 12 i z jedną okładką kondensatora 13, którego druga okładka jest połączona z masą układu 14. Odwracające wejście 15 układu porównującego 12 jest połączone bezpośrednio z bazami tranzystorów 5, 7. Sygnał wyjściowy zbiera się z wyjścia 16 układu porównującego 12.

Działanie detektora według wynalazku jest następujące. Podlegający detekcji sygnał napięciowy o wartościach zmieniających się w funkcji czasu jest doprowadzony do zacisku wejściowego 1 wzmacniacza operacyjnego 3, powodując jego wysterowanie i pracę tranzystorów 5, 7.

Kondensator 13 jest ładowany prądem emitera tranzystora 5 zasilanego z źródła dodatniego napięcia stałego lub prądem emitera tranzystora 7 zasilanego z źródła ujemnego napięcia stałego, w zależności od kierunku zmian sygnału wejściowego, poprzez rezystor 9. Napięcie na kondensatorze 13 jest sygnałem ujemnego sprzężenia zwrotnego dla wzmacniacza operacyjnego 3, który jest podawany na jego wejście odwracające 10. Wzmacniacz operacyjny 3, z tranzystorami 5, 7 oraz z rezystorem 9 tworzą wtórnik napięciowy.

Wzmacniacz operacyjny 3 wzmacnia różnicę pomiędzy wejściowym sygnałem napięciowym i napięciem, do którego naładuje się kondensator 13, określając w ten sposób stan swego wyjścia 4, przy czym dla zwiększającej się wartości sygnału wejściowego, napięcie na kondensatorze 13 jest nieco mniejsze od wartości napięcia sygnału wejściowego, a dla zmniejszającej się wartości sygnału wejściowego, napięcie na kondensatorze 13 jest nieco większe od wartości napięcia sygnału wejściowego, co wynika z inercyjnego charakteru obwodu ładowania kondensatora 13. W momencie, gdy różnica bezwzględna pomiędzy sygnałem napięcia wejściowego i napięciem, do którego naładuje się kondensator 13 staje się równa zero, następuje skok napięcia na wyjściu 4 wzmacniacza operacyjnego 3. Kierunek skoku napięcia jest zależny od znaku pochodnej sygnału napięcia wejściowego w momencie poprzedzającym moment wystąpienia ekstremum. Wartość napięcia na kondensatorze 13 oraz wartość napięcia na wyjściu 4 wzmacniacza operacyjnego 3 jest porównywana poprzez układ porównujący 12, który skokiem dodatnim na swym wyjściu 16 sygnalizuje wystąpienie maksimum sygnału napięcia wejściowego, a skokiem ujemnym sygnalizuje wystąpienie minimum sygnału napięcia wejściowego. Wartość ekstremalna wykrywana przez detektor jest pamiętana przez kondensator 13 przez okres czasu zależny od częstotliwości sygnału wejściowego oraz od właściwości wzmacniacza operacyjnego 3, od których również zależy dokładność zatrzymywanych wartości ekstremalnych.

Detektor ekstremów przebiegów napięciowych, wyposażony na wejściu we wzmacniacz operacyjny, którego nieodwracające wejście jest połączone ze źródłem napięcia wejściowego, z n a m i e n n y t y m, że wyjście (4) wzmacniacza operacyjnego (3) jest połączone bezpośrednio z wspólnie połączonymi bazami tranzystorów (5), (7), których kolektory są przyłączone do źródeł napięcia stałego (6), (8) o przeciwnej polaryzacji, zaś wspólnie połączone emitory tranzystorów (5), (7) są przyłączone poprzez rezystor (9) i kondensator (13) do masy układu (14), przy czym do punktu wspólnego kondensatora (13) i rezystora (9) jest dołączone nieodwracające wejście (11) układu porównującego (12) i pętla ujemnego sprzężenia zwrotnego, która łączy ten punkt z wejściem odwracającym (10) wzmacniacza operacyjnego (3), a wejście odwracające (15) układu porównującego (12) jest połączone z bazami tranzystorów (5), (7).

