



Patent dodatkowy
do patentu

Zgłoszono: 15. I. 1965 (P 107 001)

Pierwszeństwo:

Opublikowano: 18. III. 1968

Kl. 21 a¹, 36/18

MKP H 03 k

UKD

Współtwórcy wynalazku: dr inż. Zygmunt Szwaja, mgr inż. Bolesław Zawodniak

Właściciel patentu: Politechnika Poznańska, Poznań (Polska)

Układ do elektronicznego blokowania inicjatorów lub przycisków

1

Przedmiotem wynalazku jest układ do elektronicznego blokowania inicjatorów lub przycisków, zapobiegający wysyłaniu elektrycznych sygnałów sterujących w przypadku równoczesnego uruchomienia dwu lub więcej inicjatorów.

Stosowane obecnie układy do elektronicznego blokowania inicjatorów lub przycisków pracują na elementach bazujących na algebrze logiki. W symbolicznym zapisie daje to wyrażenia typu $X = A \overline{B} C \overline{D} E$ co oznacza, że sygnał 1 na linii X pojawia się wtedy, kiedy uruchomiony jest przycisk A, przy jednoczesnym nieuruchomieniu przycisków B, C, D i E. Taki układ blokujący wymaga dużej liczby podstawowych modułów logicznych, to jest elementów realizujących funkcje logiczne sumy, iloczynu i negacji.

Celem wynalazku jest wyeliminowanie rozbudowanych i licznie dużych podstawowych modułów logicznych.

Cel ten osiągnięto przez wprowadzenie do układu oporów zasilanych ze źródeł napięcia poprzez styki. Uzyskiwane wartości napięcia na zestyku inicjatorów są przykładane do elementów progowych, które pobudzone są tylko wtedy, gdy uruchomiony jest przycisk.

Taki układ jest bardzo prosty, a zmniejszona wielokrotnie ilość elementów w układzie w stosunku do dotychczasowych rozwiązań, daje korzystne warunki technologiczne, jak również eksploatacyjne.

Przedmiot wynalazku uwidocznił na rysunku,

2

który przedstawia schemat ideowy układu, przy czym oznaczenia ujęte w nawias na tym rysunku, oznaczają zmianę biegunowości źródeł napięcia, przy zastosowaniu na wyjściu matrycy kodującej

5 D_k tranzystorów typu NPN.

Wynalazek zostanie bliżej objaśniony na przykładzie wykonania przedstawionym na rysunku, przy założeniu, równych wartościach napięć źródeł E_1 i E_2 oraz zastosowaniu na wyjściu matrycy kodującej D_k tranzystora typu PNP.

10 Źródło E_1 zasilą poprzez opór R_w układ inicjatorów lub przycisków k_1 do k_n połączonych z diodową matrycą kodującą D_k , posiadającą na wyjściu tranzystory PNP.

15 Źródło zasilania E_2 o napięciu równym źródłu E_1 włączone jest poprzez opory R_{1-n} w układ pomiędzy zespół inicjatorów k_1 do k_n a matrycę D_k . Wartość oporów R_w i R_{1-n} dobiera się tak, że speł-

niają one zależność $\frac{R_{1-n}}{2} < R_w < R_{1-n}$.

20 Ta zależność powoduje, że przy uruchomieniu jednego dowolnego przycisku K, potencjał odpowiedniego punktu P jest ujemny, co przez znany układ diodowy matrycy kodującej D_k , powoduje odblokowanie odpowiednich tranzystorów na wyjściu tejże matrycy. Przy uruchomieniu dwu lub więcej inicjatorów lub przycisków, potencjały odpowiednich punktów P są dodatnie, co powoduje zachowanie stanu zablokowania tranzystorów, a więc zatrzymanie wysyłanych sygnałów.

30 Liczba tranzystorów na wyjściu znanej matry-

cy kodującej D_k zależy od stosowanego kodu, a liczy się ją szacunkowo według wzoru $m \geq \log_2 n$, gdzie n jest liczbą inicjatorów.

Układ spełnia opisane warunki również w przypadku wprowadzenia, w miejsce tranzystorów na wyjściu matrycy D_k , przekaźników elektromagnetycznych, lub wzmacniaczy magnetycznych. W tym przypadku układ może zastąpić blokady mechaniczne lub elektromechaniczne stosowane szczególnie w urządzeniach dalekopisowych, urządzeniach do ręcznego przygotowywania taśmy perforowanej, w maszynach do nauczania, oraz pulpitych sterowniczych w dyspozytoriach.

Zastrzeżenie patentowe

Układ do elektronicznego blokowania inicjatorów lub przycisków posiadający źródło zasilania połączone z inicjatorami lub zaciskami i dalej z diodową matrycą kodującą do której na wyjściu przyłączone są tranzystory typu PNP lub NPN względnie przekaźniki elektromagnetyczne czy wzmacniacze magnetyczne **znamienny tym**, że między źródło zasilania (E_1) a inicjatory (k_1 do k_n) włączony jest opór (R_w) a skolei między inicjatory (k_1 do k_n) a diodową matrycę kodującą (D_k) włączone jest źródło zasilania (E_2) połączone z tymi inicjatorami przez szeregowo włączone oporniki (R_{1-n}).

