

(19) 日本国特許庁 (JP)

(12) 特 許 公 報 (B2)

(11) 特許番号

特許第6094290号
(P6094290)

(45) 発行日 平成29年3月15日 (2017. 3. 15)

(24) 登録日 平成29年2月24日 (2017. 2. 24)

(51) Int. Cl.

F I

H O 1 L 21/3205 (2006. 01)

H O 1 L 21/88

B

H O 1 L 21/768 (2006. 01)

H O 1 L 21/88

S

H O 1 L 23/522 (2006. 01)

H O 1 L 21/88

T

請求項の数 12 (全 12 頁)

(21) 出願番号 特願2013-56496 (P2013-56496)
 (22) 出願日 平成25年3月19日 (2013. 3. 19)
 (65) 公開番号 特開2014-183177 (P2014-183177A)
 (43) 公開日 平成26年9月29日 (2014. 9. 29)
 審査請求日 平成27年11月24日 (2015. 11. 24)

(73) 特許権者 000002369
 セイコーエプソン株式会社
 東京都新宿区新宿四丁目1番6号
 (74) 代理人 100110858
 弁理士 柳瀬 睦肇
 (74) 代理人 100110777
 弁理士 宇都宮 正明
 (74) 代理人 100100413
 弁理士 渡部 温
 (74) 代理人 100105212
 弁理士 保坂 延寿
 (72) 発明者 ▲今▼西 貴之
 長野県諏訪市大和3丁目3番5号 セイコーエプソン株式会社内

最終頁に続く

(54) 【発明の名称】 半導体装置及びその製造方法

(57) 【特許請求の範囲】

【請求項 1】

第1の面を有する半導体基板と、
 前記半導体基板に位置し、前記第1の面に電極を有する電子回路と、
 前記第1の面の上に位置し、前記電極の上に開口を有する樹脂と、
 前記樹脂の上の第1領域及び前記開口内にまたがって位置し、前記電極と電氣的に接続された配線層と、

前記樹脂の上の第2領域に、前記配線層の外周の少なくとも一部に沿って位置する導電層と、

前記配線層の上に位置する第1メッキ層及び前記導電層の上に位置する第2メッキ層と

10

、
 前記第1メッキ層に固定されたボンディングワイヤーと、
 を含む半導体装置。

【請求項 2】

第1の面を有する半導体基板と、
 前記半導体基板に位置し、前記第1の面に電極を有する電子回路と、
 前記第1の面の上に位置し、前記電極の上に開口を有する絶縁層と、
 前記絶縁層の上の第1領域及び前記開口内にまたがって位置し、前記電極と電氣的に接続された配線層と、

前記絶縁層の上の第2領域に、前記配線層の外周の少なくとも一部に沿って位置する導

20

電層と、

前記配線層の上に位置する第 1 メッキ層及び前記導電層の上に位置する第 2 メッキ層と

、
を含み、

前記第 2 メッキ層は、第 1 の位置における膜厚が、前記第 1 の位置よりも前記配線層に近い第 2 の位置における膜厚よりも小さい半導体装置。

【請求項 3】

前記配線層の外周は平面視で多角形であり、

前記導電層は、前記配線層の外周を構成する多角形の複数の辺に沿って位置する、
請求項 1 又は請求項 2 記載の半導体装置。

10

【請求項 4】

前記導電層は、前記配線層の外周の全周に沿って位置する、

請求項 1 乃至請求項 3 のいずれか一項記載の半導体装置。

【請求項 5】

前記導電層は、前記配線層の外周の全周に沿って連続した形状を有する、
請求項 1 乃至請求項 3 のいずれか一項記載の半導体装置。

【請求項 6】

前記導電層の内周と、前記配線層の外周との距離が、前記配線層の外周の全周にわたってほぼ等しい、請求項 4 又は請求項 5 記載の半導体装置。

【請求項 7】

20

前記配線層の外周は平面視で方形であり、

前記導電層の内周は平面視で前記配線層の外周を囲む方形であり、

前記配線層の外周を構成する方形の第 1 の頂点から、前記導電層の内周を構成する方形の前記第 1 の頂点に対向する第 2 の頂点までの距離 a が、前記配線層の外周を構成する方形の第 1 の辺から、前記導電層の内周を構成する方形の前記第 1 の辺に対向する第 2 の辺までの距離 b より大きい、
請求項 4 又は請求項 5 記載の半導体装置。

【請求項 8】

前記電子回路、前記絶縁層、前記配線層、前記導電層、前記第 1 メッキ層及び前記第 2 メッキ層は、半導体ウエハーから分離された複数のチップのうちの 1 つに含まれている、
請求項 2 記載の半導体装置。

30

【請求項 9】

前記第 1 メッキ層及び前記第 2 メッキ層は、いずれもニッケル (Ni) を含む、
請求項 1 乃至請求項 8 のいずれか一項記載の半導体装置。

【請求項 10】

前記第 1 メッキ層及び前記第 2 メッキ層は、いずれも無電解メッキ法によって形成されている、
請求項 1 乃至請求項 9 のいずれか一項記載の半導体装置。

【請求項 11】

半導体基板に、前記半導体基板の第 1 の面に電極が位置する電子回路を形成する工程 (a) と、

40

前記第 1 の面の上に、前記電極の上に開口を有する絶縁層を形成する工程 (b) と、

前記絶縁層の上の第 1 領域及び前記開口内に、前記電極と電気的に接続された配線層を形成するとともに、前記絶縁層の上の第 2 領域に、前記配線層の外周の少なくとも一部に沿って位置する導電層を形成する工程 (c) と、

前記配線層の上に位置する第 1 メッキ層及び前記導電層の上に位置する第 2 メッキ層を形成する工程 (d) と、

を含み、

前記工程 (d) は、前記導電層の位置が前記配線層の位置よりもメッキ液流の上流側となるように、前記半導体基板を前記メッキ液流に浸すことを含み、

50

前記第２メッキ層は、第１の位置における膜厚が、前記第１の位置よりも前記配線層に近い第２の位置における膜厚よりも小さい、
半導体装置の製造方法。

【請求項１２】

半導体基板に、前記半導体基板の第１の面に電極が位置する電子回路を形成する工程（
a）と、

前記第１の面の上に、前記電極の上に開口を有する絶縁層を形成する工程（b）と、

前記絶縁層の上の第１領域及び前記開口内に、前記電極と電氣的に接続された配線層を形成するとともに、前記絶縁層の上の第２領域に、前記配線層の外周の少なくとも一部に沿って位置する導電層を形成する工程（c）と、

前記配線層の上に位置する第１メッキ層及び前記導電層の上に位置する第２メッキ層を無電解メッキ法によって形成する工程（d）と、
を含み、

前記第２メッキ層は、第１の位置における膜厚が、前記第１の位置よりも前記配線層に近い第２の位置における膜厚よりも小さい、
半導体装置の製造方法。

【発明の詳細な説明】

【技術分野】

【０００１】

本発明は、半導体装置及びその製造方法に関する。

【背景技術】

【０００２】

電子回路を搭載した半導体チップを製品に実装するために、半導体チップに電解メッキ法あるいは無電解メッキ法によって銅などの配線を形成し、この配線に、無電解メッキ法によって、ニッケル／金、あるいは、ニッケル／パラジウム／金などのメッキ層を、これらの順で施すことが知られている。

【０００３】

下記の特許文献１には、回路基板に開口部を形成するための打ち抜き加工によって生じる白化領域の発生を防止するために、開口部の円弧部周辺に、銅配線の形成と同時に銅のダミーパターンを形成することが記載されている。また、この特許文献１には、これらの銅配線とダミーパターンとに、電気メッキによってニッケル／金メッキを施すことが記載されている。

【先行技術文献】

【特許文献】

【０００４】

【特許文献１】特開２００８－１５３３９１号公報

【発明の概要】

【発明が解決しようとする課題】

【０００５】

しかしながら、例えば電解メッキ法あるいは無電解メッキ法によって形成された銅配線に無電解メッキ法によってニッケルメッキを形成すると、特に銅配線の端部において、ニッケルメッキが局所的に薄くなり、ニッケルメッキに段差ができてしまうことがある。この段差が発生する原因は、ニッケルメッキを形成する際のメッキ液の液流にあると考えられる。そして、ニッケルメッキの段差の影響により、ニッケルメッキの上に形成される金あるいはパラジウム／金などのメッキ層の表面にも段差ができてしまい、実装に必要なボンディング・パッドの面積を確保できないことがある。

【０００６】

本発明は、以上のような技術的課題に鑑みてなされたものである。本発明の幾つかの態様は、半導体装置の配線に形成されるメッキ層に、段差が形成されることを抑制することに関連している。

10

20

30

40

50

【課題を解決するための手段】

【0007】

本発明の幾つかの態様において、半導体装置は、第1の面を有する半導体基板と、半導体基板に位置し、第1の面に電極を有する電子回路と、第1の面の上に位置し、電極の上に開口を有する絶縁層と、絶縁層の上の第1領域及び開口内にまたがって位置し、電極と電氣的に接続された配線層と、絶縁層の上の第2領域に、配線層の外周の少なくとも一部に沿って位置する導電層と、配線層の上に位置する第1メッキ層及び導電層の上に位置する第2メッキ層と、を含む。

この態様によれば、配線層の外周の少なくとも一部に沿って導電層が位置し、第1メッキ層を形成する際のメッキ液の液流を導電層が緩和するので、配線層の上に位置する第1メッキ層に段差が形成されることを抑制することができる。

10

【0008】

上述の態様において、第2メッキ層のうちの第1の位置における膜厚が、第1の位置よりも配線層に近い第2の位置における膜厚よりも小さくてもよい。

このように、導電層の上に位置する第2メッキ層の膜厚にばらつきがある場合でも、第1メッキ層を形成する際のメッキ液の液流を導電層が緩和するので、第1メッキ層の膜厚のばらつきを低減でき、第1メッキ層に段差が形成されることを抑制することができる。

【0009】

上述の態様において、配線層の外周は平面視で多角形であり、導電層は、配線層の外周を構成する多角形の複数の辺に沿って位置することが望ましい。

20

これによれば、導電層が配線層の外周を構成する多角形の複数の辺に沿って位置し、第1メッキ層を形成する際のメッキ液の液流を導電層が緩和するので、配線層の上に位置する第1メッキ層に段差が形成されることを複数の辺に沿って抑制することができる。

【0010】

上述の態様において、導電層は、配線層の外周の全周に沿って位置することが望ましい。

これによれば、配線層の上に位置する第1メッキ層に段差が形成されることを配線層の外周の全周に沿って抑制することができる。

【0011】

上述の態様において、導電層は、配線層の外周の全周に沿って連続した形状を有することが望ましい。

30

これによれば、配線層の上に位置する第1メッキ層に段差が形成されることを配線層の外周の全周にわたって抑制することができる。

【0012】

上述の態様において、導電層の内周と、配線層の外周との距離が、配線層の外周の全周にわたってほぼ等しいことが望ましい。

【0013】

上述の態様において、配線層の外周は平面視で方形であり、導電層の内周は平面視で配線層の外周を囲む方形であり、配線層の外周を構成する方形の第1の頂点から、導電層の内周を構成する方形の第1の頂点に対向する第2の頂点までの距離aが、配線層の外周を構成する方形の第1の辺から、導電層の内周を構成する方形の第1の辺に対向する第2の辺までの距離bより大きくてもよい。

40

【0014】

上述の態様において、電子回路、絶縁層、配線層、導電層、第1メッキ層及び第2メッキ層は、半導体ウエハーから分離された複数のチップのうちの1つに含まれていることが望ましい。

【0015】

上述の態様において、第1メッキ層及び第2メッキ層は、いずれもニッケル(Ni)を含むことが望ましい。

【0016】

50

上述の態様において、第１メッキ層及び第２メッキ層は、いずれも無電解メッキ法によって形成されていることが望ましい。

【００１７】

本発明の他の態様において、半導体装置の製造方法は、半導体基板に、半導体基板の第１の面に電極が位置する電子回路を形成する工程（ａ）と、第１の面の上に、電極の上に開口を有する絶縁層を形成する工程（ｂ）と、絶縁層の上の第１領域及び開口内に、電極と電氣的に接続された配線層を形成するとともに、絶縁層の上の第２領域に、配線層の外周の少なくとも一部に沿って位置する導電層を形成する工程（ｃ）と、配線層の上に位置する第１メッキ層及び導電層の上に位置する第２メッキ層を形成する工程（ｄ）と、を含み、工程（ｄ）は、導電層の位置が配線層の位置よりもメッキ液流の上流側となるように、半導体基板をメッキ液流に浸すことを含む。

10

この態様によれば、配線層の外周の少なくとも一部に沿って導電層が位置し、かつ、導電層の位置が配線層の位置よりもメッキ液流の上流側となるので、配線層の上に位置する第１メッキ層を形成する際のメッキ液の液流を導電層が緩和し、第１メッキ層に段差が形成されることを抑制することができる。

【００１８】

本発明の他の態様において、半導体装置の製造方法は、半導体基板に、半導体基板の第１の面に電極が位置する電子回路を形成する工程（ａ）と、第１の面の上に、電極の上に開口を有する絶縁層を形成する工程（ｂ）と、絶縁層の上の第１領域及び開口内に、電極と電氣的に接続された配線層を形成するとともに、絶縁層の上の第２領域に、配線層の外周の少なくとも一部に沿って位置する導電層を形成する工程（ｃ）と、配線層の上に位置する第１メッキ層及び導電層の上に位置する第２メッキ層を無電解メッキ法によって形成する工程（ｄ）と、を含む。

20

この態様によれば、配線層の外周の少なくとも一部に沿って導電層が位置するので、配線層の上に位置する第１メッキ層を形成する際のメッキ液の液流を導電層が緩和し、第１メッキ層に段差が形成されることを抑制することができる。

【図面の簡単な説明】

【００１９】

【図１】本発明の実施形態に係る半導体装置を示す図。

【図２】上記半導体装置の導電層の形状に関する変形例を示す平面図。

30

【図３】上記半導体装置の配線層及び導電層の配置に関する変形例を示す平面図。

【図４】上記半導体装置を製造する方法の１つの例を示す断面図。

【図５】上記半導体装置を製造する方法の１つの例を示す断面図。

【図６】参考例に係る半導体装置の断面図。

【発明を実施するための形態】

【００２０】

以下、本発明の実施形態について詳細に説明する。なお、以下に説明する本実施形態は、特許請求の範囲に記載された本発明の内容を不当に限定するものではない。また本実施形態で説明される構成の全てが本発明の解決手段として必須であるとは限らない。また同一の構成要素には同一の参照符号を付して説明を省略する。

40

【００２１】

< １．実施形態の構成 >

図１は、本発明の実施形態に係る半導体装置を示す図である。図１（Ａ）は半導体ウエハーの平面図であり、図１（Ｂ）は図１（Ａ）に示される半導体ウエハーから分離された１つの半導体チップの平面図であり、図１（Ｃ）は図１（Ｂ）に示される半導体チップのＩＣ－ＩＣ線における拡大断面図である。

【００２２】

図１（Ａ）に示される半導体ウエハー１には、複数の半導体チップ１０となる領域が配置されている。図１（Ｂ）に示される半導体チップ１０には、配線層４０と、導電層５０と、電子回路（図示せず）とが配置されている。半導体チップ１０は、本発明の実施形態

50

に係る半導体装置に相当する。図 1 (C) に示されるように、半導体チップ 1 0 は、半導体基板 2 0 と、絶縁層 3 0 とを備えている。

【 0 0 2 3 】

半導体基板 2 0 は、例えばシリコン (S i) によって構成され、半導体基板 2 0 には、第 1 導電型の不純物が導入された領域 (図示せず) と、第 2 導電型の不純物が導入された領域 (図示せず) と、電極 2 2 とを含む電子回路 (図示せず) が位置している。電極 2 2 は、例えばアルミニウム (A l) によって構成される。電極 2 2 の少なくとも一部は、半導体基板 2 0 の第 1 の面 2 1 に位置している。

【 0 0 2 4 】

絶縁層 3 0 は、例えばポリイミドなどの樹脂によって構成され、半導体基板 2 0 の第 1 の面 2 1 と接して、第 1 の面 2 1 の上に位置している。なお、「上」とは、半導体基板 2 0 の第 1 の面 2 1 と反対側の面 2 3 からみて、第 1 の面 2 1 に向かう方向とする。絶縁層 3 0 は、電極 2 2 の上に、開口 3 1 を有している。絶縁層 3 0 は、ボンディングワイヤー 8 0 (後述) を第 1 メッキ層 6 0 に固定するときの応力を緩和する機能を有する。

【 0 0 2 5 】

配線層 4 0 は、例えば銅 (C u) によって構成され、絶縁層 3 0 の上の一部領域と、開口 3 1 内とにまたがって位置している。そして、配線層 4 0 は、絶縁層 3 0 の上面の一部と、絶縁層 3 0 の開口 3 1 の内面と、電極 2 2 の上面とに接しており、電極 2 2 と電氣的に接続されている。

図 1 (B) に示されるように、配線層 4 0 の外周は、平面視で方形 (長方形又は正方形) となっている

【 0 0 2 6 】

導電層 5 0 は、例えば銅 (C u) によって構成され、絶縁層 3 0 の上の配線層 4 0 とは別の領域に位置し、絶縁層 3 0 の上面の一部に接している。導電層 5 0 は、いわばダミーパターンであり、配線層 4 0 や電極 2 2 とは電氣的に接続されていない。

図 1 (B) に示されるように、導電層 5 0 は、配線層 4 0 の外周の全周に沿って位置している。導電層 5 0 は、配線層 4 0 の外周の全周に沿って連続した形状を有するのが望ましい。導電層 5 0 は、配線層 4 0 とほぼ同じ厚さでもよいし、配線層 4 0 より厚くてもよい。

【 0 0 2 7 】

図 1 (C) に示されるように、配線層 4 0 の上及び側方を覆うように第 1 メッキ層 6 0 が位置し、導電層 5 0 の上及び側方を覆うように第 2 メッキ層 7 0 が位置している。第 1 メッキ層 6 0 は配線層 4 0 の上面及び側面に接しており、第 2 メッキ層 7 0 は導電層 5 0 の上面及び側面に接している。第 1 メッキ層 6 0 及び第 2 メッキ層 7 0 は、図 1 (B) において図示を省略されている。第 1 メッキ層 6 0 は、ニッケル (N i) 層 6 1 と、パラジウム (P d) 層 6 2 と、金 (A u) 層 6 3 とを、これらの順で積層した構造を有している。第 2 メッキ層 7 0 も、ニッケル層 7 1 と、パラジウム層 7 2 と、金層 7 3 とを、これらの順で積層した構造を有している。

【 0 0 2 8 】

第 2 メッキ層 7 0 は、導電層 5 0 の上の配線層 4 0 から遠い第 1 の位置に、第 1 の位置に比べて配線層 4 0 に近い第 2 の位置よりもニッケル層 7 1 が薄い領域であるエッジだれ 7 4 を含んでいる。これに対し、第 1 メッキ層 6 0 は、配線層 4 0 の上の全領域においてほぼ一定の厚みを有している。

【 0 0 2 9 】

図 6 は、参考例に係る半導体装置の断面図である。図 6 (A) は参考例に係る半導体装置においてニッケル層を形成する工程を示している。図 6 (B) は参考例に係る半導体装置の図 1 (C) に相当する部分を示している。図 6 において、図 1 に示された各構成と対応する部分には、図 1 に示された符号の先頭に「 1 」を付加した符号を示して、詳細な説明を省略する。

【 0 0 3 0 】

図 6 に示される参考例は、図 1 に示された導電層 5 0 及び第 2 メッキ層 7 0 を備えていない点で、図 1 に示された実施形態と異なる。図 6 (A) に示されるように、配線層 1 4 0 の外周に沿った導電層を備えていない状態でニッケル層 1 6 1 を形成しようとする、配線層 1 4 0 の上の一部領域に、ニッケル層 1 6 1 が薄い領域であるエッジだれ 1 6 4 が形成される場合がある。このようなエッジだれ 1 6 4 が発生する要因としては、ニッケルメッキ液の液流 F が配線層 1 4 0 の外周部に当たり、メッキ成長を阻害していることが考えられる。

【 0 0 3 1 】

このようなニッケル層 1 6 1 が形成されると、ニッケル層 1 6 1 の上に形成されるパラジウム層 1 6 2 や金層 1 6 3 の表面にも段差ができてしまい、実装に必要なボンディング・パッドの面積を確保できないことがある。

10

図 1 に示された実施形態によれば、配線層 4 0 の外周に沿って導電層 5 0 を形成しておくことにより、配線層 4 0 の上の第 1 メッキ層 6 0 の厚みがほぼ一定で、第 1 メッキ層 6 0 の上面が平坦となるため、電極 2 2 と電氣的に接続するためのボンディングワイヤー 8 0 を第 1 メッキ層 6 0 に固定するための面積を第 1 メッキ層 6 0 の上面に確保することができる。

また、ニッケル層 6 1 及びこれを含む第 1 メッキ層 6 0 の厚みがほぼ一定となるため、ニッケル層 6 1 又は第 1 メッキ層 6 0 の形成後の外観検査工程において、異常品として検出される可能性が低減され、製品製造を円滑化することができる。

【 0 0 3 2 】

20

上述のように、本発明の実施形態においては、配線層 4 0 の外周に沿って導電層 5 0 を形成しておくことにより、配線層 4 0 の外周付近の端部に、ニッケル層が薄い領域であるエッジだれが発生することを抑制しているが、配線層 4 0 の外周と導電層 5 0 の内周との距離が離れすぎていると、エッジだれ発生の抑制効果が小さくなる場合がある。エッジだれ発生の抑制効果をより良く得るためには、配線層 4 0 の外周と導電層 5 0 の内周との距離 d が $100\ \mu\text{m}$ 以下にすることが特に望ましい。

【 0 0 3 3 】

図 1 (B) に示されるように、導電層 5 0 は、ほぼ方形であるが、厳密な意味で 4 隅に角がある必要はなく、円弧状の部分の有していてもよい。これにより、配線層 4 0 の外周から導電層 5 0 の内周までの距離 d が、配線層 4 0 の外周の全周にわたってほぼ等しくな

30

【 0 0 3 4 】

< 2 . 導電層の形状に関する変形例 >

図 2 は、本発明の実施形態に係る半導体装置の導電層の形状に関する変形例を示す平面図である。本発明においては、導電層 5 0 (図 1 参照) が図 1 に示される形状である場合に限定されず、以下に述べるように他の形状であってもよい。

【 0 0 3 5 】

図 2 (A) に示される例では、導電層 5 0 a の 4 隅が円弧状ではなく角状となっている。この場合には、配線層 4 0 の外周を構成する方形の 1 つの頂点 4 1 から、導電層 5 0 a の内周を構成する方形の、頂点 4 1 に対向する頂点 5 1 までの距離 a が、配線層 4 0 の外周を構成する方形の 1 つの辺 4 2 から、導電層 5 0 a の内周を構成する方形の、辺 4 2 に対向する辺 5 2 までの距離 b より大きくなっている。

40

【 0 0 3 6 】

このような場合には、配線層 4 0 の頂点 4 1 付近の端部に、ニッケル層 6 1 が薄い領域であるエッジだれ 4 3 が発生することもあり得る。しかしながら、導電層 5 0 a の辺 5 2 が配線層 4 0 の外周に沿って位置することによって、配線層 4 0 の辺 4 2 に沿ったエッジだれが抑制され、実装に必要なボンディング・パッドの面積を確保することができる。

【 0 0 3 7 】

図 2 (B) に示される例では、導電層 5 0 b が配線層 4 0 の外周のほぼ全周に沿って位置しているが、導電層 5 0 b の一部が途切れて隙間 5 3 が形成されている。隙間 5 3 は、

50

1つの配線層40を囲む導電層50bに1つ形成されていてもよいし、複数形成されていてもよい。この場合でも、導電層50bが配線層40の外周に沿って位置することによって、配線層40の辺42に沿ったエッジだれが抑制され、実装に必要なボンディング・パッドの面積を確保することができる。

【0038】

図2(C)に示される例では、導電層50cが配線層40の外周の全周に沿って位置しているわけではなく、配線層40の外周の一部に沿って位置している。この場合でも、導電層50cが配線層40の外周の一部に沿って位置することによって、配線層40の少なくとも1つの辺42に沿ったエッジだれが抑制され、実装に必要なボンディング・パッドの面積を確保することができる。なお、配線層40の外周が多角形である場合に、導電層50cは、この多角形の複数の辺に沿って位置していることが望ましい。

10

【0039】

< 3. 配線層及び導電層の配置に関する変形例 >

図3は、本発明の実施形態に係る半導体装置の配線層及び導電層の配置に関する変形例を示す平面図である。本発明においては、導電層50(図1参照)が1つ1つの配線層40を個別に囲んでいる場合に限定されず、以下に述べるように他の配置であってもよい。

【0040】

図3(A)に示される例では、9つの配線層40が、1つの配線層40の1つの辺44と、別の1つの配線層40の1つの辺44とが隣り合うように、1つの半導体チップ10に配置されている。このような場合には、隣り合う配線層40の辺44付近の端部におけるエッジだれの発生が抑制される。そこで、導電層50dは、隣り合う配線層40の辺44の間には配置されなくてもよく、複数の配線層40の全体を囲む形状であってもよい。1つの配線層40の辺44と、隣り合うもう1つの配線層40の辺44との間隔cが100μm以下であるのが、特に望ましい。

20

【0041】

図3(B)に示される例では、7つの配線層40が1つの半導体チップ10に配置されており、これらの7つの配線層40は、1つの配線層40の1つの辺44と、別の1つの配線層40の1つの辺44とが隣り合っており、ほぼ「H」字状の配置となっている。このような場合には、導電層50eは、隣り合う配線層40の辺44の間には配置されなくてもよい。そこで、導電層50eは、複数の配線層40の全体を囲む形状となっている。但し、近くに配線層が配置されていない辺42を保護するため、導電層50eは「H」字状の配置の外周に沿った形状となっている。1つの配線層40の辺44と、隣り合うもう1つの配線層40の辺44との間隔cが100μm以下であるのが、特に望ましい。

30

【0042】

図3(C)に示される例では、6つの配線層40が1つの半導体チップ10に配置されており、これらの6つの配線層40は、半導体チップ10の一端側に3つ、半導体チップ10の別的一端側に3つ、それぞれ配置されている。このような場合には、導電層は、隣り合う配線層40の辺44の間に配置されなくてもよい。そこで、導電層としては、半導体チップ10の一端側に配置された3つの配線層40を囲む導電層50fと、半導体チップ10の別的一端側に配置された別の3つの配線層40を囲む導電層50gとが配置されている。1つの配線層40の辺44と、隣り合うもう1つの配線層40の辺44との間隔cが100μm以下であるのが、特に望ましい。

40

【0043】

図3(D)に示される例では、5つの配線層40が1つの半導体チップ10に配置されている。しかしながら、これらの配線層40においては、1つの配線層40の辺42と、別の1つの配線層40の辺42とが隣り合っていない。そこで、5つの配線層40をそれぞれ囲む導電層50hが配置されている。

【0044】

< 4. 製造方法 >

図4及び図5は、本発明の実施形態に係る半導体装置を製造する方法の1つの例を示す

50

断面図である。まず、図４（Ａ）に示されるように、半導体基板２０に、半導体基板２０の第１の面２１に電極２２が位置するように、電子回路（図示せず）を形成する。

【００４５】

次に、図４（Ｂ）に示されるように、半導体基板２０の第１の面２１の上に、電極２２の上に開口３１を有する絶縁層３０を形成する。

【００４６】

次に、図４（Ｃ）に示されるように、絶縁層３０の上の一部領域及び開口３１内に、電極２２と電気的に接続された配線層４０を形成するとともに、絶縁層３０の上の配線層４０とは別の領域に、配線層４０の外周の少なくとも一部に沿って位置する導電層５０を形成する。配線層４０及び導電層５０は、電解メッキ法あるいは無電解メッキ法によって形成される。導電層５０を配線層４０より厚くする場合には、配線層４０の形成と同時に導電層５０の厚さの一部を形成した後、導電層５０の残りの厚さ部分を形成する。

【００４７】

配線層４０及び導電層５０を形成した後、配線層４０及び導電層５０の表面の濡れ性向上のためのクリーニング、配線層４０及び導電層５０の表面の酸化膜を除去するためのエッチング、副生成物を除去するための酸洗を行う。さらに、配線層４０及び導電層５０の表面の水を除去するための希硫酸によるプレディップ、配線層４０及び導電層５０の表面に触媒を付与する処理、配線層４０及び導電層５０の表面以外に付着した触媒を不活性にするためのポストディップ等を行う。

【００４８】

次に、図５（Ｄ）に示されるように、配線層４０の上に位置するニッケル層６１及び導電層５０の上に位置するニッケル層７１を、無電解メッキ法によって形成する。これらのニッケル層の形成工程において、ニッケルメッキ液の液流Ｆが、特定の方向に支配的である場合には、導電層５０の位置が配線層４０の位置よりも液流Ｆの上流側となるように、半導体ウエハーを液流Ｆに浸すことが望ましい。ニッケルメッキ液の液流が、特定の方向に偏っておらず、不特定の方向となっている場合には、導電層５０は、配線層４０の外周の全周に沿って位置することが望ましい。半導体ウエハーを浸すメッキ液は、例えばｐＨ＝４～６程度の酸性とするが、ｐＨ＝８～１１程度のアルカリ性でもよい。また、処理温度は８０～９０程度の高温タイプとするが、３０～６０程度の低温タイプでもよい。

【００４９】

次に、図５（Ｅ）に示されるように、無電解メッキ法によって、ニッケル層６１及びニッケル層７１の上に、それぞれパラジウム層６２及びパラジウム層７２を形成し、さらにそれらの上に、それぞれ金層６３及び金層７３を形成する。

本実施形態によれば、ニッケル層６１の厚みがほぼ一定であるため、パラジウム層６２及び金層６３の厚みもほぼ一定に形成され、第１メッキ層６０全体の厚みもほぼ一定となる。従って、ボンディングワイヤー８０（図１参照）を第１メッキ層６０に固定するための面積を第１メッキ層６０の上面に確保することができる。

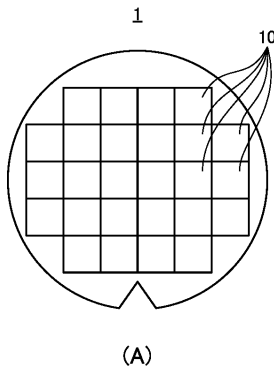
以上の工程により、半導体装置を製造することができる。

【符号の説明】

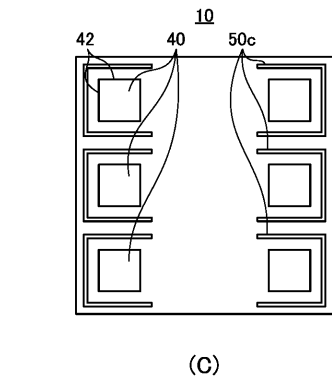
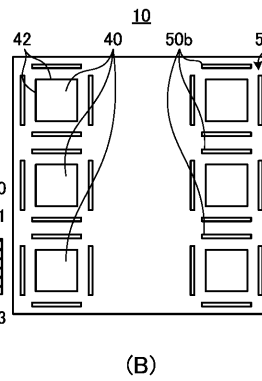
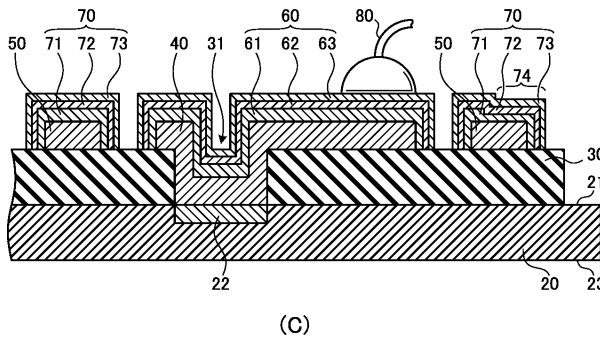
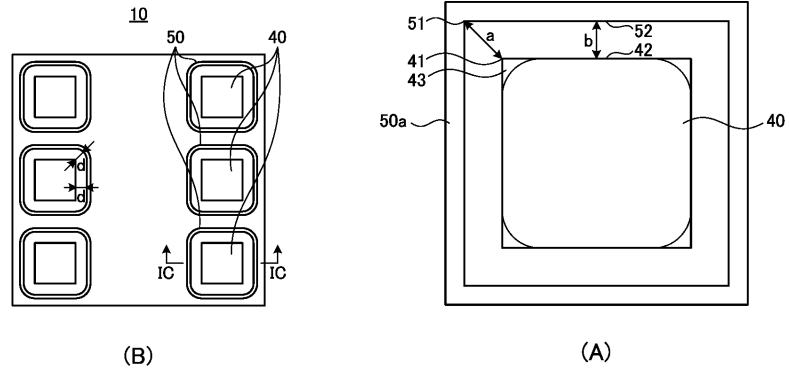
【００５０】

１…半導体ウエハー、１０…半導体チップ（半導体装置）、２０…半導体基板、２１…第１の面、２２…電極、２３…反対側の面、３０…絶縁層、３１…開口、４０…配線層、４１…頂点、４２…辺、４３…エッジだれ、４４…辺、５０、５０ａ、５０ｂ、５０ｃ、５０ｄ、５０ｅ、５０ｆ、５０ｇ、５０ｈ…導電層、５１…頂点、５２…辺、５３…隙間、６０…第１メッキ層、６１…ニッケル層、６２…パラジウム層、６３…金層、７０…第２メッキ層、７１…ニッケル層、７２…パラジウム層、７３…金層、７４…エッジだれ、８０…ボンディングワイヤー、１４０…配線層、１６１…ニッケル層、１６２…パラジウム層、１６３…金層、１６４…エッジだれ、ａ…距離、ｂ…距離、ｃ…間隔、ｄ…距離、Ｆ…ニッケルメッキ液の液流。

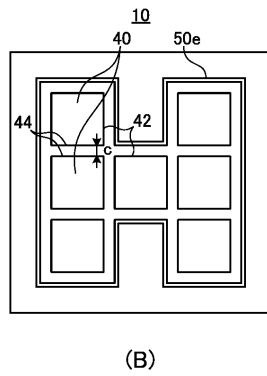
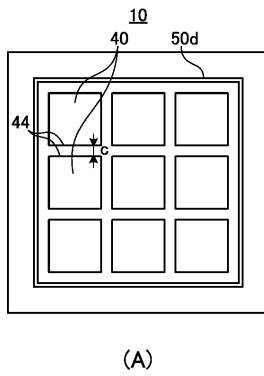
【図 1】



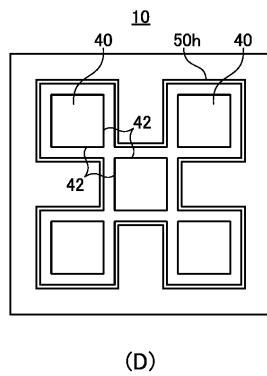
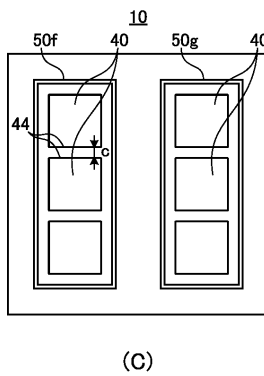
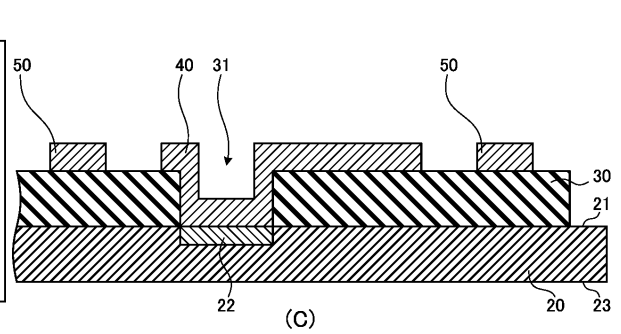
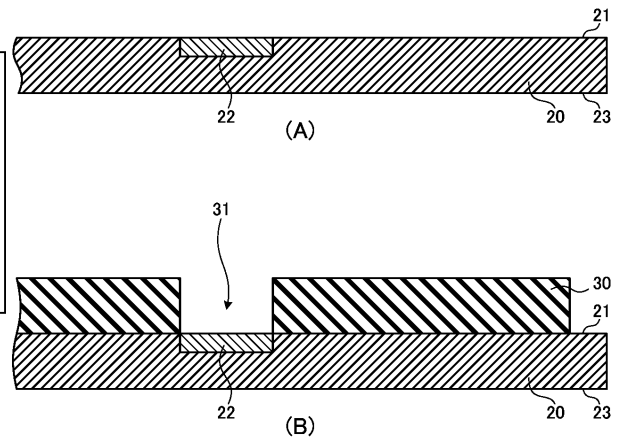
【図 2】



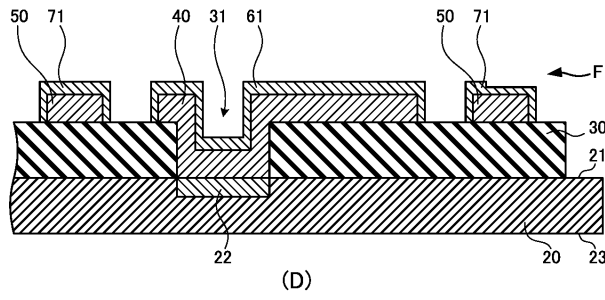
【図 3】



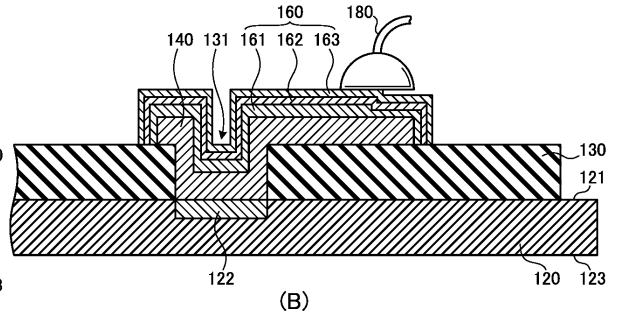
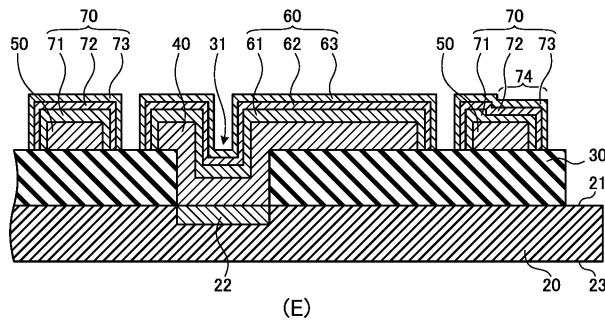
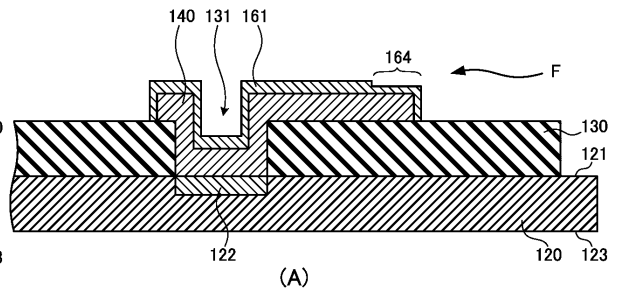
【図 4】



【図 5】



【図 6】



フロントページの続き

審査官 佐藤 靖史

(56)参考文献 特開 2 0 0 5 - 2 0 3 5 6 2 (J P , A)
特開 2 0 1 1 - 2 5 8 6 8 7 (J P , A)
特表 2 0 1 0 - 5 3 1 0 6 6 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
H 0 1 L 2 1 / 8 8