

【公報種別】特許法第 17 条の 2 の規定による補正の掲載
 【部門区分】第 6 部門第 1 区分
 【発行日】平成 19 年 4 月 12 日 (2007.4.12)

【公表番号】特表 2002-538464 (P2002-538464A)
 【公表日】平成 14 年 11 月 12 日 (2002.11.12)
 【出願番号】特願 2000-602648 (P2000-602648)
 【国際特許分類】

G 0 1 R 31/28 (2006.01)

G 0 1 R 1/073 (2006.01)

H 0 1 L 21/66 (2006.01)

【F I】

G 0 1 R 31/28 Y

G 0 1 R 1/073 E

H 0 1 L 21/66 B

G 0 1 R 31/28 K

G 0 1 R 31/28 D

【手続補正書】
 【提出日】平成 19 年 2 月 23 日 (2007.2.23)
 【手続補正 1】
 【補正対象書類名】明細書
 【補正対象項目名】特許請求の範囲
 【補正方法】変更
 【補正の内容】

【特許請求の範囲】

【請求項 1】

参照デバイスと、

テスターと該参照デバイスとを通信可能に相互接続する通信チャンネルと、

該チャンネルと複数の半導体デバイスとに通信可能に結合されたインターフェース回路と、

該インターフェース回路に通信可能に結合された状態マシンであって、

モニタ状態であって、該インターフェース回路が該通信チャンネルをモニタする、モニタ状態と、

書き込み状態であって、該状態マシンは、該通信チャンネル上でテストデータの該テスターによる該参照デバイスへの書き込み動作を検出した後において、該書き込み状態に入り、該インターフェース回路は、該状態マシンが該書き込み状態にある間において、該通信チャンネル上で検出された該テストデータを該複数の半導体デバイスの各々に書き込む、書き込み状態と、

読み出し状態であって、該状態マシンは、該参照デバイスからの応答データの該テスターによる読み出し動作を検出した後において、該読み出し状態に入り、該インターフェース回路は、該状態マシンが該読み出し状態にある間において、該通信チャンネル上で検出された該応答データを読み出し、該複数の半導体デバイスのそれぞれからの対応する応答データを読み出す、読み出し状態と

を含んでいる、状態マシンと、

該参照デバイスから読み出された該応答データと、該半導体デバイスのそれぞれから読み出された該応答データとを比較するように構成されているコンパレータと

を備えている、テストシステム。

【請求項 2】

前記コンパレータによる前記比較の結果が、前記通信チャンネルを介して前記テスター

に通信される、請求項 1 に記載のシステム。

【請求項 3】

第 2 の通信チャンネルをさらに備えており、前記コンパレータによる前記比較の結果が、該第 2 のチャンネルを介して前記テスターに通信される、請求項 1 に記載のシステム。

【請求項 4】

前記コンパレータによる前記比較の結果を格納するためのメモリをさらに備えている、請求項 1 に記載のシステム。

【請求項 5】

半導体デバイスタイミングと参照デバイスタイミングとを比較するための手段をさらに備えており、該参照デバイスタイミングは、前記テスターが該参照デバイスに書き込み、該参照デバイスから読み出している間において、前記チャンネルをモニタすることによって取得される、請求項 1 に記載のシステム。

【請求項 6】

プローブカードをさらに備えており、該プローブカードは、前記半導体デバイス上の信号ポイントと接触するための複数のプローブを備えており、該複数のプローブのそれぞれは、前記インターフェース回路に通信可能に結合されている、請求項 1 に記載のシステム

。

【請求項 7】

前記インターフェース回路は、前記プローブカード上に配置されている、請求項 6 に記載のシステム。

【請求項 8】

前記参照デバイスは、前記プローブカード上に配置されている、請求項 6 に記載のシステム。

【請求項 9】

前記状態マシンは、前記プローブカード上に配置されている、請求項 6 に記載のシステム。

【請求項 10】

前記コンパレータは、前記プローブカード上に配置されている、請求項 6 に記載のシステム。

【請求項 11】

前記インターフェース回路と、前記参照デバイスと、前記状態マシンと、前記コンパレータとのうちの少なくとも 2 つは、前記プローブカード上に配置されている、請求項 6 に記載のシステム。

【請求項 12】

前記インターフェース回路と、前記参照デバイスと、前記状態マシンと、前記コンパレータとのうちの少なくとも 3 つは、前記プローブカード上に配置されている、請求項 6 に記載のシステム。

【請求項 13】

前記インターフェース回路と、前記参照デバイスと、前記状態マシンと、前記コンパレータとは、前記プローブカード上に配置されている、請求項 6 に記載のシステム。

【請求項 14】

複数の半導体デバイスをテストする方法であって、該複数の半導体デバイスのそれぞれは参照デバイスに対応しており、該方法は、

テスターによって生成されたテストデータを、通信チャンネルを介して該参照デバイスに通信することと、

該テストデータに応答して、該参照デバイスによって生成された応答データを、該通信チャンネルを介して該テスターに通信することと、

該通信チャンネルをモニタすることと、

該チャンネル上でテストデータの通信を検出した後において、該複数の半導体デバイスのそれぞれに該テストデータを書き込むことと、

該チャンネル上で応答データの通信を検出した後において、該複数の半導体デバイスから対応する応答データを読み出すことと、

該参照デバイスからの該応答データと、該複数の半導体デバイスから読み出された該対応する応答データとを比較することと
を包含する、方法。

【請求項 15】

前記参照デバイスからの前記応答データと、前記複数の半導体デバイスから読み出された前記対応する応答データとの比較の結果を前記通信チャンネルを介して前記テストに通信することをさらに包含する、請求項 14 に記載の方法。

【請求項 16】

前記参照デバイスからの前記応答データと、前記複数の半導体デバイスから読み出された前記対応する応答データとの比較の結果を第 2 の通信チャンネルを介して前記テストに通信することをさらに包含する、請求項 14 に記載の方法。

【請求項 17】

前記参照デバイスからの前記応答データと、前記複数の半導体デバイスから読み出された前記対応する応答データとの比較の結果を格納することをさらに包含する、請求項 14 に記載の方法。

【請求項 18】

前記参照デバイスに対応するタイミングデータと、前記半導体デバイスに対応するタイミングデータとを比較することをさらに包含する、請求項 14 に記載の方法。