

(12) 特許協力条約に基づいて公開された国際出願

(19) 世界知的所有権機関
国際事務局

(43) 国際公開日
2014年5月30日(30.05.2014)



(10) 国際公開番号
WO 2014/080996 A1

- (51) 国際特許分類:
H01L 29/786 (2006.01) *H01L 21/336* (2006.01)
C23C 14/08 (2006.01) *H01L 21/363* (2006.01)
C23C 14/58 (2006.01) *H01L 29/24* (2006.01)
- (21) 国際出願番号: PCT/JP2013/081445
- (22) 国際出願日: 2013年11月21日(21.11.2013)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願 2012-256866 2012年11月22日(22.11.2012) JP
- (71) 出願人: 住友金属鉱山株式会社(SUMITOMO METAL MINING CO., LTD.) [JP/JP]; 〒1058716 東京都港区新橋5丁目1番3号 Tokyo (JP).
- (72) 発明者: 中山 徳行(NAKAYAMA Tokuyuki); 〒1988601 東京都青梅市末広町1-6-1 住友金属鉱山株式会社 技術本部 材料開発センター内 Tokyo (JP).
- (74) 代理人: 特許業務法人貴和特許事務所(KIWA INTERNATIONAL); 〒1050003 東京都港区西新橋3-2-5-47 愛宕マークビル9階 Tokyo (JP).

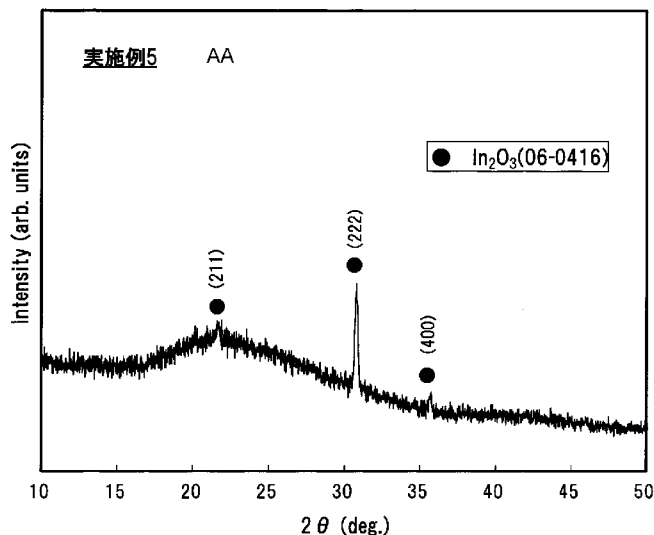
- (81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LT, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.
- (84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, RU, TJ, TM), ヨーロッパ (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告 (条約第21条(3))

(54) Title: OXIDE SEMICONDUCTOR THIN FILM, METHOD FOR PRODUCING SAME, AND THIN FILM TRANSISTOR

(54) 発明の名称: 酸化物半導体薄膜とその製造方法および薄膜トランジスタ



(57) Abstract: [Problem] To provide an oxide semiconductor thin film, which has relatively high carrier mobility and is suitable as a material for a channel layer of TFT, by means of an oxide crystalline thin film. [Solution] This oxide semiconductor thin film is obtained by subjecting an amorphous film, which is formed of an oxide containing indium and titanium and contains titanium at a Ti/In atomic ratio of 0.005-0.12, to an annealing treatment at a heating temperature of 250°C for a treatment time of 1-120 minutes. This oxide semiconductor thin film is characterized by: being crystalline; being configured only of an In_2O_3 phase having a bixbite structure; having a carrier concentration of $1 \times 10^{19} \text{ cm}^{-3}$ or less; and having a carrier mobility of $1 \text{ cm}^2/\text{Vsec}$ or more.

(57) 要約: 【課題】比較的高いキャリア移動度を有し、TFTのチャネル層材料として好適な酸化物半導体薄膜を、酸化物結晶質薄膜により提供する。

【解決手段】インジウムとチタンを含む酸化物からなり、チタン含有量が、Ti/In原子数比で0.005～0.12である非晶質膜を、25

0°C以上の加熱温度、および、1分～120分の処理時間でアニール処理を施すことにより得られる。この酸化物半導体薄膜は、結晶質で、ピクスパイト型構造の In_2O_3 相によってのみ構成されており、かつ、キャリア濃度が $1 \times 10^{19} \text{ cm}^{-3}$ 以下で、キャリア移動度が $1 \text{ cm}^2/\text{Vsec}$ 以上であることを特徴とする。

WO 2014/080996 A1

明 細 書

発明の名称：

酸化物半導体薄膜とその製造方法および薄膜トランジスタ

技術分野

[0001] 本発明は、酸化物半導体薄膜とその製造方法、および、これを用いた薄膜トランジスタに関する。

背景技術

[0002] 薄膜トランジスタ (Thin Film Transistor : T F T) は、電界効果トランジスタ (Field Effect Transistor : F E T) の 1 種である。T F T は、基本構成として、ゲート端子、ソース端子、およびドレイン端子を備えた 3 端子素子であり、基板上に成膜した半導体薄膜を、電子またはホールが移動するチャネル層として用い、ゲート端子に電圧を印加して、チャネル層に流れる電流を制御し、ソース端子とドレイン端子間の電流をスイッチングする機能を有するアクティブ素子である。

[0003] 現在、T F T のチャネル層として、多結晶シリコン膜やアモルファスシリコン膜が広く使用されている。特に、アモルファスシリコン膜は、大面積の第 10 世代ガラス基板への均一成膜が可能であることから、液晶パネル用 T F T のチャネル層として広く利用されている。しかしながら、キャリアである電子の移動度 (キャリア移動度) が $1 \text{ cm}^2/\text{V s e c}$ 以下と低いため、高精細パネル用 T F T への適用が困難になりつつある。すなわち、液晶の高精細化に伴い、T F T の高速駆動が要求されており、このような T F T の高速駆動を実現するためには、アモルファスシリコン膜のキャリア移動度である $1 \text{ cm}^2/\text{V s e c}$ よりも高いキャリア移動度を示す半導体薄膜をチャネル層に用いる必要がある。

[0004] これに対して、多結晶シリコン膜は、 $100 \text{ cm}^2/\text{V s e c}$ 程度の高いキャリア移動度を示すことから、高精細パネル用 T F T 向けのチャネル層材料として十分な特性を有している。しかしながら、多結晶シリコン膜は、結晶

粒界でキャリア移動度が低下するため、基板の面内均一性に乏しく、TFTの特性にばらつきが生じるという問題がある。また、多結晶シリコン膜の製造工程では、300℃以下の比較的低温でアモルファスシリコン膜を形成した後、この膜をアニール処理によって結晶化させている。このアニール処理は、エキシマレーザアニールなどを適用する特殊なものであるため、高いランニングコストが必要とされる。加えて、対応できるガラス基板の大きさも第5世代程度にとどまっていることから、コストの低減に限界があり、製品展開も限られたものとなっている。

[0005] このような事情から、TFTのチャネル層の材料として、現在、アモルファスシリコン膜と多結晶シリコン膜の優れた特性を兼ね備え、かつ、低コストで得られる材料の開発が盛んに行われている。たとえば、特開2010-219538号公報では、気相成膜法で成膜され、インジウム(In)、ガリウム(Ga)、亜鉛(Zn)および酸素(O)から構成される透明アモルファス酸化物薄膜(a-IGZO膜)であって、結晶化したときの組成が $\text{InGaO}_3(\text{ZnO})_m$ (mは6未満の自然数)であり、不純物イオンを添加することなしに、キャリア移動度が $1\text{ cm}^2/\text{V s e c}$ を超え、かつ、キャリア濃度が 10^{16} cm^{-3} 以下である、透明半絶縁性アモルファス酸化物薄膜、ならびに、この透明半絶縁性アモルファス酸化物薄膜をチャネル層とした薄膜トランジスタが提案されている。

[0006] しかしながら、特開2010-219538号公報で提案された、スパッタリング法またはパルスレーザ蒸着法の気相成膜法で成膜されるa-IGZO膜は、概ね $1\text{ cm}^2/\text{V s e c} \sim 10\text{ cm}^2/\text{V s e c}$ の範囲の比較的高いキャリア移動度を示すものの、アモルファス酸化物薄膜が本来的に酸素欠損を生成しやすいことに加え、熱など外的因子に対してキャリアである電子の振る舞いが必ずしも安定でないことに起因して、TFTなどのデバイスの動作がしばしば不安定になることが問題となっている。さらには、アモルファス膜に特有である、可視光照射下でTFT素子に負バイアスを連続的に印加すると、しきい電圧が負側にシフトする現象(光負バイアス劣化現象)の発生

が、液晶などのディスプレイ用途では深刻な問題となることが指摘されている。

[0007] これに対して、特開2008-192721号公報では、高温のプロセスを要することなく高分子基材への素子作製が可能であり、低コストでありながらも高性能かつ高信頼性を備えた薄膜トランジスタを得ることを目的として、チャネル層に、スズ（Sn）、チタン（Ti）、タングステン（W）のいずれかをドーピングした酸化インジウム膜や、タングステンと亜鉛および／またはスズとをドーピングした酸化インジウム膜を適用することが提案されている。特開2008-192721号公報によれば、この技術によって得られる酸化インジウム膜をチャネル層に適用することで、TFET素子のキャリア移動度を $5\text{ cm}^2/\text{Vs} \cdot \text{sec}$ 以上とすることが可能になるとされている。

[0008] また、特開2010-251604号公報には、同様に、スズ、チタン、タングステンおよび亜鉛の1種または2種以上をドーピングした酸化インジウムの焼結体をターゲットとして、無加熱のスパッタリング成膜法で形成した後、 $150^\circ\text{C} \sim 300^\circ\text{C}$ で、10分～120分の熱処理する技術が記載されている。この技術によれば、高い移動度とアモルファス性を兼備するという特徴を維持したまま、比較的容易な制御により安定的な特性を有する酸化インジウム膜を得ることができ、さらには、この酸化インジウム膜をチャネル層として使用することで、安定的な特性を有するTFET素子を得ることが可能になるとされている。

[0009] しかしながら、これらの文献に記載の技術により得られる酸化インジウム膜は、いずれもアモルファス膜であるため、酸素欠損を生成しやすく、熱など外的因子に対して不安定であるという問題や、アモルファス膜に特有の光負バイアス劣化現象の発生という問題を、根本的に解決することはできない。また、高精細パネル用TFET向けのチャネル層材料として使用を考慮した場合、より高いキャリア移動度の達成が望まれている。

先行技術文献

特許文献

[0010] 特許文献1：特開2010-219538号公報

特許文献2：特開2008-192721号公報

特許文献3：特開2010-251604号公報

発明の概要

発明が解決しようとする課題

[0011] 本発明は、酸化物半導体薄膜としての酸化物アモルファス薄膜が有する問題を解消するため、比較的高いキャリア移動度を有し、薄膜トランジスタ（TFT）のチャネル層材料として好適な酸化物半導体薄膜を、酸化物結晶質薄膜により提供することを目的としている。

課題を解決するための手段

[0012] 本発明者らは、酸化物半導体薄膜に適用可能な酸化物アモルファス薄膜の代替材料について鋭意検討を重ねた。具体的には、スパッタリング法によって得られる、インジウムとチタンの酸化物に対して、アニール処理を施すことにより、結晶質の酸化物半導体薄膜を形成する実験を重ねた。その際、結晶化した酸化物半導体薄膜が高いキャリア移動度を発現する条件、すなわち、酸化物半導体薄膜としてのインジウムとチタンの酸化物の組成、膜厚、および、結晶化させる条件などについて、詳細な検討を行った。

[0013] その結果、本発明者らは、インジウムとチタンの酸化物を主成分とする酸化物半導体薄膜のチタン含有量を所定の範囲に規制し、かつ、このような組成の非晶質膜に対して所定条件のアニール処理を施し、ピクスバイト型構造の In_2O_3 相によってのみ構成される結晶質の酸化物半導体薄膜とすることにより、 $1\text{ cm}^2/\text{V s e c}$ 以上という高いキャリア移動度、かつ、 $1 \times 10^{19}\text{ cm}^{-3}$ 以下という低いキャリア濃度を示し、薄膜トランジスタ（TFT）のチャネル層材料として好適な酸化物半導体薄膜を得ることができるとの知見を得た。本発明は、この知見に基づき、完成するに至ったものである。

[0014] すなわち、本発明の酸化物半導体薄膜は、インジウムとチタンを含有する酸化物からなり、チタン含有量が、 Ti/In 原子数比で0.005～0.12であり、結晶質で、ピクスバイト型構造の In_2O_3 相によってのみ構成

されており、かつ、キャリア濃度が $1 \times 10^{19} \text{ cm}^{-3}$ 以下で、キャリア移動度が $1 \text{ cm}^2/\text{V s e c}$ 以上であることを特徴とする。

[0015] このような特性を具備する本発明の酸化物半導体薄膜は、インジウムとチタンを含有する酸化物からなり、チタン含有量が、Ti / In 原子数比で 0.005 ~ 0.12 である非晶質の酸化物半導体薄膜に対して、250℃以上の加熱温度、および、1分~120分の処理時間で、アニール処理を施すことにより、結晶質で、ピクソバイト型構造の In_2O_3 相によってのみ構成されており、かつ、キャリア濃度が $1 \times 10^{19} \text{ cm}^{-3}$ 以下で、キャリア移動度が $1 \text{ cm}^2/\text{V s e c}$ 以上である、酸化物半導体薄膜を得る工程により、製造することが可能である。

[0016] 前記チタン含有量は、Ti / In 原子数比で 0.01 ~ 0.06 であることが好ましい。

[0017] 前記キャリア移動度は $3 \text{ cm}^2/\text{V s e c}$ 以上であることが好ましく、前記キャリア濃度が $5 \times 10^{17} \text{ cm}^{-3}$ 以下で、かつ、前記キャリア移動度が $5 \text{ cm}^2/\text{V s e c}$ 以上であることがより好ましい。

[0018] 前記酸化物半導体薄膜の膜厚は 15 nm ~ 200 nm であることが好ましく、40 nm ~ 100 nm であることがより好ましい。

[0019] 前記 In_2O_3 相の結晶粒径は、10 nm 以上であることが好ましい。

[0020] また、本発明の薄膜トランジスタは、ソース電極、ドレイン電極、ゲート電極、チャネル層およびゲート絶縁膜を備える薄膜トランジスタであって、前記チャネル層が、本発明の酸化物半導体薄膜により構成されていることを特徴とする。

発明の効果

[0021] 本発明の酸化物半導体薄膜は、酸化物結晶質薄膜であるため、 $1 \text{ cm}^2/\text{V s e c}$ を超える高いキャリア移動度を有しながらも、酸素欠損が生成しにくく、熱などの外的因子に対して安定であり、かつ、光負バイアス劣化現象の発生といった問題が生じることがない。

[0022] また、本発明の酸化物半導体薄膜は、所定の組成の酸化物アモルファス薄

膜を、たとえば、400℃以下の温度でアニール処理し、ピックスバイト型構造の In_2O_3 相によってのみ構成され、高い結晶性を有する酸化物結晶質薄膜とすることで得ることができる。

[0023] したがって、本発明の酸化物半導体薄膜をチャネル層材料として用いることで、TFETの特性向上を低コストで実現することができるため、その工業的意義はきわめて大きい。

図面の簡単な説明

[0024] [図1]図1は、本発明のTFET素子の概略断面図である。

[図2]図2は、実施例5の酸化物半導体薄膜をX線回折測定した結果を示す図である。

[図3]図3は、アニール処理における加熱温度と、得られる酸化物半導体薄膜の結晶化の関係を示した図である。

発明を実施するための形態

[0025] 以下、本発明の酸化物半導体薄膜、および、この酸化物半導体薄膜をチャネル層材料として用いた薄膜トランジスタ（TFET）について、詳細に説明する。

[0026] 1. 酸化物半導体薄膜

（a）組成

本発明のインジウム（In）とチタン（Ti）を含有する酸化物からなる結晶質の酸化物半導体薄膜は、チタン含有量が、 Ti/In 原子数比で0.005～0.12の範囲にあることを特徴とする。これにより、キャリア濃度が $1 \times 10^{19} \text{ cm}^{-3}$ 以下、かつ、キャリア移動度が $1 \text{ cm}^2/\text{Vs ec}$ 以上、さらには $3 \text{ cm}^2/\text{Vs ec}$ 以上という良好なキャリア特性を達成することが可能となる。

[0027] 添加元素を含有しないインジウムだけの酸化物からなる結晶質の酸化物半導体薄膜のキャリア源は、主に酸素欠損であるが、酸化親和性の高いチタンを添加することによって、その生成を抑制することが可能となる。一方、結晶質の酸化物半導体薄膜中のチタンは4価のイオンとなり、ドナーとして振

る舞うため、キャリア源にもなり得る。また、チタンは、いわゆるイオン化不純物散乱中心として振る舞い、キャリア散乱の原因となるため、キャリア移動度を低下させる。これらのことから、インジウムとチタンを含有する酸化物からなる結晶質の酸化物半導体薄膜では、キャリア源としてのキャリア濃度を必要以上に高めることなく、酸素欠損の発生を抑制する作用が支配的になり、かつ、イオン散乱が過度にならないように、チタン含有量を上記範囲に制御する必要がある。

[0028] チタン含有量が、 Ti/In 原子数比で0.005未満では、チタンの酸素親和性によるキャリア源の発生を抑制する効果を十分に得ることができない。一方、チタン含有量が、 Ti/In 原子数比で0.12を超えると、チタンのキャリア源としての作用が支配的になるばかりでなく、キャリアの散乱が著しくなり、キャリア移動度が $1\text{ cm}^2/V\text{ sec}$ 以下となってしまう。このため、いずれの場合も酸化物半導体薄膜のキャリア濃度は、 $1 \times 10^{19}\text{ cm}^{-3}$ を超えてしまうこととなる。

[0029] なお、TFETのチャンネル層としては、さらに低いキャリア濃度、かつ、高いキャリア移動度を示すことが好ましいが、本発明の酸化物半導体薄膜では、チタン含有量を、 Ti/In 原子数比で0.01～0.06の範囲に制御することで、 $5 \times 10^{17}\text{ cm}^{-3}$ 以下のキャリア濃度と、 $5\text{ cm}^2/V\text{ sec}$ 以上のキャリア移動度を同時に達成することができる。

[0030] また、本発明の酸化物半導体薄膜は、不可避免の不純物を除き、インジウムとチタンからなる酸化物によって形成されるほか、インジウムとチタンを主成分とし、不可避免の不純物以外の公知の添加元素を、適宜含有する酸化物によっても構成することができる。このような添加元素としては、たとえば、ガリウム(Ga)、アルミニウム(Al)、クロム(Cr)、鉄(Fe)、タンタル(Ta)などを挙げることができる。これらの添加元素の含有量は、添加元素の原子数をMとして、 M/In 原子数比で、好ましくは0.0025以下、より好ましくは0.001以下とする。添加元素の含有量が、 M/In 原子数比で0.0025を超えると、インジウムおよびチタンの含有

量との関係で、所望の特性を得ることができなくなる。

[0031] (b) 結晶構造

本発明の酸化物半導体薄膜は、結晶質であって、実質的にビックスバイト型構造の酸化インジウム (In_2O_3) 相によってのみ構成されており、この構造以外の結晶相を実質的に含まないことを特徴とする。ビックスバイト型構造の In_2O_3 相では、インジウムと酸素からなる InO_6 八面体構造が形成されており、隣り合う InO_6 八面体構造が稜共有し、 $\text{In}-\text{In}$ 間の距離が短くなっている。このため、キャリアとなる電子の軌道の重なりが大きく、キャリア移動度が向上する。なお、チタンや添加元素などのインジウム以外の元素は、このビックスバイト型構造の In_2O_3 層に固溶することとなる。

[0032] ここで、ビックスバイト型構造の In_2O_3 相以外の結晶相を実質的に含まないとは、本発明の酸化物半導体薄膜が、ビックスバイト型構造の In_2O_3 相によってのみ構成されているもののほか、 InO_6 八面体構造が稜共有する In_2O_3 相以外の結晶相をわずかに含むものも、酸化物半導体薄膜の特性（キャリア濃度およびキャリア移動度）が本発明の範囲に含まれる限り、含まれることを意味する。なお、酸化物半導体薄膜の生成相および組織は、X線回折測定により求めることができる。

[0033] (c) 平均結晶粒径

本発明の酸化物半導体薄膜において、酸化物半導体薄膜を構成する結晶粒の大きさ、すなわち、平均結晶粒径は、 10 nm 以上であることが好ましく、 20 nm 以上であることがより好ましく、 50 nm 以上であることが特に好ましい。平均結晶粒径が 10 nm 以上の結晶粒によって構成されることにより、結晶粒界におけるキャリアの散乱が少なくなるため、キャリア移動度を安定的に $1\text{ cm}^2/\text{V s e c}$ 以上とすることが可能となる。平均結晶粒径の上限値は特に限定されることはないが、チャネル層に存在する結晶粒界の分布を均一なものとする観点から、 1000 nm 以下とすることが好ましい。なお、平均結晶粒径は、たとえば、X線回折測定結果からの算出やSEMやEBSD観察像の画像解析などにより求めることができる。

[0034] (d) 膜厚

本発明の酸化物半導体薄膜の膜厚は、好ましくは15 nm～200 nm、より好ましくは30 nm～150 nm、さらに好ましくは40 nm～100 nmの範囲に制御される。

[0035] 一般に、酸化物に限らず、半導体薄膜は、ガラス基板に形成されることが多い。すなわち、非晶質の基板上に、結晶質の基板が形成されることになる。したがって、本発明の酸化物半導体薄膜において、膜厚が15 nm未満の場合には、チタン含有量にもよるが、基板の影響により、400℃程度の高温でアニール処理を施した場合であっても、前駆体である酸化物アモルファス薄膜が結晶化しない場合がある。また、この酸化物アモルファス薄膜が結晶化したとしても、十分な結晶性が得られなかったり、その平均結晶粒径を10 nm以上とすることが困難となる場合がある。このため、得られる酸化物半導体薄膜において、高いキャリア移動度を安定的に得ることができない。

[0036] 基板が非晶質であることによる酸化物半導体薄膜の結晶性への影響は、酸化物半導体薄膜の膜厚を30 nm以上とすることにより軽減されるが、40 nm以上とすることにより、安定的にその影響を排除することが可能となる。ただし、コスト面を考慮すると、膜厚を200 nm以下とすることが好ましく、150 nm以下とすることがより好ましく、100 nm以下とすることがさらに好ましい。なお、膜厚を100 nm近傍に制御することにより、本発明の酸化物半導体薄膜が、ガラス基板に形成された場合、光学的な干渉によって、青色光の透過率の向上が期待できる。したがって、透明TFEへ適用する場合には、膜厚を100 nm近傍に制御することが好ましい。

[0037] (e) 特性

上述のように本発明の酸化物半導体薄膜は、インジウムとチタンを含有する酸化物からなり、結晶質で、ピックスバイト型構造の In_2O_3 相によってのみ構成されている。このため、本発明の酸化物半導体薄膜を適用したTFEは、熱などの外的因子に対して高い安定性を有しており、かつ、光負バイア

ス劣化現象が発生し難い。

[0038] また、本発明の酸化物半導体薄膜では、酸化物半導体中のチタン含有量を、所定の範囲内に制御することにより、キャリア濃度が $1 \times 10^{19} \text{ cm}^{-3}$ 以下、かつ、キャリア移動度が $1 \text{ cm}^2/\text{V s e c}$ 以上となるように規制している。キャリア濃度およびキャリア移動度をこのような範囲に規制することにより、透明導電膜よりも2桁～4桁も低いキャリア濃度が要求されるチャネル層の材料として適用可能になるとともに、その高いキャリア移動度により、TFTの高い画素制御性能の確保が可能となる。

[0039] キャリア濃度が $1 \times 10^{19} \text{ cm}^{-3}$ を超えると、TFTのチャネル層の材料として適用することが困難となる。なお、on/off比の高いTFTを実現するためにはチャネル層のキャリア濃度を、好ましくは $1 \times 10^{18} \text{ cm}^{-3}$ 以下、より好ましくは $5 \times 10^{17} \text{ cm}^{-3}$ 以下に規制する必要があるが、本発明の酸化物半導体薄膜は、このような低いキャリア濃度を実現することができる。ここで、on/off比とは、on状態に対するoff状態の抵抗の比を意味し、半導体パラメータアナライザにより測定することができる。

[0040] 一方、キャリア移動度が $1 \text{ cm}^2/\text{V s e c}$ 未満では、TFTの高い画素制御性能を確保することが困難となる。特に、高精細液晶パネル用TFTへの適用を考慮すれば、キャリア移動度を、好ましくは $3 \text{ cm}^2/\text{V s e c}$ 以上、より好ましくは $5 \text{ cm}^2/\text{V s e c}$ 以上とすることが必要とされるが、本発明の酸化物半導体薄膜は、このような高いキャリア移動度を実現することができる。

[0041] 2. 酸化物半導体薄膜の製造方法

(a) 成膜工程

(a-1) 原材料

本発明の酸化物半導体薄膜は、酸化物焼結体のターゲットやタブレットを用いて、スパッタリング法、イオンプレーティング法などの適用可能な公知の成膜技術により、基板上に形成される。この際、原材料となる酸化物焼結体の金属元素の組成比は、成膜条件に応じて適宜設定することも可能である

。しかしながら、酸化物焼結体の金属元素の組成比を、目的とする酸化物半導体薄膜の組成比と同様とし、この組成比が維持されるように成膜条件を制御し、成膜することが容易な手段であるといえる。したがって、本発明では、酸化物焼結体の組成比は、目的とする酸化物半導体薄膜の金属元素の組成比と同様とすることが好ましい。すなわち、本発明の酸化物半導体薄膜の原材料として、インジウムとチタンを含有する酸化物からなり、チタン含有量が、 Ti/In 原子数比で $0.005 \sim 0.12$ 、好ましくは $0.01 \sim 0.06$ である酸化物焼結体を使用する。

[0042] このような酸化物焼結体としては、主にピクソバイト型構造の In_2O_3 相によって構成される酸化物焼結体が使用される。通常、この In_2O_3 相にはチタンが固溶している。ただし、チタンが固溶していない In_2O_3 相、すなわち、不可避免的不純物を除き、いかなる元素も固溶していない In_2O_3 相が共存していてもよい。また、 TiO 、 TiO_2 などの酸化チタンの形態で、さらには、 $In_2Ti_3O_{12}$ などの酸化インジウム-酸化チタン間の複合酸化物の形態で、 In_2O_3 相以外の結晶相が酸化インジウム焼結体中に分散している酸化物焼結体も、ターゲットやタブレットの原材料とすることができる。

[0043] ただし、 In_2O_3 相に対する In_2O_3 相以外の結晶相の面積比率は 10% 以下の割合でなければならない。通常の直流(DC)スパッタリング法では、成膜速度を向上させるために、投入する直流電力を高めることが行われている。この際、上記面積比率が 10% を超えると、スパッタリングの進行とともに、 In_2O_3 相以外の結晶相がノジュール成長の起点となることが考えられる。これに対して、本発明の酸化物半導体薄膜の成膜に用いられる酸化物焼結体では、 In_2O_3 相以外の結晶相の面積比率が 10% 以下に制御されており、実質的に、 In_2O_3 相以外の結晶相が微細分散されているため、ノジュール成長の起点となりにくい構造となっている。このような酸化物焼結体をターゲットやタブレットの材料とすることにより、成膜時に投入する直流電力を高めても、ノジュールの発生が抑制され、アーキングなどの異常放電が発生しにくくなるため、酸化物半導体薄膜を効率的に成膜することが可能となる。

。

[0044] (a-2) 成膜条件

本発明の酸化物半導体薄膜は、通常のスパッタリング法やイオンプレーティング法を用い、これらの方法で通常選択される条件により、成膜することが可能である。本発明の酸化物半導体薄膜を、スパッタリング法により、基板上に形成する場合、特に、直流スパッタリング法であれば、成膜時の熱影響が少なく、高速成膜が可能であるため工業的に有利である。

[0045] 基板としては、ガラス基板が代表的であるが、シリコンなど半導体デバイス用基板として用いられているものであればよく、そのほかにも、上記プロセスの温度に耐えることができるものであれば、樹脂板や樹脂フィルムを、基板として使用することができる。

[0046] 基板温度は、インジウムとチタンを含有する酸化物からなる非晶質膜の結晶化温度以下とすることが好ましい。成膜時に結晶化すると、その後のアニール処理において酸素欠損の消失が進まず、結果として、キャリア濃度を $1 \times 10^{19} \text{ cm}^{-3}$ 以下、さらには $5 \times 10^{17} \text{ cm}^{-3}$ 以下に制御することが困難になる。このような観点から、基板温度は、膜厚が $15 \text{ nm} \sim 70 \text{ nm}$ の範囲であれば、 200°C 以下とし、膜厚が $70 \text{ nm} \sim 200 \text{ nm}$ の範囲であれば、 100°C 以下とすることが好ましい。いずれの場合も、室温から 100°C までの範囲とすることがより好ましい。

[0047] その他の成膜条件については、特に限定されるべきものではなく、成膜方法や成膜装置などに応じて適宜選択することが必要となる。たとえば、本発明の酸化物半導体薄膜を直流スパッタリング法により成膜する場合には、スパッタリング装置のチャンバ内を $2 \times 10^{-4} \text{ Pa}$ 以下まで真空排気後、スパッタリングガスを導入し、ガス圧を $0.1 \text{ Pa} \sim 1 \text{ Pa}$ 、好ましくは $0.2 \text{ Pa} \sim 0.8 \text{ Pa}$ 、より好ましくは $0.2 \text{ Pa} \sim 0.5 \text{ Pa}$ とする。このとき使用するスパッタリングガスとしては、不活性ガスと酸素、特にアルゴンと酸素からなる混合ガスが好ましい。その後、ターゲットー基板間距離を $10 \text{ nm} \sim 100 \text{ mm}$ 、好ましくは $40 \text{ nm} \sim 70 \text{ mm}$ の範囲に調整し、さらに

、ターゲットの面積に対する直流電力、すなわち直流電力密度が $1\text{ W}/\text{cm}^2$ ～ $3\text{ W}/\text{cm}^2$ 程度の範囲となるよう直流電力を印加して、直流プラズマを発生させ、プリスパッタリングを5分間～30分間行った後、必要により基板位置を修正した上で、同様の条件で、スパッタリングを行うことが好ましい。

[0048] (b) 結晶化

本発明の酸化物半導体薄膜を結晶化させる方法としては、成膜時の基板を酸化物半導体薄膜の結晶化温度以上に加熱することによって、結晶質の酸化物半導体薄膜を成膜する方法や、基板温度を室温から 100°C 程度の比較的低温域に制御して非晶質膜を成膜してから、この非晶質膜を結晶化温度以上でアニール処理して結晶化させる方法が挙げられる。本発明では、いずれの方法も採用することができるが、成膜時に結晶化させると、その後にアニール処理を行っても、酸素欠損の消失が進まず、結果として、キャリア濃度を $1 \times 10^{19}\text{ cm}^{-3}$ 以下に制御することが困難となる場合がある。このため、本発明では、非晶質膜を成膜した後、この非晶質膜をアニール処理することにより結晶化させることが好ましい。なお、本発明では、いずれの方法を採用する場合であっても、アニール処理における加熱温度を 400°C 以下とすることができる。

[0049] 非晶質膜を成膜した後、この非晶質膜を熱処理、たとえば、アニール炉を用いたアニール処理によって結晶化させる場合、加熱温度を 250°C 、好ましくは 300°C 以上、より好ましくは 350°C 以上とすることが必要となる。本発明では、チタン含有量を、 Ti/In 原子数比で $0.005 \sim 0.12$ の範囲に制御しており、この場合、酸化物半導体薄膜の結晶化温度は 220°C 程度となる。このため、加熱温度が 250°C 未満では、非晶質の酸化物半導体薄膜を十分に結晶化させることができない。なお、加熱温度が 450°C を超えると、キャリア移動度が極端に低下する場合があります、この傾向は、加熱温度が 400°C を超えたあたりから現れはじめる。このため、安定して、高いキャリア移動度を備える酸化物半導体薄膜を得る観点から、加熱温度

は400℃以下とすることが好ましい。ただし、アニール処理の手段については、アニール炉を用いるほか、公知のアニール処理のための手段を広く用いることができ、それぞれの手段に応じた加熱温度を含むアニール条件を適用することができる。

[0050] 処理時間は、好ましくは1分～120分、より好ましくは5分～60分とする。処理時間が1分未満では、得られる酸化物半導体薄膜を十分に結晶化させることができない。一方、120分を超えても、それ以上の効果は望めず、生産性が悪化してしまう。

[0051] また、アニール処理の雰囲気については制限されることはないが、通常、大気中で行うことができる。結晶化させることに加えて、キャリア濃度を低減させることを目的とする場合、酸素を含む雰囲気が好ましく、その濃度を20vol%以上とすることがより好ましい。

[0052] なお、特開2010-251604号公報には、上述したように、チャンネル層などを、無加熱スパッタリング法により成膜した後、大気中、150℃～300℃で、10分～120分の条件でアニール処理をすることにより、アモルファス性を保ったまま、アモルファス膜中の過剰な欠陥を減少させる技術が記載されている。また、その実施例では、無加熱で成膜したIn-W-Zn-O膜(W=1wt%～10wt%)に対して、大気中、150℃で30分間のアニール処理を行っている。すなわち、特開2010-251604号公報に記載の技術は、In₂O₃相に固溶して結晶化温度を高めることが可能な元素を、相当量添加することで、上記温度範囲のアニール処理において、酸化物半導体薄膜のアモルファス性を保持することを可能とする技術であり、この点において本発明とは相違するものである。

[0053] (c) 微細加工

本発明の酸化物半導体薄膜は、ウエットエッチングあるいはドライエッチングによって、TFTなどの用途に必要な微細加工をすることができる。最初に非晶質膜を形成し、その後、結晶化温度以上で熱処理して酸化物半導体薄膜を結晶化させる方法の場合、非晶質膜の形成後、弱酸を用いたウエット

エッチングによる加工を施すことができる。この際、弱酸であれば概ね使用できるが、稼酸を主成分とする弱酸が好ましい。たとえば、関東化学株式会社製の透明導電膜エッチング液（ITO-06N）などを使用することができる。一方、結晶化後の酸化物薄膜や、基板温度を結晶化温度以上とすることによって成膜された結晶質の酸化物薄膜に対しては、適切なエッチングガスを用いたドライエッチングにより加工することができる。

[0054] 3. TFT素子

本発明の薄膜トランジスタ（TFT）は、上記の通り、チャンネル層材料に、インジウムとチタンを含有する酸化物からなる酸化物半導体薄膜を適用している点に特徴がある。なお、本発明のTFT素子の構造は特に限定されることはない。たとえば、図1に例示するボトムゲート・トップコンタクト型のもののほか、ボトムゲート・ボトムコンタクト型、トップゲート・ボトムコンタクト型、トップゲート・トップコンタクト型など、その他の形態を選択することも可能である。

[0055] 図1のTFT素子は、熱酸化によって SiO_2 膜が表面に形成された SiO_2/Si 基板上に、本発明の酸化物半導体薄膜、および Au/Ti 積層電極によって構成される。この構成において、ゲート電極1は Si 基板、ゲート絶縁層2は SiO_2 膜、チャンネル層3は本発明の酸化物半導体薄膜、ソース電極4およびドレイン電極5は Au/Ti 積層電極により構成される。

[0056] 図1のTFT素子では、 SiO_2/Si 基板を用いたが、基板はこれに限定されるものではなく、従来から薄膜トランジスタを含む電子デバイスの基板として使用されているものを用いることもできる。たとえば、 SiO_2/Si 基板や Si 基板のほかに、無アルカリガラス、石英ガラスなどのガラス基板を用いることができる。また、各種の金属基板やプラスチック基板、ポリイミドなどの透明でない耐熱性高分子フィルム基板などを用いることもできる。

[0057] 図1のTFT素子では、ゲート電極1を Si 基板により構成しているが、これに限定されることはなく、たとえば、 Mo 、 Al 、 Ta 、 Ti 、 Au 、

Ptなどの金属薄膜、これらの金属の導電性酸化物、窒化物薄膜または酸化窒化物薄膜、あるいは各種の導電性高分子材料により構成することもできる。透明TFETの場合には、酸化インジウムスズ（ITO）などの透明導電膜を用いることができる。また、本発明の酸化物半導体薄膜と同様の組成を有する酸化物半導体薄膜を透明導電膜として用いることもできる。いずれの場合であっても、このゲート電極1には、良好な導電性が求められる。具体的には、これらの電極の比抵抗が、 $1 \times 10^{-6} \Omega \cdot \text{cm} \sim 1 \times 10^{-1} \Omega \cdot \text{cm}$ の範囲に制御されることが好ましく、 $1 \times 10^{-6} \Omega \cdot \text{cm} \sim 1 \times 10^{-3} \Omega \cdot \text{cm}$ の範囲に制御されることがより好ましい。

[0058] ゲート絶縁層2としては、 SiO_2 、 Y_2O_3 、 Ta_2O_5 、Hf酸化物などの金属酸化物薄膜や SiN_x などの金属窒化物薄膜、あるいはポリイミドをはじめとする絶縁性の高分子材料などの公知の材料を用いることができる。ゲート絶縁層2の比抵抗は、 $1 \times 10^6 \Omega \cdot \text{cm} \sim 1 \times 10^{15} \Omega \cdot \text{cm}$ の範囲であることが好ましく、 $1 \times 10^{10} \Omega \cdot \text{cm} \sim 1 \times 10^{15} \Omega \cdot \text{cm}$ であることがより好ましい。

[0059] チャネル層3の比抵抗は、特に制限されるものではないが、 $10^{-1} \Omega \cdot \text{cm} \sim 10^6 \Omega \cdot \text{cm}$ に制御されることが好ましく、特に $10^0 \Omega \cdot \text{cm} \sim 10^3 \Omega \cdot \text{cm}$ に制御されることがより好ましい。本発明の酸化物半導体薄膜では、スパッタリング法またはイオンプレーティング法の成膜条件やアニール処理の条件の選択によって、その酸素欠損の生成量を調製することができる。このため、上記範囲の比抵抗を、比較的容易に達成することが可能である。

[0060] ソース電極4およびドレイン電極5としては、ゲート電極1と同様に、Mo、Al、Ta、Ti、Au、Ptなどの金属薄膜もしくはこれらの金属の合金薄膜、それら金属の導電性酸化物または窒化物薄膜、あるいは各種の導電性高分子材料、あるいは透明TFET向けとしてITOなどの透明導電膜を用いることができる。また、これらの薄膜を積層化してもよい。ソース電極4やドレイン電極5には良好な導電性が求められる。具体的には、これらの電極の比抵抗を、好ましくは $10^{-6} \Omega \cdot \text{cm} \sim 10^{-1} \Omega \cdot \text{cm}$ の範囲に、より

好ましくは $10^{-6} \Omega \cdot \text{cm} \sim 10^{-3} \Omega \cdot \text{cm}$ の範囲に制御する。

[0061] 4. TFT素子の製造方法

本発明のTFT素子の製造方法について、詳細に説明する。なお、以下では、酸化物半導体薄膜の形成に際し、低温成膜後にアニール処理をする方法を例に挙げて説明するが、本発明のTFT素子は、高温で成膜する方法を採用することもできるし、その他、公知の方法を適宜組み合わせて製造することができる。

[0062] はじめに、高ドーパのn型Siウエハ基板の表面に、熱酸化によってSiO₂膜を形成し、SiO₂/Si基板とする。この基板を100℃以下に保持したまま、該基板のSiO₂膜上に、直流マグネトロンスパッタリング法により、所定の膜厚を有する非晶質の酸化物半導体薄膜を形成する。なお、この際の成膜条件については、「2. 酸化物半導体薄膜の製造方法」で説明した条件と同様であるため、ここでの説明は省略する。なお、所望のチャンネル長および／またはチャンネル幅を有する酸化物半導体薄膜を形成する方法としては、上述したように酸化物半導体薄膜の成膜後に、フォトリソグラフィ技術などを利用してエッチングする方法を挙げることができる。あるいは、酸化物半導体薄膜の形成時に、マスクングをした上で成膜を行う方法を採用することもできる。

[0063] 次に、この酸化物半導体薄膜に対して、アニール処理を施すことにより、非晶質薄膜を結晶質の酸化物半導体薄膜とする。このアニール処理の条件についても、「2. 酸化物半導体薄膜の製造方法」で説明した条件と同様であるため、ここでの説明は省略する。

[0064] その後、得られた結晶質の酸化物半導体薄膜（チャンネル層）上に、マスクングを施した上で膜厚5nmのTi薄膜および膜厚100nmのAu薄膜を順次積層して、ソース電極およびドレイン電極を形成することにより、本発明のTFT素子を得ることができる。なお、ソース電極およびドレイン電極の形成については、チャンネル層の形成と同様に、Ti薄膜およびAu薄膜の形成後に、フォトリソグラフィ技術などを利用してエッチングをする方法を

採用してもよい。

実施例

[0065] 以下、本発明の実施例を用いて、さらに詳細に説明するが、本発明は、これらの実施例によって限定されるものではない。なお、酸化物焼結体、酸化物半導体薄膜およびTFT素子の評価は、下記の方法により行った。

[0066] [酸化物焼結体の評価]

各実施例および比較例により得られた酸化物焼結体の端材に対して、X線回折装置（フィリップス社製、X'Pert PRO MPD）を用いて、粉末X線回折法による生成相の同定を行った。

[0067] [酸化物半導体薄膜の基本特性評価]

各実施例および比較例により得られた酸化物半導体薄膜の組成を、ICP発光分光法によって測定した。また、酸化物半導体薄膜の膜厚を、表面形状測定装置（ケーエルエー・テンコール社製）で測定し、この結果と成膜時間から成膜速度を算出した。さらに、酸化物半導体薄膜のキャリア濃度および比抵抗を、ホール効果測定装置（株式会社東陽テクニカ製）によって測定し、それらの値からそのキャリア移動度を算出した。なお、酸化物半導体薄膜の生成相の同定は、酸化物焼結体の評価と同様に、X線回折測定により行った。

[0068] [TFT素子の特性評価]

TFT素子の特性評価は、半導体パラメータアナライザ（ケースレー社製、4200SCS）を用いて、TFT素子の動作を確認するとともに、on/off比、電界効果移動度を測定することにより行った。ここで、電界効果移動度とは、TFT素子の高速動作に関する指標を意味する。

[0069] （実施例1）

スパッタリングターゲットとして、チタンを含有する酸化インジウム（ In_2O_3 ）からなる酸化物焼結体（酸化物焼結体ターゲット）を用意した。この酸化物焼結体は、チタン含有量が、Ti/In原子数比で0.018であり、 In_2O_3 相によってのみ構成されるものであった。

[0070] この酸化物焼結体ターゲットを、アーキング抑制機能のない直流マグネトロンスパッタリング装置（トッキ株式会社製）の非磁性体ターゲット用カソードに取り付けた。基板には、無アルカリのガラス基板（コーニング社製、#7059）を使用し、ターゲットー基板間距離を60mmに固定した。その後、チャンバ内を 2×10^{-4} Pa以下まで真空排気した後、ArとO₂の混合ガスを、酸素の比率が6.0%になるように導入し、ガス圧を0.6Paに調整した。

[0071] この条件の下で、直流電力300W（1.64W/cm²）を印加して直流プラズマを発生させて、酸化物半導体薄膜を成膜した。具体的には、10分間のプリスパッタリング後、スパッタリングターゲットの静止対向位置に基板を配置し、基板を加熱せずにスパッタリングをすることで、膜厚50nmの酸化物半導体薄膜を成膜した。得られた酸化物半導体薄膜の組成を、ICP発光分析法により測定した結果、酸化物焼結体の組成とほぼ同じであることが確認された。また、X線回折測定の結果、この酸化物半導体薄膜が非晶質であることが確認された。

[0072] 次に、この酸化物半導体薄膜に対して、大気中、300℃、30分間の条件でアニール処理を実施した。X線回折測定の結果、アニール処理後の酸化物半導体薄膜は結晶化していること、および、In₂O₃（222）を主ピークとしており、この酸化物半導体薄膜が実質的にピクソバイト型構造のIn₂O₃相によって構成されていることが確認された。また、In₂O₃（222）ピークより平均結晶粒径を算出したところ、50nmであった。

[0073] 最後に、酸化物半導体薄膜のホール効果の測定を実施したところ、この酸化物半導体薄膜のキャリア濃度は 3.0×10^{17} cm⁻³であり、キャリア移動度は12.3cm²/Vsecであった。

[0074] （実施例2）

実施例1と同様にして得られた非晶質の酸化物半導体薄膜を、大気中、400℃、30分間の条件でアニール処理を実施した。X線回折測定の結果、アニール処理後の酸化物半導体薄膜は結晶化していること、および、In₂O₃

(2 2 2) を主ピークとしており、この酸化物半導体薄膜が実質的にビックスバイト型構造の In_2O_3 相によって構成されていることが確認された。また、 In_2O_3 (2 2 2) ピークより平均結晶粒径を算出したところ、59 nm であった。さらに、酸化物半導体薄膜のホール効果の測定を実施したところ、この酸化物半導体薄膜のキャリア濃度は $5.0 \times 10^{17} \text{ cm}^{-3}$ であり、キャリア移動度は $11.6 \text{ cm}^2/\text{Vs}$ であった。

[0075] (実施例 3)

酸化物焼結体ターゲットの Ti 含有量を、Ti / In 原子数比で 0.01 としたこと以外は、実施例 1 と同様にして、酸化物半導体薄膜を成膜した。得られた酸化物半導体薄膜の組成を、ICP 発光分析法により測定した結果、酸化物焼結体の組成とほぼ同じであることが確認された。また、X 線回折測定の結果、この酸化物半導体薄膜が非晶質であることが確認された。

[0076] 次に、この酸化物半導体薄膜に対して、実施例 1 と同じ条件でアニール処理を実施した。X 線回折測定の結果、アニール処理後の酸化物半導体薄膜は結晶化していること、および、 In_2O_3 (2 2 2) を主ピークとしており、この酸化物半導体薄膜が実質的にビックスバイト型構造の In_2O_3 相によって構成されていることが確認された。また、 In_2O_3 (2 2 2) ピークより平均結晶粒径を算出したところ、58 nm であった。さらに、酸化物半導体薄膜のホール効果の測定を実施したところ、この酸化物半導体薄膜のキャリア濃度は $4.8 \times 10^{17} \text{ cm}^{-3}$ であり、キャリア移動度は $10.7 \text{ cm}^2/\text{Vs}$ であった。

[0077] (実施例 4)

酸化物焼結体ターゲットの Ti 含有量を、Ti / In 原子数比で 0.06 としたこと以外は、実施例 1 と同様にして、酸化物半導体薄膜を成膜した。得られた酸化物半導体薄膜の組成を、ICP 発光分析法により測定した結果、酸化物焼結体の組成とほぼ同じであることが確認された。また、X 線回折測定の結果、この酸化物半導体薄膜は非晶質であることが確認された。

[0078] 次に、この酸化物半導体薄膜に対して、実施例 1 と同じ条件でアニール処

理を実施した。X線回折測定の結果、アニール処理後の酸化物半導体薄膜は結晶化していること、および、 In_2O_3 (2 2 2) を主ピークとしており、この酸化物半導体薄膜が実質的にピクスバイト型構造の In_2O_3 相によって構成されていることが確認された。また、 In_2O_3 (2 2 2) より平均結晶粒径を算出したところ、55 nmであった。さらに、酸化物半導体薄膜のホール効果の測定を実施したところ、この酸化物半導体薄膜のキャリア濃度は $4.5 \times 10^{17} \text{ cm}^{-3}$ であり、キャリア移動度は $10.2 \text{ cm}^2/\text{Vs}$ であった。

[0079] (実施例5)

酸化物焼結体ターゲットのチタン含有量を、Ti/In原子数比で0.09としたこと以外は、実施例1と同様にして、酸化物半導体薄膜を成膜した。得られた酸化物半導体薄膜の組成を、ICP発光分析法により測定した結果、酸化物焼結体の組成とほぼ同じであることが確認された。また、X線回折測定の結果、この酸化物半導体薄膜は非晶質であることが確認された。

[0080] 次に、この酸化物半導体薄膜に対して、実施例1と同じ条件でアニール処理を実施した。X線回折測定の結果、アニール処理後の酸化物半導体薄膜は結晶化していること、および、 In_2O_3 (2 2 2) を主ピークとしており、この酸化物半導体薄膜が実質的にピクスバイト型構造の In_2O_3 相によって構成されていることが確認された。また、 In_2O_3 (2 2 2) より平均結晶粒径を算出したところ、55 nmであった。さらに、酸化物半導体薄膜のホール効果の測定を実施したところ、この酸化物半導体薄膜のキャリア濃度は $4.7 \times 10^{17} \text{ cm}^{-3}$ であり、キャリア移動度は $5.2 \text{ cm}^2/\text{Vs}$ であった。

[0081] (実施例6)

実施例5と同様にして得られた非晶質の酸化物半導体薄膜に対して、大気中、400℃、30分間の条件でアニール処理を実施した。X線回折測定の結果、アニール処理後の酸化物半導体薄膜は結晶化していること、および、 In_2O_3 (2 2 2) を主ピークとしており、この酸化物半導体薄膜が実質的にピクスバイト型構造の In_2O_3 相によって構成されていることが確認された。

。また、 In_2O_3 (2 2 2) より平均結晶粒径を算出したところ、58 nmであった。さらに、酸化物半導体薄膜のホール効果の測定を実施したところ、この酸化物半導体薄膜のキャリア濃度は $3.9 \times 10^{17} \text{ cm}^{-3}$ であり、キャリア移動度は $6.0 \text{ cm}^2/\text{Vs}$ であった。

[0082] (実施例 7)

酸化物焼結体ターゲットのチタン含有量を、Ti/In 原子数比で0.005としたこと以外は、実施例1と同様にして、酸化物半導体薄膜を成膜した。得られた酸化物半導体薄膜の組成を、ICP 発光分析法により測定した結果、酸化物焼結体の組成とほぼ同じであることが確認された。また、X線回折測定の結果、この酸化物半導体薄膜は非晶質であることが確認された。

[0083] 次に、この酸化物半導体薄膜に対して、実施例1と同じ条件でアニール処理を実施した。X線回折測定の結果、アニール処理後の酸化物半導体薄膜は結晶化していること、および、 In_2O_3 (2 2 2) を主ピークとしており、この酸化物半導体薄膜が実質的にピクスバイト型構造の In_2O_3 相によって構成されていることが確認された。また、 In_2O_3 (2 2 2) より平均結晶粒径を算出したところ、53 nmであった。さらに、酸化物半導体薄膜のホール効果の測定を実施したところ、この酸化物半導体薄膜のキャリア濃度は $8.2 \times 10^{17} \text{ cm}^{-3}$ であり、キャリア移動度は $8.8 \text{ cm}^2/\text{Vs}$ であった。

[0084] (実施例 8)

酸化物焼結体ターゲットのチタン含有量を、Ti/In 原子数比で0.12としたこと以外は、実施例1と同様にして、酸化物半導体薄膜を成膜した。得られた酸化物半導体薄膜の組成を、ICP 発光分析法により測定した結果、酸化物焼結体の組成とほぼ同じであることが確認された。また、X線回折測定の結果、この酸化物半導体薄膜は非晶質であることが確認された。

[0085] 次に、この酸化物半導体薄膜に対して、実施例1と同じ条件でアニール処理を実施した。X線回折測定の結果、アニール処理後の酸化物半導体薄膜は結晶化していること、および、 In_2O_3 (2 2 2) を主ピークとしており、この酸化物半導体薄膜が実質的にピクスバイト型構造の In_2O_3 相によって構

成されていることが確認された。また、 In_2O_3 (2 2 2) より平均結晶粒径を算出したところ、54 nmであった。さらに、酸化物半導体薄膜のホール効果の測定を実施したところ、この酸化物半導体薄膜のキャリア濃度は $4.3 \times 10^{17} \text{ cm}^{-3}$ であり、キャリア移動度は $3.0 \text{ cm}^2/\text{Vs e c}$ であった。

[0086] (実施例 9)

膜厚を15 nmとしたこと以外は、実施例 1 と同様にして、酸化物半導体薄膜を成膜した。得られた酸化物半導体薄膜の組成を、ICP 発光分析法により測定した結果、酸化物焼結体の組成とほぼ同じであることが確認された。また、X線回折測定の結果、この酸化物半導体薄膜は非晶質であることが確認された。

[0087] 次に、この酸化物半導体薄膜に対して、実施例 1 と同じ条件でアニール処理を実施した。X線回折測定の結果、アニール処理後の酸化物半導体薄膜は結晶化していること、および、 In_2O_3 (2 2 2) を主ピークとしており、この酸化物半導体薄膜が実質的にピクソバイト型構造の In_2O_3 相によって構成されていることが確認された。また、 In_2O_3 (2 2 2) より平均結晶粒径を算出したところ、13 nmであった。さらに、酸化物半導体薄膜のホール効果の測定を実施したところ、この酸化物半導体薄膜のキャリア濃度は $4.4 \times 10^{17} \text{ cm}^{-3}$ であり、キャリア移動度は $10.5 \text{ cm}^2/\text{Vs e c}$ であった。

[0088] (実施例 10)

膜厚を200 nmとしたこと以外は、実施例 1 と同様にして、酸化物半導体薄膜を成膜した。この酸化物半導体薄膜の組成を、ICP 発光分析法により測定した結果、酸化物焼結体の組成とほぼ同じであることが確認された。また、X線回折測定の結果、この酸化物半導体薄膜は非晶質であることが確認された。

[0089] 次に、この酸化物半導体薄膜に対して、実施例 1 と同じ条件でアニール処理を実施した。X線回折測定の結果、アニール処理後の酸化物半導体薄膜は結晶化していること、および、 In_2O_3 (2 2 2) を主ピークとしており、こ

の酸化物半導体薄膜が実質的にピクソバイト型構造の In_2O_3 相によって構成されていることが確認された。また、 In_2O_3 (2 2 2) より平均結晶粒径を算出したところ、71 nmであった。さらに、酸化物半導体薄膜のホール効果の測定を実施したところ、この酸化物半導体薄膜のキャリア濃度は $2.7 \times 10^{17} \text{ cm}^{-3}$ であり、キャリア移動度は $12.1 \text{ cm}^2/\text{Vs}$ であった。

[0090] (比較例 1)

酸化物焼結体ターゲットのチタン含有量を、Ti/In 原子数比で 0.001 としたこと以外は、実施例 1 と同様にして、酸化物半導体薄膜を成膜した。得られた酸化物半導体薄膜の組成を、ICP 発光分析法により測定した結果、酸化物焼結体の組成とほぼ同じであることが確認された。また、X線回折測定の結果、この酸化物半導体薄膜は非晶質であることが確認された。

[0091] 次に、この酸化物半導体薄膜に対して、実施例 1 と同じ条件でアニール処理を実施した。X線回折測定の結果、アニール処理後の酸化物半導体薄膜は結晶化していること、および、 In_2O_3 (2 2 2) を主ピークとしており、この酸化物半導体薄膜が実質的にピクソバイト型構造の In_2O_3 相によって構成されていることが確認された。また、 In_2O_3 (2 2 2) より平均結晶粒径を算出したところ、55 nmであった。さらに、酸化物半導体薄膜のホール効果の測定を実施したところ、この酸化物半導体薄膜のキャリア濃度は $1.5 \times 10^{19} \text{ cm}^{-3}$ であり、キャリア移動度は $9.6 \text{ cm}^2/\text{Vs}$ であった。

[0092] (比較例 2)

酸化物焼結体ターゲットのチタン含有量を、Ti/In 原子数比で 0.15 としたこと以外は、実施例 1 と同様にして、酸化物半導体薄膜を成膜した。得られた酸化物半導体薄膜の組成を、ICP 発光分析法により測定した結果、酸化物焼結体の組成とほぼ同じであることが確認された。また、X線回折測定の結果、この酸化物半導体薄膜は非晶質であることが確認された。

[0093] 次に、この酸化物半導体薄膜に対して、実施例 1 と同じ条件でアニール処理を実施した。X線回折測定の結果、アニール処理後の酸化物半導体薄膜は

結晶化していること、および、 In_2O_3 (2 2 2) を主ピークとしており、この酸化物半導体薄膜が実質的にピクソバイト型構造の In_2O_3 相によって構成されていることが確認された。また、 In_2O_3 (2 2 2) より平均結晶粒径を算出したところ、50 nmであった。さらに、酸化物半導体薄膜のホール効果の測定を実施したところ、この酸化物半導体薄膜のキャリア濃度は $1.3 \times 10^{19} \text{ cm}^{-3}$ であり、キャリア移動度は $0.84 \text{ cm}^2/\text{V} \cdot \text{s}$ であった。

[0094] (比較例 3)

実施例 1 と同様にして得られた非晶質の酸化物半導体薄膜に対して、大気中、200℃、30分間の条件でアニール処理を実施した。X線回折測定の結果、この酸化物半導体薄膜は結晶化していないこと、および、 In_2O_3 相のいずれの面方位のピークも存在しないことが確認された。このため、酸化物薄膜のホール効果の測定は実施しなかった。

[0095] なお、実施例 1 と同様にして得られた非晶質の酸化物半導体薄膜を別途用意し、加熱昇温しながら薄膜 X 線法による高温 X 線回折測定を実施した。この結果、酸化物半導体薄膜の結晶化が確認された加熱温度の範囲は、205℃～210℃であることが確認された（図 3 参照）。

[0096] [表 1]

	Ti/In	膜厚 (nm)	アニール 温度 (℃)	結晶性	平均 結晶粒径 (nm)	キャリア濃度 ($\times 10^{18} \text{ cm}^{-3}$)	キャリア移動度 ($\text{cm}^2/\text{V} \cdot \text{s}$)
実施例 1	0.018	50	300	結晶質	50	0.30	12.3
実施例 2	0.018	50	400	結晶質	59	0.50	11.6
実施例 3	0.01	50	300	結晶質	58	0.48	10.7
実施例 4	0.06	50	300	結晶質	55	0.45	10.2
実施例 5	0.09	50	300	結晶質	55	0.47	5.2
実施例 6	0.09	50	400	結晶質	58	0.39	6.0
実施例 7	0.005	50	300	結晶質	53	0.82	8.8
実施例 8	0.12	50	300	結晶質	54	0.43	3.0
実施例 9	0.018	15	300	結晶質	13	0.44	10.5
実施例 10	0.018	200	300	結晶質	71	0.27	12.1
比較例 1	0.001	50	300	結晶質	55	15	9.6
比較例 2	0.15	50	300	結晶質	50	13	0.84
比較例 3	0.018	50	200	非晶質	—	—	—

[0097] [酸化物半導体薄膜の評価]

実施例 1 ～ 10 は、チタン含有量が、 Ti/In 原子数比で 0.005 ～ 0.12 の範囲に制御され、かつ、大気中、400℃以下でアニール処理が施された例である。このため、実施例 1 ～ 10 は、いずれも酸化物半導体薄膜が結晶化しており、平均結晶粒径、キャリア濃度およびキャリア移動度のいずれもが本発明に規定する範囲内となっていた。

[0098] 特に、実施例 1 ～ 4 では、チタン含有量が、 Ti/In 原子数比で 0.01 ～ 0.06 の範囲に制御され、かつ、大気中、400℃以下でアニール処理が施されているため、キャリア濃度が $5 \times 10^{17} \text{ cm}^{-3}$ 以下であり、かつ、キャリア移動度が $10 \text{ cm}^2/\text{V s e c}$ 以上という優れたキャリア特性を示すことが確認された。

[0099] 実施例 5 および 6 では、チタン含有量が、 Ti/In 原子数比で 0.09 であり、かつ、大気中、400℃以下でアニール処理が施されているため、キャリア濃度が $5 \times 10^{17} \text{ cm}^{-3}$ 以下であり、かつ、キャリア移動度が $5 \text{ cm}^2/\text{V s e c}$ 以上という値を示すことが確認された。

[0100] また、実施例 7 および 8 は、チタン含有量が下限値または上限値である例であり、キャリア濃度およびキャリア濃度のいずれもが本発明に規定する範囲にあるものの、実施例 7 ではキャリア濃度が、実施例 8 ではキャリア移動度が、他の実施例と比べて若干劣った値を示していた。

[0101] さらに、実施例 9 および 10 より、チタン含有量が、 Ti/In 原子数比で 0.018 であり、膜厚が 15 nm および 200 nm の場合に、アニール処理における加熱温度を 300℃としても結晶化することができること、この場合の結晶粒径が 10 nm 以上であること、さらには、キャリア濃度が $1 \times 10^{19} \text{ cm}^{-3}$ 以下、かつ、キャリア移動度が $5 \text{ cm}^2/\text{V s e c}$ 以上という値を示すことが確認された。

[0102] これに対して、比較例 1 は、チタン含有量が、 Ti/In 原子数比で 0.005 未満の例、すなわち下限値未満の例であり、この場合には、キャリア濃度が $1 \times 10^{19} \text{ cm}^{-3}$ を超えてしまうことが確認された。

[0103] 比較例 2 は、チタン含有量が、 Ti/In 原子数比で 0.12 を超える例、すなわち上限値を超える例であり、この場合には、キャリア濃度が $1 \times 10^{19} \text{ cm}^{-3}$ を超え、かつ、キャリア移動度が $1 \text{ cm}^2/\text{Vs} \cdot \text{sec}$ 未満となってしまうことが確認された。

[0104] 比較例 3 は、アニール処理における加熱温度を 200°C とした例であり、非晶質の酸化物半導体薄膜を結晶化することができなかった。

[0105] (実施例 11)

スパッタリングターゲットとして、チタンを含有する酸化インジウム (In_2O_3) からなる酸化物焼結体 (酸化物焼結体ターゲット) を用意した。この酸化物焼結体は、チタン含有量が、 Ti/In 原子数比で 0.018 であり、 In_2O_3 相によってのみ構成されるものであった。

[0106] この酸化物焼結体ターゲットを、アーキング抑制機能のない直流マグネトロンスパッタリング装置の非磁性体ターゲット用カソードに取り付け、熱酸化された SiO_2 膜が形成された、厚さ 300 nm の Si ウエハ基板の SiO_2 膜上に、膜厚が 50 nm となるように非晶質の酸化物半導体薄膜を成膜した。なお、この際の成膜条件は、実施例 1 と同様にした。

[0107] 次に、この酸化物半導体薄膜に対して、大気中、 300°C 、30 分間の条件でアニール処理を施すことで結晶化させた。これにより、上記 Si 基板、 SiO_2 膜および結晶質の酸化物半導体薄膜を、それぞれ、ゲート電極 1、ゲート絶縁層 2 およびチャンネル層 3 とした。

[0108] 続いて、チャンネル層 3 の表面に、直流マグネトロンスパッタリング法によって、厚さ 5 nm の Ti 膜、および、厚さ 100 nm の Au 膜を順次成膜して、 Au/Ti 積層膜からなるソース電極 4 およびドレイン電極 5 を形成し、図 1 に示す構成の薄膜トランジスタ (TFET 素子) を得た。なお、ソース電極 4 およびドレイン電極 5 の成膜条件は、スパッタガスをアルゴン (Ar) のみとし、直流電力を 50 W に変更したこと以外は、酸化物半導体薄膜の成膜条件と同様とした。

[0109] 最後に、ソース電極 4 およびドレイン電極 5 に対して、メタルマスクを用

いてパターニングを行い、チャネル長 $100\mu\text{m}$ 、チャネル幅 $450\mu\text{m}$ のTFT素子を得た。

[0110] 得られたTFT素子の動作特性を、半導体パラメータアナライザを用いて調べた結果、TFT素子としての動作特性が確認できた。また、このTFT素子は、on/off比が 10^8 以上、電界効果移動度が $22.5\text{cm}^2/\text{Vs}$ という良好な値を示すことが確認された。

符号の説明

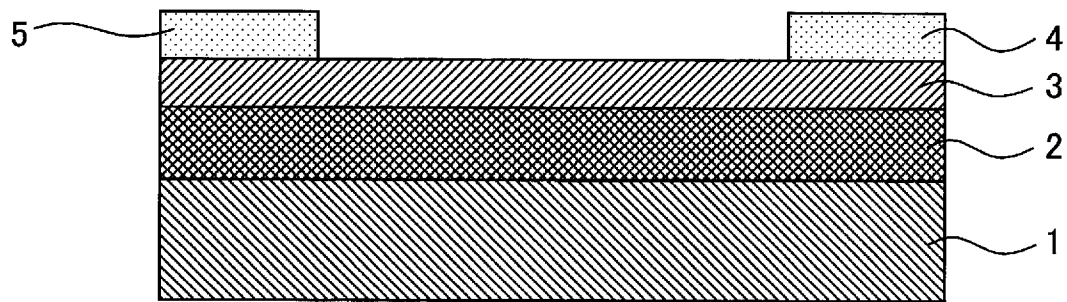
- [0111]
- 1 ゲート電極
 - 2 ゲート絶縁膜
 - 3 チャネル層
 - 4 ソース電極
 - 5 ドレイン電極

請求の範囲

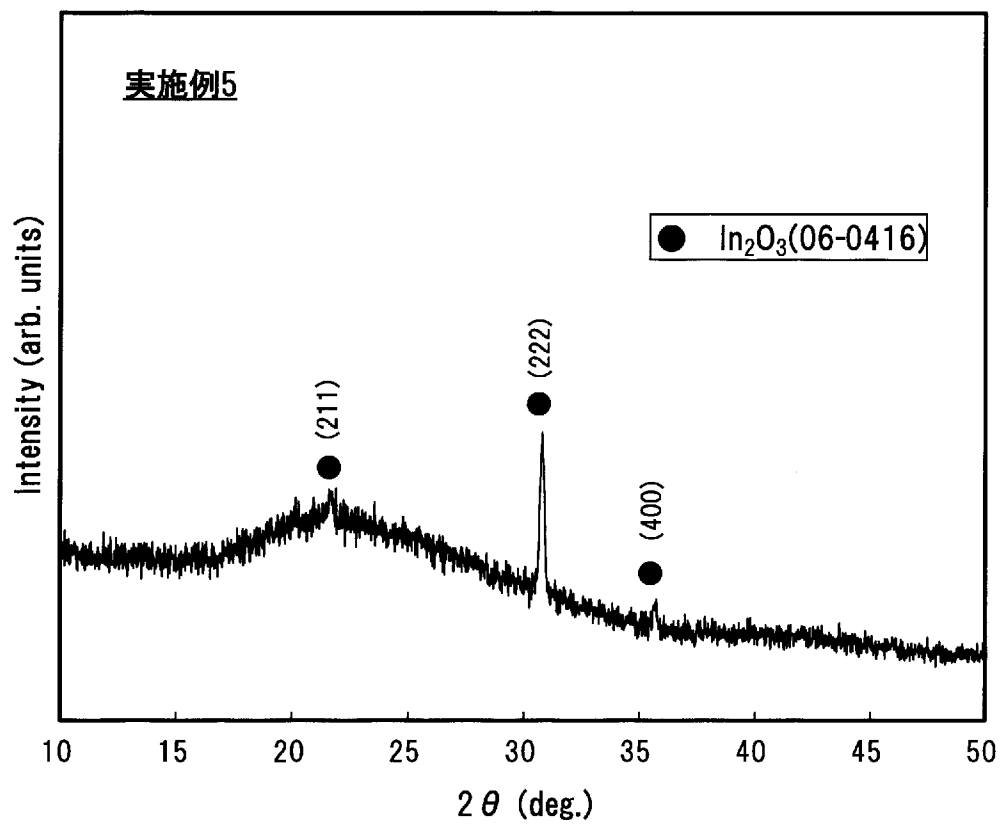
- [請求項1] インジウムとチタンを含有する酸化物からなり、
チタン含有量が、 Ti/In 原子数比で0.005～0.12であり、
結晶質で、ビックスバイト型構造の In_2O_3 相によってのみ構成されており、かつ、
キャリア濃度が $1 \times 10^{19} \text{ cm}^{-3}$ 以下で、キャリア移動度が $1 \text{ cm}^2 / \text{V s e c}$ 以上である、
ことを特徴とする酸化物半導体薄膜。
- [請求項2] 前記チタン含有量が、 Ti/In 原子数比で0.01～0.06である、請求項1に記載の酸化物半導体薄膜。
- [請求項3] 前記キャリア移動度が $3 \text{ cm}^2 / \text{V s e c}$ 以上である、請求項1または2に記載の酸化物半導体薄膜。
- [請求項4] 前記キャリア濃度が $5 \times 10^{17} \text{ cm}^{-3}$ 以下で、前記キャリア移動度が $5 \text{ cm}^2 / \text{V s e c}$ 以上である、請求項1または2に記載の酸化物半導体薄膜。
- [請求項5] 前記酸化物半導体薄膜の膜厚が15 nm～200 nmである、請求項1～4のいずれかに記載の酸化物半導体薄膜。
- [請求項6] 前記酸化物半導体薄膜の膜厚が40 nm～100 nmである、請求項1～4のいずれかに記載の酸化物半導体薄膜。
- [請求項7] 前記 In_2O_3 相の結晶粒径が10 nm以上である、請求項1～6のいずれかに記載の酸化物半導体薄膜。
- [請求項8] ソース電極、ドレイン電極、ゲート電極、チャネル層およびゲート絶縁膜を備える薄膜トランジスタであって、前記チャネル層が請求項1～7のいずれかに記載の酸化物半導体薄膜により構成されている、薄膜トランジスタ。
- [請求項9] インジウムとチタンを含有する酸化物からなり、チタン含有量が、 Ti/In 原子数比で0.005～0.12である非晶質の酸化物半

導体薄膜に対して、 250°C 以上の加熱温度、および、1分～120分の処理時間で、アニール処理を施すことにより、結晶質で、ピクスバイト型構造の In_2O_3 相によってのみ構成されており、かつ、キャリア濃度が $1 \times 10^{19} \text{ cm}^{-3}$ 以下で、キャリア移動度が $1 \text{ cm}^2/\text{Vs}$ 以上である、酸化物半導体薄膜を得る、酸化物半導体薄膜の製造方法。

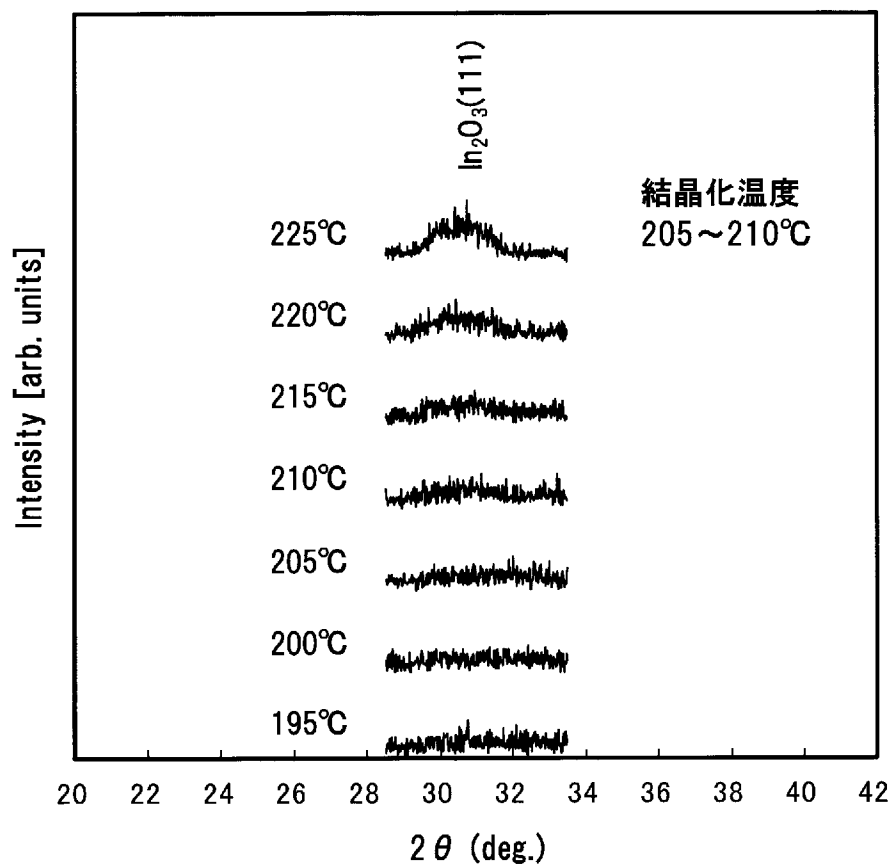
[図1]



[図2]



[図3]



INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/081445

A. CLASSIFICATION OF SUBJECT MATTER <i>H01L29/786(2006.01)i, C23C14/08(2006.01)i, C23C14/58(2006.01)i, H01L21/336(2006.01)i, H01L21/363(2006.01)i, H01L29/24(2006.01)i</i> According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) <i>H01L29/786, C23C14/08, C23C14/58, H01L21/336, H01L21/363, H01L29/24</i> Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched <i>Jitsuyo Shinan Koho 1922-1996 Jitsuyo Shinan Toroku Koho 1996-2013</i> <i>Kokai Jitsuyo Shinan Koho 1971-2013 Toroku Jitsuyo Shinan Koho 1994-2013</i> Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	WO 2008/117739 A1 (Idemitsu Kosan Co., Ltd.), 02 October 2008 (02.10.2008), paragraphs [0029], [0070] to [0078], [0088], [0098] to [0108]; fig. 1, 4 & US 2010/0140609 A1 & US 2012/0168748 A1 & TW 200849604 A	1-9
Y	JP 2011-146571 A (Idemitsu Kosan Co., Ltd.), 28 July 2011 (28.07.2011), paragraphs [0055], [0059], [0079] & US 2012/0292617 A1 & EP 2524905 A1 & WO 2011/086940 A1 & CN 102652119 A & TW 201134781 A & KR 10-2012-0123322 A	1-9
☒ Further documents are listed in the continuation of Box C. ☐ See patent family annex.		
* Special categories of cited documents: "A" document defining the general state of the art which is not considered to be of particular relevance "E" earlier application or patent but published on or after the international filing date "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) "O" document referring to an oral disclosure, use, exhibition or other means "P" document published prior to the international filing date but later than the priority date claimed "T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention "X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone "Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art "&" document member of the same patent family		
Date of the actual completion of the international search 18 December, 2013 (18.12.13)		Date of mailing of the international search report 07 January, 2014 (07.01.14)
Name and mailing address of the ISA/ Japanese Patent Office		Authorized officer
Facsimile No.		Telephone No.

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP2013/081445

C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP 2008-192721 A (Bridgestone Corp.), 21 August 2008 (21.08.2008), paragraphs [0008], [0035] to [0037]; fig. 1 & US 2010/0025680 A1 & EP 2110855 A1 & WO 2008/093741 A1 & CN 101622714 A	1-9

A. 発明の属する分野の分類（国際特許分類（I P C）） Int.Cl. H01L29/786(2006.01)i, C23C14/08(2006.01)i, C23C14/58(2006.01)i, H01L21/336(2006.01)i, H01L21/363(2006.01)i, H01L29/24(2006.01)i		
B. 調査を行った分野 調査を行った最小限資料（国際特許分類（I P C）） Int.Cl. H01L29/786, C23C14/08, C23C14/58, H01L21/336, H01L21/363, H01L29/24		
最小限資料以外の資料で調査を行った分野に含まれるもの 日本国実用新案公報 1922-1996年 日本国公開実用新案公報 1971-2013年 日本国実用新案登録公報 1996-2013年 日本国登録実用新案公報 1994-2013年		
国際調査で使用した電子データベース（データベースの名称、調査に使用した用語）		
C. 関連すると認められる文献		
引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
Y	WO 2008/117739 A1（出光興産株式会社）2008.10.02, 段落【0029】、【0070】－【0078】、【0088】、【0098】－【0108】、図1, 4 & US 2010/0140609 A1 & US 2012/0168748 A1 & TW 200849604 A	1-9
Y	JP 2011-146571 A（出光興産株式会社）2011.07.28, 段落【0055】、【0059】、【0079】 & US 2012/0292617 A1 & EP 2524905 A1 & WO 2011/086940 A1 & CN 102652119 A & TW 201134781 A & KR 10-2012-0123322 A	1-9
☒ C欄の続きにも文献が列挙されている。 ☐ パテントファミリーに関する別紙を参照。		
* 引用文献のカテゴリー 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献（理由を付す） 「O」 口頭による開示、使用、展示等に言及する文献 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願日の後に公表された文献 「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの 「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの 「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの 「&」 同一パテントファミリー文献		
国際調査を完了した日 18.12.2013	国際調査報告の発送日 07.01.2014	
国際調査機関の名称及びあて先 日本国特許庁（I S A / J P） 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官（権限のある職員） 大橋 達也 電話番号 03-3581-1101 内線 3516	5 F 4688

C (続き) . 関連すると認められる文献		
引用文献の カテゴリ*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求項の番号
A	JP 2008-192721 A (株式会社ブリヂストン) 2008.08.21, 段落【0008】、【0035】－【0037】、図1 & US 2010/0025680 A1 & EP 2110855 A1 & WO 2008/093741 A1 & CN 101622714 A	1-9