

(12) NACH DEM VERTRAG ÜBER DIE INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT) VERÖFFENTLICHTE INTERNATIONALE ANMELDUNG

(19) Weltorganisation für geistiges Eigentum
Internationales Büro

(43) Internationales Veröffentlichungsdatum
16. November 2017 (16.11.2017)



(10) Internationale Veröffentlichungsnummer
WO 2017/194620 A1

(51) Internationale Patentklassifikation:

H01L 33/54 (2010.01) H01L 25/075 (2006.01)
H01L 33/48 (2010.01) H01L 33/50 (2010.01)

(74) Anwalt: EPPING HERMANN FISCHER PATENTANWALTSGESELLSCHAFT MBH; Schloßschmidstr. 5, 80639 München (DE).

(21) Internationales Aktenzeichen: PCT/EP2017/061215

(81) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare nationale Schutzrechtsart): AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DJ, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KH, KN, KP, KR, KW, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, ZA, ZM, ZW.

(22) Internationales Anmeldedatum:
10. Mai 2017 (10.05.2017)

(25) Einreichungssprache: Deutsch

(26) Veröffentlichungssprache: Deutsch

(30) Angaben zur Priorität:
10 2016 108 931.1
13. Mai 2016 (13.05.2016) DE

(71) Anmelder: OSRAM OPTO SEMICONDUCTORS GMBH [DE/DE]; Leibnizstr. 4, 93055 Regensburg (DE).

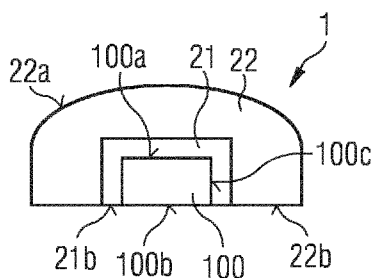
(84) Bestimmungsstaaten (soweit nicht anders angegeben, für jede verfügbare regionale Schutzrechtsart): ARIPO (BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), eurasisches (AM, AZ, BY, KG, KZ, RU, TJ, TM), europäisches (AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT,

(72) Erfinder: ALBRECHT, Tony; Erich-Kästner-Str. 21, 93077 Bad Abbach (DE). LAMFALUSI, Tamas; Donaustauer Str. 127 d, 93059 Regensburg (DE). GATZHAMMER, Christian; Dettenhofen 11, 92331 Lupburg (DE).

(54) Title: OPTOELECTRONIC COMPONENT AND METHOD FOR PRODUCING AN OPTOELECTRONIC COMPONENT

(54) Bezeichnung: OPTOELEKTRONISCHES BAUTEIL UND VERFAHREN ZUR HERSTELLUNG EINES OPTOELEKTRONISCHEN BAUTEILS

FIG 2



(57) Abstract: The invention relates to an optoelectronic component having: an optoelectronic semiconductor chip (100) comprising a connecting surface (100b), a top surface (100a) opposite the connecting surface (100b) and lateral side surfaces (100c), which connect the connecting surface (100b) and the top surface (100a) to one another, a first cast body (21) and the second cast body (22), wherein the first cast body (21) covers all the lateral side surfaces (100c) and the top surface (100a) of the semiconductor chip (100), the first cast body (21) has a bottom surface (21b) which ends flush with the connecting surface (100b) of the semiconductor chip (100), the second cast body (22) has a bottom surface (22b) which ends flush with the bottom surface (21b) of the first cast body (21), the second cast body (22) completely covers all the side surfaces (100c) of the first cast body (21) that face away from the semiconductor chip (100), and a covering surface (22a) of the second cast body (22), opposite the connecting surface (100c), is convexly curved.

(57) Zusammenfassung: Ein optoelektronisches Bauteil mit: einem optoelektronischen Halbleiterchip (100) umfassend eine Anschlussfläche (100b), eine der Anschlussfläche (100b) gegenüberliegende Deckfläche (100a) und laterale Seitenflächen (100c), welche die Anschlussfläche (100b) und die Deckfläche (100a) miteinander verbinden, einem ersten Vergusskörper (21) und einem zweiten Vergusskörper (22), wobei der erste Vergusskörper (21) alle lateralen Seitenflächen (100c) und die Deckfläche (100a) des Halbleiterchips (100) bedeckt, der erste Vergusskörper (21) eine Bodenfläche (21b) aufweist, die bündig mit der Anschlussfläche (100b) des Halbleiterchips (100) abschließt, der zweite Vergusskörper (22) eine Bodenfläche (22b) aufweist, die bündig mit der Bodenfläche (21b) des ersten Vergusskörpers (21) abschließt, der zweite Vergusskörper (22) alle dem Halbleiterchip (100) abgewandten Seitenflächen (100c) des erstens Vergusskörpers (21) vollständig bedeckt, und eine der Anschlussfläche (100c) gegenüberliegende Deckfläche (22a) des zweiten Vergusskörpers (22) konvex gekrümmt ist.



WO 2017/194620 A1

LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI,
SK, SM, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN,
GQ, GW, KM, ML, MR, NE, SN, TD, TG).

Veröffentlicht:

- *mit internationalem Recherchenbericht (Artikel 21 Absatz 3)*

Beschreibung

Optoelektronisches Bauteil und Verfahren zur Herstellung eines optoelektronischen Bauteils

5

Es wird ein optoelektronisches Bauteil sowie ein Verfahren zur Herstellung eines optoelektronischen Bauteils angegeben.

10 Eine zu lösende Aufgabe besteht darin, ein optoelektronisches Bauteil anzugeben, welches besonders Material sparend, einfach und kosteneffizient hergestellt werden kann. Eine weitere zu lösende Aufgabe besteht darin, ein entsprechendes Verfahren anzugeben.

15 Das hier beschriebene optoelektronische Bauteil ist beispielsweise ein strahlungsemitterendes optoelektronisches Bauteil. Es kann sich bei dem optoelektronischen Bauteil insbesondere um eine Leuchtdiode oder um ein Leuchtdioden-Modul handeln. Im bestimmungsgemäßen Betrieb des
20 optoelektronischen Bauteils wird mittels des optoelektronischen Bauteils elektromagnetische Strahlung erzeugt und emittiert. Dabei ist es möglich, dass das optoelektronische Bauteil elektromagnetische Strahlung in einem Spektralbereich zwischen UV-Strahlung und Infrarot-
25 Strahlung, insbesondere sichtbares Licht, erzeugt.

Gemäß zumindest einer Ausführungsform umfasst das optoelektronische Bauteil einen optoelektronischen Halbleiterchip mit einer Anschlussfläche, einer der
30 Anschlussfläche gegenüberliegenden Deckfläche und lateralen Seitenflächen, welche die Anschlussfläche und die Deckfläche miteinander verbinden. Bei dem Halbleiterchip handelt es sich beispielsweise um einen strahlungsemitterenden

Halbleiterchip, zum Beispiel einen Leuchtdiodenchip, welcher dazu ausgebildet ist, im bestimmungsgemäßen Betrieb elektromagnetische Strahlung zu erzeugen.

5 Der Halbleiterchip kann an seiner Anschlussfläche zumindest eine Kontaktfläche aufweisen, über die der Halbleiterchip elektrisch kontaktiert und betrieben werden kann. Während des Betriebs tritt ein Großteil der im Halbleiterchip erzeugten elektromagnetischen Strahlung durch die der Anschlussfläche
10 gegenüberliegende Deckfläche aus dem Halbleiterchip aus.

Gemäß zumindest einer Ausführungsform weist das optoelektronische Bauteil einen ersten Vergusskörper auf. Der erste Vergusskörper umfasst beispielsweise ein
15 Kunststoffmaterial, insbesondere Silikon, oder besteht aus diesem. Zusätzlich kann der erste Vergusskörper zumindest ein Konversionsmittel umfassen. Das Konversionsmittel ist dazu ausgebildet, im Halbleiterchip erzeugte elektromagnetische Strahlung zumindest teilweise in elektromagnetische Strahlung
20 eines längeren Wellenlängenbereichs umzuwandeln. Bei dem Konversionsmittel kann es sich beispielsweise um Partikel eines Leuchtstoffs handeln. Vorteilhafterweise hat der erste Vergusskörper auch eine schützende Funktion für den Halbleiterchip, sodass mittels des ersten Vergusskörpers der
25 Halbleiterchip beispielsweise vor mechanischen und/oder chemischen Beschädigungen geschützt ist.

Gemäß zumindest einer Ausführungsform des optoelektronischen Bauteils umfasst das optoelektronische Bauteil einen zweiten
30 Vergusskörper. Der zweite Vergusskörper ist insbesondere mit einem transparenten Material, beispielsweise mit einem Kunststoff, insbesondere Silikon, gebildet oder besteht aus diesem.

Gemäß zumindest einer Ausführungsform bedeckt der erste Vergusskörper alle lateralen Seitenflächen und die Deckfläche des Halbleiterchips, insbesondere vollständig. Beispielsweise ist die Dicke des ersten Vergusskörpers auf den lateralen
5 Seitenflächen des Halbleiterchips, gemessen senkrecht zu den lateralen Seitenflächen des Halbleiterchips, im Rahmen der Herstellungstoleranz genau so groß wie die Dicke auf der Deckfläche, gemessen senkrecht zu der Deckfläche des Halbleiterchips. "Im Rahmen der Herstellungstoleranz" heißt
10 hier und im Folgenden, dass eine Abweichung höchstens 5 %, insbesondere höchstens 1 % beträgt.

Der erste Vergusskörper steht in direktem Kontakt mit den lateralen Seitenflächen und der Deckfläche des
15 Halbleiterchips. Insbesondere sind der erste Vergusskörper und der Halbleiterchip ohne ein weiteres Verbindungsmittel zwischen ihnen stoffschlüssig miteinander verbunden. Gemäß zumindest einer Ausführungsform weist der erste Vergusskörper eine Bodenfläche auf, die bündig oder im
20 Wesentlichen bündig mit der Anschlussfläche des Halbleiterchips abschließt. "Im Wesentlichen bündig" heißt dabei, dass der erste Vergusskörper mit seiner Bodenfläche die Anschlussfläche um die Höhe von gegebenenfalls vorhandenen Anschlussstellen an der Anschlussfläche überragen
25 kann, falls die Anschlussstellen nicht bündig mit der Anschlussfläche abschließen. Beispielsweise erstreckt sich die Bodenfläche des ersten Vergusskörpers im Rahmen der Herstellungstoleranz parallel zur Anschlussfläche des Halbleiterchips. Insbesondere liegen die Bodenfläche des
30 ersten Vergusskörpers und die Anschlussfläche des Halbleiterchips im Rahmen der Herstellungstoleranz in der gleichen Ebene.

Gemäß zumindest einer Ausführungsform weist der zweite Vergusskörper eine Bodenfläche auf, die im Rahmen der Herstellungstoleranz bündig mit der Bodenfläche des ersten Vergusskörpers abschließt. Beispielsweise erstreckt sich die Bodenfläche des zweiten Vergusskörpers im Rahmen der Herstellungstoleranz parallel zur Anschlussfläche des ersten Vergusskörpers. Insbesondere liegen die Bodenfläche des ersten Vergusskörpers und die Bodenfläche des zweiten Vergusskörpers im Rahmen der Herstellungstoleranz in der gleichen Ebene. In der Draufsicht auf die Anschlussfläche des Halbleiterchips, ist die Anschlussfläche des Halbleiterchips in einer lateralen Ebene vollständig von der Bodenfläche des ersten Vergusskörpers umgeben. Die laterale Ebene ist die Ebene, welche sich parallel zur Anschlussfläche des Halbleiterchips erstreckt.

Gemäß zumindest einer Ausführungsform des optoelektronischen Bauteils bedeckt der zweite Vergusskörper alle dem Halbleiterchip abgewandten Seitenflächen des ersten Vergusskörpers vollständig. Beispielsweise steht der zweite Vergusskörper mit den dem Halbleiterchip abgewandten Seitenflächen des ersten Vergusskörpers in direktem Kontakt. Insbesondere besteht eine stoffschlüssige Verbindung zwischen dem ersten und dem zweiten Vergusskörper, welche frei von einem weiteren Verbindungsmittel zwischen den beiden Vergusskörpern ist und die sich nur unter Zerstörung einer der beiden Vergusskörper lösen lässt. In der Draufsicht auf die Anschlussfläche des Halbleiterchips ist die Bodenfläche des ersten Vergusskörpers in einer lateralen Ebene vollständig von der Bodenfläche des zweiten Vergusskörpers umgeben.

Gemäß zumindest einer Ausführungsform des optoelektronischen Bauteils ist eine der Anschlussfläche gegenüberliegende Deckfläche des zweiten Vergusskörpers konvex gekrümmt. Die Deckfläche des zweiten Vergusskörpers ist die Fläche, durch die ein Großteil der im Betrieb des optoelektronischen Bauteils erzeugten elektromagnetischen Strahlung aus dem optoelektronischen Bauteil austritt. In diesem Zusammenhang bedeutet konvex gekrümmt zum Beispiel, dass der Mittelpunkt des Krümmungsradiuses der konvex gekrümmten Fläche auf der dem optoelektronischen Halbleiterchip zugewandten Seite der Deckfläche des zweiten Vergusskörpers liegt.

Gemäß zumindest einer Ausführungsform des optoelektronischen Bauteils umfasst das optoelektronische Bauteil einen optoelektronischen Halbleiterchip mit einer Anschlussfläche, einer der Anschlussfläche gegenüberliegenden Deckfläche und lateralen Seitenflächen, welche die Anschlussfläche und die Deckfläche miteinander verbinden. Weiter umfasst das optoelektronische Bauteil einen ersten Vergusskörper und einen zweiten Vergusskörper, wobei der erste Vergusskörper alle lateralen Seitenflächen und die Deckfläche des Halbleiterchips bedeckt. Der erste Vergusskörper weist eine Bodenfläche auf, die bündig mit der Anschlussfläche des Halbleiterchips abschließt. Der zweite Vergusskörper weist eine Bodenfläche auf, die bündig mit der Bodenfläche des ersten Vergusskörpers abschließt. Der zweite Vergusskörper bedeckt alle dem Halbleiterchip abgewandten Seitenflächen des ersten Vergusskörpers vollständig. Eine der Anschlussfläche gegenüberliegende Deckfläche des zweiten Vergusskörpers ist konvex gekrümmt.

Einem hier beschriebenen optoelektronischen Bauteil liegen dabei unter anderem die folgenden Überlegungen zugrunde. Um

optoelektronische Bauteile vor Umwelteinflüssen zu schützen, umfassen diese beispielsweise einen Verguss oder ein schützendes Element anderer Art, welches zumindest einen Teil der nach außen freiliegenden Flächen des optoelektronischen Bauteils bildet. Der Verguss kann dabei derart ausgebildet sein, dass dieser außer dem Schutz des Bauteils weitere Funktionen übernimmt. Diese Funktionen können beispielsweise optische Eigenschaften des optoelektronischen Bauteils betreffen.

10

Das hier beschriebene optoelektronische Bauteil macht nun unter anderem von der Idee Gebrauch, den Verguss aus einem ersten und einem zweiten Vergusskörper zu bilden, die jeweils unterschiedliche optische Eigenschaften aufweisen, um beispielsweise unterschiedliche optische Funktionen zu realisieren.

15

Vorteilhafterweise können der erste und der zweite Vergusskörper in separaten und jeweils optimierten Prozessschritten hergestellt werden, sodass das gesamte optoelektronische Bauteil besonders Material sparend und kosteneffizient hergestellt werden kann.

20

Gemäß zumindest einer Ausführungsform umfasst das optoelektronische Bauteil einen Träger, der mit dem ersten Vergusskörper und dem zweiten Vergusskörper stellenweise in direktem Kontakt steht, wobei der Träger mit dem ersten Vergusskörper und mit dem zweiten Vergusskörper verbindungsmittefrei verbunden ist. Der Träger kann beispielsweise eine Leiterplatte, eine gedruckte Leiterplatte (englisch: printed circuit board, PCB), eine Metallkernplatine, ein Keramikträger oder ein so genanntes Quad-Flat-No-Leads-Package (QFN) sein.

30

Insbesondere steht der Träger in direktem Kontakt mit der Bodenfläche des ersten und des zweiten Vergusskörpers. Weiter ist der Träger an der Anschlussfläche des optoelektronischen Halbleiterchips angeordnet. Beispielsweise kann der Träger elektrische Kontaktstrukturen, Leiterbahnen und/oder weitere Komponenten aufweisen, mittels denen das optoelektronische Bauteil elektrisch kontaktiert und betrieben werden kann. In diesem Fall sind Kontaktflächen des Halbleiterchips in direktem Kontakt mit den Kontaktstrukturen des Trägers. Die Kontaktflächen des Halbleiterchips können die Kontaktflächen senkrecht zu ihrer Hauptstreckungsebene über die Anschlussfläche des Halbleiterchips hinaus ragen. Insbesondere kann eine stoffschlüssige Verbindung zwischen dem Träger und dem Halbleiterchip bestehen. Die stoffschlüssige Verbindung kann dabei ein Verbindungsmittel, insbesondere einen elektrisch leitenden Klebstoff oder ein Lot, umfassen. Vorteilhafterweise ist die elektrische und mechanische Verbindung zwischen dem Halbleiterchip und dem Träger vor Umwelteinflüssen geschützt, da die Bodenflächen des ersten und zweiten Vergusskörpers mit dem Träger in direktem Kontakt stehen und die Bodenflächen des ersten und zweiten Vergusskörpers die Anschlussfläche des Halbleiterchips in einer lateralen Ebene vollständig umgeben.

Gemäß zumindest einer Ausführungsform des optoelektronischen Bauteils sind der optoelektronische Halbleiterchip, der erste Vergusskörper und der zweite Vergusskörper an einer Unterseite des optoelektronischen Bauteils frei zugänglich. Insbesondere sind die Anschlussfläche des Halbleiterchips und die Bodenflächen des ersten und des zweiten Vergusskörpers nach außen zumindest stellenweise freiliegend. Somit kann das optoelektronische Bauteil mit der Unterseite auf einem Träger angeordnet werden, um über diesen elektrisch leitend

kontaktiert und betrieben zu werden. Beispielsweise kann der Träger zusätzlich als Kühlkörper für das optoelektronische Bauteil dienen.

- 5 Gemäß zumindest einer Ausführungsform des optoelektronischen Bauteils weist der Halbleiterchip ausschließlich an seiner Anschlussfläche freiliegende elektrische Kontaktflächen auf, über die der Halbleiterchip elektrisch kontaktiert und betrieben werden kann. Insbesondere handelt es sich bei dem
- 10 Halbleiterchip dann um einen oberflächenmontierbaren Halbleiterchip, zum Beispiel einen Flip-Chip, dessen Kontaktflächen auf der gegenüberliegenden Seite der Seite liegen, durch die ein Großteil der im Betrieb erzeugten elektromagnetischen Strahlung emittiert wird.
- 15 Vorteilhafterweise werden die Kontaktflächen des Halbleiterchips nicht mittels eines Bonddrahtes elektrisch kontaktiert, sondern können direkt auf einer elektrisch leitenden Struktur angeordnet werden.
- 20 Gemäß zumindest einer Ausführungsform ist der zweite Vergusskörper klarsichtig. Klarsichtig heißt in diesem Zusammenhang, dass elektromagnetische Strahlung beim Durchlaufen des zweiten Vergusskörpers nur in geringem Maße reflektiert, absorbiert oder gestreut wird.
- 25 Vorteilhafterweise fungiert der klarsichtige zweite Vergusskörper mit der konvex gekrümmten Deckfläche als optische Linse für im Betrieb im Halbleiterchip erzeugte elektromagnetische Strahlung. Mittels des zweiten Vergusskörpers kann somit die Effizienz erhöht werden, mit
- 30 der elektromagnetische Strahlung aus dem optoelektronischen Bauteil ausgekoppelt wird.

Gemäß zumindest einer Ausführungsform des optoelektronischen Bauteils steht der erste Vergusskörper in direktem Kontakt mit dem Halbleiterchip. Insbesondere steht der erste Vergusskörper mit den lateralen Seitenflächen und der Deckfläche des Halbleiterchips in direktem mechanischem Kontakt. Der erste Vergusskörper und der Halbleiterchip sind stoffschlüssig ohne ein weiteres Verbindungsmittel miteinander verbunden. Die mechanische Verbindung zwischen dem Halbleiterchip und dem Vergusskörper kann nur unter Zerstörung einer der beiden gelöst werden.

Gemäß zumindest einer Ausführungsform des optoelektronischen Bauteils sind der erste und der zweite Vergusskörper verbindungsmittelfrei miteinander verbunden. Der erste und der zweite Vergusskörper weisen eine stoffschlüssige Verbindung zueinander auf, welche sich nur unter Zerstörung einer der Vergusskörper lösen lässt. Sowohl der erste Vergusskörper als auch der zweite Vergusskörper umfassen ein Kunststoffmaterial, beispielsweise Silikon, welches eine stoffschlüssige Verbindung eingeht. Vorteilhafterweise muss kein weiteres Material, wie beispielsweise ein Haftvermittler oder ein Klebstoff, im Strahlengang der durch den Halbleiterchip emittierten Strahlung angeordnet werden, welches einen Teil der Strahlung reflektieren oder absorbieren könnte.

Gemäß zumindest einer Ausführungsform des optoelektronischen Bauteils weisen der erste und der zweite Vergusskörper in der lateralen Ebene eine Kontur auf, die nicht ähnlich ist. In der Draufsicht auf die Anschlussfläche des optoelektronischen Halbleiterchips kann die Kontur des zweiten Vergusskörpers die Kontur des ersten Vergusskörpers in der lateralen Ebene vollständig umgeben. Die Kontur des ersten Vergusskörpers

wird dabei durch die lateralen Seitenflächen des ersten Vergusskörpers, die die Bodenfläche und die gegenüberliegende Deckfläche des ersten Vergusskörpers verbinden, definiert. Die Kontur des zweiten Vergusskörpers wird dabei durch die
5 lateralen Seitenflächen des zweiten Vergusskörpers, die die Bodenfläche und die gegenüberliegende Deckfläche des zweiten Vergusskörpers verbinden, definiert.

Sind die Kontur des ersten Vergusskörpers und des zweiten Vergusskörpers nicht ähnlich zueinander, so sind die Konturen
10 durch Ähnlichkeitsabbildungen nicht ineinander überführbar. Das heißt, es gibt keine geometrische Abbildung, die sich aus zentrischen Streckungen und Kongruenzabbildungen, also Verschiebungen, Drehungen und Spiegelungen, zusammensetzen
15 lässt, die die eine Kontur auf die andere abbildet.

Vorteilhafterweise kann die Kontur des ersten Vergusskörpers sich nicht nur in ihrer Größe, sondern auch in ihrer geometrischen Form unterscheiden. Dadurch können jeweils die
20 optischen Eigenschaften des ersten und des zweiten Vergusskörpers separat voneinander optimiert werden.

Es wird des Weiteren ein Verfahren zur Herstellung eines optoelektronischen Bauteils angegeben. Mit dem Verfahren kann
25 insbesondere ein hier beschriebenes optoelektronisches Bauteil hergestellt werden. Das heißt, sämtliche für das optoelektronische Bauteil offenbarten Merkmale sind auch für das Verfahren offenbart und umgekehrt.

30 Das hier beschriebene Verfahren zur Herstellung eines optoelektronischen Bauteils betrifft insbesondere die Herstellung eines Strahlung emittierenden optoelektronischen Bauteils. Das optoelektronische Bauteil ist dazu ausgebildet,

im bestimmungsgemäßen Betrieb optoelektronische Strahlung im sichtbaren Wellenlängenbereich, zwischen UV-Strahlung und Infrarot-Strahlung, zu erzeugen.

5 Gemäß zumindest einer Ausführungsform des Verfahrens wird zunächst ein Träger bereitgestellt. Der Träger kann beispielsweise eine Folie, eine Leiterplatte, eine bedruckte Leiterplatte (englisch: printed circuit board), eine Metallkernplatine, ein Keramikträger oder ein Quad-Flat-No-
10 Leads-Package (QFN) sein.

In einem weiteren Verfahrensschritt wird eine zweite Maske auf dem Träger angeordnet. Die zweite Maske weist Aussparungen auf, die die zweite Maske senkrecht zu ihrer
15 Hauptstreckungsebene vollständig durchdringen. Die Aussparung sind im Rahmen der Herstellungstoleranz in der lateralen Ebene, welche sich parallel zur Hauptstreckungsebene der zweiten Maske erstreckt, an den Eckpunkten eines regelmäßigen Gitters angeordnet. Die
20 Aussparungen können in der lateralen Ebene beliebige vieleckige und/oder runde Konturen aufweisen.

Die zweite Maske ist selbsttragend ausgebildet und kann beispielsweise ein Polymer, eine Keramik oder ein Metall
25 umfassen, insbesondere kann die zweite Maske Edelstahl umfassen, oder aus diesen bestehen. Zusätzlich kann die zweite Maske eine Beschichtung, insbesondere eine Beschichtung aus Teflon, aufweisen. Vorteilhafterweise ist die Beschichtung dazu ausgebildet, das Risiko des Anhaftens
30 des zweiten Vergusskörpers an die zweite Maske zu reduzieren.

In einem weiteren Verfahrensschritt wird eine erste Maske auf dem Träger angeordnet, sodass die erste Maske die zweite

Maske überdeckt. Die erste Maske weist Aussparungen auf, die die erste Maske senkrecht zu ihrer Haupterstreckungsebene vollständig durchdringen. Die Aussparungen sind in der lateralen Ebene, welche sich parallel zur

5 Haupterstreckungsebene der ersten Maske erstreckt, im Rahmen der Herstellungstoleranz an den Eckpunkten eines regelmäßigen Gitters angeordnet. Die Aussparungen können in der lateralen Ebene beliebige vieleckige und/oder runde Konturen aufweisen.

10 Die erste Maske ist selbsttragend ausgebildet und kann beispielsweise ein Polymer, eine Keramik oder ein Metall umfassen, insbesondere kann die erste Maske Edelstahl umfassen, oder aus diesen bestehen. Zusätzlich kann die erste Maske eine Beschichtung, insbesondere eine Beschichtung aus
15 Teflon, aufweisen. Vorteilhafterweise ist die Beschichtung dazu ausgebildet, das Risiko des Anhaftens des ersten Vergusskörpers an die erste Maske zu reduzieren.

Außerdem weist die erste Maske einen Bereich auf, in dem die
20 zweite Maske in die erste Maske einlegbar ist. Die erste Maske wird so auf der zweiten Maske angeordnet, dass die erste Maske in diesem Bereich freiliegende Außenflächen der zweiten Maske überdeckt. Freiliegende Außenflächen sind dabei die Flächen der zweiten Maske, die nicht in direktem Kontakt
25 mit dem Träger stehen. Insbesondere bedeckt die erste Maske die zweite Maske zumindest im Bereich der Aussparungen vollständig.

Beim Anordnen der ersten Maske auf der zweiten Maske stehen
30 die erste und die zweite Maske zumindest stellenweise in direktem Kontakt zueinander. Beispielsweise wird die erste Maske mittels der zweiten Maske relativ zum Träger ausgerichtet. Insbesondere wird die erste Maske relativ zur

zweiten Maske so ausgerichtet, dass die Aussparungen der ersten Maske in der lateralen Ebene innerhalb der Aussparungen der zweiten Maske liegen. Die erste und die zweite Maske weisen dabei jeweils eine Bodenfläche auf, die
5 in direktem Kontakt mit dem Träger steht.

In einem weiteren Verfahrensschritt werden optoelektronische Halbleiterchips auf dem Träger in Aussparungen der ersten Maske angeordnet. Insbesondere wird genau ein Halbleiterchip
10 in jeweils einer Aussparung der ersten Maske angeordnet. Bei den Halbleiterchips handelt es sich insbesondere um Strahlung emittierende Halbleiterchips, die im bestimmungsgemäßen Betrieb Licht im sichtbaren Wellenlängenbereich emittieren.

15 Die optoelektronischen Halbleiterchips sind nach dem Anordnen auf dem Träger in der lateralen Ebene vollständig von der ersten Maske umgeben. Insbesondere überragt die erste Maske die Halbleiterchips senkrecht zur Haupterstreckungsebene der ersten Maske. Die optoelektronischen Halbleiterchips stehen
20 nicht in direktem mechanischem Kontakt mit der ersten Maske. Insbesondere ist der Abstand in der lateralen Ebene zwischen den Seitenflächen des optoelektronischen Halbleiterchips und der der entsprechenden Seitenfläche zugewandten Seitenfläche der ersten Maske, innerhalb der Herstellungstoleranz, gleich.

25

In einem weiteren Verfahrensschritt wird ein erstes Vergussmittel in den Aussparungen der ersten Maske, zur Bildung eines ersten Vergusskörpers, aufgebracht. Das erste Vergussmittel umfasst ein Grundstoffmaterial, beispielsweise
30 Silikon, und ein Konversionsmittel. Das erste Vergussmittel ist zunächst flüssig und wird zur Bildung des ersten Vergusskörpers ausgehärtet. Das Konversionsmittel kann

beispielsweise Partikel, insbesondere Partikel eines Leuchtstoffs, umfassen.

Das erste Vergussmittel wird derart in den Aussparungen der ersten Maske aufgebracht, dass die Dicke, gemessen senkrecht auf der Deckfläche des Halbleiterchips und gemessen senkrecht auf den lateralen Seitenflächen des Halbleiterchips, innerhalb der Fertigungstoleranzen gleich ist. Beispielsweise wird dazu das erste Vergussmittel mittels Rakelns, Gießens oder Siebdruck aufgebracht.

In einem weiteren Verfahrensschritt wird die erste Maske entfernt. Die erste Maske wird zerstörungsfrei von dem Träger entfernt, sodass diese nach dem Entfernen von dem Träger wiederverwendet werden kann. Beispielsweise wird die erste Maske mittels Auseinanderziehens der ersten Maske und des Trägers oder der ersten und der zweiten Maske entfernt. Alternativ wird die erste Maske mittels eines bürstenförmigen Werkzeugs von dem Träger entfernt. Das bürstenförmige Werkzeug weist erhabene Strukturen auf, die lateral nebeneinander im Abstand der Aussparungen der ersten Maske zueinander angeordnet sind. Zum Entfernen der ersten Maske werden die erhabenen Strukturen auf die dem Träger gegenüberliegenden Flächen des ersten Vergusskörpers in den Aussparungen der ersten Maske gedrückt. Dabei wird die erste Maske entgegen der Druckrichtung fixiert.

In einem weiteren Verfahrensschritt wird ein zweites Vergussmittel in den Aussparungen der zweiten Maske zur Bildung eines zweiten Vergusskörpers aufgebracht. Das zweite Vergussmittel umfasst ein Kunststoffmaterial, insbesondere Silikon. Das zweite Vergussmittel ist klarsichtig, sodass

elektromagnetische Strahlung nur in geringem Maße absorbiert, reflektiert oder gestreut wird.

Das zweite Vergussmittel ist zunächst flüssig und wird zur
5 Bildung des zweiten Vergusskörpers ausgehärtet. Das zweite
Vergussmittel wird beispielsweise mittels Gießens, Spritzens
oder Dispensierens aufgebracht. Beispielsweise wird das
zweite Vergussmittel derart aufgebracht, dass die Deckfläche
des zweiten Vergussmittels eine konvexe Wölbung über der
10 Deckfläche des optoelektronischen Halbleiterchips aufweist.
Das zweite Vergussmittel weist beispielsweise nicht
benetzende Eigenschaften für die Oberfläche der zweiten Maske
auf, sodass das zweite Vergussmittel derart aufgebracht
werden kann, dass es die dem Träger abgewandte Seite der
15 zweiten Maske überragt und einen konvexen Meniskus ausbildet.
Vorteilhafterweise kann der Krümmungsradius der konvex
gekrümmten Deckfläche, mittels der Benetzungseigenschaften
des zweiten Vergussmittels auf der zweiten Maske, angepasst
werden. Eine Vergrößerung des Kontaktwinkels zwischen dem
20 zweiten Vergussmittel und der zweiten Maske verkleinert den
Krümmungsradius der konvex gekrümmten Deckfläche des zweiten
Vergusskörpers.

In einem weiteren Verfahrensschritt wird die zweite Maske
25 entfernt. Die zweite Maske wird zerstörungsfrei von dem
Träger entfernt, sodass diese nach dem Entfernen von dem
Träger wiederverwendet werden kann. Beispielsweise wird die
zweite Maske mittels Auseinanderziehens der zweiten Maske und
des Trägers entfernt. Alternativ wird die erste Maske mittels
30 eines bürstenförmigen Werkzeugs von dem Träger entfernt. Das
bürstenförmige Werkzeug weist erhabene Strukturen auf, die
lateral nebeneinander im Abstand der Aussparungen der zweiten
Maske zueinander angeordnet sind. Zum Entfernen der zweiten

Maske werden die erhabenen Strukturen auf die dem Träger gegenüberliegenden Deckflächen des zweiten Vergusskörpers in den Aussparungen der ersten Maske gedrückt. Dabei wird die zweite Maske entgegen der Druckrichtung fixiert.

5

In einem weiteren Verfahrensschritt werden die optoelektronischen Halbleiterchips entlang zumindest einem Teil der durch eine Gitterstruktur der zweiten Maske entstandenen Gräben im zweiten Vergusskörper vereinzelt. Die optoelektronischen Halbleiterchips werden beispielsweise mittels Durchtrennens des Trägers vereinzelt. Alternativ können die optoelektronischen Halbleiterchips durch Ablösen des Trägers von den optoelektronischen Halbleiterchips und dem ersten und zweiten Vergusskörper vereinzelt werden.

10

15

Vorteilhafterweise kann es sich bei dem Träger um eine Folie handeln, sodass durch Abziehen der Folie die optoelektronischen Bauteile vereinzelt werden.

20

Insbesondere können nach dem Vereinzeln zwei oder mehr Halbleiterchips miteinander mechanisch verbunden sein. In diesem Fall umfasst ein optoelektronisches Bauteil zwei oder mehr Halbleiterchips. Dabei ist jedem Halbleiterchip genau ein erster Vergusskörper und genau ein zweiter Vergusskörper zugeordnet. Somit weist jeder einzelne Halbleiterchip eine ihm eindeutig zugeordnete konvex gekrümmte Deckfläche auf.

25

30

In einem weiteren Verfahrensschritt wird der Träger entfernt. Der Träger kann vor dem Entfernen der zweiten Maske oder nach dem Entfernen der zweiten Maske entfernt werden. Der Träger kann beispielsweise mechanisch entfernt werden, indem dieser von den optoelektronischen Halbleiterchips und dem ersten und dem zweiten Vergusskörper abgezogen wird. Insbesondere handelt es sich dann bei dem Träger um eine Folie.

Gemäß einer Ausführung des hier beschriebenen Verfahrens ist die Aussparung in der ersten Maske nicht ähnlich zu den Aussparungen in der zweiten Maske. Sind die Kontur der Aussparungen der ersten Maske und die Konturen der zweiten Maske nicht ähnlich zueinander, so sind die Konturen durch Ähnlichkeitsabbildungen nicht ineinander überführbar. Das heißt, es gibt keine geometrische Abbildung, die sich aus zentrischen Streckungen und Kongruenzabbildungen, also Verschiebungen, Drehungen und Spiegelungen, zusammensetzen lässt, die die eine Kontur auf die andere abbildet.

Beispielsweise können die Aussparungen in der ersten Maske in der lateralen Ebene vieleckige, insbesondere viereckige, Konturen aufweisen, wobei die Aussparungen der zweiten Maske in der lateralen Ebene runde Konturen aufweisen.

In einer Ausführungsform des hier beschriebenen Verfahrens ist das zweite Vergussmaterial im flüssigen Zustand nicht benetzend für das Material der zweiten Maske. Der Kontaktwinkel zwischen dem zweiten Vergussmaterial und dem Material der zweiten Maske ist also größer als 90° .

Vorteilhafterweise kann durch Anpassen des Kontaktwinkels zwischen der zweiten Maske und dem zweiten Vergussmaterial die konvexe Krümmung der Deckfläche des zweiten Vergusskörpers angepasst werden.

Weitere Vorteile und vorteilhafte Ausgestaltungen und Weiterbildungen des optoelektronischen Bauteils und des Verfahrens zur Herstellung des optoelektronischen Bauteils ergeben sich aus den folgenden, im Zusammenhang mit den Figuren dargestellten Ausführungsbeispielen.

Es zeigen:

Figuren 1A, 1B, 1C, 1D, 1E und 1F schematische Schnittansichten nach verschiedenen

Verfahrensschritten des Herstellungsprozesses zur Herstellung eines hier beschriebenen optoelektronischen Bauteils.

- 5 Figur 2 zeigt eine schematische Schnittdarstellung eines hier beschriebenen optoelektronischen Bauteils ohne Träger 10.
- 10 Figur 3 zeigt eine schematische Schnittdarstellung eines hier beschriebenen optoelektronischen Bauteils mit Träger 10.
- 15 Figur 4 zeigt eine Draufsicht der ersten 31 und zweiten Maske 32 von der während eines Ausführungsbeispiels eines hier beschriebenen Herstellungsverfahrens dem Träger 10 zugewandten Seite. In diesem Ausführungsbeispiel sind die Aussparungen der ersten 311 und der zweiten Maske 321 nicht ähnlich zueinander.
- 20 Figur 5 zeigt eine schematische Draufsicht einer ersten Maske 31 und einer zweiten Maske 32 von der während eines Ausführungsbeispiels eines hier beschriebenen Herstellungsverfahrens dem Träger 10 zugewandten Seite.
- 25 Figur 6A, 6B, 6C und 6D zeigen jeweils eine schematische Draufsicht unterschiedlicher Ausführungsbeispiele von optoelektronischen Bauteilen 1 mit einer Vielzahl von Halbleiterchips 100, die auf einem gemeinsamen Träger 10 angeordnet sind.
- 30

Gleiche, gleichartige oder gleich wirkende Elemente sind in den Figuren mit den gleichen Bezugszeichen versehen. Die Figuren und die Größenverhältnisse der in den Figuren dargestellten Elemente untereinander sind nicht als
5 maßstäblich zu betrachten. Vielmehr können einzelne Elemente zur besseren Darstellbarkeit und/oder für eine bessere Verständlichkeit übertrieben groß dargestellt sein.

Die Figuren 1A bis 1F zeigen anhand schematischer
10 Schnittdarstellungen ein Ausführungsbeispiel eines hier beschriebenen Verfahrens zur Herstellung eines hier beschriebenen optoelektronischen Bauteils.

Anhand der Figur 1A ist ein erster Verfahrensschritt eines
15 hier beschriebenen Verfahrens näher erläutert. Dabei wird auf einem Träger 10 zunächst eine zweite Maske 32 und anschließend eine erste Maske 31 angeordnet. Im Bereich von Aussparungen 311 der ersten Maske 31 ist der Träger 10 frei von der ersten 31 und der zweiten Maske 32 und ist an seiner
20 den Masken 31, 32 zugewandten Oberseite frei zugänglich. Die zweite Maske 32 ist an allen Seiten, die nicht von dem Träger 10 überdeckt sind, durch die erste Maske 31 überdeckt. Die erste Maske 31, die zweite Maske 32 und der Träger 10 stehen in direktem mechanischem Kontakt zueinander. Die zweite Maske
25 32 kann in einem dafür vorgesehenen Bereich der ersten Maske 31 eingelegt werden, sodass sowohl die erste Maske 31 als auch die zweite Maske 32 in direktem Kontakt zu dem Träger 10 stehen.

30 Anhand der Figur 1B ist ein zweiter Verfahrensschritt eines hier beschriebenen Verfahrens näher erläutert. Dabei werden optoelektronische Halbleiterchips 1 in den Aussparungen 311 der ersten Maske 31 angeordnet. Die Halbleiterchips 100

werden stoffschlüssig mit dem Träger 10 verbunden. Der Träger 10 kann Kontaktstrukturen aufweisen, über die die Halbleiterchips 100 elektrisch leitend kontaktiert und betrieben werden können. Die Halbleiterchips 100 sind mit ihrer Anschlussseite 100b auf dem Träger 10 angeordnet. Das heißt, bei den Halbleiterchips 100 handelt es sich um oberflächenmontierbare Chips, zum Beispiel um Flip-Chips, die ausschließlich von ihrer Anschlussseite 100b her kontaktiert und betrieben werden können.

10

Insbesondere sind die Halbleiterchips 100 derart angeordnet, dass der Abstand zwischen Seitenflächen 100c der optoelektronischen Halbleiterchips 100 und der ersten Maske 31 in der lateralen Ebene zu allen Seiten gleich ist und die optoelektronischen Halbleiterchips 100 nicht in direktem mechanischem Kontakt mit der ersten Maske 31 stehen.

15

Anhand der Figur 1C ist ein dritter Verfahrensschritt eines hier beschriebenen Verfahrens näher erläutert. Dabei werden in den Aussparungen 311 der ersten Maske 31 erste Vergusskörper 21 angeordnet. Die ersten Vergusskörper 21 sind jeweils auf Seitenflächen 100c und Deckflächen 100a der optoelektronischen Halbleiterchips 100 angeordnet und mit diesen stoffschlüssig verbunden. Die laterale Ausdehnung der ersten Vergusskörper 21 wird mittels der Konturen der Aussparungen 311 der ersten Maske 31 vorgegeben.

20

Beispielsweise wird das Vergussmaterial der ersten Vergusskörper 21 derart angeordnet, dass eine Dicke der ersten Vergusskörper 21 auf den Deckflächen 100a der

25

Halbleiterchips 100, gemessen senkrecht zu den Deckflächen 100a des Halbleiterchips, und eine Dicke auf den lateralen Seitenflächen 100c, gemessen senkrecht zu den lateralen Seitenflächen 100c, gleich ist.

30

Die ersten Vergusskörper 21 umfassen beispielsweise Silikon und ein Konversionsmittel. Das Konversionsmittel ist dazu ausgebildet, in den Halbleiterchips 100 erzeugte elektromagnetische Strahlung in elektromagnetische Strahlung eines längeren Wellenlängenbereichs umzuwandeln.

Anhand der Figur 1D ist ein vierter Verfahrensschritt eines hier beschriebenen Verfahrens näher erläutert. Dabei wird die erste Maske 31 entfernt. Insbesondere wird die erste Maske 31 zerstörungsfrei entfernt und kann wiederverwendet werden. Nach dem Entfernen der ersten Maske 31 liegen die Flächen der zweiten Maske 32, welche nicht durch den Träger 10 bedeckt sind, nach außen frei. Innerhalb von Aussparungen 321 der zweiten Maske 32 liegt der Träger 10 in Bereichen, in denen nicht der optoelektronische Halbleiterchip 1 oder der erste Vergusskörper 21 angeordnet ist, frei.

Anhand der Figur 1E ist ein fünfter Verfahrensschritt eines hier beschriebenen Verfahrens näher erläutert. Dabei werden in den Aussparungen 321 der zweiten Maske 32 zweite Vergusskörper 22 angeordnet. Die zweiten Vergusskörper 22 überragen die zweite Maske 32 auf der dem Träger 10 abgewandten Seite. Deckflächen 22a des zweiten Vergusskörpers 22, auf der dem Träger abgewandten Seite, sind konvex gekrümmt. Die zweiten Vergusskörper 22 überdecken jeweils alle dem Halbleiterchip 100 abgewandten Flächen der ersten Vergusskörper 21 und sind mit diesen jeweils stoffschlüssig direkt verbunden. Bodenflächen 22b des zweiten Vergusskörpers schließen bündig mit Bodenflächen 21b der ersten Vergusskörper 21 ab. In der lateralen Ebene wird die Ausdehnung der zweiten Vergusskörper 22 durch die zweite Maske 32 begrenzt.

Die zweiten Vergusskörper 22 umfassen beispielsweise Silikon und sind klarsichtig ausgebildet. Insbesondere sind die zweiten Vergusskörper 22 transparent für die von den optoelektronischen Bauteilen emittierte elektromagnetische Strahlung.

Anhand der Figur 1F ist ein sechster Verfahrensschritt eines hier beschriebenen Verfahrens näher erläutert. Dabei wird die zweite Maske 32 entfernt. Insbesondere wird die zweite Maske 32 bei dem Entfernen nicht beschädigt oder zerstört. Nach dem Entfernen der zweiten Maske 32 weist der Träger 10 auf der den optoelektronischen Halbleiterchips 100 zugewandten Seite freiliegende Bereiche auf. Beispielsweise können in einem darauffolgenden Schritt die optoelektronischen Halbleiterchips 100 entlang dieser freiliegenden Bereiche, mittels Durchtrennens des Trägers 10 oder Ablösens des Trägers 10, vereinzelt werden. Insbesondere können die Halbleiterchips 100 entlang nur eines Teils dieser freiliegenden Bereiche vereinzelt werden, sodass ein optoelektronisches Bauelement mehrere Halbleiterchips 100 umfasst, die über einen gemeinsamen Träger 100 in direktem mechanischem Kontakt stehen.

Die Figur 2 zeigt eine schematische Schnittdarstellung eines hier beschriebenen optoelektronischen Bauteils gemäß eines ersten Ausführungsbeispiels. Der optoelektronische Halbleiterchip 100 weist eine freiliegende Anschlussfläche 100b auf, über die der optoelektronische Halbleiterchip 100 elektrisch leitend kontaktiert und betrieben werden kann. Die Deckfläche 100a und die lateralen Seitenflächen 100c, welche die Anschlussfläche 100b und die Deckfläche 100a des optoelektronischen Halbleiterchips 100 miteinander verbinden, sind von dem ersten Vergusskörper 21 überdeckt. Insbesondere

steht der optoelektronische Halbleiterchip 100 an diesen Flächen in direktem mechanischem Kontakt mit dem ersten Vergusskörper 21. Die Bodenfläche 21b des ersten Vergusskörpers 21 schließt bündig mit der Anschlussfläche 5 100b des Halbleiterchips 100 ab. Auf den dem optoelektronischen Halbleiterchip 100 abgewandten Seiten des ersten Vergusskörpers 21 ist der zweite Vergusskörper 22 angeordnet. Der zweite Vergusskörper 22 bedeckt die dem Halbleiterchip 100 abgewandten Seiten des ersten 10 Vergusskörpers vollständig und steht mit diesen in direktem Kontakt. Die Bodenfläche 22b des zweiten Vergusskörpers 22 schließt bündig mit der Bodenfläche 21b des ersten Vergusskörpers 21 ab. Die Deckfläche 22a des zweiten Vergusskörpers 22 ist konvex gekrümmt.

15

Der erste Vergusskörper 21 umfasst beispielsweise ein Polymermaterial, insbesondere Silikon, und ein Konversionsmittel. Das Konversionsmittel wandelt im bestimmungsgemäßen Betrieb des optoelektronischen 20 Halbleiterchips 100 erzeugte elektromagnetische Strahlung in Strahlung eines längeren Wellenlängenbereichs um. Das Konversionsmittel kann beispielsweise Phosphorpartikel umfassen oder aus diesen bestehen. Der erste Vergusskörper 21 ist nicht klarsichtig.

25

Der zweite Vergusskörper 22 umfasst beispielsweise ein Polymermaterial, insbesondere Silikon. Der zweite Vergusskörper 22 ist klarsichtig. Somit hat dieser aufgrund der konvexen Krümmung der Deckfläche 22a die Wirkung einer 30 optischen Linse.

Die Figur 3 zeigt eine schematische Schnittdarstellung eines hier beschriebenen optoelektronischen Bauteils gemäß eines

zweiten Ausführungsbeispiels. Das optoelektronische Bauteil umfasst analog zu dem optoelektronischen Bauteil aus Figur 2 einen optoelektronischen Halbleiterchip 1, einen ersten Vergusskörper 21 und einen zweiten Vergusskörper 22.

5 Zusätzlich umfasst das optoelektronische Bauteil einen Träger 10, welcher an der Anschlussfläche 100b und an den mit der Anschlussfläche 100b bündig abschließenden Bodenflächen 21b, 22b des ersten 21 und des zweiten 22 Vergusskörpers angeordnet ist. Der Träger 10 kann beispielsweise elektrische
10 Leiterbahnen und Kontaktstrukturen zur elektrischen Kontaktierung und zum Betrieb des optoelektronischen Halbleiterchips 100 umfassen. Insbesondere handelt es sich bei dem Träger um eine Leiterplatte (englisch: printed circuit board, PCB), eine Metallkern-Platine oder einen
15 Keramikträger.

Die Figur 4 zeigt eine schematische Draufsicht einer ersten 31 und einer zweiten Maske 32 von der Seite, die bei der Herstellung eines optoelektronischen Bauteils dem Träger 10
20 zugewandt ist. Die erste Maske 31 weist quadratische Aussparungen 311 auf, die sich senkrecht zur Hauptstreckungsebene der ersten Maske 31 vollständig durch diese durchstrecken. Die Aussparungen 311 der ersten Maske 31 sind in der Hauptstreckungsebene der ersten Maske 31 an den
25 Gitterpunkten eines regelmäßigen Gitters angeordnet. Die zweite Maske 32 weist kreisförmige Aussparungen 321 auf, die diese senkrecht zur Hauptstreckungsebene der zweiten Maske 32 vollständig durchdringen. Die Aussparungen 321 in der
30 zweiten Maske 32 sind entlang der Hauptstreckungsebene der zweiten Maske an den Gitterpunkten eines regelmäßigen Gitters angeordnet. Die Aussparungen 311, 321 der ersten 31 und der zweiten Maske 32 sind derart angeordnet, dass jede Kontur der Aussparungen 311 der ersten Maske 31 vollständig von einer

Kontur der Aussparungen 321 der zweiten Maske 32 in einer lateralen Ebene umgeben ist. Dabei ist die laterale Ebene die Ebene, welche sich parallel zur Hauptstreckungsrichtung der ersten 31 und zweiten 32 Maske erstreckt.

5

Die erste Maske 31 weist einen Bereich auf, der dafür vorgesehen ist, die zweite Maske 32 in die erste Maske 31 einzulegen. Im eingelegten Zustand schließen die erste Maske 31 und die zweite Maske 32 auf der dem Träger 10 zugewandten Seite bündig miteinander ab. In diesem Ausführungsbeispiel sind die Konturen der Aussparungen 311 der ersten Maske 31 und der Aussparungen 321 der zweiten Maske 32 nicht ähnlich zueinander.

Die Figur 5 zeigt eine schematische Draufsicht eines alternativen Ausführungsbeispiels der ersten 31 und der zweiten 32 Maske. Im Unterschied zu dem Ausführungsbeispiel der ersten 31 und zweiten Maske 32, die in Figur 4 dargestellt sind, sind in diesem Ausführungsbeispiel die Konturen der Aussparungen 311 der ersten Maske 31 und 321 der zweiten Maske 32 ähnlich zueinander.

Die Figur 6A zeigt eine schematische Draufsicht auf die Deckfläche eines Ausführungsbeispiels eines hier beschriebenen optoelektronischen Bauteils 1, welches einen Träger 10 und eine Vielzahl von Halbleiterchips 100 umfasst. Die Halbleiterchips 100 sind in einer lateralen Ebene, entlang einer Gerade auf einer Oberfläche des Trägers 10, angeordnet und sind jeweils, wie in Figur 3 dargestellt, von dem ersten 21 und dem zweiten 22 Vergusskörper überdeckt.

30

Der Träger 10 umfasst Leiterbahnen und Kontaktstrukturen, mittels denen die Halbleiterchips 100 elektrisch leitend

kontaktiert und betrieben werden können. Darüber hinaus ist der Träger 10 die mechanisch tragende Komponente des optoelektronischen Bauteils 1. Insbesondere wurden der erste 21 und der zweite 22 Vergusskörper auf dem Träger 10
5 hergestellt. Anschließend wurde der Träger bestimmungsgemäß durchtrennt, sodass ein optoelektronisches Bauteil 1 mit sechs Halbleiterchips 100 entstanden ist.

Die Figur 6B zeigt eine schematische Draufsicht auf die
10 Deckfläche eines optoelektronischen Bauteils 1 gemäß eines weiteren Ausführungsbeispiels. Dieses Ausführungsbeispiel unterscheidet sich von dem Ausführungsbeispiel der Figur 6A im Wesentlichen dadurch, dass der Träger 10 derart durchtrennt ist, dass das optoelektronische Bauteil 1 eine
15 rechteckige Anordnung von 24 Halbleiterchips 100 umfasst, die entlang eines regelmäßigen Gitters angeordnet sind.

Die Figur 6C zeigt eine schematische Draufsicht auf die
Deckfläche eines optoelektronischen Bauteils 1 gemäß eines
20 weiteren Ausführungsbeispiels. Dieses Ausführungsbeispiel unterscheidet sich von dem Ausführungsbeispiel der Figur 6A im Wesentlichen dadurch, dass der Träger 10 derart durchtrennt ist, dass das optoelektronische Bauteil 1 eine F-förmige Anordnung von 12 Halbleiterchips 100 umfasst.

25

Die Figur 6D zeigt eine schematische Draufsicht auf die
Deckfläche eines optoelektronischen Bauteils 1 gemäß eines
weiteren Ausführungsbeispiels. Dieses Ausführungsbeispiel unterscheidet sich von dem Ausführungsbeispiel der Figur 6A
30 im Wesentlichen dadurch, dass der Träger 10 derart durchtrennt ist, dass das optoelektronische Bauteil 1 eine kreuzförmige Anordnung von neun Halbleiterchips 100 umfasst.

Alternativ kann das optoelektronischen Bauteil 1 in seiner Haupterstreckungsebene weitere Konturen aufweisen, entlang denen der Träger 10 durchtrennt ist.

- 5 Insgesamt ist es möglich, durch entsprechende Vereinzelnung hier beschriebene Bauteile in unterschiedlichen Formen auszuführen, die beispielsweise Buchstaben, Symbole oder Piktogramme nachbilden.
- 10 Die Erfindung ist nicht durch die Beschreibung anhand der Ausführungsbeispiele auf diese beschränkt. Vielmehr umfasst die Erfindung jedes neue Merkmal sowie jede Kombination von Merkmalen, was insbesondere jede Kombination von Merkmalen in
- 15 oder diese Kombination selbst nicht explizit in den Patentansprüchen oder Ausführungsbeispielen angegeben ist.

Diese Patentanmeldung beansprucht die Priorität der deutschen Patentanmeldung 102016108931.1, deren Offenbarungsgehalt

20 hiermit durch Rückbezug aufgenommen wird.

Bezugszeichenliste

	1	Optoelektronisches Bauteil
	10	Träger
5	100	Halbleiterchip
	100a	Deckfläche des Halbleiterchips
	100b	Anschlussfläche des Halbleiterchips
	100c	Laterale Seitenfläche des Halbleiterchips
	21	Erster Vergusskörper
10	21b	Bodenfläche des ersten Vergusskörpers
	22	Zweiter Vergusskörper
	22a	Deckfläche des zweiten Vergusskörpers
	22b	Bodenfläche des zweiten Vergusskörpers
	31	Erste Maske
15	311	Aussparung in der ersten Maske
	32	Zweite Maske
	321	Aussparung in der zweiten Maske

Patentansprüche

1. Optoelektronisches Bauteil mit
- 5 - einem optoelektronischen Halbleiterchip (100)
umfassend eine Anschlussfläche (100b), eine der
Anschlussfläche (100b) gegenüberliegende Deckfläche
(100a) und laterale Seitenflächen (100c), welche die
Anschlussfläche (100b) und die Deckfläche (100a)
miteinander verbinden,
 - 10 - einem ersten Vergusskörper (21) und
- einem zweiten Vergusskörper (22), wobei
- der erste Vergusskörper (21) alle lateralen
Seitenflächen (100c) und die Deckfläche (100a) des
Halbleiterchips (100) bedeckt,
 - 15 - der erste Vergusskörper (21) eine Bodenfläche (21b)
aufweist, die bündig mit der Anschlussfläche (100b)
des Halbleiterchips (100) abschließt,
 - der zweite Vergusskörper (22) eine Bodenfläche (22b)
aufweist, die bündig mit der Bodenfläche (21b) des
20 ersten Vergusskörpers (21) abschließt,
 - der zweite Vergusskörper (22) alle dem Halbleiterchip
(100) abgewandten Seitenflächen (100c) des erstens
Vergusskörpers (21) vollständig bedeckt,
 - eine der Anschlussfläche (100c) gegenüberliegende
25 Deckfläche (22a) des zweiten Vergusskörpers (22)
konvex gekrümmt ist, und
 - der optoelektronische Halbleiterchip (100)
ausschließlich an seiner Anschlussfläche (100b)
freiliegende elektrische Kontaktflächen aufweist,
30 über die der Halbleiterchip (100) elektrisch
kontaktiert und betrieben werden kann.

2. Optoelektronisches Bauteil nach dem vorherigen Anspruch,
wobei das optoelektronische Bauteil einen Träger (10) umfasst, der mit dem ersten Vergusskörper (21) und dem
5 zweiten Vergusskörper (22) stellenweise in direktem Kontakt steht, wobei der Träger (10) mit dem ersten Vergusskörper (21) und mit dem zweiten Vergusskörper (22) Verbindungsmittelfrei verbunden ist.
- 10 3. Optoelektronisches Bauteil nach Anspruch 1,
wobei der optoelektronische Halbleiterchip (100), der erste Vergusskörper (21) und der zweite Vergusskörper (22) an einer Unterseite des optoelektronischen Bauteils frei zugänglich sind.
- 15 4. Optoelektronisches Bauteil nach einem der vorherigen Ansprüche,
wobei der zweite Vergusskörper (22) klarsichtig ist.
- 20 5. Optoelektronisches Bauteil nach einem der vorherigen Ansprüche,
wobei der erste Vergusskörper (21) in direktem Kontakt mit dem Halbleiterchip (100) steht.
- 25 6. Optoelektronisches Bauteil nach einem der vorherigen Ansprüche,
wobei der erste (21) und der zweite (22) Vergusskörper Verbindungsmittelfrei miteinander verbunden sind.
- 30 7. Optoelektronisches Bauteil nach einem der vorherigen Ansprüche,
wobei der erste (21) und der zweite (22) Vergusskörper in der lateralen Ebene eine Kontur aufweisen, die nicht

ähnlich ist.

8. Verfahren zur Herstellung eines optoelektronischen Bauteils mit den folgenden Schritten:
- 5 - Bereitstellen eines Trägers (10);
 - Anordnen einer zweiten Maske (32) auf dem Träger (10);
 - Anordnen einer ersten Maske (31) auf dem Träger (10),
10 sodass die erste Maske (31) die zweite Maske (32) überdeckt;
 - Anordnen von optoelektronischen Halbleiterchips (100) auf dem Träger (10) in Aussparungen (311) der ersten Maske (31);
 - Aufbringen eines ersten Vergussmittels in den
15 Aussparungen (311) der ersten Maske (31) zur Bildung eines ersten Vergusskörpers (21);
 - Entfernen der ersten Maske (31);
 - Aufbringen eines zweiten Vergussmittels in
20 Aussparungen (321) der zweiten Maske (32) zur Bildung eines zweiten Vergusskörpers (22);
 - Entfernen der zweiten Maske (32).
9. Verfahren gemäß dem vorherigen Anspruch,
25 bei dem die optoelektronischen Halbleiterchips (100), entlang zumindest einem Teil der durch eine Gitterstruktur der zweiten Maske (32) entstandenen Gräben im zweiten Vergusskörper (22), vereinzelt werden.
- 30 10. Verfahren gemäß einem der vorherigen Ansprüche, bei dem der Träger (10) entfernt wird.
11. Verfahren gemäß einem der vorherigen Ansprüche,

bei dem die Aussparungen (321) in der ersten Maske (31) nicht ähnlich zu den Aussparungen (321) in der zweiten Maske (32) sind.

- 5 12. Verfahren gemäß einem der vorherigen Ansprüche,
bei dem das zweite Vergussmaterial im flüssigen Zustand nicht benetzend für das Material der zweiten Maske (32) ist.
- 10 13. Verfahren gemäß einem der vorherigen Ansprüche,
bei dem ein optoelektronisches Bauteil gemäß einem der Ansprüche 1 bis 7 hergestellt wird.

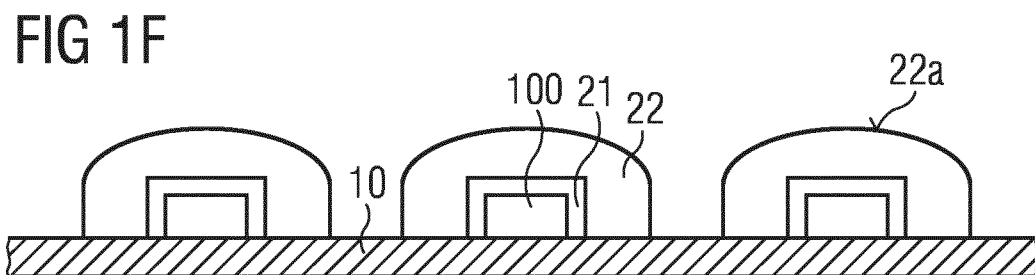
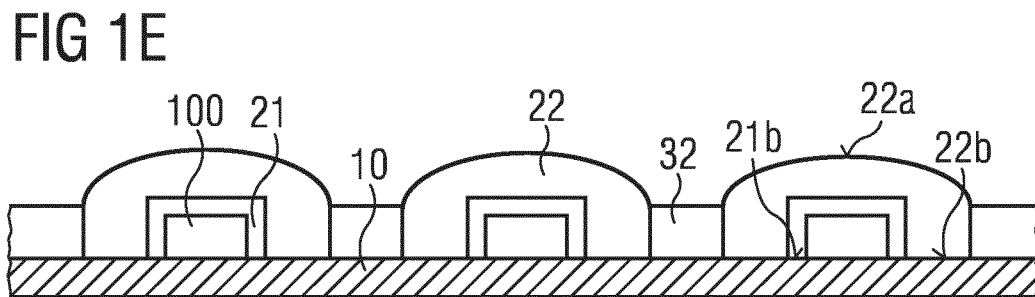
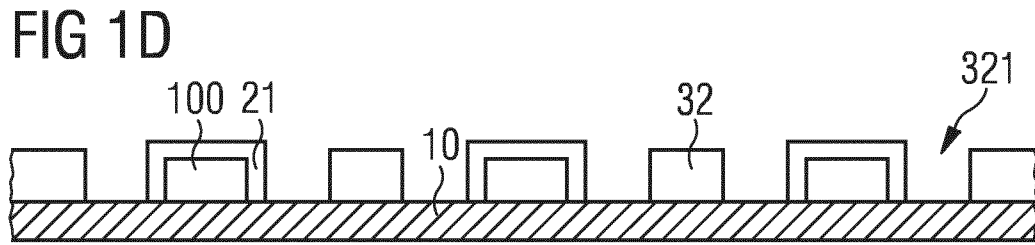
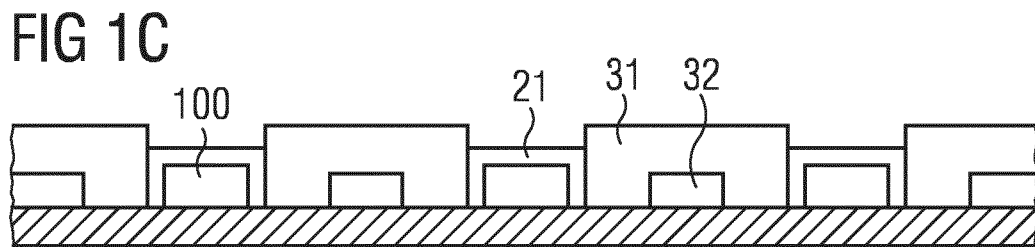
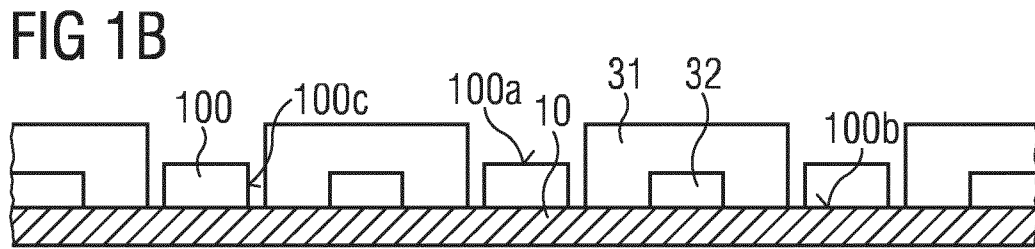
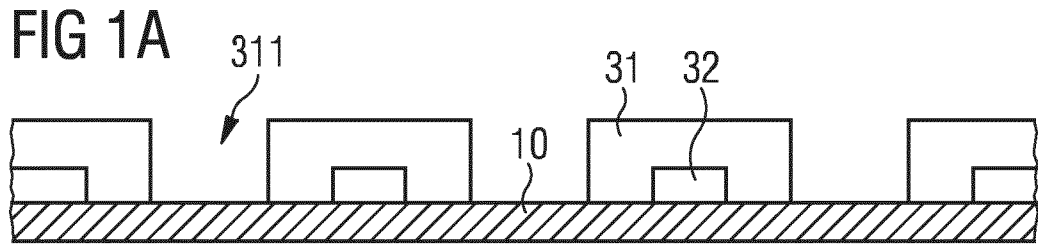


FIG 2

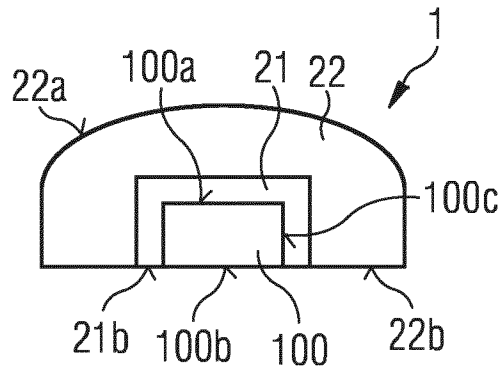


FIG 3

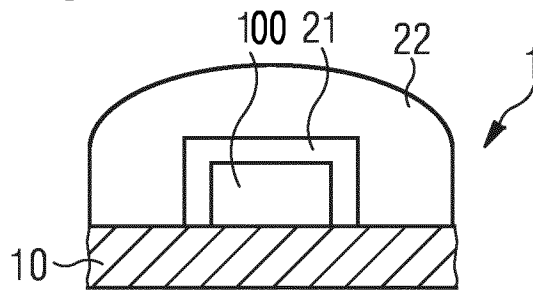


FIG 4

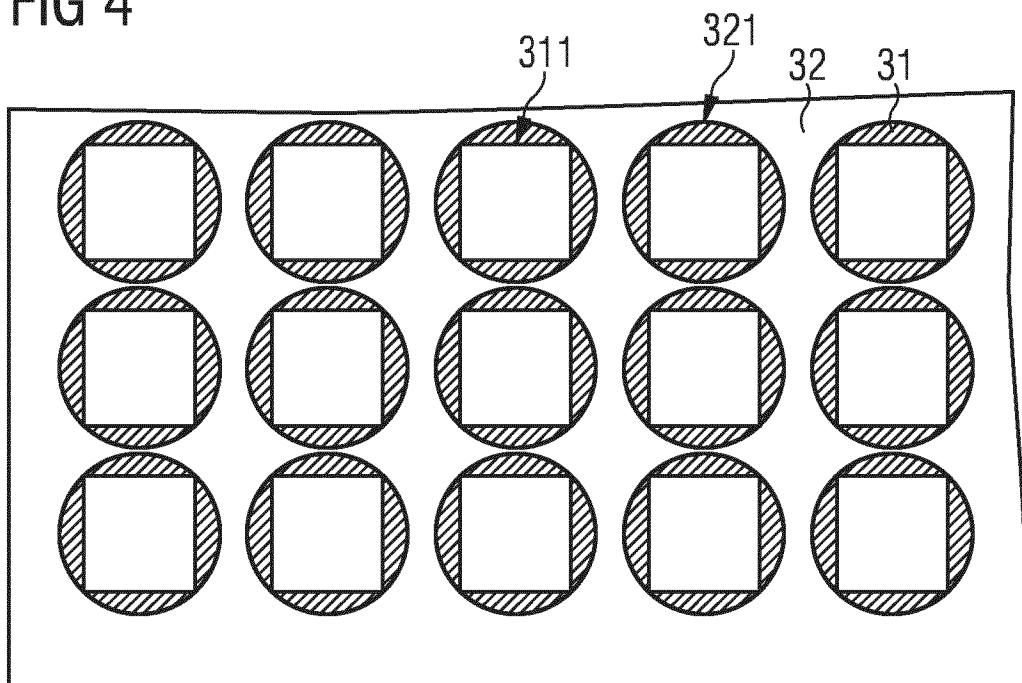


FIG 5

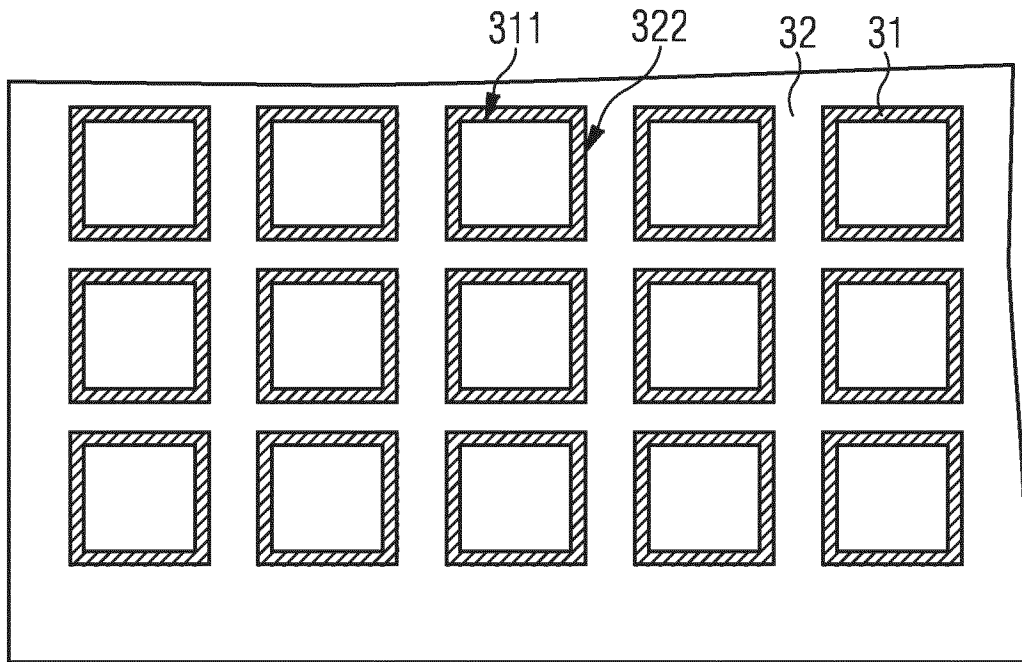


FIG 6A

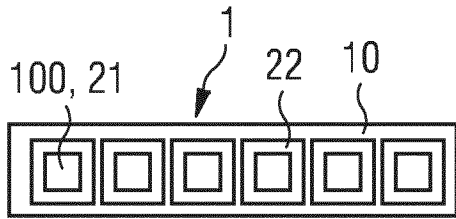


FIG 6B

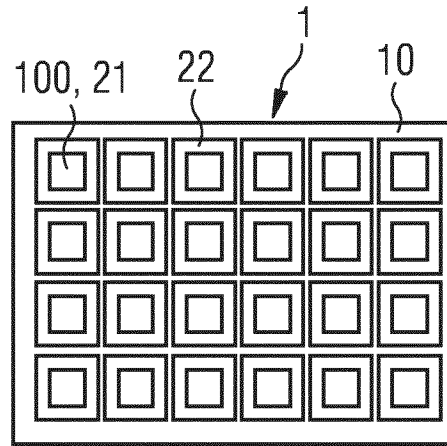


FIG 6C

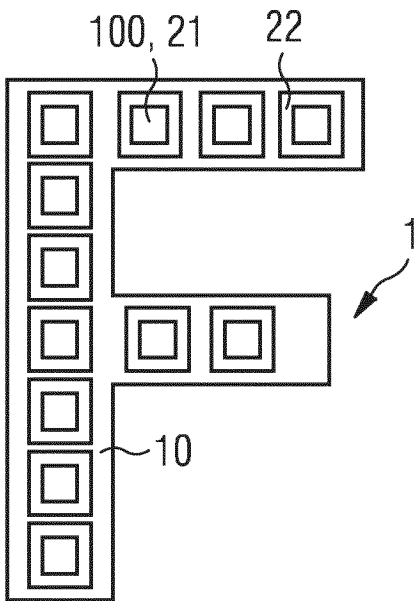
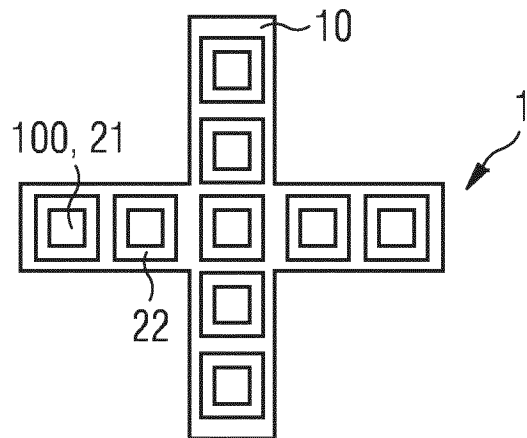


FIG 6D



INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2017/061215

A. CLASSIFICATION OF SUBJECT MATTER
INV. H01L33/54 H01L33/48 H01L25/075
ADD. H01L33/50

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)
EPO-Internal, WPI Data

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2014/319560 A1 (TISCHLER MICHAEL A [CA]) 30 October 2014 (2014-10-30) paragraphs [0001] - [0045], [0115], [0130], [0131], [0165] - [0175]; figures 4C, 15A - 15F -----	1,3,5-7
X	US 2014/048824 A1 (HSIEH MIN HSUN [TW]) 20 February 2014 (2014-02-20) paragraphs [0001] - [0005], [0035], [0044] - [0056]; figures 3A, 6A-6E -----	1-7
X	US 2013/313594 A1 (HAN CHENG-NAN [TW] ET AL) 28 November 2013 (2013-11-28) paragraphs [0001] - [0012], [0073] - [0075]; figures 24A-24E ----- -/--	1,3-5,7

Further documents are listed in the continuation of Box C.

See patent family annex.

* Special categories of cited documents :

"A" document defining the general state of the art which is not considered to be of particular relevance

"E" earlier application or patent but published on or after the international filing date

"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)

"O" document referring to an oral disclosure, use, exhibition or other means

"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search 8 June 2017	Date of mailing of the international search report 20/06/2017
--	--

Name and mailing address of the ISA/ European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Fax: (+31-70) 340-3016	Authorized officer Saynova, Desislava
--	--

INTERNATIONAL SEARCH REPORT

International application No
PCT/EP2017/061215

C(Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 2016/013373 A1 (BHAT CHANDAN [US] ET AL) 14 January 2016 (2016-01-14)	8-12
A	paragraphs [0001] - [0019], [0097] - [0100], [0123] - [0128]; figures 4, 10A-10G -----	13

INTERNATIONAL SEARCH REPORT

Information on patent family members

International application No

PCT/EP2017/061215

Patent document cited in search report	Publication date	Patent family member(s)	Publication date	
US 2014319560	A1	30-10-2014	US 2014319560 A1	30-10-2014
			US 2015079709 A1	19-03-2015
			US 2016099389 A1	07-04-2016

US 2014048824	A1	20-02-2014	CN 104364577 A	18-02-2015
			EP 2886932 A1	24-06-2015
			JP 2015525001 A	27-08-2015
			JP 2017017334 A	19-01-2017
			KR 20150022901 A	04-03-2015
			KR 20170034444 A	28-03-2017
			TW 201407825 A	16-02-2014
			US 2014048824 A1	20-02-2014
			US 2016056134 A1	25-02-2016
			WO 2014026468 A1	20-02-2014

US 2013313594	A1	28-11-2013	US 2013313594 A1	28-11-2013
			US 2016013371 A1	14-01-2016

US 2016013373	A1	14-01-2016	NONE	

A. KLASSIFIZIERUNG DES ANMELDUNGSGEGENSTANDES
 INV. H01L33/54 H01L33/48 H01L25/075
 ADD. H01L33/50

Nach der Internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

B. RECHERCHIERTER GEBIETE

Recherchierter Mindestprüfstoff (Klassifikationssystem und Klassifikationssymbole)
 H01L

Recherchierte, aber nicht zum Mindestprüfstoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Gebiete fallen

Während der internationalen Recherche konsultierte elektronische Datenbank (Name der Datenbank und evtl. verwendete Suchbegriffe)

EPO-Internal, WPI Data

C. ALS WESENTLICH ANGESEHENE UNTERLAGEN

Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 2014/319560 A1 (TISCHLER MICHAEL A [CA]) 30. Oktober 2014 (2014-10-30) Absätze [0001] - [0045], [0115], [0130], [0131], [0165] - [0175]; Abbildungen 4C, 15A - 15F -----	1,3,5-7
X	US 2014/048824 A1 (HSIEH MIN HSUN [TW]) 20. Februar 2014 (2014-02-20) Absätze [0001] - [0005], [0035], [0044] - [0056]; Abbildungen 3A, 6A-6E -----	1-7
X	US 2013/313594 A1 (HAN CHENG-NAN [TW] ET AL) 28. November 2013 (2013-11-28) Absätze [0001] - [0012], [0073] - [0075]; Abbildungen 24A-24E ----- -/--	1,3-5,7

Weitere Veröffentlichungen sind der Fortsetzung von Feld C zu entnehmen Siehe Anhang Patentfamilie

* Besondere Kategorien von angegebenen Veröffentlichungen :

"A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist

"E" frühere Anmeldung oder Patent, die bzw. das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist

"L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder die aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)

"O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht

"P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

"T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist

"X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann allein aufgrund dieser Veröffentlichung nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden

"Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist

"&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

Datum des Abschlusses der internationalen Recherche

8. Juni 2017

Absenddatum des internationalen Recherchenberichts

20/06/2017

Name und Postanschrift der Internationalen Recherchenbehörde
 Europäisches Patentamt, P.B. 5818 Patentlaan 2
 NL - 2280 HV Rijswijk
 Tel. (+31-70) 340-2040,
 Fax: (+31-70) 340-3016

Bevollmächtigter Bediensteter

Saynova, Desislava

C. (Fortsetzung) ALS WESENTLICH ANGESEHENE UNTERLAGEN		
Kategorie*	Bezeichnung der Veröffentlichung, soweit erforderlich unter Angabe der in Betracht kommenden Teile	Betr. Anspruch Nr.
X	US 2016/013373 A1 (BHAT CHANDAN [US] ET AL) 14. Januar 2016 (2016-01-14)	8-12
A	Absätze [0001] - [0019], [0097] - [0100], [0123] - [0128]; Abbildungen 4, 10A-10G -----	13

INTERNATIONALER RECHERCHENBERICHT

Angaben zu Veröffentlichungen, die zur selben Patentfamilie gehören

Internationales Aktenzeichen

PCT/EP2017/061215

Im Recherchenbericht angeführtes Patentdokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US 2014319560 A1	30-10-2014	US 2014319560 A1	30-10-2014
		US 2015079709 A1	19-03-2015
		US 2016099389 A1	07-04-2016

US 2014048824 A1	20-02-2014	CN 104364577 A	18-02-2015
		EP 2886932 A1	24-06-2015
		JP 2015525001 A	27-08-2015
		JP 2017017334 A	19-01-2017
		KR 20150022901 A	04-03-2015
		KR 20170034444 A	28-03-2017
		TW 201407825 A	16-02-2014
		US 2014048824 A1	20-02-2014
		US 2016056134 A1	25-02-2016
		WO 2014026468 A1	20-02-2014

US 2013313594 A1	28-11-2013	US 2013313594 A1	28-11-2013
		US 2016013371 A1	14-01-2016

US 2016013373 A1	14-01-2016	KEINE	
